

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-304156

(P2004-304156A)

(43) 公開日 平成16年10月28日(2004.10.28)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
HO 1 L 29/786	HO 1 L 29/78 6 1 7 U	2 H 0 8 8
GO 2 F 1/13	GO 2 F 1/13 1 O 1	2 H 0 9 2
GO 2 F 1/1368	GO 2 F 1/1368	5 F 0 4 5
HO 1 L 21/205	HO 1 L 21/205	5 F 0 5 8
HO 1 L 21/318	HO 1 L 21/318 B	5 F 1 1 0
審査請求 未請求 請求項の数 10 O L (全 8 頁) 最終頁に続く		

(21) 出願番号	特願2003-403812 (P2003-403812)	(71) 出願人	303016487
(22) 出願日	平成15年12月2日 (2003.12.2)		ビオイ ハイディス テクノロジー カン
(31) 優先権主張番号	2003-019956		パニー リミテッド
(32) 優先日	平成15年3月31日 (2003.3.31)		大韓民国京畿道利川市夫鉢邑牙美里山 1 3
(33) 優先権主張国	韓国 (KR)		6 - 1
		(74) 代理人	110000051
			特許業務法人共生国際特許事務所
		(72) 発明者	孫 キョン 錫
			大韓民国 ソウル市 盧原区 孔陵洞 7
			3 7 サムイクアパート 1 0 8 - 1 0 0
			5
		(72) 発明者	林 承 武
			大韓民国 京畿道 利川市 長湖院邑 珍
			岩 6 里 ドンヤンアパート 7 0 8
最終頁に続く			

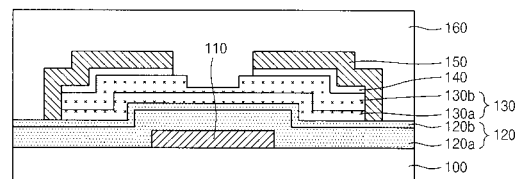
(54) 【発明の名称】 薄膜トランジスタ液晶表示装置の製造方法

(57) 【要約】

【課題】 絶縁基板の歪みを減少させて破損を防止して収率を増加させ、ストレスによる薄膜トランジスタの特性低下を防止できる薄膜トランジスタ液晶表示装置の製造方法を提供する。

【解決手段】 絶縁基板上にゲート電極を形成する段階と、ゲート電極を含んだ絶縁基板上部に、パワー、圧力、及び電極間隔の条件を含む第1蒸着条件下で第1絶縁膜を形成した後、第1蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第2蒸着条件下で第2絶縁膜を連続して形成する段階と、第2絶縁膜の上部に第1非晶質シリコン層と第2非晶質シリコン層とを時間経過と共に連続的に変化する蒸着条件下で順次に形成してアクティブ層を形成する段階と、アクティブ層の上部にオーミックコンタクト層とソース／ドレイン電極とを順次に形成する段階と、ソース／ドレイン電極を含んだ結果構造物の上部に保護膜を形成する段階とを含んで構成される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

絶縁基板上にゲート電極を形成する段階と、

前記ゲート電極を含んだ絶縁基板上部に第 1 絶縁膜と第 2 絶縁膜とを時間経過と共に連続的に変化する蒸着条件下で順次に形成する段階、すなわち、パワー、圧力、及び電極間隔の条件を含む第 1 蒸着条件下で第 1 絶縁膜を形成した後、前記第 1 蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第 2 蒸着条件下で第 2 絶縁膜を連続して形成する段階と、

前記第 2 絶縁膜の上部に第 1 非晶質シリコン層と第 2 非晶質シリコン層とを時間経過と共に連続的に変化する蒸着条件下で順次に形成してアクティブ層を形成する段階と、

前記アクティブ層の上部にオーミックコンタクト層とソース／ドレイン電極とを順次に形成する段階と、

前記ソース／ドレイン電極を含んだ結果構造物の上部に保護膜を形成する段階とを含んで構成されることを特徴とする薄膜トランジスタ液晶表示装置の製造方法。

【請求項 2】

前記第 2 絶縁膜の蒸着時に適用する第 2 蒸着条件の内、パワー、電極間隔、及び圧力のうち少なくとも一つ以上の条件を前記第 1 蒸着条件であるパワー、電極間隔、及び圧力の条件より小さく使用することを特徴とする請求項 1 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【請求項 3】

前記電極間隔は、モーターの回転速度を調節して連続的に変化させ、前記圧力はポンプのポンピング速度を調節して連続的に変化させることを特徴とする請求項 1 又は 2 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【請求項 4】

前記電極間隔は 1000m i l から 600m i l に連続的に変化させ、前記圧力は 1700m T o r r から 1200m T o r r に連続的に変化させることを特徴とする請求項 1 又は 2 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【請求項 5】

前記第 1 及び第 2 非晶質シリコン層は、時間経過と共に連続的に変化する蒸着条件下で順次に形成するものであり、パワー、圧力、及び電極間隔を含む第 3 蒸着条件下で第 1 非晶質シリコン層を形成した後、前記第 3 蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第 4 蒸着条件下で第 2 非晶質シリコン層を連続して形成することを特徴とする請求項 1 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【請求項 6】

前記パワーは 100W から 600W に連続的に変化させることを特徴とする請求項 5 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【請求項 7】

絶縁基板上にゲート電極を形成する段階と、

前記ゲート電極を含んだ絶縁基板上部に第 1 絶縁膜と第 2 絶縁膜とを時間経過と共に連続的に変化する蒸着条件下で順次に形成する段階、すなわち、パワー、圧力、及び電極間隔の条件を含む第 1 蒸着条件下で第 1 絶縁膜を形成した後、前記第 1 蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第 2 蒸着条件下で第 2 絶縁膜を連続して形成する段階と、

前記第 2 絶縁膜の上部に第 1 非晶質シリコン層と第 2 非晶質シリコン層とを時間経過と共に連続的に変化する蒸着条件下で順次に形成する段階、すなわち、パワー、圧力、及び電極間隔の条件を含む第 3 蒸着条件下で第 1 非晶質シリコン層を形成した後、前記第 3 条件のうち少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第 4 蒸着条件下で第 2 非晶質シリコン層を連続して形成してアクティブ層を形成する段階と、

前記アクティブ層の上部にオーミックコンタクト層とソース／ドレイン電極とを順次に形成する段階と、

10

20

30

40

50

前記ソース／ドレイン電極を含んだ結果構造物の上部に保護膜を形成する段階とを含んで構成されることを特徴とする薄膜トランジスタ液晶表示装置の製造方法。

【請求項 8】

前記電極間隔はモーターの回転速度を調節して連続的に変化させ、前記圧力はポンプのポンピング速度を調節して連続的に変化させることを特徴とする請求項 7 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【請求項 9】

前記電極間隔は 1000mil から 600mil に連続的に変化させ、前記圧力は 1700mTorr から 1200mTorr に連続的に変化させることを特徴とする請求項 7 に記載の薄膜トランジスタ液晶表示装置の製造方法。

10

【請求項 10】

前記パワーは 100W から 600W に連続的に変化させることを特徴とする請求項 7 に記載の薄膜トランジスタ液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は薄膜トランジスタ液晶表示装置の製造方法に関するものであり、より詳細にはプラズマ化学気相蒸着法で蒸着時に蒸着条件を連続的に変化させることによりストレスを緩和して基板の歪みを防止する薄膜トランジスタ液晶表示装置の製造方法に関するものである。

20

【背景技術】

【0002】

一般的にノートブック、携帯電話、PDA 等の移動通信機器で使用される薄膜トランジスタ液晶表示装置は徐々に軽量化、薄装化されている趨勢である。これのために基板として使用されているガラス基板も徐々にその厚さが薄くなり密度も低くなっている。

【0003】

したがって、基板の厚さが薄くなりながら、薄膜トランジスタの製造工程のうち最も高い温度で厚く蒸着されるマルチ層（すなわち、SiN の絶縁層、非晶質シリコンのアクティブ層、及び不純物非晶質シリコンのオーミックコンタクト層）をプラズマ化学気相蒸着法（Plasma Enhanced Chemical Vapor Deposition: PECVD）で蒸着する場合（例えば、特許文献 1 参照）にストレスによるガラス基板の歪み現象が目立って現れるようになる。

30

【0004】

このような従来のマルチ層は SiN 層、非晶質シリコン層と不純物非晶質シリコン層を順次に蒸着して液晶表示素子での絶縁層（第 1 絶縁膜、第 2 絶縁膜にて形成）、アクティブ層（第 1 非晶質シリコン層、第 2 非晶質シリコン層にて形成）及びオーミックコンタクト層を構成する、このようなマルチ層はそれぞれ異なった蒸着条件（使用されるガス種類、ガス流量、電極間隔、パワー、圧力）で蒸着される。

【0005】

また、プラズマ化学気相蒸着法は反応ガスをプラズマにより活性化させた後に化学反応とプラズマによるエネルギー伝達がなされるために、大部分の圧縮ストレスは絶縁層とアクティブ層で発生する。

40

【0006】

すなわち、絶縁層の場合 SiN または SiON を主に使用するが、この絶縁層の第 1 絶縁膜はゲート電極とデータ電極とを絶縁させる目的で提供されるので充分の厚さを有しなければならないために一般的にストレスがほとんどない条件下で蒸着される。一方、アクティブ層と界面を形成する第 2 絶縁膜は薄膜トランジスタ特性を考慮して粗さ（roughness）がなく、優れた界面特性を有するような条件下で蒸着するが、このような第 2 絶縁膜の蒸着条件は第 1 絶縁膜の蒸着条件から唐突に（abruptly）変更されたものである。

50

【0007】

また、アクティブ層を構成している第1及び第2非晶質シリコン層の場合にも、数百Å以上の厚さでチャンネル層を形成している第1非晶質シリコン層はより欠陥密度（defect density）が少なく蒸着速度の遅い条件下で蒸着し、チャンネル層のエッチングにより除去されるために第2非晶質シリコン層は生産性向上のために蒸着速度が速い条件下で蒸着するが、このような第2非晶質シリコン層の蒸着条件は第1非晶質シリコン層の蒸着条件から唐突に（abruptly）変更されたものである。

【0008】

【特許文献1】特開平07-199227号公報

【発明の開示】

10

【発明が解決しようとする課題】

【0009】

しかし、このような唐突な蒸着条件の変化は、絶縁膜とアクティブ層下部層とのマッチングを難しくしてその部分にストレスを誘発し、プラズマによって相当なストレスを受けることによって薄膜トランジスタの特性低下及び絶縁基板の歪みの程度を増加させて以後の工程進行時に破損する可能性が高まり収率を低下させるという問題点がある。

【0010】

そこで、本発明は上記従来の薄膜トランジスタ液晶表示装置の製造方法における問題点に鑑みてなされたものであって、本発明の目的は、絶縁層とアクティブ層の蒸着時に蒸着条件を時間に対して連続的に変化させてストレスを緩和することによって絶縁基板の歪みを減少させて破損を防止して収率を増加させ、ストレスによる薄膜トランジスタの特性低下を防止できる薄膜トランジスタ液晶表示装置の製造方法を提供することにある。

20

【課題を解決するための手段】

【0011】

上記目的を達成するためになされた本発明による薄膜トランジスタ液晶表示装置の製造方法は、絶縁基板上にゲート電極を形成する段階と、前記ゲート電極を含んだ絶縁基板上部に第1絶縁膜と第2絶縁膜とを時間経過と共に連続的に変化する蒸着条件下で順次に形成する段階、すなわち、パワー、圧力、及び電極間隔の条件を含む第1蒸着条件下で第1絶縁膜を形成した後、前記第1蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第2蒸着条件下で第2絶縁膜を連続して形成する段階と、前記第2絶縁膜の上部に第1非晶質シリコン層と第2非晶質シリコン層とを時間経過と共に連続的に変化する蒸着条件下で順次に形成してアクティブ層を形成する段階と、前記アクティブ層の上部にオーミックコンタクト層とソース／ドレイン電極とを順次に形成する段階と、前記ソース／ドレイン電極を含んだ結果構造物の上部に保護膜を形成する段階とを含んで構成されることを特徴とする。

30

【0012】

また、上記目的を達成するためになされた本発明による薄膜トランジスタ液晶表示装置の製造方法は、絶縁基板上にゲート電極を形成する段階と、前記ゲート電極を含んだ絶縁基板上部に第1絶縁膜と第2絶縁膜とを時間経過と共に連続的に変化する蒸着条件下で順次に形成する段階、すなわち、パワー、圧力、及び電極間隔の条件を含む第1蒸着条件下で第1絶縁膜を形成した後、前記第1蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第2蒸着条件下で第2絶縁膜を連続して形成する段階と、前記第2絶縁膜の上部に第1非晶質シリコン層と第2非晶質シリコン層とを時間経過と共に連続的に変化する蒸着条件下で順次に形成する段階、すなわち、パワー、圧力、及び電極間隔の条件を含む第3蒸着条件下で第1非晶質シリコン層を形成した後、前記第3条件のうち少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第4蒸着条件下で第2非晶質シリコン層を連続して形成してアクティブ層を形成する段階と、前記アクティブ層の上部にオーミックコンタクト層とソース／ドレイン電極とを順次に形成する段階と、前記ソース／ドレイン電極を含んだ結果構造物の上部に保護膜を形成する段階とを含んで構成されることを特徴とする。

40

50

【発明の効果】

【0013】

本発明によれば、絶縁層とアクティブ層の蒸着時に蒸着条件を連続的に変化させてストレスを緩和することによって絶縁基板の歪みを減少させて破損を防止して収率を増加させることができるという効果がある。

【0014】

また、ストレスによる薄膜トランジスタの特性低下を防止して平坦な液晶表示素子を製造できるという効果がある。

【発明を実施するための最良の形態】

【0015】

次に、本発明に係る薄膜トランジスタ液晶表示装置の製造方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

【実施例】

【0016】

図1は、本発明の実施例による薄膜トランジスタ液晶表示装置の製造方法を説明するための工程断面図であり、図2及び図3は、本発明の製造方法に従った場合のパワーと圧力に対する絶縁膜及び非晶質シリコン層のストレス変化を示したグラフである。

【0017】

本発明による薄膜トランジスタ液晶表示装置の製造方法は、図1に示すように、まず、透明な絶縁基板100上にゲート電極110を形成する。

【0018】

その次に、ゲート電極110を含んだ絶縁基板100上にPECVD方法で第1絶縁膜120aと第2絶縁膜120bとを順次に蒸着して絶縁層120を形成する。この時、第1絶縁膜120aはパワー、電極間隔、及び圧力を含む第1蒸着条件下で蒸着がなされ、第2絶縁膜120bは第1蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第2蒸着条件下で蒸着がなされるようにする。このような第2絶縁膜120bの蒸着条件の変化は唐突になされないために絶縁基板100へのストレスを緩和して絶縁基板100の歪みを防止することができる。

【0019】

例えば、第1絶縁膜120aを1300Wのパワー、1000mil(2.54cm)の電極間隔、及び1700mTorrの圧力のような第1蒸着条件下で形成する時、第2絶縁膜120bを1300Wのパワー、600milの電極間隔、及び1200mTorrの圧力のような第2蒸着条件下で形成する場合、時間経過と共に連続的に1000milから600milに電極間隔を変化させながら蒸着工程を進行させ、また時間経過と共に連続的に1700mTorrから1200mTorrに圧力を変化させながら蒸着工程を実行する。

【0020】

言い換えれば、一般的なPECVD装置の電極間隔は、モーターの回転により調節するのでモーターの回転速度を連続的に増加または減少するように調節することにより電極間隔を時間経過と共に連続的に変化させることができ、また、圧力もポンプのポンピングスピードにより調節するために、ポンピングスピードを連続的に調節することにより圧力を時間経過と共に連続的に変化させることができる。

【0021】

例えば、第1絶縁膜の厚さを2000～5000Å程度、望ましくは3000～4000Å程度で蒸着する場合に、第2絶縁膜の厚さは350～650Å程度、望ましくは450～550Å程度で蒸着するようになる。

【0022】

続いて、第2絶縁膜120bの上部に第1非晶質シリコン層130aと第2非晶質シリコン層130bを順次に蒸着してアクティブ層130を形成する。この時、第1及び第2非晶質シリコン層の蒸着は先に説明した絶縁層の蒸着方法と同じ方法で実行する。すなわ

10

20

30

40

50

ち、パワー、電極間隔、及び圧力の条件を含む第3蒸着条件下で第1非晶質シリコン層130aを蒸着し、次に第2非晶質シリコン層130bは第3蒸着条件の内、少なくとも一つ以上の条件を時間経過と共に連続的に変化させる第4蒸着条件下で蒸着がなされるようにする。このような第2非晶質シリコン層130bの蒸着条件は唐突に変化しないために絶縁基板100へのストレスを緩和して絶縁基板100の歪みを防止することができる。

【0023】

例えば、第1非晶質シリコン層の蒸着時は、電極間隔は500～550mil程度であり、圧力は2500mTorr～3500mTorr程度であり、パワーは100～200W程度である第3蒸着条件で蒸着工程を実行するが、第2非晶質シリコン層の蒸着時の第4蒸着条件は、電極間隔と圧力は第1非晶質シリコン層の蒸着時の条件と同一に維持するが、パワーは100～200W程度から300～600W程度に時間経過と共に連続的に変化させながら蒸着する。この時、第1非晶質シリコン層の厚さは約200～500Å程度であり、第2非晶質シリコン層の厚さは1300～1600Å程度となる。しかしながら、上述の例に加えて、パワーに電極間隔及び／又は圧力も加えて時間経過と共に連続的に変化させながら蒸着することもできる。よって、本発明は上述した場合以外にも多様な変更を通じて実施が可能である。

10

【0024】

図2は、本発明の製造方法に従った場合のパワーに対する絶縁膜のストレス変化を示したグラフである。パワーの変化に対する絶縁膜のストレスの緩和がわかる。

【0025】

20

図3は、本発明の製造方法に従った場合の圧力に対する非晶質シリコン層のストレス変化を示したグラフである。圧力の変化に対する非晶質シリコン層のストレスの緩和がわかる。

【0026】

その次に、第2非晶質シリコン層130bの上部にオーミックコンタクト層140とソース／ドレイン電極150とを順次に形成する。

【0027】

続いて、ソース／ドレイン電極150を含んだ結果構造物の上部に保護膜160を形成する。この時、保護膜160の蒸着は先に説明した絶縁層の蒸着方法と同様の方法で実行する。すなわち、パワー、電極間隔、及び圧力を時間経過と共に連続的に変化させることによって、ストレスを緩和して絶縁基板100の歪みを防止する。

30

【0028】

以後の後続工程は従来方法と同一なので説明の便宜上省略することとする。

【0029】

尚、本発明は、上述の実施例に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【0030】

【図1】本発明の実施例による薄膜トランジスタ液晶表示装置の製造方法を説明するための工程断面図である。

40

【図2】本発明の製造方法に従った場合のパワーに対する絶縁膜のストレス変化を示したグラフである。

【図3】本発明の製造方法に従った場合の圧力に対する非晶質シリコン層のストレス変化を示したグラフである。

【符号の説明】

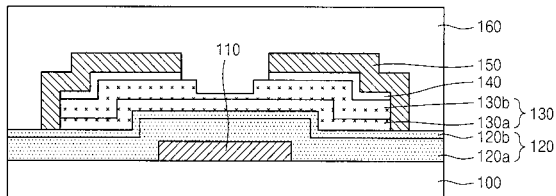
【0031】

100	絶縁基板
110	ゲート電極
120	絶縁層
120a	第1絶縁膜

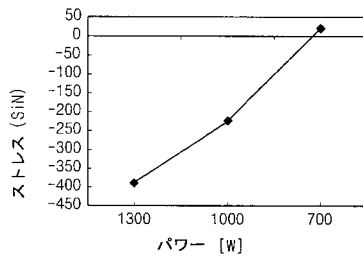
50

1 2 0 b	第 2 絶縁膜
1 3 0	アクティブ層
1 3 0 a	第 1 非晶質シリコン層
1 3 0 b	第 2 非晶質シリコン層
1 4 0	オーミックコンタクト層
1 5 0	ソース／ドレイン電極
1 6 0	保護膜

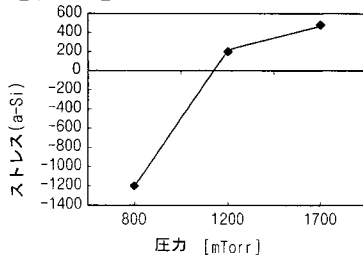
【図 1】



【図 2】



【図 3】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード (参考)
H O 1 L 21/336	H O 1 L 29/78	6 1 8 E
	H O 1 L 29/78	6 2 7 B

(72)発明者 金 賢 鎮

大韓民国 京畿道 利川市 大月面 巳東里 現代6次アパート 6 0 4 - 8 0 2

(72)発明者 趙 珍 熙

大韓民国 京畿道 城南市 盆唐區 書ヒョン洞 ハンヤンアパート 3 3 2 - 3 0 7

Fターム(参考) 2H088 FA18 HA01 HA02 HA08 MA20

2H092 JA26 JA34 JA37 JA41 JA47 JB57 JB58 KA05 MA04 MA07

NA19 NA24 PA01

5F045 AA08 AB04 AE21 AF07 BB11 CA15 DA69 DC65

5F058 BA04 BB07 BC08 BC11 BF07 BH01 BJ04

5F110 AA14 AA26 AA30 BB01 CC07 FF09 FF21 FF30 GG02 GG15

GG19 GG24 GG41 GG45 QQ09

专利名称(译)	制造薄膜晶体管液晶显示器件的方法		
公开(公告)号	JP2004304156A	公开(公告)日	2004-10-28
申请号	JP2003403812	申请日	2003-12-02
[标]申请(专利权)人(译)	Bioi高盘科技有限公司		
申请(专利权)人(译)	Bioi Heidis科技有限公司		
[标]发明人	孫キヨン 錫 林承武 金賢鎮 趙珍熙		
发明人	孫 キヨン 錫 林 承 武 金 賢 鎮 趙 珍 熙		
IPC分类号	G02F1/13 G02F1/136 G02F1/1368 H01L21/00 H01L21/02 H01L21/205 H01L21/318 H01L21/336 H01L21/77 H01L21/84 H01L29/786		
CPC分类号	H01L29/66765 H01L27/1214 H01L29/78603		
FI分类号	H01L29/78.617.U G02F1/13.101 G02F1/1368 H01L21/205 H01L21/318.B H01L29/78.618.E H01L29/78.627.B		
F-TERM分类号	2H088/FA18 2H088/HA01 2H088/HA02 2H088/HA08 2H088/MA20 2H092/JA26 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA47 2H092/JB57 2H092/JB58 2H092/KA05 2H092/MA04 2H092/MA07 2H092/NA19 2H092/NA24 2H092/PA01 5F045/AA08 5F045/AB04 5F045/AE21 5F045/AF07 5F045/BB11 5F045/CA15 5F045/DA69 5F045/DC65 5F058/BA04 5F058/BB07 5F058/BC08 5F058/BC11 5F058/BF07 5F058/BH01 5F058/BJ04 5F110/AA14 5F110/AA26 5F110/AA30 5F110/BB01 5F110/CC07 5F110/FF09 5F110/FF21 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG19 5F110/GG24 5F110/GG41 5F110/GG45 5F110/QQ09 2H192/AA24 2H192/CB05 2H192/CB56 2H192/CB83 2H192/HA14		
优先权	1020030019956 2003-03-31 KR		
其他公开文献	JP4314105B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种制造薄膜晶体管液晶显示器的方法，该方法能够减少绝缘基板的变形，以防止破裂，提高产量并防止由于应力导致的薄膜晶体管特性的劣化。在第一沉积条件下形成第一绝缘膜，该第一沉积条件包括在绝缘基板上的功率，压力和电极间隔的条件，包括在绝缘基板和栅电极上形成栅电极的步骤。之后，在第二气相沉积条件下连续形成第二绝缘膜的步骤，其中第一气相沉积条件中的至少一个或多个随着时间的推移而连续变化，并且通过在连续随时间变化的沉积条件下依次形成第一非晶硅层和第二非晶硅层，并在有源层的顶部形成欧姆接触层来形成有源层并依次形成源电极和漏电极，并在包括源/漏电极的所得结构的顶部形成保护膜。[选图]图1

