

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] （参考）
G 0 2 F 1/1368		G 0 2 F 1/1335	505 2 H 0 9 1
	1/1335 505	G 0 9 F 9/30	338 2 H 0 9 2
G 0 9 F 9/30	338		349 B 5 C 0 9 4
	349	G 0 2 F 1/136	500

審査請求 未請求 請求項の数 4 O L（全 7 数）

(21)出願番号	特願2000－158736(P2000－158736)	(71)出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成12年5月29日(2000.5.29)	(72)発明者	福岡 暢子 埼玉県深谷市幡羅町1丁目9番2号 株式会社 東芝深谷工場内
		(72)発明者	庄原 潔 埼玉県深谷市幡羅町1丁目9番2号 株式会社 東芝深谷工場内
		(74)代理人	100077849 弁理士 須山 佐一

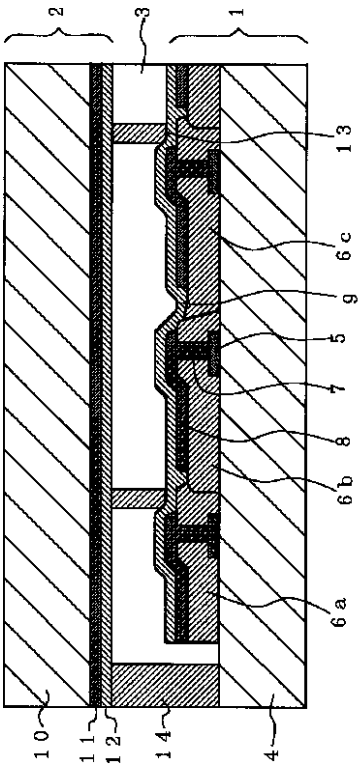
最終頁に続く

(54)【発明の名称】 液晶表示装置およびその製造方法

(57)【要約】

【課題】 カラーフィルタをアクティブマトリクス基板上に形成する場合の表示不良を抑制する。

【解決手段】 スルーホール7が形成された着色層6 a～6 cに対し、エネルギーが8 0 0 0 J以下のA r逆スパッタを行う。



【特許請求の範囲】

【請求項 1】 信号線と走査線との交差位置に対応してスイッチング素子をアレイ基板上に形成する工程と、前記スイッチング素子の少なくとも一部を覆うようにして、前記スイッチング素子上に着色層を形成する工程と、前記着色層にスルーホールを形成する工程と、前記スルーホールが形成された着色層に対し、エネルギーが 8000 J 以下の逆スパッタを行う工程と、前記スルーホールが形成された着色層上に画素電極を形成する工程と、前記アレイ基板と対向する対向基板を所定の間隔で配置する工程と、前記アレイ基板と前記対向基板との間に液晶を封入する工程とを備えることを特徴とする液晶表示装置の製造方法。

【請求項 2】 前記着色層に紫外線を照射する工程を前記逆スパッタを行う工程の前にさらに備えたことを特徴とする請求項 1 記載の液晶表示装置の製造方法。

【請求項 3】 前記逆スパッタは Ar により行われることを特徴とする請求項 1 記載の液晶表示装置の製造方法。

【請求項 4】 信号線と走査線との交差位置に対応してスイッチング素子がマトリクス状に形成されたアクティブマトリクス基板と、前記スイッチング素子の少なくとも一部を覆うようにして形成された着色層と、前記着色層に形成されたスルーホールと、前記スルーホールが形成された着色層に対し、エネルギーが 8000 J 以下の逆スパッタを行うことにより形成された表面改質層と、前記着色層上に積層され、前記スルーホールを介して前記スイッチング素子と電気的に接続された画素電極と、前記アクティブマトリクス基板に対し、所定の間隔で対向配置された対向基板と、前記アクティブマトリクス基板と前記対向基板とを前記所定の間隔で保持するスペーサと、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層とを備えることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示装置およびその製造方法に関し、特に、カラーフィルタ（着色層ともいう）がアクティブマトリクス基板上に積層された液晶表示装置およびその製造方法に適用して好適なものである。

【0002】

【従来の技術】 従来の液晶表示装置では、配向膜が形成された 2 枚の電極基板が、配向膜が対向するように所定

の間隔で配置され、これら 2 枚の電極基板の間に液晶層が設けられている。これら 2 枚の電極基板は、その周辺領域に配置されたシール材および封止材により貼り合わされ、粒子状スペーサまたはフォトリソグラフィ法により形成された樹脂からなるスペーサ柱をこれら 2 枚の電極基板の間に配置することにより、これら 2 枚の電極基板の間隔が一定に保持されている。

【0003】 液晶表示装置にカラー表示させる場合、赤色 R、緑色 G、青色 B からなる着色層が電極基板の一方に配置され、樹脂からなる透明保護膜が必要に応じて着色層上やスイッチング素子を有する基板上に形成される。

【0004】 ここで、対向基板との合わせずれの影響を防止して、開口率を増加させるため、アクティブマトリクス基板上に着色層を形成することが行われている。

【0005】 この構成では、アクティブマトリクス基板上に形成されるスイッチング素子と、アクティブマトリクス基板上に形成される画素電極との間に着色層が設けられ、スイッチング素子と画素電極との導通を確保するために、着色層にはスルーホールが形成される。

【0006】

【発明が解決しようとする課題】 しかしながら、着色層にスルーホールを形成することにより、スイッチング素子と画素電極との導通を確保する方法では、着色層材料がスルーホールに残渣として残ると、コンタクト不良が発生し、表示不良となるという問題があった。

【0007】 さらに、着色層をアクティブマトリクス基板上に積層すると、配向膜や液晶層と直接接する着色層材料に起因して、表示むらや焼き付きが発生するという問題もあった。

【0008】 そこで、本発明の目的は、カラーフィルタをアクティブマトリクス基板上に形成する場合の表示不良を抑制することが可能な液晶表示装置およびその製造方法を提供することである。

【0009】

【課題を解決するための手段】 上述した課題を解決するために、請求項 1 記載の本発明によれば、信号線と走査線との交差位置に対応してスイッチング素子をアレイ基板上に形成する工程と、前記スイッチング素子の少なくとも一部を覆うようにして、前記スイッチング素子上に着色層を形成する工程と、前記着色層にスルーホールを形成する工程と、前記スルーホールが形成された着色層に対し、エネルギーが 8000 J 以下の逆スパッタを行う工程と、前記スルーホールが形成された着色層上に画素電極を形成する工程と、前記アレイ基板と対向する対向基板を所定の間隔で配置する工程と、前記アレイ基板と前記対向基板との間に液晶を封入する工程とを備えることを特徴とする。

【0010】 これにより、逆スパッタによる着色層の分解を抑制しつつ、スルーホールに残渣として残った着色

層材料を除去することが可能となるとともに、着色層の含まれる不純物が配向膜や液晶層に溶出することを抑制することが可能となり、コンタクト不良を低減することが可能となるとともに、配向むらや焼き付け現象の発生を低減することが可能となる。

【0011】また、請求項3記載の発明によれば、信号線と走査線との交差位置に対応してスイッチング素子がマトリクス状に形成されたアクティブマトリクス基板と、前記スイッチング素子の少なくとも一部を覆うようにして形成された着色層と、前記着色層に形成されたスルーホールと、前記スルーホールが形成された着色層に対し、エネルギーが8000J以下の逆スパッタを行うことにより形成された表面改質層と、前記着色層上に積層され、前記スルーホールを介して前記スイッチング素子と電気的に接続された画素電極と、前記アクティブマトリクス基板に対し、所定の間隔で対向配置された対向基板と、前記アクティブマトリクス基板と前記対向基板とを前記所定の間隔で保持するスペーサと、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層とを備えることを特徴とする。

【0012】これにより、着色層の含まれる不純物が配向膜や液晶層に溶出することを抑制しつつ、スルーホールに残渣として残った着色層材料を除去することが可能となるとともに、着色層の表面改質を行って、着色層上に形成される画素電極の密着性や加工性を向上させることが可能となり、着色層をアクティブマトリクス基板上に形成する際の表示不良を抑制することが可能となる。

【0013】

【発明の実施の形態】以下、本発明の一実施形態に係わる液晶表示装置について図面を参照しながら説明する。図1は、本発明の一実施形態に係わる液晶表示装置の概略構成を示す断面図である。図1において、TFTアレ基板1は、ガラス基板4上に形成されたスイッチング素子5を備え、スイッチング素子5上には、着色層6a～6cが形成されている。ここで、着色層6aは青色B、着色層6bは緑色G、着色層6cは赤色Rであり、着色層6bの端が着色層6aおよび着色層6cで覆われている。また、着色層6a～6cの着色層材料には、例えば、紫外線硬化型アクリル樹脂を用いる。

【0014】着色層6a～6cには、スイッチング素子5の配置位置に対応してスルーホール7が形成され、スルーホール7が形成された着色層6a～6c上には、画素電極8が形成されている。また、画素電極8上には、画素電極8および着色層6a～6cを覆うようにして、配向膜9が形成されている。

【0015】一方、対向基板2は、ガラス基板10上に形成された対向電極11を備え、対向電極11上には、配向膜12が形成されている。

【0016】ここで、画素電極8および対向電極11は、例えば、ITO膜などの透明電極を用いることがで

きる。また、配向膜9、12の配向膜材料には、例えば、ポリイミドを用いることができる。

【0017】TFTアレ基板1と対向基板2とは、配向膜9、12が互いに向き合うようにして対向配置され、TFTアレ基板1と対向基板2との間に配置されたスペーサ13により所定の間隔で保持されている。

【0018】ここで、スペーサ13は、例えば、ビーズ状スペーサまたはフォトリソグラフィ法により形成された樹脂系スペーサ柱を用いることができる。

【0019】TFTアレ基板1と対向基板2との間の隙間には、液晶層3が形成され、TFTアレ基板1と対向基板2との間に設けられたシール材14によりシールされている。このシール材14は、液晶注入口を除く基板外周を囲むように配置され、TFTアレ基板1と対向基板2とを接着する。また、液晶注入口には、封止材が塗布されている。ここで、シール材14のシール材料には、例えば、熱硬化型エポキシ系接着剤を用いることができる。

【0020】図2(a)は、図1のTFTアレ基板1の着色層6bに対応する部分の概略構成を示す上面図、図2(b)は、図2(a)のA-A線で切断した断面図である。図2において、ガラス基板4上には、走査線21aが配置され、走査線21aにはゲート電極21bが接続されている。ここで、走査線21aおよびゲート電極21bは、例えば、MoW(モリブデン・タングステン)膜を用いることができる。

【0021】走査線21aおよびゲート電極21b上には、ゲート絶縁膜22が形成され、ゲート絶縁膜22上にはアモルファスシリコン層23が形成されている。アモルファスシリコン層23は、ゲート電極21bの配置位置に対応するチャネル層23aおよびその両側の n^+ 拡散層23b、23cを有している。そして、 n^+ 拡散層23b上には、ソース電極25が形成され、 n^+ 拡散層23c上には、ドレイン電極24bが形成され、ドレイン電極24bは信号線24aに接続されている。ここで、ソース電極25、ドレイン電極24bおよび信号線24aは、例えば、3層構造のMo/Al/Mo膜を用いることができる。

【0022】ゲート電極21b、ゲート絶縁膜22、チャネル層23a、 n^+ 拡散層23b、23c、ソース電極25およびドレイン電極24bは、図1のスイッチング素子5として機能するTFT(薄膜トランジスタ)を構成し、走査線21aおよび信号線24aは交差して配置される。そして、この走査線21aおよび信号線24aの交差位置に対応して、スイッチング素子5がマトリクス状に配置されている。

【0023】このスイッチング素子5上には、保護膜26を介して着色層6bが形成されている。この着色層6bは、ストライプ状に配置されるとともに、着色層6bには、ソース電極25の配置位置に対応して、スルーホ

ール7が形成されている。着色層6b上には、スイッチング素子5に対応して画素電極8が設けられ、この画素電極8はスルーホール7を介しソース電極25と接続されている。

【0024】ここで、スルーホール7が形成された着色層6a～6cにはAr逆スパッタが行われ、Ar逆スパッタのパワーを5000W/m²以下に制御する。これにより、スルーホール不良の発生を抑制し、かつ、着色層6a～6cからの不純物の溶出を防止して、配向むらや焼き付け現象などの表示むらの発生を抑制することが

10 できる。
【0025】図3は、本発明の一実施形態に係わる液晶表示装置の不良に関するAr逆スパッタエネルギー依存性を示すグラフである。ここで、一般にスルーホールの残渣を取り除く効果があると認められている紫外線の照射を逆スパッタ前に行い、その照射条件を変えて、実験を行った。

【0026】図3(a)～(c)において、紫外線を照射しない場合は、Ar逆スパッタエネルギーを6000J以上とすると、スルーホールの残渣を取り除くことが

20 できる。一方、紫外線を照射すると、Ar逆スパッタエネルギーがより小さくても、スルーホールの残渣を取り除くことができる。例えば、紫外線を500mJ/cm²照射した場合、Ar逆スパッタエネルギーは4000J以上でよい。

【0027】一方、図3(d)～(i)において、Ar逆スパッタエネルギーを8000J以上とすると、配向むら、焼き付きおよび不純物量が急激に増加する。

【0028】ここで、着色層材料など液晶層または配向膜と直接接する材料に起因する表示むらは、着色層の中

30 の有機不純物が液晶層や配向膜中に溶出し、その結果、配向むらや焼き付け現象などが発生するためであることが分かった。すなわち、アルキル酸、フェニルカルボン酸、フェニルカルボン酸誘導体、フェニレンジカルボン酸、フェニレンジカルボン酸誘導体、アルキルアミン、アニリン、アニリン誘導体、フェニレンジアミン、フェニレンジアミン誘導体、フェニレンアミンカルボン酸、フェニレンアミンカルボン酸誘導体、アルキルイミドなどの有機不純物が着色層に含まれており、これが原因であることが分かった。

【0029】さらに、これらの不純物は、着色層の中でも顔料に多く含まれることが分かった。例えば、液晶表示装置のカラーフィルタの緑色着色材料に用いられる顔料は、G7やG86の顔料であるが、これらには、上記のような不純物が多く含まれる。

【0030】さらに、これを着色ペーストに分散する際の分散剤にも多くの不純物が含まれる。さらには、上記の顔料や分散剤は、高温時やアルカリへの接触、あるいは紫外線への暴露によって分解し、上記の有機不純物を発生することが分かった。これらはAr逆スパッタのエ

ネルギーを強くすることでより酷くなる。この結果、Ar逆スパッタエネルギーを8000J以下とすることにより、配向むら、焼き付きおよび不純物量の増加を抑制することができる。

【0031】図3の結果を総合して判断すると、Ar逆スパッタエネルギーを8000J以下とすることにより、スルーホール不良の発生を抑制し、かつ、配向むらや焼き付け現象などの表示むらの発生を抑制することができる。

【0032】一方、紫外線を大量に照射すると、スルーホール不良の抑制には効果があるが、TF Tのしきい値が経時変化を起こす原因となるので、紫外線とAr逆スパッタの併用による処理が望ましい。

【0033】以下、本発明の一実施形態に係わる液晶表示装置の製造方法について説明する。

【0034】TF Tアレイ基板1の製造では、0.8μm程度の厚みのモリブデン・タングステン膜をスパッタリング法によりガラス基板4上に堆積し、フォトリソグラフィ技術を用いて、このモリブデン・タングステン膜をパターニングすることにより、走査線21aおよびゲート電極21bを形成する。

【0035】次に、走査線21aおよびゲート電極21bの形成されたガラス基板4上にゲート絶縁膜22を形成する。このゲート絶縁膜22は、例えば、プラズマCVDなどによる酸化シリコン膜または窒化シリコン膜を用いることができる。

【0036】次に、走査線21aおよびゲート電極21bの形成されたガラス基板4上に、アモルファス・シリコン膜をプラズマCVD法により堆積し、このアモルファス・シリコン膜をパターニングすることにより、アモルファスシリコン層23を形成する。そして、ゲート電極21bの両側のアモルファスシリコン層23に、砒素や磷などをイオン注入することにより、チャネル層23aの両側にn⁺拡散層23b、23cを形成する。

【0037】次に、Moくモリブデン)、Alくアルミニウム)、Moくモリブデン)を順次堆積し、これらをパターニングすることにより、ソース電極25、ドレイン電極24bおよび信号線24aを形成する。

【0038】次に、ソース電極25、ドレイン電極24bおよび信号線24aが形成されたガラス基板4上に、紫外線硬化型アクリル系緑色レジスト液をスピコートする。続いて、約90℃で約5分間プリバークし、所定のフォトマスクパターンを用いて、150mJ/cm²の強度の紫外線により露光する。なお、このフォトマスクパターンは、緑色着色層6bに対応するストライプ形状パターンと、スルーホール7を形成するための直径15μmの円形状パターンを有している。続いて、約0.1重量%のTMAH(テトラメチルアンモニウムハイドライド)水溶液を用いて約60秒間現像する。そして、水洗い後、約200℃で1時間ほどポストバークするこ

とにより、スルーホール7を有する緑色着色層6bを形成する。

【0039】続いて、青色着色層6a、赤色着色層6cも同様の工程で形成する。この際、緑色着色層6bの 패턴の端が青色着色層6aおよび赤色着色層6cで覆われている構成とする。これは、各着色層6a～6cを加工する際に用いる露光マスクを適合するように作製することで達成できる。

【0040】次に、紫外線を500mJ/cm²照射する。

【0041】次に、通常の方法を用いて、Arガスの逆スパッタを200W×20秒=4000Jで行う。

【0042】次に、保護膜26として酸化シリコン膜などをプラズマCVDなどにより形成し、スパッタリング法によりITO膜を着色層24上に堆積する。そして、このITO膜をパタニングすることにより、画素電極8を形成する。

【0043】次に、ポリイミドからなる配向膜材料を基板全面に塗布し、配向処理を施すことにより、配向膜9を形成する。

【0044】次に、対向基板2の製造では、ガラス基板10上にスパッタ法によりITO膜を約100nmの厚さに堆積して対向電極11を形成し、続いて、ポリイミドからなる配向膜材料を基板全面に塗布し、配向処理を施すことにより、配向膜12を形成する。

【0045】次に、対向基板2の配向膜12の面上に、直径約5μmの粒状スペーサ13を1平方mmあたり約100個の割合で散布する。続いて、所定の大きさを有するファイバが混入されたシール材14を、液晶注入用の注入口を除き、対向基板2の外周周辺部に塗布する。

【0046】次に、この対向基板2とTFTアレイ基板1とをシール材14を介して貼り合わせることにより、空状態のセルを形成する。

【0047】次に、カイラル材が添加されたネマティック液晶材料を、注入口からセル内に真空注入することにより、液晶層3を形成する。そして、ネマティック液晶材料の注入後、封止材としての紫外線硬化樹脂を用いて注入口を封止する。

【0048】次に、セルの両側にそれぞれ偏光板を配置する。

【0049】このようにして作製された液晶表示素子は、スルーホール不良がなく、かつ、着色層からの不純物の溶出が抑制され、配向むらや焼き付きなどの表示むらが低減される。

【0050】なお、上に述べた例では、2枚の基板間を一定の間隔に保つためのスペーサとして、粒状スペーサを基板上に散布する方法をとったが、基板上に樹脂層を

所定膜厚、所定形状にパターン形成し、スペーサとして用いるようにしてもよい。この際、その樹脂層として、上記の着色層を積層して形成する方法や、着色層とは別に透明または、黒色の材料を用いるようにしてもよい。また、これらは感光性材料を用いるか、または非感光性材料の場合には、感光性レジストを用いてエッチングすることにより形成することができる。

【0051】

【発明の効果】以上説明したように、本発明によれば、カラーフィルタをアクティブマトリクス基板上に形成する場合のスルーホール不良を低減することが可能となるとともに、着色層からの不純物の溶出を抑制し、配向むらや焼き付きなどの表示むらを抑制することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係わる液晶表示装置の概略構成を示す断面図である。

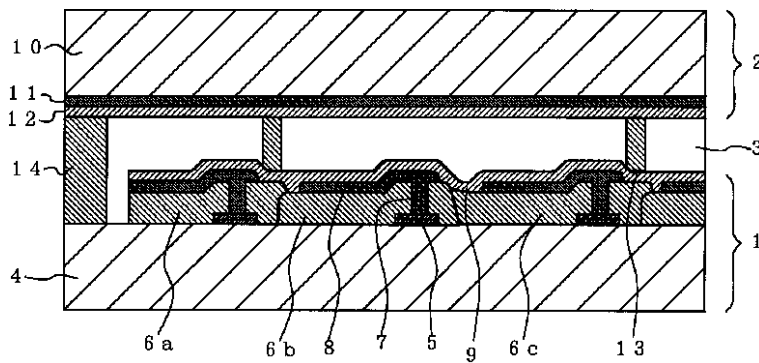
【図2】図2(a)は、本発明の一実施形態に係わるアクティブマトリクス基板の概略構成を示す上面図、図2(b)は、図2(a)のA-A線で切断した断面図である。

【図3】本発明の一実施形態に係わる液晶表示装置の不良に関する逆スパッタエネルギー依存性を示すグラフである。

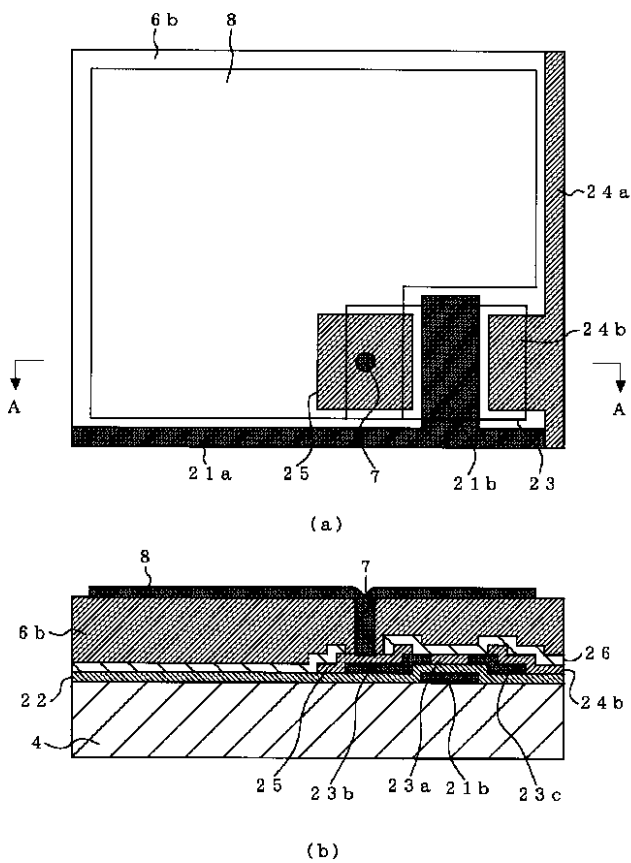
【符号の説明】

- 1 TFTアレイ基板
- 2 対向基板
- 3 液晶
- 4、10 ガラス基板
- 5 スイッチング素子
- 6a～6c カラーフィルタ
- 7 スルーホール
- 8 画素電極
- 9、12 配向膜
- 11 対向電極
- 13 スペーサ
- 14 シール材
- 21a 走査線
- 21b ゲート電極
- 22 ゲート絶縁膜
- 23 アモルファスシリコン層
- 23a チャネル層
- 23b、23c n⁺拡散層
- 24a 信号線
- 24b ドレイン電極
- 25 ソース電極
- 26 保護膜

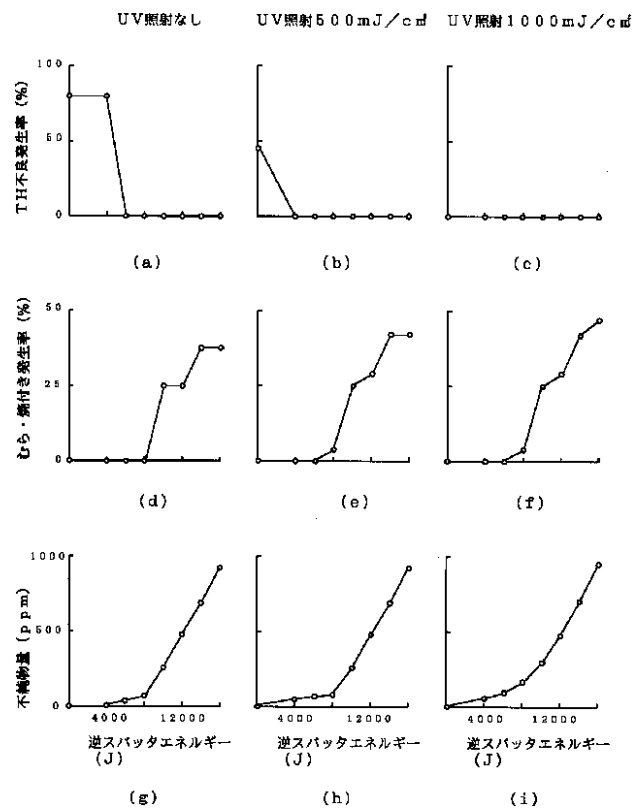
【図 1】



【図 2】



【図 3】



フロントページの続き

(72)発明者 宮崎 大輔
埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷工場内

(72)発明者 羽藤 仁
埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷工場内

F ターム(参考) 2H091 FA02Y FC10 FC26 FD04
FD24 GA13 LA11 LA15 LA16
2H092 JA26 JA29 JA38 JA42 JA44
JA46 JB13 JB23 JB32 JB33
JB38 JB51 JB56 KA05 KA07
KA16 KA18 KB14 MA05 MA08
MA13 MA19 MA27 MA35 MA37
MA41 NA18 NA25 NA27 NA29
PA03 PA04 PA08 QA07
5C094 AA02 AA31 AA42 BA03 BA43
CA19 CA24 DA13 EA04 EA05
EA07 EB02 ED03

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2001337347A	公开(公告)日	2001-12-07
申请号	JP2000158736	申请日	2000-05-29
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	福岡 暢子 庄原 潔 宮崎 大輔 羽藤 仁		
发明人	福岡 暢子 庄原 潔 宮崎 大輔 羽藤 仁		
IPC分类号	G02F1/1335 G02F1/136 G02F1/1368 G09F9/30		
FI分类号	G02F1/1335.505 G09F9/30.338 G09F9/30.349.B G02F1/136.500 G02F1/1368		
F-TERM分类号	2H091/FA02Y 2H091/FC10 2H091/FC26 2H091/FD04 2H091/FD24 2H091/GA13 2H091/LA11 2H091/LA15 2H091/LA16 2H092/JA26 2H092/JA29 2H092/JA38 2H092/JA42 2H092/JA44 2H092/JA46 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB33 2H092/JB38 2H092/JB51 2H092/JB56 2H092/KA05 2H092/KA07 2H092/KA16 2H092/KA18 2H092/KB14 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA19 2H092/MA27 2H092/MA35 2H092/MA37 2H092/MA41 2H092/NA18 2H092/NA25 2H092/NA27 2H092/NA29 2H092/PA03 2H092/PA04 2H092/PA08 2H092/QA07 5C094/AA02 5C094/AA31 5C094/AA42 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA13 5C094/EA04 5C094/EA05 5C094/EA07 5C094/EB02 5C094/ED03 2H191/FA02Y 2H191/FC10 2H191/FC36 2H191/FD04 2H191/FD44 2H191/GA19 2H191/LA11 2H191/LA19 2H191/LA21 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC72 2H192/EA42 2H192/HA35 2H192/HA43 2H192/HA80 2H291/FA02Y 2H291/FC10 2H291/FC36 2H291/FD04 2H291/FD44 2H291/GA19 2H291/LA11 2H291/LA19 2H291/LA21		
其他公开文献	JP2001337347A5		
外部链接	Espacenet		

摘要(译)

当在有源矩阵基板上形成滤色器时，可以抑制显示缺陷。 解决方案：形成通孔7的有色反向层6a至6c用8000 J以下的能量进行Ar反向溅射。

