

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

WO2006/085555

発行日 平成20年6月26日 (2008. 6. 26)

(43) 国際公開日 平成18年8月17日 (2006. 8. 17)

(51) Int. Cl.	F I	テーマコード (参考)
GO9G 3/36 (2006.01)	GO9G 3/36	2H093
GO9G 3/20 (2006.01)	GO9G 3/20 624A	5C006
GO2F 1/133 (2006.01)	GO9G 3/20 641C	5C080
	GO9G 3/20 622G	
	GO9G 3/20 622K	
審査請求 有 予備審査請求 未請求 (全 26 頁) 最終頁に続く		

出願番号	特願2007-502625 (P2007-502625)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2006/302171		シャープ株式会社
(22) 国際出願日	平成18年2月8日 (2006. 2. 8)		大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号	特願2005-34567 (P2005-34567)	(74) 代理人	100104695
(32) 優先日	平成17年2月10日 (2005. 2. 10)		弁理士 島田 明宏
(33) 優先権主張国	日本国 (JP)	(72) 発明者	高橋 浩三
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		Fターム (参考)	2H093 NA16 NC09 NC34 NC35 ND60
			5C006 AA16 AC11 AC22 AF42 AF50
			AF51 AF67 AF72 BB16 BC03
			BC11 BC22 BF03 BF06 BF24
			BF26 BF42 EB05 FA16 FA32
			FA37
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置の駆動回路および駆動方法

(57) 【要約】

本発明は、液晶表示装置の起動時における表示上の不具合の防止のための表示ONシーケンスにおいて走査信号線への電圧印加によって走査信号線駆動回路で生じる誤動作の防止を目的とする。 アクティブマトリクス型の液晶表示装置の起動時における表示ONシーケンスにおいて、液晶パネルの全ての走査信号線を選択状態として各画素形成部内の液晶容量および補助容量における電荷をデータ信号線を介して放電させた後、表示のための走査信号線の順次的な選択（走査）を開始する前に、走査信号線を複数回に分けて段階的に非選択状態とする。これにより、全ての走査信号線を同時に非選択状態としていた従来に比べ、走査信号線駆動回路のバルクに流れる電流が低減される。 本発明は、アクティブマトリクス型の液晶表示装置に適用されるものであり、より詳しくは、その駆動回路に適用される。

【特許請求の範囲】**【請求項 1】**

複数のデータ信号線と、前記複数のデータ信号線と交差する複数の走査信号線と、前記複数のデータ信号線と前記複数の走査信号線との交差点にそれぞれに対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は対応交差点を通過する走査信号線が選択されているときに当該対応交差点を通過するデータ信号線の電圧を取り込んで保持するための容量を有するアクティブマトリクス型の液晶表示装置において、表示すべき画像を表す複数のデータ信号を前記複数のデータ信号線に印加すると共に、当該表示すべき画像を前記複数の画素形成部に形成させるために前記複数の走査信号線の順次的な選択を行う駆動回路であって、

10

前記液晶表示装置での表示の開始を指示する信号を受け取ると、前記複数の走査信号線を選択状態とする選択設定部と、

前記選択設定部によって前記複数の走査信号線が選択状態とされているときに、前記複数の画素形成部内の前記容量に蓄積された電荷を前記複数のデータ信号線を介して放電させる放電部と、

前記蓄積された電荷の前記放電部による放電の後、記複数の走査信号線の順次的な選択が開始される前に、前記選択設定部により選択状態とされた前記複数の走査信号線を段階的に非選択状態とする選択解除部とを備えることを特徴とする駆動回路。

【請求項 2】

前記選択解除部は、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群を 1 組ずつ段階的に非選択状態とすることを特徴とする、請求項 1 に記載の駆動回路。

20

【請求項 3】

前記選択解除部は、前記液晶表示装置における表示のための 1 水平走査期間の間隔で複数回に分けて前記複数の走査信号線を段階的に非選択状態とすることを特徴とする、請求項 1 に記載の駆動回路。

【請求項 4】

前記選択解除部は、前記液晶表示装置における表示のための 1 垂直走査期間の間隔で複数回に分けて前記複数の走査信号線を段階的に非選択状態とすることを特徴とする、請求項 1 に記載の駆動回路。

30

【請求項 5】

前記選択設定部は、前記複数の走査信号線を段階的に選択状態とすることを特徴とする、請求項 1 から請求項 4 までのいずれか 1 項に記載の駆動回路。

【請求項 6】

前記選択設定部は、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群を 1 組ずつ段階的に選択状態とすることを特徴とする、請求項 5 に記載の駆動回路。

【請求項 7】

請求項 1 から請求項 4 までのいずれか 1 項に記載の駆動回路を備えることを特徴とする液晶表示装置。

40

【請求項 8】

請求項 5 に記載の駆動回路を備えることを特徴とする液晶表示装置。

【請求項 9】

複数のデータ信号線と、前記複数のデータ信号線と交差する複数の走査信号線と、前記複数のデータ信号線と前記複数の走査信号線との交差点にそれぞれに対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は対応交差点を通過する走査信号線が選択されているときに当該対応交差点を通過するデータ信号線の電圧を取り込んで保持するための容量を有するアクティブマトリクス型の液晶表示装置において、表示すべき画像を表す複数のデータ信号を前記複数のデータ信号線に印加すると共に、当該表示すべき画像を前記複数の画素形成部に形成させるために前記複数の走査信号線の順次的な選

50

択を行うための駆動方法であって、

前記液晶表示装置での表示の開始を示す信号を受け取ると、前記複数の走査信号線を選択状態とする選択設定ステップ、

前記選択設定ステップによって前記複数の走査信号線が選択状態とされているときに、前記複数の画素形成部内の前記容量に蓄積された電荷を前記複数のデータ信号線を介して放電させる放電ステップと、

前記蓄積された電荷の前記放電ステップによる放電の後、前記複数の走査信号線の順次的な選択が開始される前に、前記選択設定ステップにより選択状態とされた前記複数の走査信号線を段階的に非選択状態とする選択解除ステップと

を備えることを特徴とする駆動方法。

10

【請求項 10】

前記選択解除ステップでは、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群が 1 組ずつ段階的に非選択状態とされることを特徴とする、請求項 9 に記載の駆動方法。

【請求項 11】

前記選択設定ステップでは、前記複数の走査信号線が段階的に選択状態とされることを特徴とする、請求項 9 または請求項 10 に記載の駆動方法。

【請求項 12】

前記選択設定ステップでは、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群が 1 組ずつ段階的に選択状態とされることを特徴とする、請求項 11 に記載の駆動方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス型液晶表示装置の駆動回路および駆動方法に関し、更に詳しくは、アクティブマトリクス型液晶表示装置の画素容量に蓄積される電荷を当該表示装置の起動時に放電させるための駆動回路および駆動方法に関する。

【背景技術】

【0002】

従来のアクティブマトリクス型の液晶パネルは、液晶層を挟む 2 枚の透明基板のうちの一方の基板上に、複数のデータ信号線（以下「ソースライン」ともいう）と当該複数のデータ信号線に交差する複数の走査信号線（以下「ゲートライン」ともいう）とを形成し、各交差点に対応して形成される画素形成部をマトリクス状に配置した構成となっている。そして、各画素形成部は、それに対応する交差点を通過するデータ信号線にスイッチング素子としての TFT (Thin Film Transistor) を介して接続された画素電極を含み、その TFT のゲート端子は、その交差点を通過する走査信号線に接続されている。そして他方の透明基板には、上記複数の画素電極に共通の電極（以下「共通電極」という）が形成されている。このような構成のパネルを使用する液晶表示装置は、その液晶パネルに画像を表示させるための駆動回路として、上記複数の走査信号線を順次に選択するための走査信号を上記複数の走査信号線に印加する走査信号線駆動回路（「ゲートドライバ」とも呼ばれる）と、上記液晶パネルにおける各画素形成部にデータを書き込むために上記複数のデータ信号線にデータ信号を印加するデータ信号線駆動回路（「ソースドライバ」とも呼ばれる）とを備えている。

30

40

【0003】

このような液晶表示装置において表示すべき画像は、上記マトリクス状に配置された複数の画素形成部によって形成される。各画素形成部は、図 11 (A) に示すような回路構成であって、液晶層を挟むように配置される画素電極と共通電極 Ec とによって形成される容量（「液晶容量」という）C1c と、当該画素電極と補助電極 Es とによって形成される容量（以下「補助容量」という）Cs と、当該画素電極にドレイン端子が接続された TFT 10 とを有しており、当該 TFT 10 のソース端子は当該画素形成部に対応する交

50

差点C P j kを通過するデータ信号線D L kに、ゲート端子は当該交差点C P j kを通過する走査信号線G L jにそれぞれ接続されている。なお、表示すべき画像の画素値に相当する電圧を保持するための画素容量は液晶容量C l cと補助容量C sとからなる。

【0004】

このような液晶表示装置において、各画素形成部内のT F T 1 0を介してデータ信号線D L kから画素電極にデータ信号D kを供給することにより、各画素電極と共通電極E cおよび補助電極E sとの間に当該画素電極に対応する画素の値に相当する電圧が印加されて液晶容量C l cおよび補助容量C sが充電され、その充電電圧に応じて液晶層の透過率が変化することにより、上記液晶パネルに画像が表示される。

【0005】

ところで、このような液晶表示装置を起動する際の問題として、液晶表示装置の起動後、走査信号線を順次的に選択して上記複数の画素形成部に画像を形成させる前に（すなわち表示の開始前に）、共通電極E cと補助電極E sとが所定の電位に立ち上がり、両電極の間の電位差に応じて液晶容量C l cや補助容量C sが充電され（図11（B））、予定外の黒い画面（ノーマリ・ホワイトの場合）、または白い画面（ノーマリ・ブラックの場合）が表示されてしまうという現象が知られている。

【0006】

この問題を解決するための従来技術として、表示を開始する直前に、一旦、全ての走査信号線にアクティブ信号としてのオン電圧を印加することによりT F Tをオン状態とし、データ信号線D L kを通じて液晶容量C l cと補助容量C sにおける蓄積電荷を放電させる、という方法が知られている（図11（C））（例えば特許文献1～4参照）。

【0007】

図12は、このような方法が採用されている場合に液晶表示装置を起動してから表示を開始するまでの一連の動作（以下「表示ONシーケンス」という）を示す信号波形図である。この方法では、当該液晶表示装置における電源投入の検出などに基づき、表示ONシーケンスの開始を示す信号として表示ON信号S o nが生成され、この表示ON信号S o nがアクティブ（図ではハイレベル）になると、垂直同期信号V S Yに同期して、全ての走査信号線にオン電圧（T F Tをオン状態とするアクティブ信号）を印加して一旦選択状態とし（時刻t 1）、その後、走査信号線により通常の走査を行う前に全ての走査信号線にオフ電圧（T F Tをオフ状態とする非アクティブ信号）を印加して非選択状態に戻している（時刻t 2）。このように従来技術では、表示ONシーケンスにおいて全ての走査信号線を選択状態から非選択状態にする際に、全ての走査信号線に同時にオフ電圧を印加していた。このような技術を含む本願発明に関連する技術が記載された文献を以下に列記する。

【特許文献1】日本特開平2 - 272490号公報

【特許文献2】日本特開2001 - 272650号公報

【特許文献3】日本特開2002 - 323875号公報

【特許文献4】日本特開2003 - 295829号公報

【特許文献5】日本特開平6 - 160806号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかし、上記のように全ての走査信号線を同時に選択状態から非選択状態にすると、全ての走査信号線が同時に高電圧（オン電圧）から低電圧（オフ電圧）へと変化するので、走査信号線駆動回路内のバルク（シリコン基板）に全走査信号線の容量に対応する電流が流れて、バルク自体の電位が大きく変動し、それに連動して走査信号線駆動回路の電源電位も大きく変動することにより、走査信号線駆動回路が誤動作を起こすことがある。

【0009】

そこで本発明は、液晶表示装置において起動時に実行される表示ONシーケンスにおける上記のような走査信号線への電圧印加により走査信号線駆動回路に生じる誤動作を防止

10

20

30

40

50

できる駆動回路および駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

本発明の第1の局面は、複数のデータ信号線と、前記複数のデータ信号線と交差する複数の走査信号線と、前記複数のデータ信号線と前記複数の走査信号線との交差点にそれぞれに対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は対応交差点を通過する走査信号線が選択されているときに当該対応交差点を通過するデータ信号線の電圧を取り込んで保持するための容量を有するアクティブマトリクス型の液晶表示装置において、表示すべき画像を表す複数のデータ信号を前記複数のデータ信号線に印加すると共に、当該表示すべき画像を前記複数の画素形成部に形成させるために前記複数の走査信号線の順次的な選択を行う駆動回路であって、

10

前記液晶表示装置での表示の開始を指示する信号を受け取ると、前記複数の走査信号線を選択状態とする選択設定部と、

前記選択設定部によって前記複数の走査信号線が選択状態とされているときに、前記複数の画素形成部内の前記容量に蓄積された電荷を前記複数のデータ信号線を介して放電させる放電部と、

前記蓄積された電荷の前記放電部による放電の後、記複数の走査信号線の順次的な選択が開始される前に、前記選択設定部により選択状態とされた前記複数の走査信号線を段階的に非選択状態とする選択解除部とを備えることを特徴とする。

【0011】

20

本発明の第2の局面は、本発明の第1の局面において、

前記選択解除部は、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群を1組ずつ段階的に非選択状態とすることを特徴とする。

【0012】

本発明の第3の局面は、本発明の第1の局面において、

前記選択解除部は、前記液晶表示装置における表示のための1水平走査期間の間隔で複数回に分けて前記複数の走査信号線を段階的に非選択状態とすることを特徴とする。

【0013】

本発明の第4の局面は、本発明の第1の局面において、

前記選択解除部は、前記液晶表示装置における表示のための1垂直走査期間の間隔で複数回に分けて前記複数の走査信号線を段階的に非選択状態とすることを特徴とする。

30

【0014】

本発明の第5の局面は、本発明の第1から第4の局面のいずれかにおいて、

前記選択設定部は、前記複数の走査信号線を段階的に選択状態とすることを特徴とする。

。

【0015】

本発明の第6の局面は、本発明の第5の局面において、

前記選択設定部は、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群を1組ずつ段階的に選択状態とすることを特徴とする。

【0016】

40

本発明の第7の局面は、液晶表示装置であって、本発明の第1から第4の局面のいずれかの局面に係る駆動回路を備えたことを特徴とする。

【0017】

本発明の第8の局面は、液晶表示装置であって、本発明の第5の局面に係る駆動回路を備えたことを特徴とする。

【0018】

本発明の第9の局面は、複数のデータ信号線と、前記複数のデータ信号線と交差する複数の走査信号線と、前記複数のデータ信号線と前記複数の走査信号線との交差点にそれぞれに対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は対応交差点を通過する走査信号線が選択されているときに当該対応交差点を通過するデータ信

50

号線の電圧を取り込んで保持するための容量を有するアクティブマトリクス型の液晶表示装置において、表示すべき画像を表す複数のデータ信号を前記複数のデータ信号線に印加すると共に、当該表示すべき画像を前記複数の画素形成部に形成させるために前記複数の走査信号線の順次的な選択を行うための駆動方法であって、

前記液晶表示装置での表示の開始を示す信号を受け取ると、前記複数の走査信号線を選択状態とする選択設定ステップ、

前記選択設定ステップによって前記複数の走査信号線が選択状態とされているときに、前記複数の画素形成部内の前記容量に蓄積された電荷を前記複数のデータ信号線を介して放電させる放電ステップと、

前記蓄積された電荷の前記放電ステップによる放電の後、前記複数の走査信号線の順次的な選択が開始される前に、前記選択設定ステップにより選択状態とされた前記複数の走査信号線を段階的に非選択状態とする選択解除ステップとを備えることを特徴とする。

10

【0019】

本発明の第10の局面は、本発明の第9の局面において、

前記選択解除ステップでは、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群が1組ずつ段階的に非選択状態とされることを特徴とする。

【0020】

本発明の第11の局面は、本発明の第9または第10の局面において、

前記選択設定ステップでは、前記複数の走査信号線が段階的に選択状態とされることを特徴とする。

20

【0021】

本発明の第12の局面は、本発明の第11の局面において、

前記選択設定ステップでは、前記複数の走査信号線をグループ化することにより得られる複数の走査信号線群が1組ずつ段階的に選択状態とされることを特徴とする。

【発明の効果】

【0022】

本発明の第1または第9の局面によれば、液晶表示装置での表示が開始される際に、全ての走査信号線が選択状態とされて各画素形成部内の容量における蓄積電荷が放電され、その後、選択状態となっている走査信号線が段階的に非選択状態とされる。このようにして全ての走査信号線が非選択状態とされた後に、表示のための走査信号線の順次的な選択すなわち走査が開始される。したがって、一旦選択状態とされた走査信号線が同時に非選択状態とされていた従来とは異なり、選択状態から非選択状態への推移のための印加電圧の変化が同時に生じる走査信号線の数に格段に少なくなる。このため、走査信号線駆動回路を構成するバルク（シリコン基板）に過大な電流が流れることはなく、走査信号線を非選択状態とする際に走査信号線駆動回路内のバルクに流れる電流による電源電位の変動が抑制される。その結果、液晶表示装置の起動時において表示上の不具合を防止すべく行われる放電のための一連の動作すなわち表示ONシーケンスにおいて、ラッチアップの発生等による走査信号線駆動回路の誤動作を防止することができる。

30

【0023】

本発明の第2または第10の局面によれば、液晶表示装置における走査信号線をグループ化することにより得られる複数の走査信号線群が1組ずつ段階的に非選択状態とされるので、選択解除部を簡易な構成で実現することができる。

40

【0024】

本発明の第3の局面によれば、1水平走査期間の間隔で複数回に分けて走査信号線を段階的に非選択状態とすることで、走査信号線を非選択状態とする際に走査信号線駆動回路内のバルクに流れる電流による電源電位の変動を抑制し、表示ONシーケンスにおいて、ラッチアップの発生等による走査信号線駆動回路の誤動作を防止することができる。

【0025】

本発明の第4の局面によれば、1垂直走査期間の間隔で複数回に分けて走査信号線を段階的に非選択状態とすることで、走査信号線を非選択状態とする際に走査信号線駆動回路

50

内のバルクに流れる電流による電源電位の変動を抑制し、表示ONシーケンスにおいてラッチアップの発生等による走査信号線駆動回路の誤動作を防止することができる。なお、1垂直走査期間の間隔で段階的に走査信号線が非選択状態とされるので、1水平走査期間の間隔で段階的に非選択状態とされる場合に比べ、表示ONシーケンスが長くなるが、選択解除部の実現は容易となる。

【0026】

本発明の第5または第11の局面によれば、液晶表示装置での表示の開始を指示する信号を受け取ると、当該液晶表示装置の走査信号線が段階的に選択状態とされるので、走査信号線を選択状態とする際に走査信号線駆動回路内のバルクに流れる電流による電源電位の変動も抑制される。したがって、表示ONシーケンスにおいてラッチアップの発生等による走査信号線駆動回路の誤動作をより確実に防止することができる。

10

【0027】

本発明の第6または第12の局面によれば、液晶表示装置における走査信号線をグループ化することにより得られる複数組の走査信号線群が1組ずつ段階的に選択状態とされるので、走査信号線を段階的に選択状態とするための選択設定部を簡易な構成で実現することができる。

【図面の簡単な説明】

【0028】

【図1】本発明の第1の実施形態に係る液晶表示装置の構成を示すブロック図である。

【図2】第1の実施形態における液晶表示パネルの構成を示す模式図(A)、および、当該液晶表示パネルの一部(1画素に相当する部分)の等価回路を示す回路図(B)である。

20

【図3】第1の実施形態における表示ONシーケンスの一例を説明するための信号波形図(A~I)である。

【図4】第1の実施形態における表示ONシーケンスの他の例を説明するための信号波形図(A、B)である。

【図5】第1の実施形態における走査信号線駆動回路の一構成例を示すブロック図である。

【図6】本発明の第2の実施形態における表示ONシーケンスの一例を説明するための信号波形図(A~H)である。

30

【図7】第2の実施形態における走査信号線駆動回路の一構成例を示すブロック図である。

【図8】本発明の第3の実施形態における走査信号線駆動回路の一構成例を示すブロック図である。

【図9】本発明の第4の実施形態における表示ONシーケンスの一例を説明するための信号波形図(A~J)である。

【図10】第4の実施形態における走査信号線駆動回路の一構成例を示すブロック図である。

【図11】液晶表示装置の起動時における表示の不具合を説明するための回路図(A~C)である。

40

【図12】液晶表示装置における従来の表示ONシーケンスを説明するための信号波形図(A~F)である。

【符号の説明】

【0029】

10	TFT(薄膜トランジスタ)
33, 33b	リセット信号生成回路
33c	セット信号生成回路
34, 34b	ANDゲート
35	シフトレジスタ
38	ANDゲート

50

2 0 0	表示制御回路	
3 0 0	データ信号線駆動回路	
4 0 0	走査信号線駆動回路	
5 0 0	液晶パネル	
C l c	液晶容量	
C s	補助容量	
E p	画素電極	
E c	共通電極	
E s	補助電極	
D L 1 ~ D L n	データ信号線	10
G L 1 ~ G L m	走査信号線	
P x	画素形成部	
H S Y	水平同期信号	
V S Y	垂直同期信号	
D	デジタル画像信号	
D 1 ~ D m	データ信号	
G C K	(走査信号線駆動回路の)クロック信号	
G S P	(走査信号線駆動回路の)スタートパルス信号	
G o n	選択制御信号	
G o f f	非選択制御信号	20
G 1 ~ G m	走査信号	
G a 1 ~ G a 4	第1~第4エリア走査信号	
R 1 ~ R 4	リセット信号	
S 1 ~ S 4	セット信号	
S o n	表示ON信号	
V G L	ゲートオフ電圧	
V G H	ゲートオン電圧	

【発明を実施するための最良の形態】

【0030】

以下、本発明の実施形態について添付図面を参照して説明する。

30

< 1. 第1の実施形態 >

< 1. 1 全体の構成および動作 >

図1は、本発明の第1の実施形態に係る液晶表示装置の構成を示すブロック図である。この液晶表示装置は、表示制御回路200と、データ信号線駆動回路300および走査信号線駆動回路400からなる駆動回路と、アクティブマトリクス型の液晶パネル500とを備えている。

【0031】

この液晶表示装置における表示部としての液晶パネル500は、この液晶表示装置を使用する電子機器の制御部等に相当する外部のCPU等から受け取る画像データDvにおける1水平走査分のデータにそれぞれが対応する複数本の走査信号線と、それら複数本の走査信号線のそれぞれと交差する複数本のデータ信号線と、それら複数本の走査信号線と複数本のデータ信号線との交差点にそれぞれ対応して設けられた複数の画素形成部を含む。各画素形成部の構成は、基本的には従来のアクティブマトリクス型液晶パネルにおける構成と同様である。

40

【0032】

本実施形態では、液晶パネル500に表示すべき画像を表す(狭義の)画像データおよび表示動作のタイミング等を決めるデータ(例えば表示用クロックの周波数を示すデータ)(以下「表示制御データ」という)は、本実施形態に係る液晶表示装置の外部、例えば当該液晶表示装置を使用する電子機器の制御部としてのCPU等(以下「外部のCPU等」という)から表示制御回路200に送られる(以下、外部から送られるこれらのデータ

50

Dvを「広義の画像データ」という)。すなわち、外部のCPU等は、広義の画像データDvを構成する(狭義の)画像データおよび表示制御データとアドレス信号Adwとを表示制御回路200に供給して、表示制御回路200内の表示メモリおよびレジスタにそれぞれ書き込む。

【0033】

表示制御回路200は、レジスタに書き込まれた表示制御データに基づき、表示用のクロック信号CKや、水平同期信号HSY、垂直同期信号VSY等を生成する。また、表示制御回路200は、外部のCPU等によって表示メモリに書き込まれた(狭義の)画像データを表示メモリから読み出して、デジタル画像信号Dとして出力する。このようにして、表示制御回路200によって生成される信号のうち、クロック信号CKはデータ信号線駆動回路300に、水平同期信号HSYおよび垂直同期信号VSYはデータ信号線駆動回路300および走査信号線駆動回路400に、デジタル画像信号Dはデータ信号線駆動回路300に、それぞれ供給される。また、表示制御回路200は、外部のCPU等から当該液晶表示装置での表示の開始を指示する信号として表示ON信号Sonを受け取り、その表示ON信号Sonをデータ信号線駆動回路300および走査信号線駆動回路400に供給する。なお、当該液晶表示装置での表示の開始を指示する信号を当該液晶表示装置の外部から受け取らずに、表示制御回路200において、当該液晶表示装置の電源の投入等の検出に基づき、表示の開始を示す信号を生成し、これを上記の表示ON信号Sonとしてデータ信号線駆動回路300および走査信号線駆動回路400に供給するようにしてもよい。

【0034】

データ信号線駆動回路300には、上記のようにして、液晶パネル500に表示すべき画像を表すデータが画素単位でシリアルにデジタル画像信号Dとして供給されると共に、タイミングを示す信号としてクロック信号CK、水平同期信号HSYおよび垂直同期信号VSYが供給される。データ信号線駆動回路300は、これらの信号D, CK, HSY, VSYに基づき、液晶パネル500を駆動するための画像信号(以下「データ信号」という)を生成し、これを液晶パネル500の各データ信号線に印加する。なお後述のように、データ信号線駆動回路300は、表示ONシーケンスにおいては、表示ON信号Sonに基づき、各画素容量の蓄積電荷を放電するための放電部として動作する。

【0035】

走査信号線駆動回路400は、水平同期信号HSYおよび垂直同期信号VSYに基づき、液晶パネル500における走査信号線を1水平走査期間ずつ順次に選択するために各走査信号線に印加すべき走査信号(G1, G2, ...)を生成し、全走査信号線のそれぞれを順に選択するためのアクティブな走査信号の各走査信号線への印加を1垂直走査期間(1フレーム期間)を周期として繰り返す。なお後述のように、走査信号線駆動回路400は、上記の順次的な走査信号線を選択すなわち走査を開始する前の表示ONシーケンスにおいて、表示ON信号Sonに基づき、各画素容量の蓄積電荷を放電するための走査信号線の選択動作および選択解除動作を行う。

【0036】

液晶パネル500は、上記のようにして、データ信号線にはデータ信号線駆動回路300によってデジタル画像信号Dに基づくデータ信号が印加され、走査信号線には走査信号線駆動回路400によって走査信号が印加される。これにより液晶パネル500は、外部のCPU等から受け取った画像データDの表す画像を表示する。

【0037】

図2(A)は、本実施形態に係る液晶表示装置における液晶パネル500の構成を示す模式図であり、図2(B)は、この液晶パネル500の一部(1画素に相当する部分)の等価回路を示す回路図である。これらの図において、D1, D2, D3, ...は、データ信号線DL1, DL2, DL3, ...にそれぞれ印加されるデータ信号を表す。また、G1, G2, G3, ...は、走査信号線GL1, GL2, GL3, ...にそれぞれ印加される走査信号を表す。

【 0 0 3 8 】

この液晶パネル 5 0 0 は、データ信号線駆動回路 3 0 0 の複数 (n 個) の出力端子にそれぞれ接続される複数 (n 本) のデータ信号線 $D L 1 \sim D L n$ と、走査信号線駆動回路 4 0 0 の複数 (m 個) の出力端子にそれぞれ接続される複数 (m 本) の走査信号線 $G L 1 \sim G L m$ とを備え、当該複数のデータ信号線 $D L 1 \sim D L n$ と当該複数の走査信号線 $G L 1 \sim G L m$ とは、各データ信号線 $D L k$ ($k = 1, 2, \dots, n$) と各走査信号線 $G L j$ ($j = 1, 2, \dots, m$) とが交差するように格子状に配設されている。そして、当該複数のデータ信号線 $D L 1 \sim D L n$ と当該複数の走査信号線 $G L 1 \sim G L m$ との交差点にそれぞれ対応してマトリクス状に配置された複数 ($m \times n$ 個) の画素形成部 $P x$ が設けられている。各画素形成部 $P x$ は、図 2 (B) に示すように、従来と同様、液晶層を挟むように配置される画素電極 $E p$ と共通電極 $E c$ とによって形成される液晶容量 $C l c$ と、当該画素電極 $E p$ と補助電極 $E s$ とによって形成される補助容量 $C s$ と、当該画素電極 $E p$ にドレイン端子が接続された $T F T 1 0$ とを有しており、当該 $T F T 1 0$ のソース端子は当該画素形成部 $P x$ に対応する交差点 $C P j k$ を通過するデータ信号線 $D L k$ に、ゲート端子は当該交差点 $C P j k$ を通過する走査信号線 $G L j$ にそれぞれ接続されている。したがって、各画素形成部 $P x$ は、それに対応する交差点 $C P j k$ を通過する走査信号線 $G L j$ が選択されているときに (走査信号 $G j$ がアクティブのときに)、当該交差点 $C P j k$ を通過するデータ信号線 $D L k$ 上のデータ信号 $D k$ の値すなわち画素値に相当する電圧を取り込み、上記液晶容量 $C l c$ と補助容量 $C s$ とからなる画素容量に当該電圧を保持する。

10

【 0 0 3 9 】

20

< 1 . 2 表示 ON シーケンス >

以下、図 3 を参照しつつ、本実施形態に係る液晶表示装置を起動してから走査信号線 $G L 1 \sim G L m$ を順次に選択して表示を開始するまでに実行される一連の動作、すなわち表示 ON シーケンスを説明する。図 3 は、本実施形態に係る液晶表示装置を起動した直後の垂直同期信号 $V S Y$ 、ゲートオフ電圧 $V G L$ 、ゲートオン電圧 $V G H$ 、および走査信号 $G 1 \sim G m$ 等 (後述の第 1 ~ 第 4 エリア走査信号 $G a 1 \sim G a 4$ を含む) の波形図である。ここで、ゲートオフ電圧 $V G L$ は、非選択状態とすべき走査信号線に印加される非アクティブな走査信号の電圧であり、ゲートオン電圧 $V G H$ は、選択状態とすべき走査信号線に印加されるアクティブな走査信号の電圧である (以下に述べる他の実施形態や変形例においても同様)。

30

【 0 0 4 0 】

本実施形態においても、従来と同様、表示 ON シーケンスの開始を示す表示 ON 信号 $S o n$ がアクティブ (ハイレベル) となってから、垂直同期信号 $V S Y$ に同期して各種の信号が変化することで表示 ON シーケンスが実行される。すなわち、表示 ON 信号 $S o n$ がアクティブとなってから最初に垂直同期信号 $V S Y$ がアクティブ (ローレベル) になるときにゲートオフ電圧 $V G L$ が本来の電圧 ($T F T 1 0$ をオフ状態とする所定の低電圧) となり、その後 1 フレーム期間 $T 1$ だけ経過した時点 (次に垂直同期信号がアクティブとなる時点) でゲートオン電圧 $V G H$ が本来の電圧 ($T F T 1 0$ をオン状態とする所定の高電圧) になると共に、予定外の黒い画面 (ノーマリ・ホワイトの場合) または白い画面 (ノーマリ・ブラックの場合) が表示されることを防止するために、全ての走査信号 $G 1 \sim G m$ がゲートオン電圧 (アクティブ) となることで全ての走査信号線 $G L 1 \sim G L m$ が選択状態とされる。このように表示 ON シーケンスで全ての走査信号線 $G L 1 \sim G L m$ が選択状態となっているときには、各画素形成部 $P x$ における $T F T 1 0$ はオン状態となっており、従来と同様、各画素形成部 $P x$ 内の液晶容量 $C l c$ および補助容量 $C s$ に蓄積された電荷はデータ信号線 $D L k$ を介して放電される。したがって、このときデータ信号線駆動回路 3 0 0 は、各データ信号線 $D L 1 \sim D L n$ が共通電極 $E c$ および補助電極 $E s$ と同電位となるように各データ信号線 $D L 1 \sim D L n$ を駆動し、放電部として機能する。

40

【 0 0 4 1 】

その後、数フレーム期間に相当する期間 $T 2$ が経過した後に、全ての走査信号 $G 1 \sim G m$ がゲートオフ電圧 (非アクティブ) となることで全ての走査信号線 $G L 1 \sim G L m$ が非

50

選択状態とされる。このとき、全ての走査信号線が同時に非選択状態となる従来例とは異なり、以下に述べるように４回に分けて段階的に走査信号線 $GL1 \sim GLm$ が非選択状態とされる。

【 0 0 4 2 】

本実施形態では、図 3 (H) に示すように液晶パネル 5 0 0 をエリア 1 ～エリア 4 の 4 つのエリアに区分し、この区分に基づき 4 回に分けて 1 水平走査期間の間隔で段階的に走査信号線 $GL1 \sim GLm$ を非選択状態とする。すなわち、エリア 1 に含まれる走査信号線に印加される走査信号 $G1 \sim Gma$ を総称的に「第 1 エリア走査信号」と呼び、記号 " $Ga1$ " で示し、エリア 2 に含まれる走査信号線に印加される走査信号 $Gma + 1 \sim Gmb$ を総称的に「第 2 エリア走査信号」と呼び、記号 " $Ga2$ " で示し、エリア 3 に含まれる走査信号線に印加される走査信号 $Gmb + 1 \sim Gmc$ を総称的に「第 3 エリア走査信号」と呼び、記号 " $Ga3$ " で示し、エリア 4 に含まれる走査信号線に印加される走査信号 $Gmc + 1 \sim Gm$ を総称的に「第 4 エリア走査信号」と呼び、記号 " $Ga4$ " で示すものとしたとき、第 1 ～第 4 エリア走査信号 $Ga1 \sim Ga4$ の電圧を次のように変化させる。

【 0 0 4 3 】

上記期間 $T2$ の経過後において、図 3 (H) に示すように、最初に水平同期信号 HSY がアクティブ（ローレベル）となるとときに第 1 エリア走査信号 $Ga1$ をゲートオン電圧（アクティブ）からゲートオフ電圧（非アクティブ）へと変化させ、2 番目に水平同期信号 HSY がアクティブとなるとときに第 2 エリア走査信号 $Ga2$ をゲートオン電圧からゲートオフ電圧へと変化させ、3 番目に水平同期信号 HSY がアクティブとなるとときに第 3 エリア走査信号 $Ga3$ をゲートオン電圧からゲートオフ電圧へと変化させ、4 番目に水平同期信号 HSY がアクティブとなるとときに第 4 エリア走査信号 $Ga4$ をゲートオン電圧からゲートオフ電圧へと変化させる。

【 0 0 4 4 】

このようにして一旦選択状態となった全ての走査信号線 $GL1 \sim GLm$ が 1 水平走査期間の間隔で 4 回に分けて段階的に非選択状態となり、その後、表示を行うための走査信号線 $GL1 \sim GLm$ の順次的な選択すなわち走査が開始される。

【 0 0 4 5 】

なお、上記説明では液晶パネル 5 0 0 が 4 つのエリアに区分されるが、「4 つ」は例示であり、各エリアに含まれる走査信号線の数 1 以上であれば、液晶パネル 5 0 0 の区分数は 4 つには限定されない。また、エリア毎に走査信号線を選択状態から非選択状態とする順序（印加電圧をゲートオン電圧からゲートオフ電圧へと変化させる順序）は複数のエリアを同時に非選択状態としなければ、どのような順番であってもよい。例えば図 4 に示すように、第 1 ～第 4 エリア走査信号 $Ga1 \sim Ga4$ を、 $Ga1 \rightarrow Ga3 \rightarrow Ga2 \rightarrow Ga4$ という順序で選択状態から非選択状態に変化させてもよい。

【 0 0 4 6 】

< 1 . 3 走査信号線駆動回路の構成 >

次に図 5 を参照して、表示 ON シーケンスにおいて一旦選択状態となった全ての走査信号線 $GL1 \sim GLm$ を上記のように段階的に非選択状態とする走査信号線駆動回路 4 0 0 の構成を説明する。図 5 は、本実施形態における走査信号線駆動回路 4 0 0 の一構成例を示すブロック図である。この構成例による走査信号線駆動回路 4 0 0 は、 m 個のフリップフロップ $FF1 \sim FFm$ からなる m 段のシフトレジスタ 3 5 と、このシフトレジスタ 3 5 の各段の出力レベルを変換して走査信号 $G1 \sim Gm$ を生成するレベル変換器 3 6 と、表示 ON 信号 $So n$ および垂直同期信号 VSY から選択制御信号 $Go n$ および非選択制御信号 $Go f f$ を生成する第 1 の論理回路 3 1 と、水平同期信号 HSY および垂直同期信号 VSY からシフトレジスタ 3 5 を動作させるためのクロック信号 GCK およびスタートパルス信号 GSP を生成する第 2 の論理回路 3 2 と、非選択制御信号 $Go f f$ および水平同期信号 HSY からシフトレジスタ 3 5 内のフリップフロップ $FF1 \sim FFm$ をリセットするためのリセット信号 $R1 \sim R4$ を生成するリセット信号生成回路 3 3 とを備えている。ここで、選択制御信号 $Go n$ は、図 3 (C) に示すように表示 ON シーケンスにおいて（表示

ON信号 S_{on} がハイレベルとなった時点以降において) 走査信号線 $GL_1 \sim GL_m$ を選択状態とすべき期間 T_2 にアクティブ (ハイレベル) となる信号であり、非選択制御信号 G_{off} は、図3 (D) に示すように表示ONシーケンスにおいて一旦選択状態となった走査信号線 $GL_1 \sim GL_m$ を段階的に非選択状態とするための期間にアクティブ (ハイレベル) となる信号である。そして選択制御信号 G_{on} は、シフトレジスタ35における各フリップフロップ $FF_1 \sim FF_m$ にセット信号として入力され、選択制御信号 G_{on} がアクティブとなる期間 T_2 において各フリップフロップ $FF_1 \sim FF_m$ がセット状態とされる (シフトレジスタ35の各段の出力 $Q_1 \sim Q_m$ がハイレベルとなる)。

【0047】

上記構成において、レベル変換器36は、シフトレジスタ35の各段の出力 Q_k がハイレベルのときにゲートオン電圧 V_{GH} を走査信号 G_k として出力し、各段の出力 Q_k がローレベルのときにゲートオフ電圧 V_{GL} を走査信号 G_k として出力する ($k = 1 \sim m$)。また、上記の液晶パネル500の区分けに基づく第1～第4エリア走査信号 $G_{a1} \sim G_{a4}$ に応じて、シフトレジスタ35内のフリップフロップ $FF_1 \sim FF_m$ は、第1の組のフリップフロップ群 $FF_1 \sim FF_{ma}$ と、第2の組のフリップフロップ群 $FF_{ma+1} \sim FF_{mb}$ と、第3の組のフリップフロップ群 $FF_{mb+1} \sim FF_{mc}$ と、第4の組のフリップフロップ群 $FF_{mc+1} \sim FF_m$ という4組にグループ化されている。そして、リセット信号生成回路33にて生成されるリセット信号 $R_1 \sim R_4$ のうち、第1のリセット信号 R_1 は第1の組のフリップフロップ群 $FF_1 \sim FF_{ma}$ のリセット信号として、第2のリセット信号 R_2 は第2の組のフリップフロップ群 $FF_{ma+1} \sim FF_{mb}$ のリセット信号として、第3のリセット信号 R_3 は第3の組のフリップフロップ群 $FF_{mb+1} \sim FF_{mc}$ のリセット信号として、第4のリセット信号 R_4 は第4の組のフリップフロップ群 $FF_{mc+1} \sim FF_m$ のリセット信号として、それぞれシフトレジスタ35に入力される。

【0048】

ここで、第1～第4のリセット信号 $R_1 \sim R_4$ は、図3 (G) ～ (I) に示すように、表示ONシーケンスにおける上記期間 T_2 (全走査信号線が選択状態である期間) の経過後においてそれぞれ第1～第4番目に水平同期信号 HSY がアクティブ (ローレベル) になるときに非アクティブ (ローレベル) からアクティブ (ハイレベル) へと変化し、その後は走査の開始まで (非選択制御信号 G_{off} がアクティブである間) アクティブ状態を維持する信号である。したがって、上記第1～第4のリセット信号 $R_1 \sim R_4$ によってシフトレジスタ35における第1～第4の組のフリップフロップ群 $FF_1 \sim FF_{ma}$, $FF_{ma+1} \sim FF_{mb}$, $FF_{mb+1} \sim FF_{mc}$, $FF_{mc+1} \sim FF_m$ が順にリセットされ、これにより、第1～第4のエリア走査信号 $G_{a1} \sim G_{a4}$ の電圧が図3 (H) に示すように1水平走査期間の間隔で順次ゲートオン電圧からゲートオフ電圧へと変化する。これにより、液晶パネル500における走査信号線 $GL_1 \sim GL_m$ が、4回に分けて段階的に選択状態から非選択状態へと遷移する。

【0049】

上記のように、第1の論理回路31で生成される選択制御信号 G_{on} によって各フリップフロップ $FF_1 \sim FF_m$ がセットされることで、全ての走査信号線 $GL_1 \sim GL_m$ が選択状態となり、その後に、第1の論理回路31で生成される非選択制御信号 G_{off} に基づきリセット信号生成回路33で生成される第1～第4のリセット信号 $R_1 \sim R_4$ によってフリップフロップ $FF_1 \sim FF_m$ が段階的にリセットされることで、走査信号線 $GL_1 \sim GL_m$ が段階的に非選択状態となる。したがって本構成例では、第1の論理回路31と m 個のフリップフロップ $FF_1 \sim FF_m$ は、走査信号線 $GL_1 \sim GL_m$ を選択状態とする選択設定部として機能し、第1の論理回路31とリセット信号生成回路33と m 個のフリップフロップ $FF_1 \sim FF_m$ は、選択状態の走査信号線 $GL_1 \sim GL_m$ を段階的に非選択状態とする選択解除部として機能している。

【0050】

なお、本実施形態における走査信号線駆動回路400は、表示ONシーケンスにおいて図3 (H) または図4 (B) に示す第1～第4エリア走査信号 $G_{a1} \sim G_{a4}$ のように液

10

20

30

40

50

晶パネル 500 の走査信号線 $GL1 \sim GLm$ を一旦選択状態とした後に段階的に非選択状態とする走査信号を生成できる構成であればよく、図 5 に示す上記構成に限定されるものではない。

【0051】

< 1.4 効果 >

上記のように本実施形態によれば、液晶表示装置の起動時における表示 ON シーケンスにおいて液晶パネル 500 における全ての走査信号線 $GL1 \sim GLm$ が一旦選択状態となって各画素形成部 Px 内の液晶容量 Clc と補助容量 Cs における電荷が放電された後に、走査信号線 $GL1 \sim GLm$ が複数回（図 3 等に示した例では 4 回）に分けて段階的に非選択状態となる。このため、液晶パネル 500 における走査信号線 $GL1 \sim GLm$ を同時に非選択状態としていた従来技術とは異なり、印加電圧がゲートオン電圧からゲートオフ電圧へと同時に変化する走査信号線の数は格段に少なくなるので、走査信号線駆動回路 400 を構成するバルク（シリコン基板）に過大な電流が流れることはない。したがって、走査信号線 $GL1 \sim GLm$ を非選択状態とする際に走査信号線駆動回路 400 内のバルクに流れる電流による電源電位の変動を抑制し、ラッチアップの発生等による走査信号線駆動回路 400 の誤動作を防止することができる。

【0052】

なお、上記実施形態では、液晶パネル 500 における走査信号線 $GL1 \sim GLm$ が 4 組の走査信号線群にグループ化され、それに応じて走査信号線 $GL1 \sim GLm$ が 4 回に分けて段階的に非選択状態とされるが、このグループ化の組数を多くすることにより上記誤動作防止の効果を大きくすることができる。しかし、このグループ化の組数が多くなると、走査信号線 $GL1 \sim GLm$ を段階的に非選択状態とするための選択解除部の構成が複雑化するので、効果と構成の両者を考慮してグループ化の組数を適切に設定するのが好ましい。この点は、以下に述べる他の実施形態においても同様である。また、上記実施形態では、液晶パネル 500 内の各画素形成部 Px において画素電極 Ep と補助電極 Es により補助容量 Cs が形成されているが、補助電極 Es がなく補助容量 Cs が形成されない構成であってもよい。この点も、以下に述べる他の実施形態においても同様である。

【0053】

< 2. 第 2 の実施形態 >

次に、本発明の第 2 の実施形態に係る液晶表示装置について説明する。この液晶表示装置の全体構成は上記第 1 の実施形態と同様であるが、表示 ON シーケンスにおいて一旦選択状態とされた走査信号線を非選択状態とするときの動作およびそのための走査信号線駆動回路の構成については上記第 1 の実施形態と相違する。そこで以下では、これらの相違点を中心に本実施形態を説明する。なお、第 1 の実施形態に係る液晶表示装置のうち第 2 の実施形態に係る液晶表示装置と同一または対応する部分には同一の参照符号を付すものとする。

【0054】

< 2.1 表示 ON シーケンス >

図 6 は、液晶表示装置を起動した直後の垂直同期信号 VSY 、ゲートオフ電圧 VGL 、ゲートオン電圧 VGH 、および走査信号（第 1 ～ 第 4 エリア走査信号 $Ga1 \sim Ga4$ ）等の波形図である。本実施形態においても、表示 ON シーケンスにおいて液晶パネル 500 における全ての走査信号線 $GL1 \sim GLm$ が一旦選択状態となって各画素形成部 Px 内の液晶容量 Clc および補助容量 Cs における蓄積電荷が放電された後に、走査信号線が複数回に分けて段階的に非選択状態とされる。

【0055】

本実施形態においても、図 3（H）に示すように液晶パネル 500 がエリア 1 ～ エリア 4 の 4 つのエリアに区分され、図 6（G）に示すように、この区分に基づき 4 回に分けて段階的に走査信号線が非選択状態とされる。しかし、1 水平走査期間の間隔で段階的に非選択状態とされる第 1 の実施形態とは異なり、本実施形態では、1 垂直走査期間（1 フレーム期間）の間隔で段階的に非選択状態とされる。すなわち、第 1 の実施形態と同様に第

1 ~ 第4エリア走査信号 $G a 1 \sim G a 4$ を定義したとき、本実施形態では、数フレーム期間に相当する期間 $T 2$ だけ液晶パネル 500 における全ての走査信号線 $G L 1 \sim G L m$ を選択状態とした後に、第1 ~ 第4エリア走査信号 $G a 1 \sim G a 4$ の電圧を次のように変化させる。

【0056】

全ての走査信号線 $G L 1 \sim G L m$ が選択状態となる上記期間 $T 2$ の経過後において、最初に垂直同期信号 $V S Y$ がアクティブ（ローレベル）となるときに第1エリア走査信号 $G a 1$ をゲートオン電圧（アクティブ）からゲートオフ電圧（非アクティブ）へと変化させ、2番目に垂直同期信号 $V S Y$ がアクティブとなるときに第2エリア走査信号 $G a 2$ をゲートオン電圧からゲートオフ電圧へと変化させ、3番目に垂直同期信号 $V S Y$ がアクティブとなるときに第3エリア走査信号 $G a 3$ をゲートオン電圧からゲートオフ電圧へと変化させ、4番目に垂直同期信号 $V S Y$ がアクティブとなるときに第4エリア走査信号 $G a 4$ をゲートオン電圧からゲートオフ電圧へと変化させる。

10

【0057】

このようにして一旦選択状態となった全ての走査信号線 $G L 1 \sim G L m$ が1垂直走査期間の間隔で4回に分けて段階的に非選択状態となり、その後、表示を行うための走査信号線 $G L 1 \sim G L m$ の順次的な選択すなわち走査が開始される。

【0058】

なお、上記説明では液晶パネル 500 が4つのエリアに区分されるが、第1の実施形態と同様、「4つ」は例示であり、各エリアに含まれる走査信号線の数 1 以上であれば、液晶パネル 500 の区分数は4つには限定されない。また、エリア毎に走査信号線を選択状態から非選択状態とする順序（印加電圧をゲートオン電圧からゲートオフ電圧へと変化させる順序）は複数のエリアを同時に非選択状態としなければ、どのような順番であってもよい。

20

【0059】

< 2.2 走査信号線駆動回路の構成 >

図7は、本実施形態における走査信号線駆動回路 400 の一構成例を示すブロック図である。この構成例による走査信号線駆動回路 400 では、非選択制御信号 $G o f f$ および水平同期信号 $H S Y$ からリセット信号 $R 1 \sim R 4$ が生成されていた図5の構成と異なり、リセット信号生成回路 33bは、走査信号線 $G L 1 \sim G L m$ を1垂直走査期間の間隔で段階的に非選択状態とすべく、非選択制御信号 $G o f f$ および垂直同期信号 $V S Y$ からリセット信号 $R 1 \sim R 4$ を生成する。図7の構成におけるその他の点については図5の構成と同様であるので、同一または対応する部分に同一の参照符号を付して説明を省略する。

30

【0060】

この構成例における第1 ~ 第4のリセット信号 $R 1 \sim R 4$ は、図6(H)に示すように、表示ONシーケンスにおける上記期間 $T 2$ の経過後においてそれぞれ第1 ~ 第4番目に垂直同期信号 $V S Y$ がアクティブ（ローレベル）になるときに非アクティブ（ローレベル）からアクティブ（ハイレベル）へと変化し、その後は走査の開始まで（非選択制御信号 $G o f f$ がアクティブである間）アクティブ状態を維持する信号である。このため、非選択制御信号 $G o f f$ は、図6(D)に示すように、上記期間 $T 2$ の経過後に4垂直走査期間よりも長い期間だけアクティブ（ハイレベル）となる信号として生成される。このような第1 ~ 第4のリセット信号 $R 1 \sim R 4$ によってシフトレジスタ 35における第1 ~ 第4の組のフリップフロップ群 $F F 1 \sim F F m a$, $F F m a + 1 \sim F F m b$, $F F m b + 1 \sim F F m c$, $F F m c + 1 \sim F F m$ が順にリセットされることで、第1 ~ 第4のエリア走査信号 $G a 1 \sim G a 4$ が図6(G)に示すように1垂直走査期間の間隔で順次ゲートオン電圧からゲートオフ電圧へと変化し、これにより、液晶パネル 500 における走査信号線 $G L 1 \sim G L m$ が、4回に分けて段階的に選択状態から非選択状態へと遷移する。

40

【0061】

なお、本実施形態における走査信号線駆動回路 400 の構成は、表示ONシーケンスにおいて図6(G)に示す第1 ~ 第4エリア走査信号 $G a 1 \sim G a 4$ のように液晶パネル 5

50

00における走査信号線を一旦選択状態とした後に段階的に非選択状態とする走査信号を生成できる構成であればよく、図7に示す上記構成に限定されるものではない。

【0062】

< 2. 3 効果 >

上記のように本実施形態によれば、第1の実施形態と同様、液晶表示装置の起動時における表示ONシーケンスにおいて液晶パネル500における全ての走査信号線GL1~GLmが一旦選択状態となって各画素形成部Px内の液晶容量Clcおよび補助容量Csにおける蓄積電荷が放電された後に、走査信号線GL1~GLmが複数回(図6に示した例では4回)に分けて段階的に非選択状態となる。このため、液晶パネル500における走査信号線を同時に非選択状態としていた従来技術とは異なり、印加電圧がゲートオン電圧からゲートオフ電圧へと同時に変化する走査信号線は格段に少なくなるので、走査信号線駆動回路400内のバルクに過大な電流が流れることはない。したがって、走査信号線GL1~GLmを非選択状態とする際に走査信号線駆動回路400内のバルクに流れる電流による電源電位の変動を抑制し、ラッチアップの発生等による走査信号線駆動回路400の誤動作を防止することができる。

【0063】

なお、本実施形態では、全ての走査信号線が1垂直走査期間の間隔で段階的に非選択状態となるので、第1の実施形態に比べ、表示ONシーケンスの期間が長くなるが、当該シーケンスは単純なものとなる。したがって、表示の開始を早くするには第1の実施形態の方が好ましいが、本実施形態によれば、走査信号線を段階的に非選択状態とするための選択解除部の実現が第1の実施形態に比べて容易となる。

【0064】

< 3. 第3の実施形態 >

上記第1および第2の実施形態の走査信号線駆動回路400の構成として図5または図7に示した構成では、表示ONシーケンスで一旦選択状態となった走査信号線を段階的に非選択状態とするためにシフトレジスタ35内のフリップフロップがリセット信号R1~R4によって段階的にリセットされるが、これに代えて、シフトレジスタに入力すべきスタートパルス信号を変更することで走査信号線を段階的に非選択状態にするようにしてもよい。以下、第3の実施形態として、このような走査信号線駆動回路を備えた液晶表示装置について説明する。ただし、走査信号線駆動回路以外の構成については、第1の実施形態と同様であるので同一または対応する部分に同一の参照符号を付して説明を省略する。

【0065】

図8は、本実施形態における走査信号線駆動回路の一構成例を示すブロック図である。この構成例による走査信号線駆動回路400は、図5または図7に示した構成と同様、m個のフリップフロップFF1~FFmからなるm段のシフトレジスタ35と、このシフトレジスタ35の各段の出力レベルを変換して走査信号G1~Gmを生成するレベル変換器36と、表示ON信号Sonおよび垂直同期信号VSYから選択制御信号Gonおよび非選択制御信号Goffを生成する第1の論理回路31と、水平同期信号HSYおよび垂直同期信号VSYからシフトレジスタ35を動作させるためのクロック信号GCKおよびスタートパルス信号GSPを生成する第2の論理回路32とを備えているが、リセット信号生成回路を含まず、一方、非選択制御信号Goffの論理反転信号とスタートパルス信号GSPとの論理積の信号を生成するANDゲート38を含んでいる。

【0066】

ここで、非選択制御信号Goffは、表示ONシーケンスにおいて一旦選択状態となった走査信号線を段階的に非選択状態とするための期間にアクティブとなる信号であって、この例では、1垂直走査期間の間アクティブ(ハイレベル)となる。したがって、この間、シフトレジスタ35に入力されるスタートパルス信号としてのANDゲート38の出力信号はローレベルとなるので、1水平走査期間をパルス周期とするクロック信号GCKに基づき、シフトレジスタ35の出力Q1~Qmがハイレベルからローレベルへと順次変化していく。これに応じて走査信号G1~Gmはゲートオン電圧からゲートオフ電圧へと順

次変化していくので、液晶パネル 500 における走査信号線 $GL1 \sim GLm$ は、当該 1 垂直走査期間において、1 水平走査期間の間隔で 1 本ずつ順次に非選択状態となる。

【0067】

このようにして表示 ON シーケンスにおいて液晶パネル 500 における走査信号線を 1 本ずつ順次に非選択状態とすることで、走査信号線駆動回路 400 内のシフトレジスタ 35 に対するリセット信号を生成することなく、上記第 1 および第 2 の実施形態と同様の効果を得ることができる。

【0068】

< 4 . 第 4 の実施形態 >

上記第 1 および第 2 の実施形態では、表示 ON シーケンスにおいて、液晶パネル 500 における走査信号線 $GL1 \sim GLm$ が一旦、選択状態とされた後、表示のための走査信号線 $GL1 \sim GLm$ の順次的な選択すなわち走査を開始する前に、走査信号線 $GL1 \sim GLm$ を同時に非選択状態とせずに段階的に非選択状態とすることで、走査信号線駆動回路 400 を構成するバルク（シリコン基板）に流れる電流による電源電位の変動を抑制している。しかし、表示 ON シーケンスの開始直後には、図 3、図 4、および図 6 に示すように、液晶パネル 500 における走査信号線 $GL1 \sim GLm$ が同時に非選択状態から選択状態とされる。このように表示 ON シーケンスにおいて走査信号線 $GL1 \sim GLm$ が同時に選択状態とされる際にも、走査信号線駆動回路 400 を構成するバルク（シリコン基板）に過大な電流が流れて電源電位が変動することによって、走査信号線駆動回路が誤動作を起こす可能性も考えられる。したがって、このように表示 ON シーケンスにおいて走査信号線 $GL1 \sim GLm$ が選択状態とされる際の電源電位の変動による誤動作を防止するために、走査信号線 $GL1 \sim GLm$ が段階的に選択状態とされるように選択設定部を構成するのが好ましい。以下、第 4 の実施形態として、このような選択設定部を含む走査信号線駆動回路を備えた液晶表示装置について説明する。ただし、走査信号線駆動回路以外の構成については、第 1 の実施形態と同様であるので同一または対応する部分に同一の参照符号を付して説明を省略する。

【0069】

例えば上記第 1 の実施形態では、図 3 に示すように、非選択制御信号 $Goff$ がアクティブ（ハイレベル）である期間において、走査信号線 $GL1 \sim GLm$ が 4 回に分けて 1 水平走査期間の間隔で段階的に非選択状態とされるが、これに加えて、図 9 に示すように、選択制御信号 Gon がアクティブ（ハイレベル）となったときに、走査信号線 $GL1 \sim GLm$ が 4 回に分けて 1 水平走査期間の間隔で段階的に非選択状態から選択状態とされるようにしてもよい。

【0070】

図 10 は、表示 ON シーケンスにおいてこのような動作を行う本実施形態における走査信号線駆動回路の一構成例を示している。この構成例による走査信号線駆動回路は、第 1 ～ 第 4 のリセット信号 $R1 \sim R4$ （図 9（J））を生成するリセット信号生成回路 33 のみならず、当該走査信号線駆動回路内のシフトレジスタを構成するフリップフロップを段階的にセットするための第 1 ～ 第 4 のセット信号 $S1 \sim S4$ を生成するセット信号生成回路 33c を備えている。その他の構成は図 5 に示した構成の走査信号線駆動回路と同様であるので、同一部分に同一の参照符号を付して説明を省略する。

【0071】

この構成例では、シフトレジスタ 35 内の各フリップフロップ $FF1 \sim FFm$ には、セット信号として選択制御信号 Gon が入力されるのではなく、フリップフロップ $FF1 \sim FFm$ のうち、第 1 の組のフリップフロップ群 $FF1 \sim FFma$ には第 1 のセット信号 $S1$ が、第 2 の組のフリップフロップ群 $FFma+1 \sim FFmb$ には第 2 のセット信号 $S2$ が、第 3 の組のフリップフロップ群 $FFmb+1 \sim FFmc$ には第 3 のセット信号 $S3$ が、第 4 の組のフリップフロップ群 $FFmc+1 \sim FFm$ には第 4 のセット信号 $S4$ が、それぞれ入力される。セット信号生成回路 33c は、これらの第 1 ～ 第 4 のセット信号 $S1 \sim S4$ として、図 9（I）に示すように 1 水平走査期間毎に順次アクティブとなる信号を

生成する。すなわち、第1～第4のセット信号S1～S4は、表示ONシーケンスが開始され、全ての走査信号線GL1～GLmが非選択状態（ゲートオフ電圧VGL）となり、選択制御信号Gonがアクティブ（ハイレベル）となった後において、それぞれ第1～第4番目に水平同期信号HSYがアクティブ（ローレベル）になるときに非アクティブ（ローレベル）からアクティブ（ハイレベル）へと変化する。その後、これらのセット信号S1～S4は、選択制御信号Gonがアクティブである間はアクティブ状態を維持し、選択制御信号Gonが非アクティブになると非アクティブとなる。このような第1～第4のセット信号S1～S4によってシフトレジスタ35における第1～第4の組のフリップフロップ群FF1～FFma, FFma+1～FFmb, FFmb+1～FFmc, FFmc+1～FFmが順にセットされ、これにより、第1～第4のエリア走査信号Ga1～Ga4（図3参照）の電圧が図9（H）に示すように1水平走査期間の間隔で順次ゲートオフ電圧からゲートオン電圧へと変化する。これにより、液晶パネル500における走査信号線GL1～GLmが4回に分けて段階的に非選択状態から選択状態へと遷移する。

10

【0072】

したがって、上記構成の走査信号線駆動回路を備えた本実施形態に係る液晶表示装置によれば、液晶パネル500における走査信号線GL1～GLmを表示ONシーケンスで同時に選択状態としていた従来技術とは異なり、印加電圧がゲートオフ電圧からゲートオン電圧へと同時に変化する走査信号線の本数は格段に少なくなるので、走査信号線駆動回路400を構成するバルク（シリコン基板）に過大な電流が流れることはない。よって、表示ONシーケンスにおいて走査信号線GL1～GLmを非選択状態とする際のみならず選択状態とする際においても、走査信号線駆動回路400内のバルクに流れる電流による電源電位の変動が抑制されるので、ラッチアップの発生等による走査信号線駆動回路400の誤動作をより確実に防止することができる。

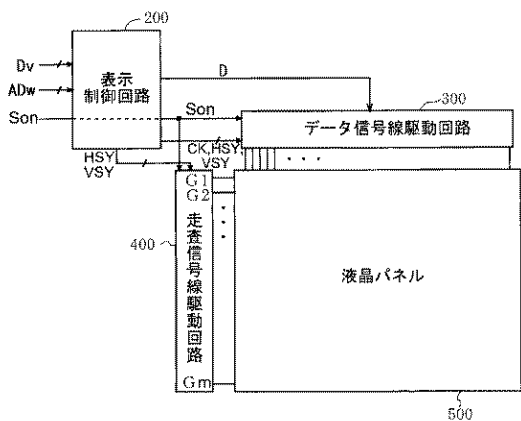
20

【0073】

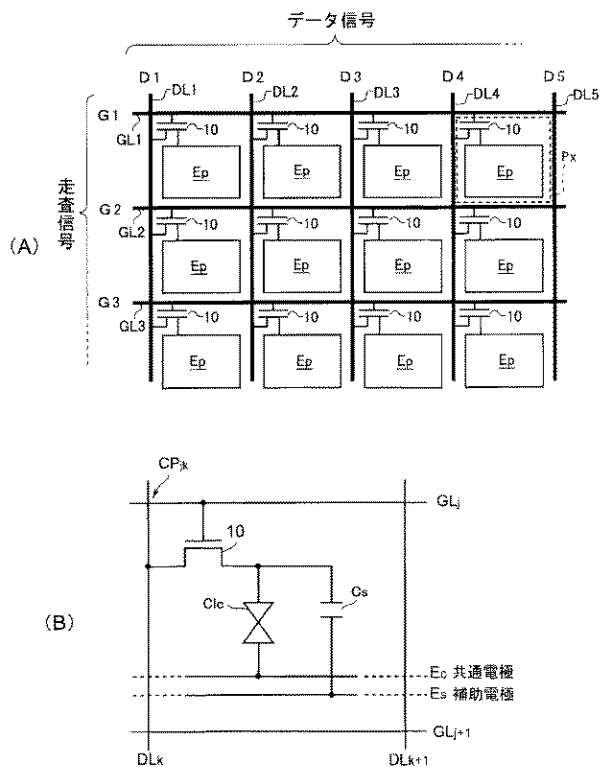
なお、上記構成では、液晶パネル500における走査信号線GL1～GLmを4つのエリアに対応する4つの組にグループ分けし、1組ずつ（エリア毎に）段階的に選択状態とされるが、「4つ」は例示であり、各エリアに含まれる走査信号線の本数が1以上であれば、液晶パネル500の区分数は4つには限定されない。また、エリア毎に走査信号線を非選択状態から選択状態とする順序（印加電圧をゲートオフ電圧からゲートオン電圧へと変化させる順序）は複数のエリアを同時に選択状態としなければ、どのような順番であってもよい。さらに、上記構成では、走査信号線GL1～GLmが1水平走査期間の間隔で段階的に選択状態とされるが、この間隔も限定されるものではなく、走査信号線GL1～GLmが例えば1垂直走査期間（1フレーム期間）の間隔で段階的に選択状態とされる構成であってもよい。

30

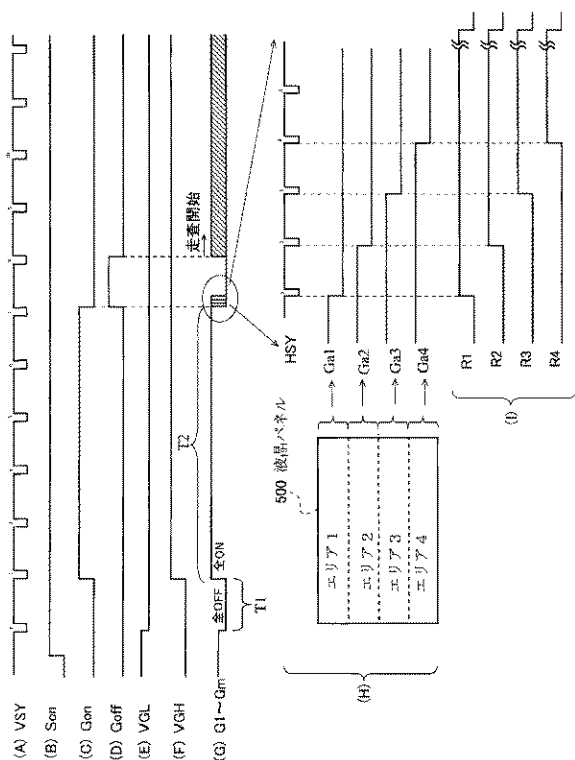
【図 1】



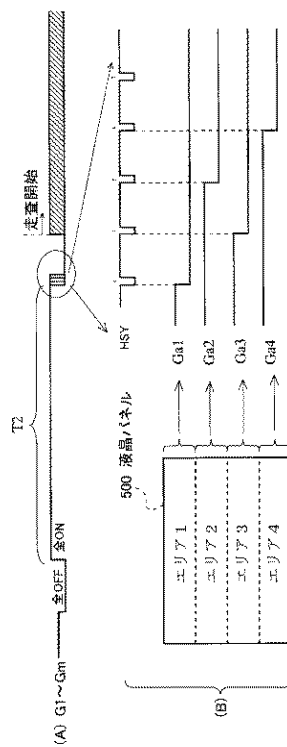
【図 2】



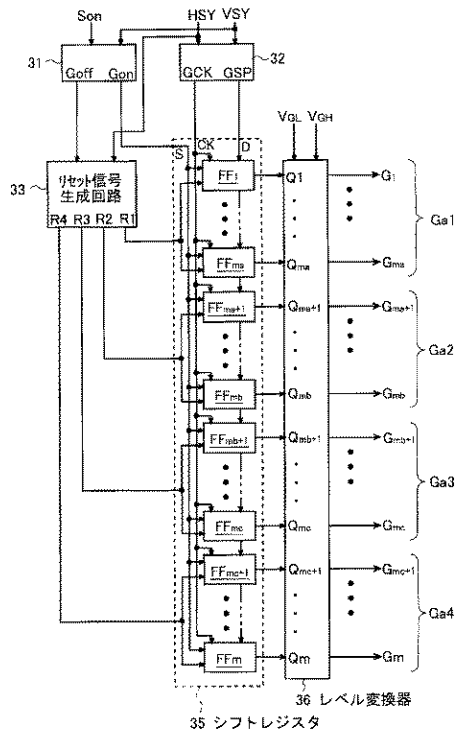
【図 3】



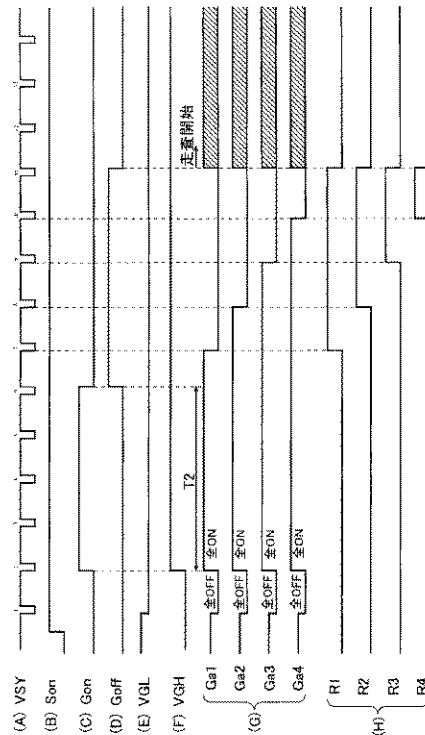
【図 4】



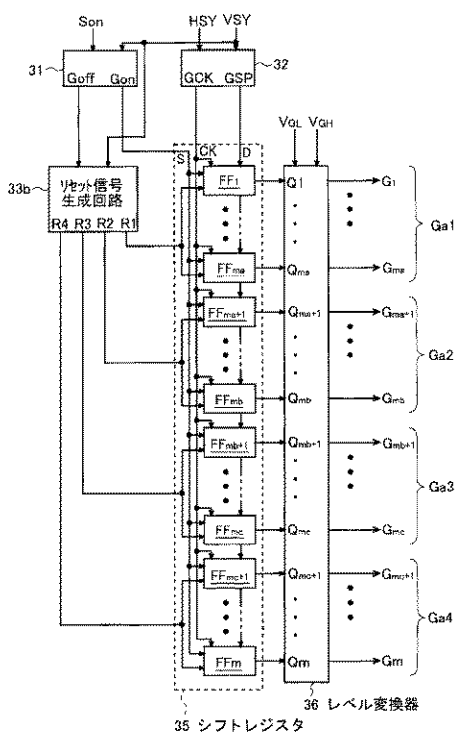
【図 5】



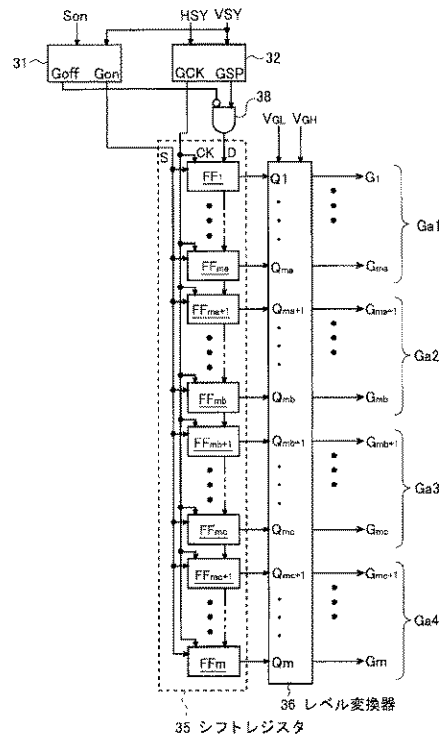
【図 6】



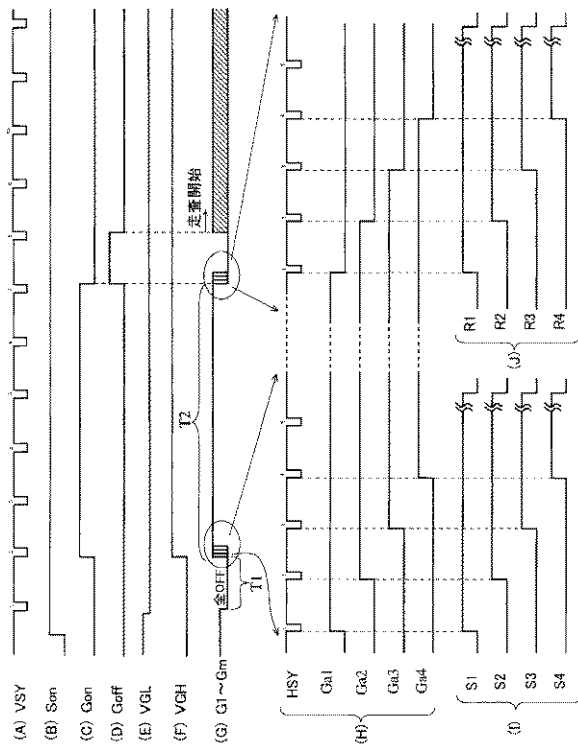
【図 7】



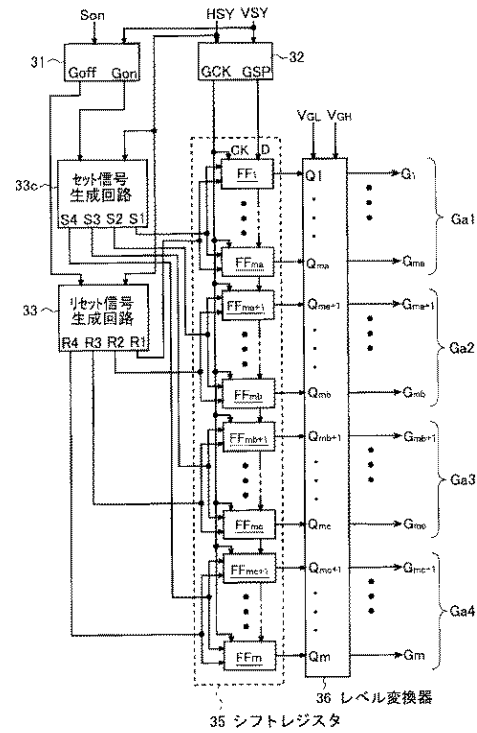
【図 8】



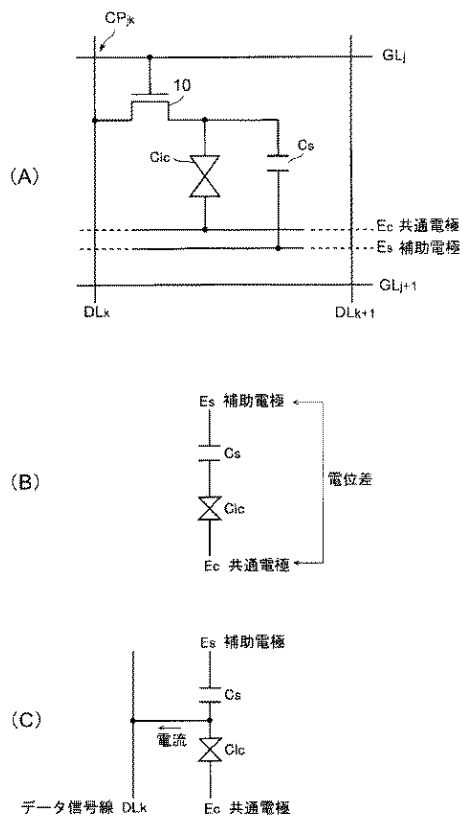
【図 9】



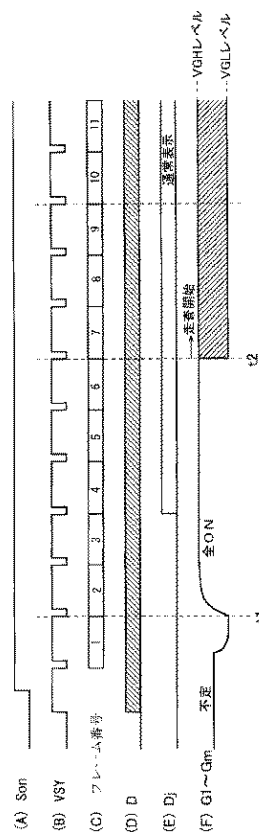
【図 10】



【図 11】



【図 12】



【手続補正書】

【提出日】平成19年7月31日(2007.7.31)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項1

【補正方法】変更

【補正の内容】

【請求項1】

複数のデータ信号線と、前記複数のデータ信号線と交差する複数の走査信号線と、前記複数のデータ信号線と前記複数の走査信号線との交差点にそれぞれに対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は対応交差点を通過する走査信号線が選択されているときに当該対応交差点を通過するデータ信号線の電圧を取り込んで保持するための容量を有するアクティブマトリクス型の液晶表示装置において、表示すべき画像を表す複数のデータ信号を前記複数のデータ信号線に印加すると共に、当該表示すべき画像を前記複数の画素形成部に形成させるために前記複数の走査信号線の順次的な選択を行う駆動回路であって、

10

前記液晶表示装置での表示の開始を指示する信号を受け取ると、前記複数の走査信号線を選択状態とする選択設定部と、

前記選択設定部によって前記複数の走査信号線が選択状態とされているときに、前記複数の画素形成部内の前記容量に蓄積された電荷を前記複数のデータ信号線を介して放電させる放電部と、

20

前記蓄積された電荷の前記放電部による放電の後、前記複数の走査信号線の順次的な選択が開始される前に、前記選択設定部により選択状態とされた前記複数の走査信号線を段階的に非選択状態とする選択解除部とを備えることを特徴とする駆動回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

30

本発明の第1の局面は、複数のデータ信号線と、前記複数のデータ信号線と交差する複数の走査信号線と、前記複数のデータ信号線と前記複数の走査信号線との交差点にそれぞれに対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は対応交差点を通過する走査信号線が選択されているときに当該対応交差点を通過するデータ信号線の電圧を取り込んで保持するための容量を有するアクティブマトリクス型の液晶表示装置において、表示すべき画像を表す複数のデータ信号を前記複数のデータ信号線に印加すると共に、当該表示すべき画像を前記複数の画素形成部に形成させるために前記複数の走査信号線の順次的な選択を行う駆動回路であって、

前記液晶表示装置での表示の開始を指示する信号を受け取ると、前記複数の走査信号線を選択状態とする選択設定部と、

40

前記選択設定部によって前記複数の走査信号線が選択状態とされているときに、前記複数の画素形成部内の前記容量に蓄積された電荷を前記複数のデータ信号線を介して放電させる放電部と、

前記蓄積された電荷の前記放電部による放電の後、前記複数の走査信号線の順次的な選択が開始される前に、前記選択設定部により選択状態とされた前記複数の走査信号線を段階的に非選択状態とする選択解除部とを備えることを特徴とする。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2006/302171												
A. CLASSIFICATION OF SUBJECT MATTER G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01)														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G02F1/133, G09G3/20, G09G3/36														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 6-27902 A (Sharp Corp.), 04 February, 1994 (04.02.94), Full text; all drawings (Family: none)</td> <td>1, 3-4, 7, 9</td> </tr> <tr> <td>A</td> <td>JP 2-272490 A (Hitachi, Ltd.), 07 November, 1990 (07.11.90), Full text; all drawings (Family: none)</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 7-333577 A (Matsushita Electric Industrial Co., Ltd.), 22 December, 1995 (22.12.95), Full text; all drawings (Family: none)</td> <td>1-12</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	JP 6-27902 A (Sharp Corp.), 04 February, 1994 (04.02.94), Full text; all drawings (Family: none)	1, 3-4, 7, 9	A	JP 2-272490 A (Hitachi, Ltd.), 07 November, 1990 (07.11.90), Full text; all drawings (Family: none)	1-12	A	JP 7-333577 A (Matsushita Electric Industrial Co., Ltd.), 22 December, 1995 (22.12.95), Full text; all drawings (Family: none)	1-12
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	JP 6-27902 A (Sharp Corp.), 04 February, 1994 (04.02.94), Full text; all drawings (Family: none)	1, 3-4, 7, 9												
A	JP 2-272490 A (Hitachi, Ltd.), 07 November, 1990 (07.11.90), Full text; all drawings (Family: none)	1-12												
A	JP 7-333577 A (Matsushita Electric Industrial Co., Ltd.), 22 December, 1995 (22.12.95), Full text; all drawings (Family: none)	1-12												
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.														
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family														
Date of the actual completion of the international search 14 March, 2006 (14.03.06)		Date of mailing of the international search report 20 March, 2006 (20.03.06)												
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer												
Facsimile No.		Telephone No.												

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/302171

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-185037 A (International Business Machines Corp.), 15 July, 1997 (15.07.97), Full text; all drawings & US 6069620 A	1-12

国際調査報告		国際出願番号 PCT/J P 2 0 0 6 / 3 0 2 1 7 1	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01)			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G02F 1/133, G09G 3/20, G09G 3/36			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2006年 日本国実用新案登録公報 1996-2006年 日本国登録実用新案公報 1994-2006年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X	J P 6-27902 A (シャープ株式会社) 1994. 02. 04, 全文全図 (ファミリーなし)	1,3-4,7,9	
A	J P 2-272490 A (株式会社日立製作所) 1990. 11. 07, 全文全図 (ファミリーなし)	1-12	
A	J P 7-333577 A (松下電器産業株式会社) 1995. 12. 22, 全文全図 (ファミリーなし)	1-12	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 14. 03. 2006		国際調査報告の発送日 20. 03. 2006	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 濱本 禎広 電話番号 03-3581-1101 内線 3226	

国際調査報告		国際出願番号 PCT/JP2006/302171
C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 9-185037 A (インターナショナル・ビジネス・マ シーンズ・コーポレーション) 1997. 07. 15, 全文全図 & US 6069620 A	1-12

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 7 0 D
	G 0 9 G 3/20	6 1 2 G
	G 0 9 G 3/20	6 7 0 E
	G 0 9 G 3/20	6 7 0 M
	G 0 9 G 3/20	6 1 1 J
	G 0 9 G 3/20	6 2 2 E
	G 0 2 F 1/133	5 5 0

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),
 EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,
 BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,
 CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LC,LK,L
 R,LS,LT,LU,LV,LY,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY
 ,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

F ターム(参考) 5C080 AA10 BB06 DD05 DD06 DD09 DD12 DD24 DD25 EE29 FF11
 JJ02 JJ03 JJ04

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶显示装置的驱动电路和驱动方法		
公开(公告)号	JPWO2006085555A1	公开(公告)日	2008-06-26
申请号	JP2007502625	申请日	2006-02-08
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	高橋浩三		
发明人	高橋 浩三		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G2310/0205 G09G2330/025 G09G2330/026 G09G2330/08		
FI分类号	G09G3/36 G09G3/20.624.A G09G3/20.641.C G09G3/20.622.G G09G3/20.622.K G09G3/20.622.D G09G3/20.670.D G09G3/20.612.G G09G3/20.670.E G09G3/20.670.M G09G3/20.611.J G09G3/20.622.E G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NC09 2H093/NC34 2H093/NC35 2H093/ND60 5C006/AA16 5C006/AC11 5C006/AC22 5C006/AF42 5C006/AF50 5C006/AF51 5C006/AF67 5C006/AF72 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC22 5C006/BF03 5C006/BF06 5C006/BF24 5C006/BF26 5C006/BF42 5C006/EB05 5C006/FA16 5C006/FA32 5C006/FA37 5C080/AA10 5C080/BB06 5C080/DD05 5C080/DD06 5C080/DD09 5C080/DD12 5C080/DD24 5C080/DD25 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	岛田彰		
优先权	2005034567 2005-02-10 JP		
外部链接	Espacenet		

摘要(译)

发明内容本发明的目的是防止由于在显示开启序列中向扫描信号线施加电压而在扫描信号线驱动电路中发生的故障，以防止在启动液晶显示装置时出现显示缺陷。在启动有源矩阵型液晶显示装置时的显示开启顺序中，液晶面板的所有扫描信号线均设置为选择状态，并且通过数据信号线将每个像素形成部分中的液晶电容和辅助电容中的电荷放电。此后，在开始顺序选择用于显示的扫描信号线（扫描）之前，将扫描信号线分为多个阶段以处于未选择状态。结果，与所有扫描信号线同时处于非选择状态的常规情况相比，减少了在扫描信号线驱动电路的主体中流动的电流。工业上的可利用性本发明适用于有源矩阵型液晶显示装置，更具体地说，适用于其驱动电路。