

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4366914号  
(P4366914)

(45) 発行日 平成21年11月18日(2009.11.18)

(24) 登録日 平成21年9月4日(2009.9.4)

(51) Int.Cl. F I  
**G09G 3/36 (2006.01)** G09G 3/36  
**G09G 3/20 (2006.01)** G09G 3/20 612E  
**G02F 1/133 (2006.01)** G09G 3/20 621M  
 G09G 3/20 624C  
 G02F 1/133 550

請求項の数 14 (全 16 頁)

(21) 出願番号 特願2002-278274 (P2002-278274)  
 (22) 出願日 平成14年9月25日(2002.9.25)  
 (65) 公開番号 特開2004-117608 (P2004-117608A)  
 (43) 公開日 平成16年4月15日(2004.4.15)  
 審査請求日 平成17年1月14日(2005.1.14)

(73) 特許権者 000004237  
 日本電気株式会社  
 東京都港区芝五丁目7番1号  
 (74) 代理人 100088812  
 弁理士 ▲柳▼川 信  
 (72) 発明者 安部 勝美  
 東京都港区芝五丁目7番1号 日本電気株式会社内

審査官 堀部 修平

(56) 参考文献 特開2002-174823 (JP, A)  
 )  
 特開平11-194316 (JP, A)

最終頁に続く

(54) 【発明の名称】 表示装置用駆動回路及びそれを用いた表示装置

(57) 【特許請求の範囲】

【請求項1】

表示装置内の容量負荷を同時に駆動する表示装置用駆動回路であって、  
第一の電圧源とドレイン及びソース端のいずれかが接続している1つ以上の第一の  
トランジスタと、

前記第一の電圧源よりも低い電圧を供給する第二の電圧源とドレイン及びソース端のい  
ずれかが接続している1つ以上の第二のトランジスタとを含み、

前記第一及び第二のトランジスタ各々のゲート端を、レベルシフト回路により生成され  
るハイレベルが、前記第一の電圧源の電圧より高かつロウレベルが前記第二の電圧源の  
電圧より低い信号を伝達する1つ以上の信号線に接続し、

前記第一及び前記第二のトランジスタ各々の前記第一及び前記第二の電圧源と接続して  
いない端を共に前記表示装置内の容量負荷に接続することを特徴とする表示装置用駆動回  
路。

【請求項2】

前記表示装置は、表示部が搭載された基板と同一基板上に前記表示部の各ラインの画素  
のスイッチングをコントロールするゲートドライバ回路が少なくとも集積され、

前記表示部をはさんで前記ゲートドライバ回路に対向する位置に配置したことを特徴と  
する請求項1記載の表示装置用駆動回路。

【請求項3】

前記第一のトランジスタをP型のトランジスタとし、前記第二のトランジスタをN型の

トランジスタとし、前記第一及び第二のトランジスタのゲート端を共通の1つの信号線に接続することを特徴とする請求項1記載の表示装置用駆動回路。

【請求項4】

P型のトランジスタとN型のトランジスタとを並列に接続して前記第一のトランジスタとし、N型のトランジスタとP型のトランジスタとを並列に接続して前記第二のトランジスタとし、前記第一のトランジスタのP型のトランジスタ及び前記第二のトランジスタのN型のトランジスタ各々のゲートを1つの信号線に接続し、前記第一のトランジスタのN型トランジスタ及び前記第二のトランジスタのP型のトランジスタ各々のゲートを1つの信号線の反転信号線に接続することを特徴とする請求項1記載の表示装置用駆動回路。

【請求項5】

前記信号線及び前記信号線の反転信号線各々の信号は、ゲートドライバのハイレベルの電源電圧をハイレベルの電圧とし、ゲートドライバのロウレベルの電源電圧をロウレベルの電圧とすることを特徴とする請求項1から請求項4のいずれか記載の表示装置用駆動回路。

【請求項6】

前記トランジスタを全て薄膜トランジスタで構成することを特徴とする請求項1から請求項5のいずれか記載の表示装置用駆動回路。

【請求項7】

前記表示部が液晶表示部であることを特徴とする請求項1から請求項6のいずれか記載の表示装置用駆動回路。

【請求項8】

自装置内の容量負荷を同時に駆動する表示装置用駆動回路を含む表示装置であって、第一の電圧源とドレイン及びソース端のいずれかとが接続している1つ以上の第一のトランジスタと、

前記第一の電圧源よりも低い電圧を供給する第二の電圧源とドレイン及びソース端のいずれかとが接続している1つ以上の第二のトランジスタとを前記表示装置用駆動回路に含み、

前記第一及び第二のトランジスタ各々のゲート端を、レベルシフト回路により生成されるハイレベルが、前記第一の電圧源の電圧より高くかつロウレベルが前記第二の電圧源の電圧より低い信号を伝達する1つ以上の信号線に接続し、

前記第一及び前記第二のトランジスタ各々の前記第一及び前記第二の電圧源と接続していない端を共に前記容量負荷に接続することを特徴とする表示装置。

【請求項9】

表示部が搭載された基板と同一基板上に前記表示部の各ラインの画素のスイッチングをコントロールするゲートドライバ回路が少なくとも集積され、

前記表示装置用駆動回路を前記表示部をはさんで前記ゲートドライバ回路に対向する位置に配置したことを特徴とする請求項8記載の表示装置。

【請求項10】

前記第一のトランジスタをP型のトランジスタとし、前記第二のトランジスタをN型のトランジスタとし、前記第一及び第二のトランジスタのゲート端を共通の1つの信号線に接続することを特徴とする請求項8記載の表示装置。

【請求項11】

P型のトランジスタとN型のトランジスタとを並列に接続して前記第一のトランジスタとし、N型のトランジスタとP型のトランジスタとを並列に接続して前記第二のトランジスタとし、前記第一のトランジスタのP型のトランジスタ及び前記第二のトランジスタのN型のトランジスタ各々のゲートを1つの信号線に接続し、前記第一のトランジスタのN型トランジスタ及び前記第二のトランジスタのP型のトランジスタ各々のゲートを1つの信号線の反転信号線に接続することを特徴とする請求項8記載の表示装置。

【請求項12】

前記信号線及び前記信号線の反転信号線各々の信号は、ゲートドライバのハイレベルの

10

20

30

40

50

電源電圧をハイレベルの電圧とし、ゲートドライバのロウレベルの電源電圧をロウレベルの電圧とすることを特徴とする請求項 8 から請求項 1 1 のいずれか記載の表示装置。

【請求項 1 3】

前記トランジスタを全て薄膜トランジスタで構成することを特徴とする請求項 8 から請求項 1 2 のいずれか記載の表示装置。

【請求項 1 4】

前記表示部が液晶表示部であることを特徴とする請求項 8 から請求項 1 3 のいずれか記載の表示装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は表示装置用駆動回路及びそれを用いた表示装置に関し、特に表示部と同一基板上に負荷駆動回路と電圧生成回路とを集積する場合の回路及びその配置に関する。

【0002】

【従来の技術】

液晶表示装置においては、CRT (Cathode Ray Tube) に比べて、軽量、薄型、低消費電力等の利点を持っているため、各種分野に利用されている。

【0003】

液晶表示装置の内、アクティブマトリクス型液晶表示装置は、図 9 に示すように、ガラス基板上にアモルファスシリコン (a-Si) 薄膜トランジスタ (TFT: Thin Film Transistor) をスイッチング素子として備える画素がマトリクス状に配置される液晶表示部 1 1 を備えている。

20

【0004】

この液晶表示装置は外部に、データ線を駆動するデータドライバ IC (集積回路) 2 1 - 1 ~ 2 1 - 5、各ラインの画素のスイッチングをコントロールするゲートドライバ IC 3 1 - 1 ~ 3 1 - 8、画素電極と液晶層とを挟んで対向しているコモン電極を駆動するコモン駆動回路 IC 4 0、ドライバ回路や駆動回路に電圧を供給する電源回路 IC 5 0 を備えている。

【0005】

液晶表示装置では液晶層に印加される電圧が常時単極性である場合、長時間にわたり液晶層に直流成分が印加されることになるため、液晶の特性が劣化する等の問題が生じる。このため、液晶層に印加される電圧の極性をフレーム毎に反転させるフレーム反転駆動や、ライン毎に反転させるライン反転駆動等が行われている (例えば、特許文献 1, 2 参照)。

30

【0006】

近年、a-Si に比べて電流能力の高いポリシリコン (p-Si) TFT 技術の発達によって、画素スイッチング素子のみではなく、様々な回路がガラス基板上に作成できるようになっている (例えば、非特許文献 1, 2 参照)。

【0007】

例えば、駆動する負荷が数 pF 程度となる数インチクラスの携帯電話端末向け液晶表示装置に対しては、図 1 0 に示すように、データドライバ回路 2 2 やゲートドライバ 3 2 - 1, 3 2 - 2 が液晶表示装置内の画素と同一基板 1 0 上に搭載されるようになっている。これによって、液晶表示装置に必要な部品や接続部分を減らすことができるため、コストの削減や高信頼性を図ることができる。

40

【0008】

一方、ライン反転駆動を行うためのコモン駆動回路 IC 4 0 は、コモン電極を 1 水平期間毎に H レベル (V COM H) と L レベル (V COM L) とに駆動する。この時、液晶表示装置の全画素のコモン電極を同時に駆動するため、コモン駆動回路 IC 4 0 は数 nF 以上の大きな負荷を数  $\mu$ s という高速で駆動する必要がある。

【0009】

50

そのため、従来、コモン駆動回路 IC40 の出力段には電流能力の高いバイポーラトランジスタや、ゲート幅が数mmの単結晶 Si MOSFET (Metal - Oxide - Semiconductor Field - Effect Transistor : 金属酸化膜半導体電界効果トランジスタ) が使用されている。

【0010】

上記のようなコモン駆動回路 IC40 を p - Si TFT によって構成し、液晶表示装置内の画素と同一基板 10 上に搭載することができれば、データドライバ・ゲートドライバを搭載した場合と同様な利点が得られる。

【0011】

しかしながら、コモン駆動回路 IC40 を搭載するためには、p - Si TFT の電流能力が結晶 Si MOSFET の 1 / 10 程度であるため、コモン駆動回路 IC40 の出力段にゲート幅が数 10 mm 程度の TFT が必要となる。

【0012】

さらに、駆動スピードへの配線抵抗の影響も考慮しなくてはならない。したがって、液晶表示装置内の画素と同一の基板 10 上にコモン駆動回路 IC40 を作成するためには、コモン駆動回路 IC40 を配置するための領域を、非表示領域に大きく取る必要があるため、狭額縁化を行うことが難しい。

【0013】

また、駆動回路を含んだ液晶表示装置全体のデザインとして、額縁を左右対称にすることが求められるが、コモン駆動回路 IC40 を配置する場合には額縁を左右対称にすることが簡単ではない。

【0014】

【特許文献 1】

特開平 11 - 194320 号公報 (第 3 - 5 頁、図 1)

【特許文献 2】

特開平 11 - 194316 号公報 (第 3 - 7 頁、図 1)

【非特許文献 1】

“ Low Temperature Poly - Si TFT - LCD with Integrated Analog Circuit ” ( T. Nakamura, et al., Asia Display / IDW ' 01 Proceedings, Oct. 16, 2001, pp. 1603 - 1606, Figure 1 )

【非特許文献 2】

“ A 5 - in, SVGA TFT - LCD with Integrated Multiple DAC Using Low - Temperature poly - Si TFTs ” ( Y. Mikami, et al., Asia Display / IDW ' 01 Proceedings, Oct. 16, 2001, pp. 1607 - 1610, Figure 1 )

【0015】

【発明が解決しようとする課題】

上述した従来の液晶表示装置では、TFT がバイポーラトランジスタや単結晶 Si MOSFET に比べ、電流能力が低いため、TFT を使用したコモン駆動回路の回路面積が大きくなるという問題がある。

【0016】

また、従来の液晶表示装置では、コモン駆動回路の回路面積が大きく、配線抵抗の影響を受け易いため、TFT を使用したコモン駆動回路を液晶表示装置内の画素と同一基板上に配置するためには額縁が広くなり、左右対称とならないという問題がある。

【0017】

そこで、本発明の目的は上記の問題点を解消し、コモン駆動回路の駆動能力を落とさず、左右対称な額縁や狭額縁化を実現することができる表示装置用駆動回路及びそれを用いた表示装置を提供することにある。

10

20

30

40

50

## 【 0 0 1 8 】

## 【課題を解決するための手段】

本発明による表示装置用駆動回路は、表示装置内の容量負荷を同時に駆動する表示装置用駆動回路であって、

第一の電圧源とドレイン及びソース端のいずれかところが接続している1つ以上の第一のトランジスタと、

前記第一の電圧源よりも低い電圧を供給する第二の電圧源とドレイン及びソース端のいずれかところが接続している1つ以上の第二のトランジスタとを含み、

前記第一及び第二のトランジスタ各々のゲート端を、レベルシフト回路により生成されるハイレベルが、前記第一の電圧源の電圧より高くかつロウレベルが前記第二の電圧源の電圧より低い信号を伝達する1つ以上の信号線に接続し、

前記第一及び前記第二のトランジスタ各々の前記第一及び前記第二の電圧源と接続していない端を共に前記表示装置内の容量負荷に接続している。

10

## 【 0 0 2 0 】

本発明による表示装置は、自装置内の容量負荷を同時に駆動する表示装置用駆動回路を含む表示装置であって、

第一の電圧源とドレイン及びソース端のいずれかところが接続している1つ以上の第一のトランジスタと、

前記第一の電圧源よりも低い電圧を供給する第二の電圧源とドレイン及びソース端のいずれかところが接続している1つ以上の第二のトランジスタとを前記表示装置用駆動回路に含み、

前記第一及び第二のトランジスタ各々のゲート端を、レベルシフト回路により生成されるハイレベルが、前記第一の電圧源の電圧より高くかつロウレベルが前記第二の電圧源の電圧より低い信号を伝達する1つ以上の信号線に接続し、

前記第一及び前記第二のトランジスタ各々の前記第一及び前記第二の電圧源と接続していない端を共に前記容量負荷に接続している。

20

## 【 0 0 2 2 】

すなわち、本発明の表示装置用駆動回路は、2つのコモンレベル電源線（ $V_{COMH}$ 、 $V_{COML}$ ）からスイッチTFTにてコモン電極に電圧を供給する構成のコモン駆動回路を、マトリックス状に配置される表示部が搭載された基板と同一基板に集積している。

30

## 【 0 0 2 3 】

また、本発明の表示装置用駆動回路では、スイッチTFTのゲートに入力するコモン反転タイミング信号のHレベルをコモン電圧 $V_{COMH}$ よりも高く、Lレベルをコモン電圧 $V_{COML}$ よりも低くし、TFTのゲート長を2つのコモンレベル電源振幅に合わせ設定している。

## 【 0 0 2 4 】

コモン駆動回路は液晶表示装置内の画素と同一基板上にゲートドライバが存在する場合、ゲートドライバが配置された端と反対側の端でかつできるだけパッドの近くに配置している。また、コモン駆動回路が近くに配置されるパッドを2つのコモンレベル用パッドとして使用している。但し、電源回路（コモン電圧生成回路）が同一基板上に配置されている場合には、コモン電圧生成回路の近くに配置する。

40

## 【 0 0 2 5 】

コモン駆動回路に適し、コモン電圧レベルの調整が容易なコモン電圧（ $V_{COMH}$ 、 $V_{COML}$ ）生成回路は、コモン電圧 $V_{COMH}$ とコモン電圧 $V_{COML}$ との電圧差を調整する可変抵抗（ $V_{R1}$ ）と、コモン電圧 $V_{COML}$ のレベルを調整する可変抵抗（ $V_{R2}$ ）と、4つの抵抗（ $R_{11}$ 、 $R_{12}$ 、 $R_{21}$ 、 $R_{22}$ ）と、2つの演算増幅器（ $A_1$ 、 $A_2$ ）と、2つの容量（ $C_1$ 、 $C_2$ ）とからなり、適当な一定電圧（ $V_{ref}$ ）を入力とする。但し、可変抵抗 $V_{R1}$ の全抵抗値は抵抗 $R_{11}$ に比べて1/3以下とする。ここで、2つの容量 $C_1$ 、 $C_2$ の容量値は液晶表示装置のコモン電極容量の総和よりも十分大きく（100倍以上）する。

50

## 【0026】

演算増幅器A1の反転入力端子には抵抗R11と抵抗R12とが並列に接続され、抵抗R11の他の一端は可変抵抗VR1の可変部に、抵抗R12の他の一端は演算増幅器A1の出力にそれぞれ接続している。演算増幅器A1の非反転入力端子は可変抵抗VR2の可変部に接続される。さらに、演算増幅器A1の出力には容量C1が接続される。本出力はHレベルのコモン電圧VCOMHを出力する。

## 【0027】

演算増幅器A2の反転入力端子には抵抗R21と抵抗R22とが並列に接続され、抵抗R21の他の一端は一定電圧Vrefに、抵抗R22の他の一端は演算増幅器A2の出力にそれぞれ接続している。演算増幅器A2の非反転入力端子は可変抵抗VR2の可変部に接続される。さらに、演算増幅器A2の出力には容量C2が接続される。本出力は、Lレベルのコモン電圧VCOMLを出力する。可変抵抗VR1, VR2の両端は一定電圧VrefとGNDとに接続されている。

10

## 【0028】

本発明のコモン駆動回路は簡単なスイッチのみの構成を持つため、回路面積を小さくすることが可能となる。また、本発明のコモン駆動回路はスイッチTFTのゲートに、Hレベルがコモン電圧VCOMHよりも高く、Lレベルがコモン電圧VCOMLよりも低い電圧を印加するため、コモン電圧VCOMH, VCOMLをゲートに印加した場合よりも、スイッチTFTのON抵抗を低くすることが可能であり、ゲート幅を小さくすることが可能となる。

20

## 【0029】

さらに、スイッチTFTのゲートに高い電圧が印加されても、ドレイン-ソース間の電圧差はコモン電圧VCOMHとコモン電圧VCOMLとの電圧差であるため、TFTのゲート長はコモン電圧VCOMHとコモン電圧VCOMLとの電圧差に合わせることが可能となる。よって、本発明のコモン駆動回路はスイッチTFTのゲート幅を短くすることが可能となるため、回路面積を小さくすることが可能となる。

## 【0030】

液晶表示装置と同一基板上にゲートドライバが配置されている場合、本発明のコモン駆動回路はゲートドライバが配置されている端と反対の端に配置することで、ゲートドライバと同程度の幅で液晶表示パネルの額縁を左右対称にすることが可能となる。さらに、コモン電圧VCOMH, VCOMLが液晶表示装置の入力パッドから供給される場合にはコモン駆動回路をパッド近くに配置し、同一基板上にコモン電圧生成回路が配置されている場合にはコモン駆動回路をコモン電圧生成回路の近くに配置することで、配線負荷を抑えることが可能となり、コモン駆動回路によるコモン電極の駆動時間を短くすることが可能となる。

30

## 【0031】

本発明のコモン電圧生成回路において、可変抵抗の可変部から一定電圧Vrefまでの抵抗をRA1、可変部からGNDまでの抵抗をRB1とし、可変抵抗VR2の電圧をV2とすると、可変抵抗VR1の可変部の電圧V1は可変抵抗VR1の全抵抗値(RA1+RB1)が抵抗R11の1/3以下であれば、ほとんど抵抗R11, R12に依存せず、抵抗RA1, RB1の値によって決めることが可能となる。

40

## 【0032】

一方、電圧V2は可変抵抗VR2について、可変部から一定電圧Vrefまでの抵抗をRA2、可変部からGNDまでの抵抗をRB2とすると、抵抗R21, R22に依存せず、抵抗RA2, RB2の値によって決めることが可能となる。ここで、コモン電圧VCOMHは電圧V1と電圧V2とに依存し、コモン電圧VCOMLは電圧V2のみに依存するため、本発明のコモン電圧生成回路では、コモン電圧差Vsw(=VCOMH-VCOML)が電圧V1、つまり可変抵抗VR1のみによって調整することが可能となり、コモン電圧VCOMLが可変抵抗VR2のみによって調整することが可能となる。

## 【0033】

50

一般に、動作時間や消費電力等を考慮すると、抵抗 $R_{11}$ 、 $R_{12}$ 、 $R_{21}$ 、 $R_{22}$ が数 $M$ 程度であるのに対し、抵抗 $(R_{A2} + R_{B2})$ は数 $M \sim$ 数 $10M$ と、同じ値か大きく設計する。したがって、抵抗 $(R_{A1} + R_{B1})$ はその他の抵抗[抵抗 $(R_{A2} + R_{B2})$ や抵抗 $R_{11}$ 、 $R_{12}$ 、 $R_{21}$ 、 $R_{22}$ ]のうち、少なくとも1つの $1/3$ 以下であり、多くの場合にはその他の抵抗全てに対して $1/3$ 以下となる。

【0034】

さらに、本発明のコモン電圧生成回路は出力に容量 $C_1$ 、 $C_2$ を備えており、本容量値が液晶表示装置の全コモン電極に比べて十分に大きいため、電圧降下の影響がほとんどないと考えられる。

【0035】

さらにまた、コモン電圧生成回路のうち、容量、抵抗を液晶表示装置外部に備え、コモン電圧生成回路の他の部分を液晶表示装置上に集積し、液晶表示装置の入力パッド近くにコモン電圧生成回路を配置し、コモン駆動回路をコモン電圧生成回路の近くに配置することによって、配線抵抗の影響がほとんどなく、コモン駆動回路によるコモン電極駆動時間に影響しない。

【0036】

上記のように、本発明は回路が簡単、かつ駆動回路に使用しているスイッチ $TFT$ のゲート-ソース間に、ドレイン-ソース間にかかる電圧よりも高い電圧を印加することで、駆動回路の $ON$ 抵抗が減少し、ゲート長も短くすることが可能となるため、 $TFT$ のゲート幅を小さくして回路面積を縮小することが可能となり、コモン駆動回路の回路面積を縮小

【0037】

本発明は、液晶表示基板上にゲートドライバが配置された端と反対の端にコモン駆動回路を配置することで、左右対称な額縁が実現可能となる。また、本発明は、コモン電圧がパッドから供給される場合にパッド近くに、コモン電圧生成回路からコモン電圧が供給される場合にコモン電圧生成回路の近くにそれぞれ配置することで、配線抵抗によるコモン駆動回路の駆動能力低下を避けることが可能となる。さらに、本発明のコモン駆動回路を使用すれば、回路面積が小さくてすみ、狭額縁化が可能となる。よって、本発明は、コモン駆動回路を液晶表示装置基板上に配置する際、コモン駆動回路の駆動能力を落とさず、左右対称な額縁や狭額縁化を実現することが可能となる。

【0038】

本発明のコモン電圧生成回路は、コモン電圧振幅とコモン電圧レベルとが独立に可変抵抗にて調節可能であるため、コモン電圧レベルの調整が容易となる。また、本発明のコモン電圧生成回路の出力には、コモン電極の容量値に比べて十分大きな容量を接続しているので、コモン駆動回路がコモン電極を駆動する際にも電圧変動がほとんど生じず、精度の高い電圧が印加可能となる。さらに、コモン駆動回路とコモン電圧生成回路とを液晶装置基板上に配置する場合には、コモン駆動回路とコモン電圧生成回路とを近くに配置することで、配線負荷の影響を受けず、コモン駆動回路の駆動能力を落とさない。

【0039】

よって、本発明は、コモン駆動回路を液晶表示装置基板上に配置する際、コモン駆動回路の駆動能力を落とさず、コモン電圧レベルの調整が容易なコモン電圧生成回路を実現することが可能となる。尚、本発明は上記の液晶表示装置のみでなく、大きな容量負荷を備えているアクティブマトリックス型の表示装置にも適用可能である。

【0040】

【発明の実施の形態】

次に、本発明の実施例について図面を参照して説明する。以下、液晶表示装置を用いて本発明について説明するが、本発明はより一般的なアクティブマトリックス型の表示装置にも適用可能である。

【0041】

図1は本発明の第1の実施例による液晶表示基板の構成を示す図である。図1において、

10

20

30

40

50

液晶表示基板 10 上には画素がマトリックス状に配置される液晶表示部 1 と、液晶表示部 1 のデータ線を駆動するデータドライバ回路 2 と、液晶表示部 1 の各ラインの画素のスイッチングをコントロールするゲートドライバ回路 3 と、液晶表示部 1 の画素電極と液晶層とを挟んで対向しているコモン電極を駆動する（液晶表示装置の全画素のコモン電極を同時に駆動する）コモン駆動回路 4 とが搭載され、外部にドライバ回路や駆動回路に電圧を供給する電源回路 IC 5 を備えている。

【0042】

液晶表示基板 10 上にはコモン駆動回路 4 とともに、液晶表示装置駆動用のデータドライバ回路 2 とゲートドライバ回路 3 とが集積され、コモン電圧  $V_{COMH}$ 、 $V_{COML}$  が外部からパッドを通して印加されている。

10

【0043】

ゲートドライバ回路 3 は液晶表示装置の 4 端の内の 1 端に隣接するように配置する。コモン駆動回路 4 はゲートドライバ回路 3 が配置されている反対側の端に隣接し、できるだけパッド近くに、ゲートドライバ回路 3 の領域と同じ幅程度になるように配置する。また、コモン電圧  $V_{COMH}$ 、 $V_{COML}$  を印加するパッドとしてはコモン駆動回路 4 が配置された近くのパッドを使用する。

【0044】

本実施例によれば、ゲートドライバ回路 3 やコモン駆動回路 4 を含んだ液晶表示装置全体として、無駄な領域を作らず、額縁を左右対称にすることができる。さらに、コモン駆動回路 4 をパッド付近に配置することで、配線抵抗の影響を小さくすることができ、コモン駆動回路 4 によるコモン電極の駆動遅延が抑えられる。

20

【0045】

図 2 は図 1 のコモン駆動回路 4 の第 1 の構成例を示す図である。図 2 において、コモン駆動回路 4 は 2 つのコモンレベル電源線（ $V_{COMH}$ 、 $V_{COML}$ ）、液晶表示装置内コモン電極、コモン反転タイミング信号線  $COMD$ 、 $PchTFT$ （ $TFT:Thin\ Film\ Transistor$ ）41、 $NchTFT$  42 で構成されている。

【0046】

$PchTFT$  41 のドレイン、ソースのうち、一端が H レベルコモン電圧  $V_{COMH}$  電源線、他の一端がコモン電極に接続され、 $NchTFT$  42 のドレイン、ソースのうち、一端が L レベルコモン電圧  $V_{COML}$  電源線、他の一端がコモン電極に接続されている。

30

【0047】

$PchTFT$  41 及び  $NchTFT$  42 のゲートはコモン反転タイミング信号線  $COMD$  に接続され、 $COMD$  の H レベルを  $V_{COMH}$  より高く、L レベルを  $V_{COML}$  より低くする。

【0048】

図 3 は図 2 のコモン駆動回路 4 の動作を示すタイミングチャートである。これら図 2 及び図 3 を参照して本発明の第 1 の実施例によるコモン駆動回路 4 の動作について説明する。

【0049】

本実施例において、 $PchTFT$  41 及び  $NchTFT$  42 のゲート - ソース間の電圧差は  $V_{COMH}$  電圧、 $V_{COML}$  電圧に比べて大きくなり、 $PchTFT$  41 及び  $NchTFT$  42 の ON 抵抗を小さくすることができる。

40

【0050】

一方、 $PchTFT$  41 及び  $NchTFT$  42 のドレイン - ソース間には  $V_{COMH}$  電圧及び  $V_{COML}$  電圧しかかからないため、 $PchTFT$  41 及び  $NchTFT$  42 のゲート長は 2 つのコモンレベル振幅に合わせ、短くすることができる。

【0051】

以上によって、本発明の第 1 の実施例によるコモン駆動回路 4 は  $PchTFT$  41 及び  $NchTFT$  42 のゲート幅を小さくすることができるため、回路面積を縮小することができる。

【0052】

50

図4は図1のコモン駆動回路4の第2の構成例を示す図である。図4において、コモン駆動回路4はコモン反転タイミング信号バッファ44を備えた以外は図2に示すコモン駆動回路4の第1の構成例と同様の構成となっている。

【0053】

コモン反転タイミングの入力信号は通常の入力信号程度の駆動能力で良い。また、コモン反転タイミング信号バッファ44の手前にレベルシフト(LS)43を備えることで、コモン反転タイミングの入力信号を低圧レベルにすることができる。

【0054】

さらに、本実施例において、PchTFT41及びNchTFT42のゲートに印加されるコモン反転信号は、液晶表示装置に用いられるゲートドライバ回路3の電源を使用することができる。その場合、コモン駆動回路向けに新たに電圧レベルを準備する必要がなくなるという利点がある。

10

【0055】

図5は図1のコモン駆動回路4の第3の構成例を示す図である。図5において、コモン駆動回路4は上記の各構成例のPchTFT41及びNchTFT42の代わりに、PchTFT及びNchTFTを抱き合わせて1つのスイッチとするCMOS(Complementary Metal Oxide Semiconductor)構造のスイッチ45,46を使用し、コモン反転タイミング信号バッファ47を備えている。

【0056】

この場合、これらのスイッチ45,46はコモン反転タイミング信号とその反転信号とによってタイミング制御されるため、外部からコモン反転タイミング信号とその反転信号とを入力するか、コモン反転タイミング信号からインバータを通してコモン反転タイミング信号の反転信号を生成する。

20

【0057】

本実施例ではコモン駆動回路4として上記の各構成例を採用することで、回路面積を抑えることができ、狭額縁化を図ることができる。また、本実施例では液晶表示基板10上にデータドライバ回路2を集積していない場合や他の回路を集積した場合にも適用可能である。

【0058】

図6は本発明の第2の実施例による液晶表示基板の構成を示す図である。図6において、液晶表示基板10上には表示部1と、データドライバ回路2と、ゲートドライバ回路3と、コモン駆動回路4と、コモン電圧生成回路51とが搭載され、外部にドライバ回路や駆動回路に電圧を供給するコモン電圧を除いた電源回路IC52を備えている。

30

【0059】

液晶表示基板10上にはコモン駆動回路4及びコモン電圧生成回路51とともに、液晶表示装置駆動用のデータドライバ回路2とゲートドライバ回路3とが集積され、コモン電圧VCOMH, VCOMLが外部からパッドを通して印加されている。

【0060】

ゲートドライバ回路3は液晶表示装置の4端の内の1端に隣接するように配置している。コモン電圧生成回路51はゲートドライバ回路3が配置されている反対側の端にパッドに隣接するように配置し、コモン電圧回路4が使用する電源、電圧、外部抵抗、外部容量が接続されるパッドはコモン電圧生成回路51が配置された近くのパッドを使用する。

40

【0061】

コモン駆動回路4はゲートドライバ回路3が配置されている反対側の端に隣接し、ゲートドライバ回路3の領域と同じ幅程度になるように、かつコモン電圧生成回路51に隣接するように配置する。

【0062】

本実施例によると、ゲートドライバ回路3やコモン電圧生成回路51、コモン駆動回路4を含んだ液晶表示装置全体として、無駄な領域を作らず、額縁を左右対称にすることができる。また、本実施例ではコモン電圧生成回路51をそれに必要なパッドの近くに配置し

50

、コモン電圧生成回路 5 1 の近くにコモン駆動回路 4 を配置することで、配線抵抗の影響を小さくすることができ、コモン駆動回路 4 によるコモン電極の駆動遅延が抑えられる。

【 0 0 6 3 】

図 7 は図 6 のコモン電圧生成回路 5 1 の構成を示す図である。図 7 においてはコモン駆動回路 4 とコモン電圧生成回路 5 1 とを示しており、コモン駆動回路 4 の構成としては上記の各構成例が採用可能である。

【 0 0 6 4 】

コモン電圧生成回路 5 1 はコモン電圧 ( V C O M H , V C O M L ) を生成する回路であり、コモン電圧 V C O M H とコモン電圧 V C O M L との電圧差を調整する可変抵抗 ( V R 1 ) と、 V C O M L のレベルを調整する可変抵抗 ( V R 2 ) と、4 つの抵抗 ( R 1 1 , R 1 2 , R 2 1 , R 2 2 ) と、2 つの演算増幅器 ( A 1 , A 2 ) と、2 つの容量 ( C 1 , C 2 ) とからなり、適当な一定電圧 ( V r e f ) を入力とする。但し、可変抵抗 V R 1 の全抵抗値は抵抗 R 1 1 に比べて 1 / 3 以下とし、2 つの容量 C 1 , C 2 の容量値は液晶表示装置の全コモン電極容量値よりも 1 0 0 倍以上大きくする。

【 0 0 6 5 】

演算増幅器 A 1 の反転入力端子には抵抗 R 1 1 , R 1 2 が並列に接続され、抵抗 R 1 1 の他の一端が可変抵抗 V R 1 の可変部に、抵抗 R 1 2 の他の一端が演算増幅器 A 1 の出力にそれぞれ接続されている。演算増幅器 A 1 の非反転入力端子は可変抵抗 V R 2 の可変部に接続され、演算増幅器 A 1 の出力には容量 C 1 が接続されている。本出力はコモン電圧 V C O M H を出力する。

【 0 0 6 6 】

演算増幅器 A 2 の反転入力端子には抵抗 R 2 1 , R 2 2 が並列に接続され、抵抗 R 2 1 の他の一端が一定電圧 V r e f に、抵抗 R 2 2 の他の一端が演算増幅器 A 2 の出力にそれぞれ接続されている。演算増幅器 A 2 の非反転入力端子は可変抵抗 V R 2 の可変部に接続され、演算増幅器 A 2 の出力には容量 C 2 が接続されている。本出力はコモン電圧 V C O M L を出力する。可変抵抗 V R 1 , V R 2 の両端は一定電圧 V r e f と G N D とに接続されている。

【 0 0 6 7 】

本実施例によるコモン電圧生成回路 5 1 における可変抵抗 V R 1 の可変部の電圧 V 1 は可変抵抗 V R 1 の可変部から一定電圧 V r e f までの抵抗を R A 1 、可変部から G N D までの抵抗を R B 1 とし、可変抵抗 V R 2 の可変部の電圧を V 2 とすると、

$$V 1 = V r e f \times R 1 1 \times R B 1 / ( R 1 1 \times R A 1 + R 1 1 \times R B 1 + R A 1 \times R B 1 ) + V 2 \times R A 1 \times R B 1 / ( R 1 1 \times R A 1 + R 1 1 \times R B 1 + R A 1 \times R B 1 ) \cdots ( 1 )$$

というように表される。

【 0 0 6 8 】

可変抵抗 V R 1 の全抵抗値 ( R A 1 + R B 1 ) が抵抗 R 1 1 より 1 / 3 以下であれば、( 1 ) 式の右辺第二項は第一項に比べてほとんど無視することができ、さらに ( 1 ) 式の右辺第一項の分母中の第三項は第一項、第二項に比べて無視することができるため、

$$V 1 = V r e f \times R B 1 / ( R A 1 + R B 1 ) \cdots ( 2 )$$

というように表される。

【 0 0 6 9 】

また、可変抵抗 V R 2 についても、その可変部から一定電圧 V r e f までの抵抗を R A 2 、可変部から G N D までの抵抗を R B 2 とすると、

$$V 2 = V r e f \times R B 2 / ( R A 2 + R B 2 ) \cdots ( 3 )$$

となる。

【 0 0 7 0 】

一方、コモン電圧 V C O M H , V C O M L は、

$$V C O M H = V 2 \times ( R 1 1 + R 1 2 )$$

$$/ R 1 1 - V 1 \times R 1 2 / R 1 1 \quad \cdot \cdot \cdot ( 4 )$$

$$V C O M L = V 2 \times ( R 2 1 + R 2 2 )$$

$$/ R 2 1 - V r e f \times R 2 2 / R 2 1 \quad \cdot \cdot \cdot ( 5 )$$

というように表される。

【 0 0 7 1 】

ここで、抵抗  $R 1 1$  と抵抗  $R 2 1$  との抵抗値が等しく、抵抗  $R 1 2$  と抵抗  $R 2 2$  との抵抗値が等しい場合、コモン電圧差  $V s w (= V C O M H - V C O M L)$  は、

$$V s w = ( V r e f - V 1 ) \times R 1 2 / R 1 1 \quad \cdot \cdot \cdot ( 6 )$$

と表される。

【 0 0 7 2 】

したがって、本実施例によるコモン電圧生成回路 5 1 はコモン電圧差  $V s w$  を電圧  $V 1$ 、つまり可変抵抗  $V R 1$  のみによって調整することができ、コモン電圧  $V C O M L$  を可変抵抗  $V R 2$  のみによって調整することができる。

【 0 0 7 3 】

また、本実施例によるコモン電圧生成回路 5 1 は出力に容量  $C 1$ 、 $C 2$  を備えており、これら容量値が液晶表示装置の全コモン電極に比べて十分に大きければ、コモン電圧生成回路 5 1 の出力抵抗はほとんどないと考えられ、コモン駆動回路 4 における駆動時間に影響しない。

【 0 0 7 4 】

図 8 は図 7 のコモン電圧生成回路 5 1 に図 4 のコモン駆動回路 4 を組み合わせた例を示す図である。尚、図 8 に示す例は単に一例であり、他の方式のコモン駆動回路を組み合わせることも可能である。また、本実施例では可変抵抗  $V R 1$ 、 $V R 2$  の両端に印加する電圧を一定電圧  $V r e f$  及び  $G N D$  としているが、これらの電圧に適当な一定電圧を用いてもよい。

【 0 0 7 5 】

このように、本実施例ではコモン駆動回路 4 として図 2 と図 4 と図 5 とにそれぞれ示す本発明の第 1 の実施例の各構成例を採用することで、回路面積を抑えることができ、狭額縁化を図ることができる。

【 0 0 7 6 】

また、本実施例では、コモン電圧生成回路 5 1 として図 7 に示す構成例を採用し、その構成例で使用されている抵抗、容量を液晶表示装置の基板外部に入力パッドを通して接続することで、無駄な領域が無く、額縁が左右対称であり、かつコモン電圧レベルの調整が容易なゲートドライバ回路 3、コモン駆動回路 4、コモン電圧生成回路 5 1 を集積した液晶表示装置を実現することができる。さらに、本実施例では、液晶表示基板 1 0 上に、例えばデータドライバ回路 2 を集積していない場合や他の回路を集積している場合にも適用可能である。

【 0 0 7 7 】

このように、本発明では、回路が簡単、かつコモン駆動回路 4 に使用しているスイッチ  $T F T$  のゲート - ソース間に、ドレイン - ソース間にかかる電圧よりも高い電圧を印加することで、コモン駆動回路 4 の  $O N$  抵抗が減少し、ゲート長も短くすることができる。このため、本発明では、 $T F T$  のゲート幅を小さくすることができ、回路面積を縮小することができるので、コモン駆動回路 4 の回路面積を縮小することができる。

【 0 0 7 8 】

また、本発明では、液晶表示基板 1 0 上に、ゲートドライバ回路 3 が配置された端と反対の端にコモン駆動回路 4 を配置することで、左右対称な額縁を実現することができる。この場合、本発明では、コモン電圧がパッドから供給される場合にパッド近くに、コモン電圧生成回路 5 1 からコモン電圧が供給される場合にコモン電圧生成回路 5 1 の近くに配置することで、配線抵抗によるコモン駆動回路 4 の駆動能力低下を避けることができる。

【 0 0 7 9 】

よって、本発明では、上記の構成のコモン駆動回路 4 を使用すれば、回路面積が小さくて

10

20

30

40

50

すみ、狭額縁化が可能となるので、コモン駆動回路 4 を液晶表示基板 10 上に配置する際、コモン駆動回路 4 の駆動能力を落とさず、左右対称な額縁や狭額縁化を実現することができる。

【0080】

さらに、本発明は、コモン電圧生成回路 51 がコモン電圧振幅とコモン電圧 L レベルとを独立に可変抵抗にて調節することができるため、コモン電圧レベルの調整が容易である。このコモン電圧生成回路 51 の出力にはコモン電極の容量値に比べて十分大きな容量を接続しているので、コモン駆動回路 4 がコモン電極を駆動する際にも電圧変動がほとんど生じず、精度の高い電圧を印加することができる。

【0081】

これらコモン駆動回路 4 とコモン電圧生成回路 51 とを液晶表示基板 10 上に配置する場合、コモン駆動回路 4 とコモン電圧生成回路 51 とを近くに配置することで、配線負荷の影響を受けず、コモン駆動回路 4 の駆動能力を落とすことはない。よって、本発明では、コモン駆動回路 4 を液晶表示基板 10 上に配置する際、コモン駆動回路 4 の駆動能力を落とすことなく、コモン電圧レベルの調整が容易なコモン電圧生成回路 51 を実現することができる。尚、本発明では、より一般的なアクティブマトリクス型の表示装置についても、上記と同様の構成とすることで、上述した効果と同様の効果が得られる。

【0082】

【発明の効果】

以上説明したように本発明は、表示基板上に、ゲートドライバ回路が配置された端と反対の端にコモン駆動回路を配置することによって、コモン駆動回路の駆動能力を落とさず、左右対称な額縁や狭額縁化を実現することができるという効果が得られる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例による液晶表示基板の構成を示す図である。

【図 2】図 1 のコモン駆動回路の第 1 の構成例を示す図である。

【図 3】図 2 のコモン駆動回路の動作を示すタイミングチャートである。

【図 4】図 1 のコモン駆動回路の第 2 の構成例を示す図である。

【図 5】図 1 のコモン駆動回路の第 3 の構成例を示す図である。

【図 6】本発明の第 2 の実施例による液晶表示基板の構成を示す図である。

【図 7】図 6 のコモン電圧生成回路の構成を示す図である。

【図 8】図 7 のコモン電圧生成回路に図 4 のコモン駆動回路を組み合わせた例を示す図である。

【図 9】従来の液晶表示装置の構成例を示す図である。

【図 10】従来のドライバを集積した液晶表示装置の構成例を示す図である。

【符号の説明】

- 1 表示部
- 2 データドライバ回路
- 3 ゲートドライバ回路
- 4 コモン駆動回路
- 5 電源回路 I C
- 10 液晶表示基板
- 41 P c h T F T
- 42 N c h T F T
- 43 レベルシフト
- 44 , 47 コモン反転タイミング信号バッファ
- 45 , 46 スイッチ
- 51 コモン電圧生成回路
- 52 コモン電圧を除いた電源回路 I C

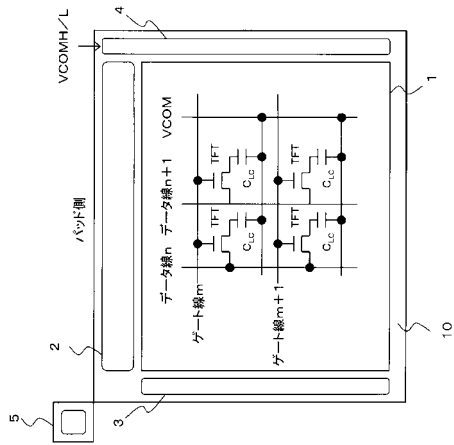
10

20

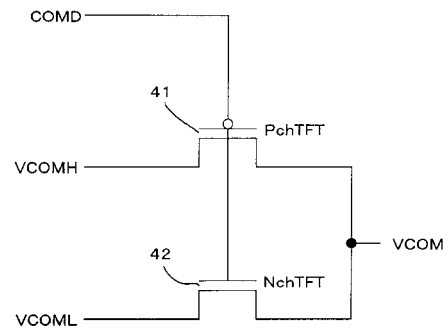
30

40

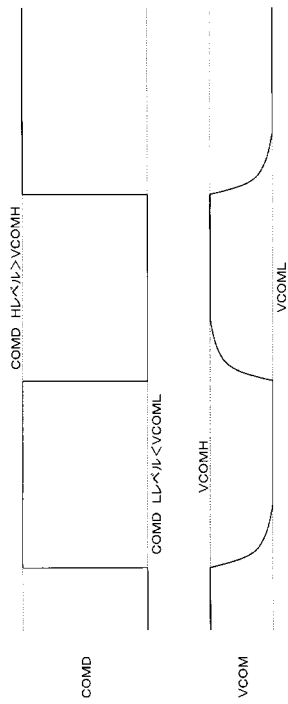
【図1】



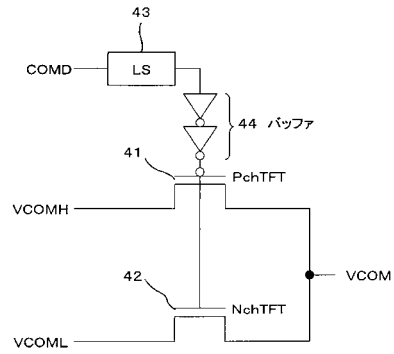
【図2】



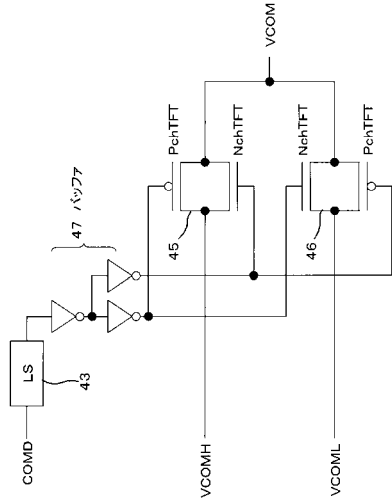
【図3】



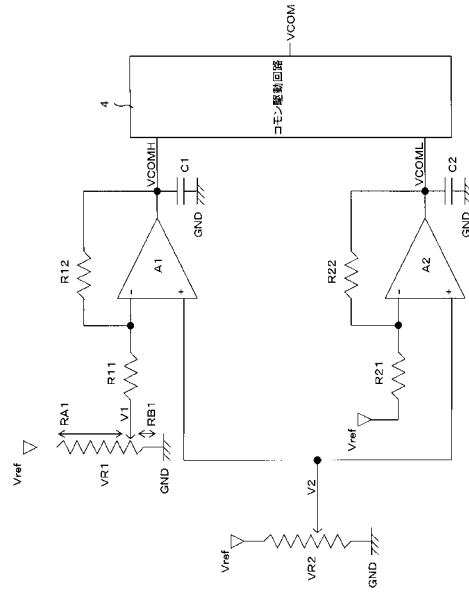
【図4】



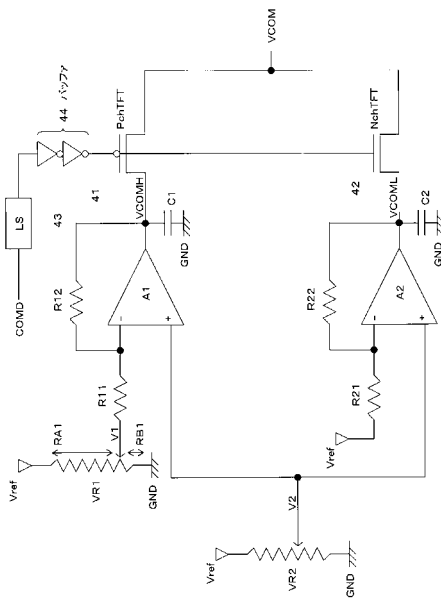
【図5】



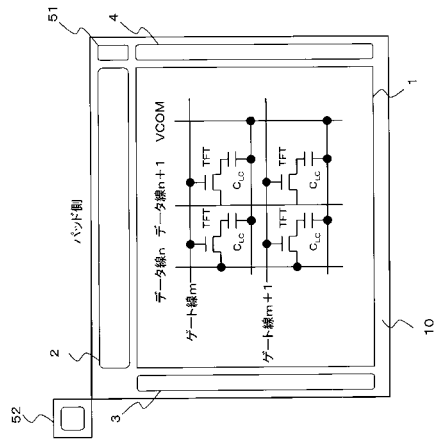
【図6】



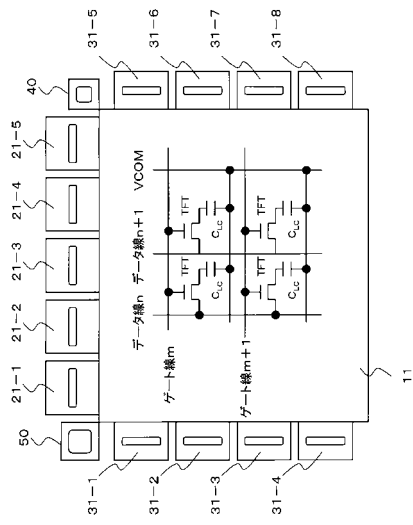
【図7】



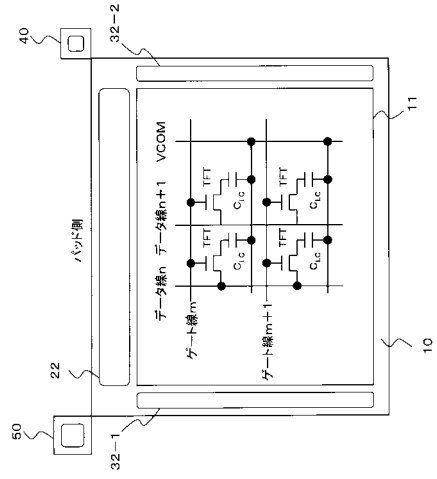
【図8】



【図9】



【図10】



フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

G09G 3/00 - 3/38

G02F 1/133

专利名称(译)	显示装置的驱动电路和使用该驱动电路的显示装置		
公开(公告)号	<a href="#">JP4366914B2</a>	公开(公告)日	2009-11-18
申请号	JP2002278274	申请日	2002-09-25
申请(专利权)人(译)	NEC公司		
当前申请(专利权)人(译)	NEC公司		
[标]发明人	安部勝美		
发明人	安部 勝美		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G09F9/00		
CPC分类号	G09G3/3696 G09G3/3614 G09G3/3648 G09G2300/08 G09G2320/02 G09G2320/0223		
FI分类号	G09G3/36 G09G3/20.612.E G09G3/20.621.M G09G3/20.624.C G02F1/133.550 G09F9/00.348.Z		
F-TERM分类号	2H093/NA32 2H093/NC01 2H093/NC16 2H093/NC18 2H093/NC34 2H093/ND34 2H093/ND60 2H193/ZA04 2H193/ZC02 2H193/ZF01 2H193/ZF24 2H193/ZF59 5C006/AC25 5C006/BB16 5C006/BC02 5C006/BC20 5C006/BF25 5C006/BF34 5C006/BF42 5C006/FA41 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD22 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5G435/AA16 5G435/AA18 5G435/BB12 5G435/CC09 5G435/EE37 5G435/HH13		
其他公开文献	JP2004117608A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种液晶显示装置，其能够实现对称的框架和窄框架，而不会损失共用驱动电路的驱动能力。解决方案：在液晶显示基板10上，用于驱动液晶显示装置的数据驱动电路2和栅极驱动电路3与公共驱动电路4集成在一起，并且通过焊盘从外部施加公共电压VCOMH和VCOML。那里。栅极驱动电路3布置成与液晶显示装置的四个端部的一端相邻。公共驱动电路4与设置栅极驱动电路3的相对端相邻设置，并且尽可能靠近焊盘设置，以具有与栅极驱动电路3的区域相同的宽度。作为施加公共电压VCOMH和VCOML的焊盘，使用公共驱动电路4附近的焊盘。点域1

】

