

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4248391号
(P4248391)

(45) 発行日 平成21年4月2日(2009.4.2)

(24) 登録日 平成21年1月23日(2009.1.23)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)
G02F 1/133 (2006.01)
G09G 3/20 (2006.01)

G09G 3/36
G02F 1/133 550
G09G 3/20 611J
G09G 3/20 612T
G09G 3/20 621B

請求項の数 22 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2003-500642 (P2003-500642)
(86) (22) 出願日 平成14年5月30日 (2002.5.30)
(86) 国際出願番号 PCT/JP2002/005315
(87) 国際公開番号 W02002/097523
(87) 国際公開日 平成14年12月5日 (2002.12.5)
審査請求日 平成17年5月12日 (2005.5.12)
(31) 優先権主張番号 特願2001-163996 (P2001-163996)
(32) 優先日 平成13年5月31日 (2001.5.31)
(33) 優先権主張国 日本国(JP)

(73) 特許権者 302020207
東芝松下ディスプレイテクノロジー株式会社
東京都港区港南4-1-8
(74) 代理人 100058479
弁理士 鈴江 武彦
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100075672
弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示素子の駆動方法及びこれを用いた液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

画面を構成する複数の画素が形成された液晶表示素子と、
1 フレーム期間を複数の書き込み期間に分割するとともにゲート信号を出力して各書き込み期間中に上記画素を順次選択するゲート駆動手段と、

該複数の書き込み期間に割り当てられた映像信号及び非映像信号を含むようにソース信号を構成し、上記選択された画素に該画素に対応する該ソース信号を極性を反転させながら書き込むソース駆動手段とを備え、

該書き込まれたソース信号に対応して上記画素毎に液晶の透過率が制御されることにより上記液晶表示素子の画面に該ソース信号に応じた画像が表示されるよう構成された液晶表示装置であって、

上記ソース駆動手段は、上記非映像信号を次に書き込む上記映像信号と同じ極性で上記画素に書き込むものである液晶表示装置。

【請求項 2】

上記ソース駆動手段は、上記複数の書き込み期間のうち、少なくとも最後の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項 1 記載の液晶表示装置。

【請求項 3】

上記ソース駆動手段は、上記複数の書き込み期間のうち、少なくとも最初の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項 1 記載の液晶表示装置。

【請求項 4】

上記映像信号及び非映像信号は、1フレーム期間中極性が同じである請求項1記載の液晶表示装置。

【請求項5】

上記ゲート駆動手段は、上記複数の書き込み期間のうち、少なくとも1つの書き込み期間において、複数の期間に渡って上記画素を選択するものであり、

上記ソース駆動手段は、該選択された画素に該複数の期間に渡って上記映像信号を書き込むものである請求項1記載の液晶表示装置。

【請求項6】

上記複数の期間が連続している請求項5記載の液晶表示装置。

【請求項7】

上記書き込み期間が4以上であり、該4以上の書き込み期間にそれぞれ赤、緑、青の3色に対応する映像信号と少なくとも1つの非映像信号が割り当てられ、上記液晶表示素子の画面にカラー画像が表示されるよう構成された請求項1記載の液晶表示装置。

【請求項8】

上記ソース駆動手段は、上記4以上の書き込み期間のうち、少なくとも最後の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項7記載の液晶表示装置。

【請求項9】

上記ソース駆動手段は、上記4以上の書き込み期間のうち、少なくとも最初の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項7記載の液晶表示装置。

【請求項10】

上記ソース駆動手段は、上記映像信号を各映像信号毎に極性を反転させながら上記画素へ書き込むものである請求項7記載の液晶表示装置。

【請求項11】

上記複数の画素が行列状に形成され、上記ゲート駆動手段が上記複数の画素を行又は列毎に順次選択するものであり、上記ソース駆動手段が該行又は列毎に選択された画素に列又は行毎に各画素に対応するソース信号を順次書き込むものである請求項1に記載の液晶表示装置。

【請求項12】

画面を構成する複数の画素が形成された液晶表示素子を用い、
1フレーム期間を複数の書き込み期間に分割するとともにゲート信号を出力して各書き込み期間中に上記画素を順次選択するゲート駆動ステップと、
該複数の書き込み期間に割り当てられた映像信号及び非映像信号を含むようにソース信号を構成し、上記選択された画素に該画素に対応する該ソース信号を極性を反転させながら書き込むソース駆動ステップとを含み、
該書き込まれたソース信号に対応して上記画素毎に液晶の透過率が制御されることにより上記液晶表示素子の画面に該ソース信号に応じた画像が表示されるようにした液晶表示素子の駆動方法であって、
上記ソース駆動ステップは、上記非映像信号を次に書き込む上記映像信号と同じ極性で上記画素に書き込むものである液晶表示素子の駆動方法。

【請求項13】

上記ソース駆動ステップは、上記複数の書き込み期間のうち、少なくとも最後の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項12記載の液晶表示素子の駆動方法。

【請求項14】

上記ソース駆動ステップは、上記複数の書き込み期間のうち、少なくとも最初の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項12記載の液晶表示素子の駆動方法。

【請求項15】

上記映像信号は、1フレーム期間中極性が同じである請求項12記載の液晶表示素子の駆動方法。

10

20

30

40

50

【請求項 16】

上記ゲート駆動ステップは、上記複数の書き込み期間のうち、少なくとも1つの書き込み期間において、複数の期間に渡って上記画素を選択するものであり、

上記ソース駆動ステップは、該選択された画素に該複数の期間に渡って上記映像信号を書き込むものである請求項 12 乃至 15 のいずれかに記載の液晶表示素子の駆動方法。

【請求項 17】

上記複数の期間が連続している請求項 16 記載の液晶表示素子の駆動方法。

【請求項 18】

上記書き込み期間が4以上であり、該4以上の書き込み期間にそれぞれ赤、緑、青の3色に対応する映像信号と少なくとも1つの非映像信号を割り当て、上記液晶表示素子の画面にカラー画像を表示する請求項 12 記載の液晶表示素子の駆動方法。

10

【請求項 19】

上記ソース駆動ステップは、上記4以上の書き込み期間のうち、少なくとも最後の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項 18 記載の液晶表示素子の駆動方法。

【請求項 20】

上記ソース駆動ステップは、上記4以上の書き込み期間のうち、少なくとも最初の書き込み期間に上記非映像信号を上記画素に書き込むものである請求項 18 記載の液晶表示素子の駆動方法。

【請求項 21】

上記ソース駆動ステップは、上記映像信号を各映像信号毎に極性を反転させながら上記画素へ書き込むものである請求項 18 記載の液晶表示素子の駆動方法。

20

【請求項 22】

上記複数の画素が行列状に形成され、上記ゲート駆動ステップが上記複数の画素を行又は列毎に順次選択するものであり、上記ソース駆動ステップが該行又は列毎に選択された画素に列又は行毎に各画素に対応するソース信号を順次書き込むものである請求項 12 に記載の液晶表示素子の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示素子の駆動方法及びこれを用いた液晶表示装置に関し、特に、高速応答特性や広視野角特性を有する液晶モードを利用したものに關する。

30

【背景技術】

【0002】

薄膜トランジスタ（TFT：Thin Film Transistor）を用いたアクティブマトリクス型液晶ディスプレイは、薄型化、軽量化、及び低電圧駆動が可能であるなどの長所によりカムコーダ用のディスプレイ、パーソナルコンピュータ、パーソナルワードプロセッサのディスプレイなど種々の分野へ利用されており、大きな市場を形成している。

【0003】

特に近年では、従来のパソコン等における静止画表示に加えて、動画表示やテレビの用途への利用が広がりつつあり、こうした動画表示に適した液晶表示装置への需要が高まってきた。これに対応し、動画表示に必要な高速応答性能を向上させる液晶素子として、バンド配向させた液晶表示素子が提案されている（例えば特許文献1参照）。このバンド配向させた液晶表示素子は、電圧の変化に対する液晶の変化が早く、高速応答を実現できるとされている。このバンド配向状態は、スプレイ配向と呼ばれる初期配向状態に電圧を印加することによって、その配向を転移させて形成することができるが、液晶に加えらる電圧が一定値以下になると逆にスプレイ配向状態に戻ってしまうという課題があった。この課題に対し、本件出願人が先に出願した特許出願（特願平2000-214827（未公開））には、バンド配向状態からスプレイ配向状態に逆転移するのを防止するために、映像信号電圧とは別の信号電圧を液晶に加える液晶表示素子の駆動方法が提案されて

40

50

いる。

【 0 0 0 4 】

また、映像信号中に挿入された非画像信号によるブランキング画像を表示させ、それによって、液晶特有の動画に対する画像のぼけを低減する液晶表示素子の駆動方法が提案されている（例えば特許文献 2 参照）。

【 0 0 0 5 】

この従来の液晶表示素子の駆動方法を図面を用いて説明する。図 1 2 は、従来の液晶表示素子の駆動方法におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 1 2 (a) はゲート信号を示すグラフ、図 1 2 (b) はソース信号を示すグラフである。

10

【 0 0 0 6 】

図 1 2 (a), (b) において、各ゲート線には、順次、ゲート信号 $Sg1 \sim Sgend$ によってゲートオン電圧 $Vgon$ が印加され、それにより、各画素毎に設けられたスイッチング素子が ON 状態となる。そして、このタイミングに合わせて各ソース線から各画素にソース信号 Ssn が供給され、各画素における画素電極と対向電極との電位差がそのソース信号 Ssn によって印加される電圧に応じたものとなる。以下、このようにある画素における画素電極と対向電極との電位差がソース信号 Ssn によって所定の電圧になることを、その画素にそのソース信号が書き込まれると表現する。この時、各ゲート線には 1 フレーム期間 Po, Pe 中に 2 回ゲートオン電圧 $Vgon$ が印加され、1 回目にはソース信号 Ssn として映像信号 101 が、2 回目にはソース信号 Ssn として非映像信号 102 がソース線からそれぞれ各画素に書き込まれる。この非映像信号 102 の書き込みにより、各画素において液晶がスプレィ配向に逆転移するのが防止される。

20

【 特許文献 1 】

特開平 7 - 8 4 2 5 4 号公報等

【 特許文献 2 】

特開平 1 1 - 1 0 9 9 2 1 号公報

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

ところで、一般的に液晶表示装置では、液晶の焼き付き現象やイオンによる表示ムラの発生を抑制する目的で液晶表示素子を交流駆動している。このことから、上述のように奇数フレーム期間 Po の 2 回目のゲートオン電圧 $Vgon$ 印加の際に非映像信号 102 を画素に書き込んだ後、次の偶数フレーム期間 Pe の 1 回目のゲートオン電圧 $Vgon$ 印加の際に極性を反転させた映像信号 101 を画素に書き込んでいる。このため、大きな電位差を伴う映像信号 101 の書き込みを行うことになり、画素電極の電位がその映像信号 101 に応じた電位まで十分に到達せず、その結果、表示のムラが発生するという課題があった。

30

【 0 0 0 8 】

また、今後、さらに液晶パネルの高解像度化が進むことによって、1 回のソース信号 Ssn の書き込みに割り当てることができる期間は益々短くなるため、そのような場合でも確実に信号を書き込めることが必要となってくる。

40

【 0 0 0 9 】

本発明は、上記のような課題に鑑みてなされたものであり、ベンド配向方式の液晶表示装置のように、1 フレーム期間中に各画素に複数回の信号書き込みを行う場合に、映像信号を画素に迅速に書き込むことが可能な液晶表示素子の駆動方法及びこれを用いた液晶表示装置を提供することを第 1 の目的としている。

【 0 0 1 0 】

また、本発明は、高解像度化された場合でも、映像信号を画素に確実に書き込むことが可能な液晶表示素子の駆動方法及びこれを用いた液晶表示装置を提供することを第 2 の目的としている。

【 課題を解決するための手段 】

50

【 0 0 1 1 】

【課題を解決するための手段】

上記目的を達成するために本発明に係る液晶表示装置は、画面を構成する複数の画素が形成された液晶表示素子と、1フレーム期間を複数の書き込み期間に分割するとともにゲート信号を出力して各書き込み期間中に上記画素を順次選択するゲート駆動手段と、該複数の書き込み期間に割り当てられた映像信号及び非映像信号を含むようにソース信号を構成し、上記選択された画素に該画素に対応する該ソース信号を極性を反転させながら書き込むソース駆動手段とを備え、該書き込まれたソース信号に対応して上記画素毎に液晶の透過率が制御されることにより上記液晶表示素子の画面に該ソース信号に応じた画像が表示されるよう構成された液晶表示装置であって、上記ソース駆動手段は、上記非映像信号を次に書き込む上記映像信号と同じ極性で上記画素に書き込むものである。

10

【 0 0 1 2 】

かかる構成とすると、非映像信号の後に映像信号を画素に書き込む場合における電位差が小さくなるので、映像信号を画素に迅速に書き込むことができる。

【 0 0 1 3 】

この場合、上記ソース駆動ステップ又は手段は、上記複数の書き込み期間のうち、少なくとも最後の書き込み期間に上記非映像信号を上記画素に書き込むものであるとしてもよい。

【 0 0 1 4 】

また、上記ソース駆動ステップ又は手段は、上記複数の書き込み期間のうち、少なくとも最初の書き込み期間に上記非映像信号を上記画素に書き込むものであるとしてもよい。

20

【 0 0 1 5 】

また、上記映像信号及び非映像信号は、1フレーム期間中極性が同じであるとしてもよい。

【 0 0 1 6 】

かかる構成とすると、1フレーム期間内では映像信号及び非映像信号の振幅を小さくすることができるため、ソース信号の電位が各画素の目的とする信号電位へ到達する期間を短くできるとともに、ソース線における抵抗や寄生容量による信号遅延の影響を小さくすることができる。そのため、映像信号をさらに迅速に画素に書き込むことができる。また、ソース信号を供給するソース駆動手段の負荷を小さくすることができる。

30

【 0 0 1 7 】

また、上記ゲート駆動ステップ又は手段は、上記複数の書き込み期間のうち、少なくとも1つの書き込み期間において、複数の期間に渡って上記画素を選択するものであり、上記ソース駆動ステップ又は手段は、該選択された画素に該複数の期間に渡って上記映像信号を書き込むものであるとしてもよい。

【 0 0 1 8 】

かかる構成とすると、各画素への映像信号の書き込み期間を実質的に拡大することができるため、各画素に映像信号を確実に書き込むことができる。

【 0 0 1 9 】

この場合、上記複数の期間が連続しているものとしてもよい。

40

【 0 0 2 0 】

かかる構成とすると、映像信号の立ち下がり及び立ち上がり期間が減少するため、実質的な信号書き込み期間をさらに拡大できる。そのため、各画素に映像信号をより確実に書き込むことができる。

【 0 0 2 1 】

また、本発明に係る液晶表示素子の駆動方法及びこれを用いた液晶表示素子は、画面を構成する複数の画素が形成された液晶表示素子を用い、1フレーム期間を4以上の書き込み期間に分割するとともにゲート信号を出力して各書き込み期間中に上記画素を順次選択するゲート駆動ステップ又は手段と、該4以上の書き込み期間のうち3つの書き込み期間にそれぞれ割り当てられた赤、緑、青の3色に対応する映像信号を含むようソース信号

50

を構成し、上記選択された画素に該画素に対応する該ソース信号を極性を反転させながら書き込むソース駆動ステップ又は手段とを含み、該書き込まれたソース信号に対応して上記画素毎に液晶の透過率が制御されることにより上記液晶表示素子の画面に該ソース信号に応じたカラー画像が表示されるよう構成したものである。

【0022】

かかる構成とすると、赤、緑、青の3色に対応する映像信号を書き込む書き込み期間以外の書き込み期間に、所要の電圧を有する信号を書き込むことにより、カラー表示可能な液晶表示素子又は液晶表示装置において、スプレィ配向へ逆転移するのを防止することができる。

【0023】

この場合、上記ソース駆動ステップ又は手段は、上記赤、緑、青の3色に対応する映像信号を書き込む書き込み期間以外の書き込み期間に割り当てられた少なくとも1つの非映像信号を含むようソース信号を構成するものであるとしてもよい。

【0024】

かかる構成とすると、効果的にスプレィ配向へ逆転移するのを防止することができる。

【0025】

この場合、上記ソース駆動ステップ又は手段は、上記4以上の書き込み期間のうち、少なくとも最後の書き込み期間に上記非映像信号を上記画素に書き込むものであるとしてもよい。

【0026】

また、上記ソース駆動ステップ又は手段は、上記4以上の書き込み期間のうち、少なくとも最初の書き込み期間に上記非映像信号を上記画素に書き込むものであるとしてもよい。

【0027】

また、上記ソース駆動ステップ又は手段は、上記映像信号を各映像信号毎に極性を反転させながら上記画素へ書き込むものであるとしてもよい。

【0028】

かかる構成とすると、液晶をより高周波で交流駆動することができるため、表示ムラをさらに低減することができる。

【0033】

また、上記の場合、上記複数の画素が行列状に形成され、上記ゲート駆動ステップ又は手段が上記複数の画素を行又は列毎に順次選択するものであり、上記ソース駆動ステップ又は手段が該行又は列毎に選択された画素に列又は行毎に各画素に対応するソース信号を順次書き込むものであるとしてもよい。

【0034】

かかる構成とすると、簡単な構成で液晶表示素子を駆動することができる。

【発明の効果】

【0035】

本発明は、以上に説明したような構成を有し、液晶表示素子の駆動方法及びこれを用いた液晶表示装置において、1フレーム期間中に各画素に複数回の信号書き込みを行う場合に、映像信号を画素に迅速に書き込むことができるという効果を奏する。また、高解像度化された場合でも、映像信号を画素に確実に書き込むことができるという効果を奏する。

【発明を実施するための最良の形態】

【0036】

以下、本発明の実施の形態について、図面を参照しながら説明する。

実施の形態1

図1は本発明の実施の形態1に係る液晶表示装置の制御系統の全体構成を示すブロック図である。

【0037】

図1に示すように、液晶表示装置100は、液晶表示素子1と、ゲート駆動回路4と、ソ

10

20

30

40

50

ース駆動回路6と、コントローラ8とを含んで構成されている。

【0038】

液晶表示素子1は、周知のもので、本実施の形態では、アクティブマトリクスタイプのもので構成されている。この液晶表示素子1は、対向配置されたTFT基板(図示せず)と対向基板(図示せず)との間に液晶が配置されて構成されている。そして、TFT基板の内面には、複数の画素電極202が行列状(以下、マトリクス状という)に形成され、そのマトリクス状の画素電極202の行及び列に対応するようにゲート線3及びソース線5が配設されている。液晶表示素子1の(正確には液晶セルの)厚み方向から見て個々の画素電極202が占める領域が各画素2をそれぞれ構成し、全ての画素2が占める領域が画面を構成している。そして、各画素電極202は、対応するゲート線3にそのゲートが接続されたスイッチング素子203を介して、対応するソース線5にそれぞれ接続されている。スイッチング素子203は、例えばTFTで構成されている。また、各画素2には共通電極7aがそれぞれ形成され、その全ての共通電極7aが共通配線7によって相互に電氣的に接続され接地されている。一方、対向基板の内面には、対向電極201が形成されている。符号C1cは液晶容量を示す。また、符号Cstは保持容量を示す。

10

【0039】

コントローラ8は、外部から入力される映像信号をソース駆動回路6に供給するとともに、該ソース駆動回路6及びゲート駆動回路4に制御信号をそれぞれ出力して、それらがソース信号Ss1~Ssend及びゲート信号Sg1~Sgendをそれぞれ生成して出力するよう該ソース駆動回路6及びゲート駆動回路4を制御する。ゲート駆動回路4は、ゲート線3を介して、該ゲート線3毎にゲート信号Sg1~Sgendを各画素2のスイッチング素子203に送出して、これを順次オンさせる。ソース駆動回路6は、ソース線5を介して、該ソース線5毎にソース信号Ss1~Ssendを各画素電極202に送出する。この際、各画素2のスイッチング素子203のオン動作にタイミングを合わせるようにしてソース信号Ss1~Ssendを送出する。これにより、各画素電極202と対向電極201との間にそのソース信号Ss1~Ssendに応じた電界が発生し、その発生した電界に応じて液晶の透過率が変化する。すると、図示されないバックライトから出射される光の輝度がこの透過率の変化に応じて変調され、それにより、液晶表示素子1の画面に、ソース信号Ss1~Ssendに応じた画像が表示される。

20

【0040】

次に、ゲート駆動回路4及びソース駆動回路6の構成を詳しく説明する。図2(a),(b)は、ゲート信号及びソース信号の内容を示すタイミングチャートであって、図2(a)はゲート信号を示すグラフ、図2(b)はソース信号を示すグラフである。

30

【0041】

図1及び図2(a),(b)を参照すると、ソース駆動回路6は、本実施の形態の特徴である図2(b)に示すようなソース信号Ss1~Ssendを生成して出力するよう構成されている。図2(b)には、ソース線5毎に出力されるソース信号Ss1~Ssendのうち、任意の1つのソース信号Ssnを示しているが、他のソース信号もこのソース信号Ssnと同様である。このソース信号Ssnは、フレーム毎に区分されている。符号Poは奇数フレーム期間を、符号Peは偶数フレーム期間をそれぞれ示している。各フレーム期間Po,Peは、1列の全画素2に映像信号を書き込むための第1の書き込み期間Poaと、同じく非映像信号を書き込むための第2の書き込み期間Pobとの2つの書き込み期間に等分されている。そして、これに対応して、ソース信号Ssnは、第1の書き込み期間Poaが映像信号101で、第2の書き込み期間Pobが非映像信号102でそれぞれ構成されている。さらに、第1の書き込み期間Poa及び第2の書き込み期間Pobは、1列の各画素2についてそれぞれ映像信号及び非映像信号を書き込むための期間(以下、画素書き込み期間という)Poa',Pob'に分割されている。そして、これに対応して、ソース信号Ssnは、各画素書き込み期間Poa',Pob'毎に所定の表示諧調に対応する電圧値を有するものとなっている。さらに、ソース信号Ssnは、液晶表示素子1を交流駆動するために極性が反転しているが、この極性は、画素書き込み期間Poa',Pob'毎、及びフレーム期間Po,Pe毎に反転するとともに、映像信号101の書き込み期間である第1の書き込み期間Poaと非映像信号102の書き込み期間である第2の書き込み期間Pobとの

40

50

間でも反転している。従って、あるフレーム期間の非映像信号の書き込み期間（図ではPo b）と次のフレーム期間の映像信号の書き込み期間（図ではPea）とでは極性が同じになっている。ここで、 $V_{sB}(+)$, $V_{sB}(-)$ は黒表示に対応する電圧値、 $V_{sup}(+)$, $V_{sup}(-)$ は非映像信号の電圧値をそれぞれ示す。

【0042】

一方、ゲート駆動回路4は、従来例と同様のゲート信号Sg1～Sgendを生成して出力するよう構成されている。このゲート信号Sg1～Sgendは、図2(a)に示すように、Highレベル（以下、Hレベルという）時にVgon、Lowレベル（以下、Lレベルという）時にVgoffの電圧となる2値信号であり、各々の対応する画素2の画素書き込み期間Poa', Pob', Pea', Peb'にHレベルとなり、それ以外の保持期間Poa", Pob", Pea", Peb"にLレベルとなる。従って、ゲート信号Sg1～Sgendは、1フレーム期間Po, Pe内に、第1の書き込み期間Poa, Pe及び第2の書き込み期間Pob, Peb内に各1度ずつ、合計2度Hレベルになる。これにより、ゲート信号Sg1～Sgendが出力されると、画素2のスイッチング素子203が、画素2の行毎に、順次、各画素書き込み期間Poa', Pob', Pea', Peb'に渡ってオンされる。そして、そのオン期間内に各画素2に対応するソース信号Ss1～Ssendの映像信号101及び非映像信号102がそれぞれ書き込まれる。

【0043】

次に、以上のように構成された液晶表示装置の動作（液晶表示素子の駆動方法）を図1～図5(a), (b)を用いて説明する。図3(a), (b)は画素電極の電位の変化を示すグラフであって、図3(a)は黒表示における変化を示すグラフ、図3(b)は白表示における変化を示すグラフ、図4(a), (b)は同じく画素電極の電位の変化を示すグラフであって、図4(a)は黒表示から白表示に切り替える場合における変化を示すグラフ、図4(b)は従来例において黒表示から白表示に切り替える場合における変化を示すグラフ、図5はある画素が黒表示から白表示に切り替える場合における液晶の輝度変化を示すグラフである。

【0044】

本実施の形態では、ノーマリーホワイトモードとした。また、ゲート信号SsnのHレベル時の電圧Vgonを15V、Lレベル時の電圧Vgoffを-10Vに設定した。さらに、ソース信号Ssnの振幅を、対向電極201の電位に対し、非映像信号における電圧値 $V_{sup}(+)$, $V_{sup}(-)$ がそれぞれ+6V、-6V、黒表示レベル $V_{sB}(+)$, $V_{sB}(-)$ がそれぞれ+5V、-5V、白表示レベル $V_{sW}(+)$, $V_{sW}(-)$ が+1V、-1V、1フレームの期間Po, Peが16.6ms（60Hz）となるように設定した。また、ここでは、マトリクス状の画素2のうち、一行目の任意の画素2における応答を例示した。

【0045】

図1～図5(a), (b)において、まず、液晶表示素子1のある画素2に黒表示をする場合を説明する。この場合、図3(a)に示すように、奇数フレームPoの第1の書き込み期間Poaの画素書き込み期間Poa'において、ソース信号Ssnの黒表示レベルの映像信号101が入力される。すると、画素電極202の電位は画素2の容量に応じた放電特性に従って、前フレーム期間の非映像信号102の電圧値 $V_{sup}(+)$ である+6Vから黒表示レベル $V_{sB}(+)$ である+5Vに変化する。そして、保持期間Poa"の間その値を維持する。次いで、第2の書き込み期間Pobの画素書き込み期間Pob'において、非映像信号102が入力される。この場合、非映像信号102は、映像信号101とは極性が反対であるので、画素電極202の電位は+5Vから非映像信号の電圧値 $V_{sup}(-)$ である-6Vに変化する。そして、保持期間Pob"の間その値を維持する。次いで、次の偶数フレームPeの第1の書き込み期間Poaの画素書き込み期間Pea'において、ソース信号ssnの白表示レベルの映像信号101が入力される。この場合、映像信号は、前のフレームの非映像信号102と極性が同じであるので、画素電極202の電位は、画素2の容量に応じた充電特性に従って、-6Vから白表示レベル $V_{sW}(-)$ である-5Vに変化する。そして、保持期間Pea"の間その値を維持する。次いで、第2の書き込み期間Pebの画素書き込み期間Peb'において、非映像信号102が入力される。この場合、非映像信号102は、映像信号101とは極性が反対であるので、画素電極202の電位は-5Vから非映像信号102の電圧値 $V_{sup}(+)$ である+6Vに変化する。そして、保持期間Peb"(図示せず)の

間その値を維持する。

【 0 0 4 6 】

以上のように、本実施の形態によれば、画素 2 に対し、非映像信号102が書き込まれた後、次のフレーム期間で映像信号101を書き込む時に極性が同じであることから、書き込むべき電位差を小さくすることができ、この具体例では、その電位差を 1 V 程度にすることができた。その結果、時間的に余裕を持って映像信号101の書き込みを行うことができた。

【 0 0 4 7 】

これを、図 1 3 に示す従来例と比較する。この従来例では、ゲート信号Sg1 ~ Sgend及びソース信号Ssnの波形及び電位は本実施の形態と同じとした。その結果、黒表示を行うと、図 1 3 に示すように、奇数フレーム期間Po及び偶数フレーム期間Peのいずれにおいても、非映像信号102を書き込んだ後、次のフレーム期間で映像信号101を書き込む時の電位差が 1.1 V 程度となり、黒表示を行うために必要な電位を画素電極202に十分に書き込むことができず、結果的に液晶表示装置に表示ムラが発生した。

【 0 0 4 8 】

なお、本実施の形態では、映像信号101を書き込んだ後、非映像信号102を書き込む時に、1.1 V 程度の電位差に対して信号の書き込みを行う必要があるが、図 3 (a) に示すように、問題なく書き込みが行えた。さらに、非映像信号102は、本来、逆転移防止を目的としているため、たとえ書き込み期間内に画素電極202の電位が所定電位まで遷移し切らなかったとしても、所定電位近傍の電位になっていれば、実用上問題は生じない。この意味で、本実施の形態で黒表示を行う場合は、二重に安全である。

【 0 0 4 9 】

次に、液晶表示素子 1 の画素 2 が白表示する場合を説明する。この場合、図 3 (b) に示すように、奇数フレームPoの第 1 の書き込み期間Poaの画素書き込み期間Poa'において、ソース信号Ssnの白表示レベルの映像信号101が入力される。すると、画素電極202の電位は前のフレーム期間の非映像信号102の電圧値Vsup(+)である + 6 V から白表示レベルVsW(+)である + 1 V に変化する。そして、保持期間Poa"の間その値を維持する。次いで、第 2 の書き込み期間Pobの画素書き込み期間Pob'において、非映像信号102が入力される。すると、画素電極202の電位は + 1 V から非映像信号102の電圧値Vsup(-)である - 6 V に変化する。そして、保持期間Pob"の間その値を維持する。次いで、次の偶数フレームPeの第 1 の書き込み期間Poaの画素書き込み期間Pea'において、ソース信号Ssnの白表示レベルの映像信号101が入力される。すると、画素電極202の電位は - 6 V から白表示レベルVsW(-)である - 1 V に変化する。そして、保持期間Pea"の間その値を維持する。次いで、第 2 の書き込み期間Pebの画素書き込み期間Peb'において、非映像信号102が入力される。すると、画素電極202の電位は - 5 V から非映像信号102の電圧値Vsup(+)である + 6 V に変化する。そして、保持期間Peb"(図示せず)の間その値を維持する。

【 0 0 5 0 】

以上に説明した白表示を行う場合は、本実施の形態にとって最悪条件の場合であるが、この場合でも、非映像信号102を書き込んでから次の映像信号101を書き込む時の電位差を 5 V 程度にすることができ、問題なく信号の書き込みが行えた。

【 0 0 5 1 】

なお、白表示を行う場合は、液晶が緩和動作によって白表示状態に遷移することから応答速度が遅いため、黒表示を行う場合より小さい書き込み電位差であっても、液晶が白表示状態に遷移し切れない場合があるが、本実施の形態では、上述のように映像信号の書き込み電位差が、従来例の 7 V (図 4 (b) 参照) より小さい 5 V であるので、問題なく白表示を行うことができた。

【 0 0 5 2 】

また、図 3 (a), (b) において、画素 2 へソース信号Ssnを書き込んだ後、ゲート信号が立ち下がってスイッチング素子203がオフ状態となる瞬間にスイッチング素子203の容量と画素容量とのカップリングにより、実際には突き抜け電圧と呼ばれる画素電圧降下が発生す

10

20

30

40

50

るが、ここでは説明を容易にするため省略している。

【 0 0 5 3 】

次に、黒表示から白表示に切り替えて表示する場合を説明する。図 4 (a), (b) は黒表示から白表示に切り替わる場合における画素電極の電位の変化を示すグラフであって、図 4 (a) は本実施の形態における変化を示すグラフ、図 4 (b) は従来例における変化を示すグラフである。

【 0 0 5 4 】

図 4 (b) に示すように、従来例では、黒表示から白表示へ切り替る時、前のフレーム期間 (図 4 (b) では奇数フレーム期間 Po) の非映像信号 102 が次のフレーム期間 (図 4 (b) では偶数フレーム期間 Pe) の白表示の映像信号 101 と反対極性でかつ大きな電圧となって液晶に印加される。これに対し、本実施の形態では、黒表示から白表示へ切り替る時、前のフレーム期間 (図 4 (a) では奇数フレーム期間 Po) の非映像信号 102 が次のフレーム期間 (図 4 (a) では偶数フレーム期間 Pe) の白表示の映像信号 101 と同極性でかつ大きな電圧となって液晶に印加される。従って、本実施の形態では、従来例に比べて、非映像信号 102 が映像信号 101 と同極性である分、液晶が速く動き、その結果、液晶の応答速度が向上する。この効果を図 5 に示す。図 5 は、黒表示から白表示に切り替わる場合における液晶表示装置の時間に対する輝度の変化を示すグラフである。図 5 において、符号 211 は、本実施の形態による液晶表示装置の時間に対する輝度変化曲線を、符号 212 は、従来の液晶表示装置の時間に対する輝度変化曲線をそれぞれ示す。図 5 によれば、本実施の形態による液晶表示装置の黒表示から白表示への切替に対する液晶の応答時間、すなわち、輝度が黒レベルから白レベルに遷移するのに要する時間 t_1 は、従来の液晶表示装置の液晶の応答時間 t_2 に比べて短くなっている。

【 0 0 5 5 】

以上のように、本実施の形態においては、全画面に渡ってムラのない液晶表示が可能となりかつ応答速度が向上する効果が得られた。

【 0 0 5 6 】

なお、映像信号 101 の書き込み時においては画素電極 202 の電位が目的とする電位まで達しなければそれが表示のムラとなって現れるのに対し、非映像信号 102 の書き込み時においては一定値以上の電圧が液晶に印加されれば、画素電極 202 の電位が設定電圧 V_{sup} まで達しなくとも、逆転移防止の効果を十分得ることができる。またフレーム期間 Pe, Po 毎に黒表示挿入を行うことによって動画のキレ感を出すことを目的にした場合でも、映像信号 101 の書き込み時に黒レベルが表示されていれば、黒挿入時の非映像信号 102 は正確に黒表示の電位に達していなくても十分な動画のキレ感を得ることができる。このため、設定電位 V_{sup} を黒表示電位と同じに設定しても良い。

【 0 0 5 7 】

また、本実施の形態では 1 フレーム期間中で映像信号の後に非映像信号が書き込まれるよう構成したが、映像信号の前に非映像信号を書き込むように構成しても良く、その場合には 1 フレーム期間中で映像信号と非映像信号の極性を同じにすることによって同様の効果を得ることができる。また、本実施の形態では、映像信号を書き込んだ後の保持期間と非映像信号を書き込んだ後の保持期間とがほぼ同じ長さになるようにしたが、これに限定されるものではなく、両保持期間の長さが異なるようにしてもよい。その場合には、表示の明るさ、逆転移防止効果、及び動画表示の所謂キレ等が変わるが、いずれの場合においても信号書き込み能力が向上し、表示ムラが抑制できるという効果が得られることに変わりはない。

実施の形態 2

図 6 (a), (b) は、本発明の実施の形態 2 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 6 (a) はゲート信号を示すグラフ、図 6 (b) はソース信号を示すグラフである。図 6 (a), (b) において図 2 (a), (b) と同一符号は同一又は相当する部分を示す。

【 0 0 5 8 】

図 6 (a), (b) に示すように、本実施の形態では、実施の形態 1 とは異なり、ソース信号 S_{sn} における映像信号 101 の極性が 1 フレーム期間 P_o, P_e 中は同じであり、これに伴って非映像信号 102 の極性も 1 フレーム期間 P_o, P_e 中は同じとなっている。その他の点は、実施の形態 1 と同様である。

【 0 0 5 9 】

かかる構成とすると、映像信号 101 の書き込み期間 P_{oa}, P_{ea} 及び非映像信号 102 の書き込み期間 P_{ob}, P_{eb} におけるソース信号 S_{sn} の振幅を小さくすることができるので、ソース信号 S_{sn} の電位が各画素の目的とする信号電位へ到達する期間を短くできるとともに、ソース線 5 における抵抗や寄生容量による信号遅延の影響を小さくすることができる。そのため、信号書き込み能力をさらに向上することができる。また、ソース信号 S_{sn} を供給する駆動回路 6 の負荷を小さくすることができる。

10

実施の形態 3

図 7 (a), (b) は、本発明の実施の形態 3 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 7 (a) はゲート信号を示すグラフ、図 7 (b) はソース信号を示すグラフである。図 7 (a), (b) において図 2 (a), (b) と同一符号は同一又は相当する部分を示す。

【 0 0 6 0 】

図 7 (a), (b) に示すように、本実施の形態では、実施の形態 1 とは異なり、1 フレーム期間 P_o, P_e 中に、映像信号 101 の画素書き込み期間 P_{oa'}, P_{ea'} が 2 回設けられている。この場合、後の画素書き込み期間 P_{oa'}, P_{ea'} に、当該画素に本来書き込むべき映像信号 101 が書き込まれる。その他の点は、実施の形態 1 と同様である。

20

【 0 0 6 1 】

かかる構成とすると、映像信号 101 の書き込み期間を実効的に広げることができるので、映像信号 101 の書き込み能力をさらに向上することができる。

実施の形態 4

図 8 (a), (b) は、本発明の実施の形態 4 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 8 (a) はゲート信号を示すグラフ、図 8 (b) はソース信号を示すグラフである。図 8 (a), (b) において図 2 (a), (b) と同一符号は同一又は相当する部分を示す。

【 0 0 6 2 】

図 8 (a), (b) に示すように、本実施の形態では、1 フレーム期間 P_o, P_e 中に、映像信号 101 及び非映像信号 102 の画素書き込み期間 P_{oa'}, P_{ea'}, P_{ob'}, P_{eb'} が 2 回連続して設けられている。換言すれば、映像信号 101 及び非映像信号 102 の画素書き込み期間の長さが、実施の形態 1 のその 2 倍の長さになっている。この場合、後の画素書き込み期間 P_{oa'}, P_{ea'} に、当該画素に本来書き込むべき映像信号 101 が書き込まれる。その他の点は、実施の形態 1 と同様である。

30

【 0 0 6 3 】

かかる構成とすると、実施の形態 3 と比べて、映像信号 101 の立ち下がり及び立ち上がり期間が減少するので、実質的な映像信号 101 の書き込み期間をさらに拡大できる。そのため、実施の形態 3 と比べて、映像信号 101 の書き込み能力をさらに向上することができる。

40

実施の形態 5

図 9 (a), (b) は、本発明の実施の形態 5 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 9 (a) はゲート信号を示すグラフ、図 9 (b) はソース信号を示すグラフである。図 9 (a), (b) において図 2 (a), (b) と同一符号は同一又は相当する部分を示す。

【 0 0 6 4 】

本実施の形態に係る液晶表示装置はカラー表示が可能なもので、その全体構成は、図示されないバックライトの光源が赤（以下、R と記載する）、緑（以下、G と記載する）、青（以下、B と記載する）毎に発光可能な冷陰極管（図示せず）で構成されるとともにそ

50

の発光のタイミングを制御する回路（図示せず）を有し、かつ図1におけるコントローラ8、ゲート駆動回路4、及びソース駆動回路6が1フレーム期間をR、G、Bに対応させて分割するようにして、それぞれ、制御信号、ゲート信号、及びソース信号を出力するように構成されている点で実施の形態1に係る液晶表示装置と相違し、それ以外の点では実施の形態1に係る液晶表示装置と同様である。そして、このような全体構成自体は、周知であるので、その詳細な説明は省略する。

【0065】

具体的には、図9(a),(b)に示すように、本実施の形態に係る液晶表示装置は、フィールドシーケンシャル駆動において、1フレーム期間 Po, Pe を第1、第2、第3の書き込み期間(Poa, Pea), (Pob, Peb), (Poc, Pec)に分割し、該第1、第2、第3の書き込み期間(Poa, Pea), (Pob, Peb), (Poc, Pec)に、それぞれ、Rに対応する映像信号（以下、R映像信号という）101R、Gに対応する映像信号（以下、G映像信号という）101G、Bに対応する映像信号（以下、B映像信号という）101Bの書き込みを行う。符号 Poa', Pob', Poc' は、奇数フレーム期間 Po の、それぞれ、R映像信号101Rの画素書き込み期間、G映像信号101Gの画素書き込み期間、B映像信号101Bの画素書き込み期間を示す。また、符号 Pea', Peb', Pec' は、偶数フレーム期間 Pe の、それぞれ、R映像信号101Rの画素書き込み期間、G映像信号101Gの画素書き込み期間、B映像信号101Bの画素書き込み期間を示す。そして、各映像信号101R, 101G, 101Bの極性は、各映像信号書き込み期間 $Poa, Pob, Poc, Pea, Peb, Pec$ 中においては同じであり、かつ連続する2つの映像信号書き込み期間 $Poa, Pob, Poc, Pea, Peb, Pec$ 毎に反転するように構成されている。

【0066】

かかる構成とすると、画素へ映像信号101R, 101G, 101Bを書き込む時に1フレーム期間 Po, Pe 中でその極性を1回しか反転させないので、同じ極性の場合には書き込むべき電位差を小さくすることができる。そのため、映像信号101R, 101G, 101B信号の書き込みが容易になる。また、ソース信号 Ssn の振幅を小さくすることができるので、ソース信号 Ssn の遅延による書き込み能力の低下を抑制することができる。さらに、1フレーム期間 Po, Pe 中でソース信号 Ssn の極性が1回は変わるため、映像の表示におけるフリッカや焼き付きを低減できる効果も得られる。以上の結果、本実施の形態では、全画面に渡ってムラやのないカラー映像の表示を行うことができた。

実施の形態6

図10(a),(b)は本発明の実施の形態6に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図10(a)はゲート信号を示すグラフ、図10(b)はソース信号を示すグラフである。図10(a),(b)において図9(a),(b)と同一符号は同一又は相当する部分を示す。

【0067】

本実施の形態では、実施の形態5と異なり、液晶表示装置は以下のように構成されている。すなわち、1フレーム期間 Po, Pe を第1～第4の書き込み期間(Poa, Pea), (Pob, Peb), (Poc, Pec), (Pod, Ped)の4つの書き込み期間に分割し、該第1～第4の書き込み期間(Poa, Pea), (Pob, Peb), (Poc, Pec), (Pod, Ped)に、それぞれ、R映像信号101R、G映像信号101G、B映像信号101B、非映像信号102の書き込みを行う。また、各映像信号101R, 101G, 101B及び非映像信号102の極性は、各画素書き込み期間 $Poa', Pob', Poc', Pod', Pea', Peb', Pec', Ped'$ 毎、及び各映像信号書き込み期間 $Poa, Pob, Poc, Pea, Peb, Pec$ 毎に反転している。さらに、前のフレーム期間の非映像信号102と次のフレーム期間の最初の映像信号101Rとで極性が同じになっている。そして、これ以外の点は、実施の形態5と同様に構成されている。

【0068】

かかる構成とすることにより、非映像信号102が書き込まれることから、バンド転移を行う液晶モードを用いた場合でも、フィールドシーケンシャル駆動においてスプレイ配向への逆転移を防止することができるとともに、前のフレーム期間の非映像信号102の極性と次のフレーム期間の映像信号101の極性とが同じであることから、全画面に渡るムラのないカラー映像の表示を実現することができた。

実施の形態 7

図 1 1 (a), (b) は本発明の実施の形態 7 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 1 1 (a) はゲート信号を示すグラフ、図 1 1 (b) はソース信号を示すグラフである。図 1 1 (a), (b) において図 1 0 (a), (b) と同一符号は同一又は相当する部分を示す。

【0069】

本実施の形態では、実施の形態 6 と異なり、各映像信号 101R, 101G, 101B 及び非映像信号 102 の極性は、各映像信号書き込み期間 Poa, Pob, Poc, Pea, Peb, Pec 内で一定であり、かつ相前後する 2 つのフレーム期間 Po, Pe に跨って連続する 4 つの映像信号書き込み期間及び非映像信号書き込み期間 (Poc, Pod, Pea, Peb), (Pec, Ped, Poa, Pob) 毎に反転している。その結果、前のフレーム期間の非映像信号 102 と次のフレーム期間の最初の映像信号 101R とで極性が同じになっている。そして、これ以外の点は、実施の形態 6 と同様である。

【0070】

かかる構成としても、実施の形態 6 と同様に、バンド転移を行う液晶モードを用いた場合でも、フィールドシーケンシャル駆動においてスプレイ配向への逆転移を防止することができるとともに、全画面に渡るムラのないカラー映像の表示を実現することができた。

【0071】

【産業上の利用可能性】

【0072】

本発明に係る液晶表示装置は、薄型の民生用及び産業用の画像表示装置として有用である。

【0073】

本発明に係る液晶表示素子の駆動方法は、薄型の民生用及び産業用の画像表示装置の駆動方法として有用である。

【図面の簡単な説明】

【0074】

【図 1】 本発明の実施の形態 1 に係る液晶表示装置の制御系統の全体構成を示すブロック図である。

【図 2 (a), (b)】 図 1 の液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 2 (a) はゲート信号を示すグラフ、図 2 (b) はソース信号を示すグラフである。

【図 3 (a), (b)】 図 1 の液晶表示装置における画素電極の電位の変化を示すグラフであって、図 3 (a) は黒表示における変化を示すグラフ、図 3 (b) は白表示における変化を示すグラフである。

【図 4 (a), (b)】 画素電極の電位の変化を示すグラフであって、第 4 (a) は図 1 の液晶表示装置において黒表示から白表示に切り替える場合における変化を示すグラフ、図 4 (b) は従来例において黒表示から白表示に切り替える場合における変化を示すグラフである。

【図 5】 ある画素が黒表示から白表示に切り替える場合における液晶の輝度変化を示すグラフである。

【図 6 (a), (b)】 本発明の実施の形態 2 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 6 (a) はゲート信号を示すグラフ、図 6 (b) はソース信号を示すグラフである。

【図 7 (a), (b)】 本発明の実施の形態 3 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 7 (a) はゲート信号を示すグラフ、図 7 (b) はソース信号を示すグラフである。

【図 8 (a), (b)】 本発明の実施の形態 4 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 8 (a) はゲート信号を示すグラフ、図 8 (b) はソース信号を示すグラフである。

【図 9 (a), (b)】 本発明の実施の形態 5 に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図 9 (a) はゲート信号を示すグラフ

10

20

30

40

50

、図9(b)はソース信号を示すグラフである。

【図10(a),(b)】 本発明の実施の形態6に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図10(a)はゲート信号を示すグラフ、図10(b)はソース信号を示すグラフである。

【図11(a),(b)】 本発明の実施の形態7に係る液晶表示装置におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図11(a)はゲート信号を示すグラフ、図11(b)はソース信号を示すグラフである。

【図12】 従来の液晶表示素子の駆動方法におけるゲート信号及びソース信号の内容を示すタイミングチャートであって、図12(a)はゲート信号を示すグラフ、図12(b)はソース信号を示すグラフである。

10

【図13】 従来の液晶表示素子において黒表示を行う場合における画素電極の電位の変化を示すグラフである。

【符号の説明】

【0075】

1 液晶表示素子

2 画素

3 ゲート線

4 ゲート駆動回路

5 ソース線

6 ソース駆動回路

20

7 共通配線

7a 共通電極

8 コントローラ

100 液晶表示装置

101 映像信号

101R R映像信号

101G G映像信号

101B B映像信号

102 非映像信号

201 対向電極

30

202 画素電極

203 スイッチング素子

211 本発明の液晶表示装置の時間に対する輝度変化曲線

212 従来の液晶表示装置の時間に対する輝度変化曲線

C1c 液晶容量

Cst 保持容量

Po 奇数フレーム期間

Poa 第1の書き込み期間

Pob 第2の書き込み期間

Poc 第3の書き込み期間

40

Pod 第4の書き込み期間

Poa',Pob',Poc',Pod' 画素書き込み期間

Poa'',Pob'' 保持期間

Pe 偶数フレーム期間

Pea 第1の書き込み期間

Peb 第2の書き込み期間

Pec 第3の書き込み期間

Ped 第4の書き込み期間

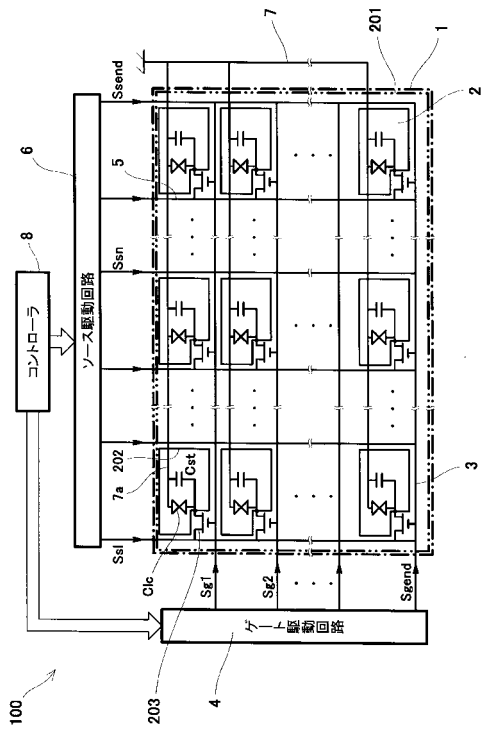
Pea',Peb',Pec',Ped' 画素書き込み期間

Pea'',Peb'' 保持期間

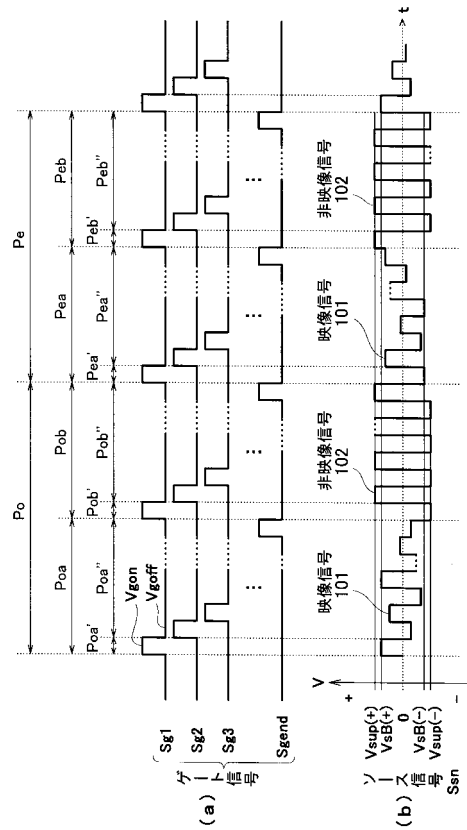
50

Sg1 ~ Sgend ゲート信号
 Ss1 ~ Ssend ソース信号
 Vgon Hレベル時の電圧値
 Vgoff Lレベル時の電圧値
 VsB 黒表示レベル
 Vsup 非映像信号の電圧値
 VsW 白表示レベル

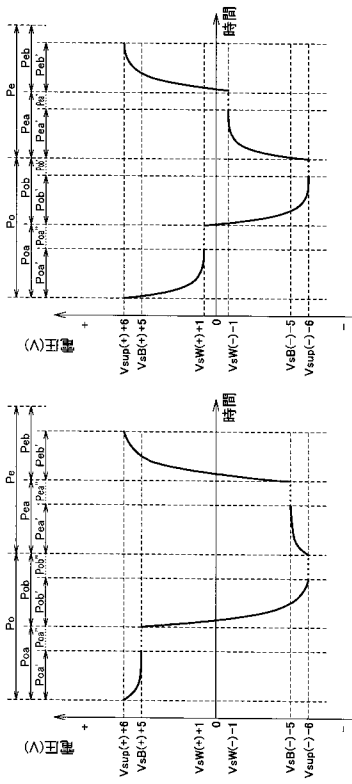
【図1】



【図2】



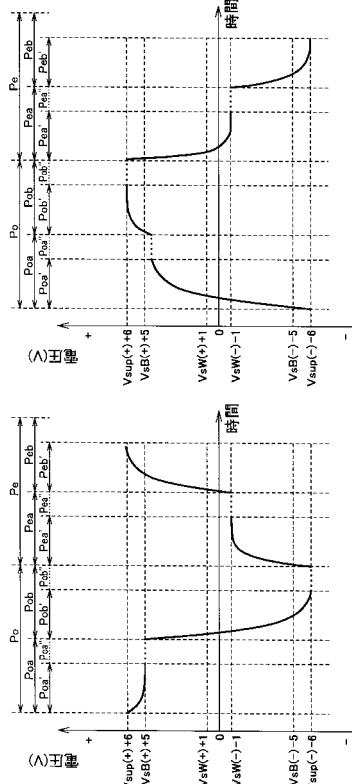
【 図 3 】



(a)

(b)

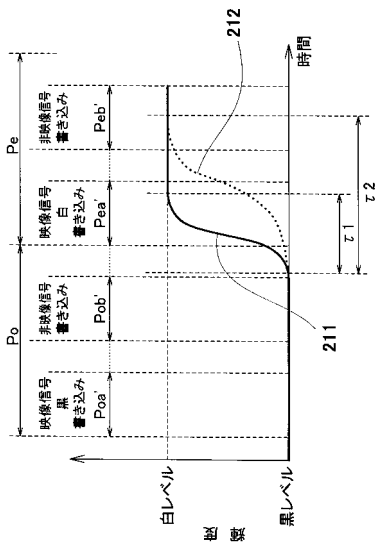
【 図 4 】



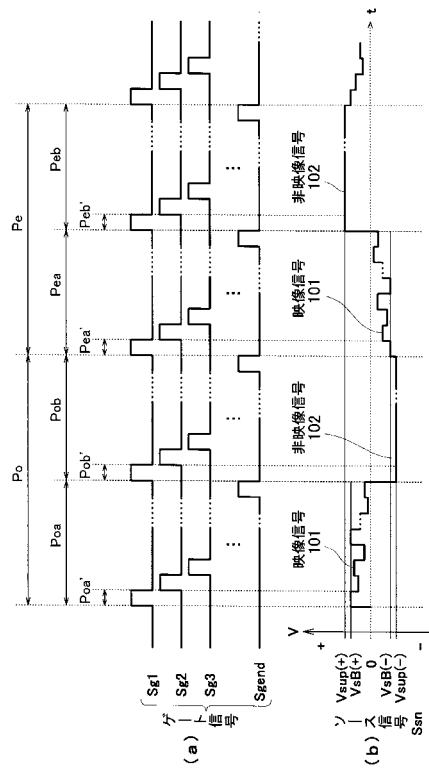
(a)

(b)

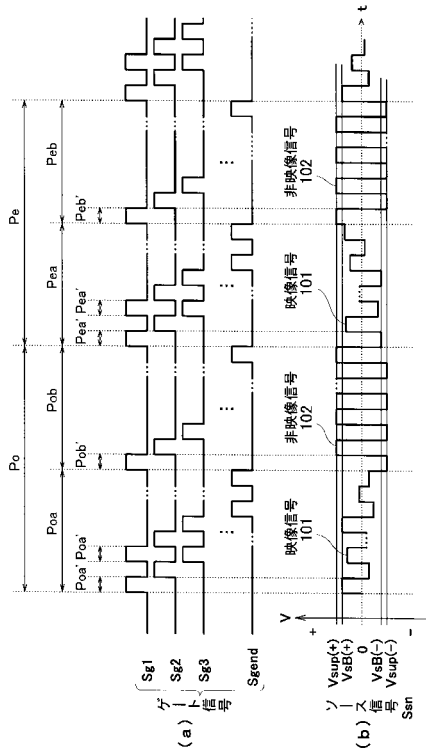
【 図 5 】



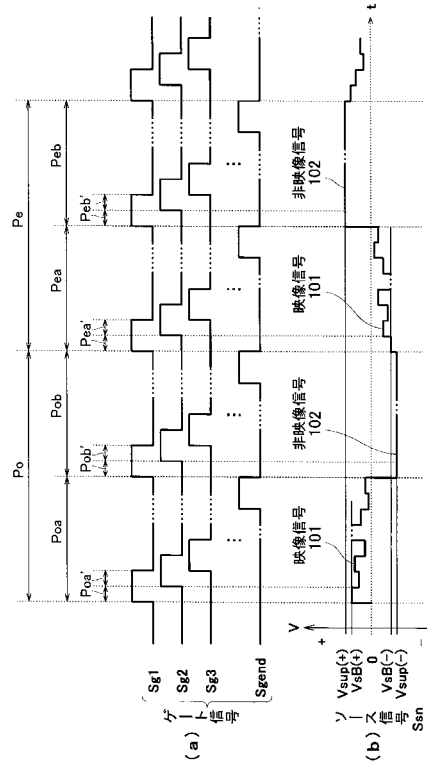
【 図 6 】



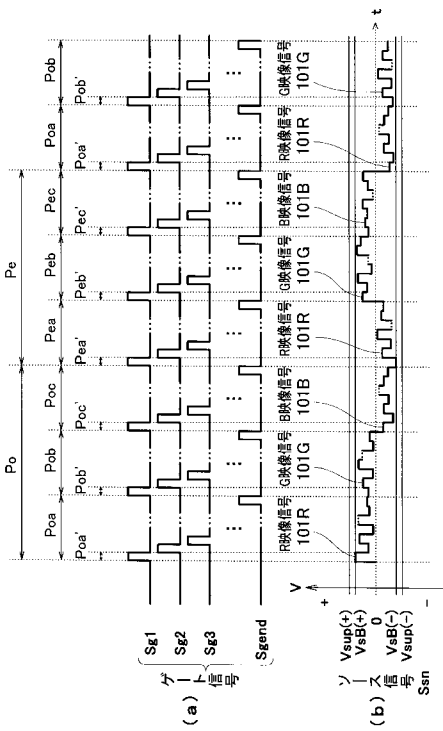
【 図 7 】



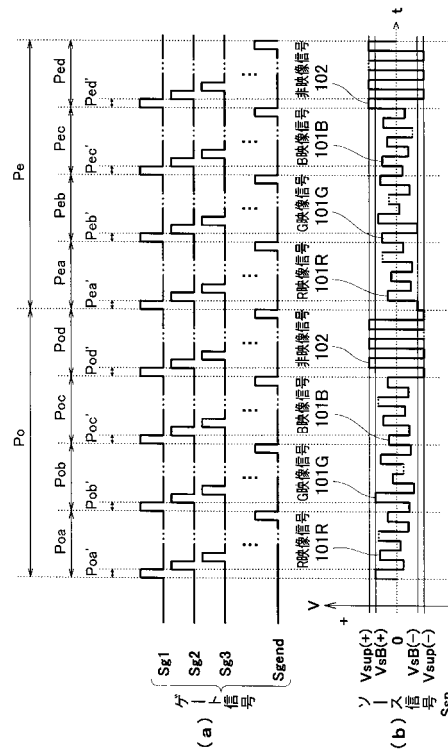
【 図 8 】



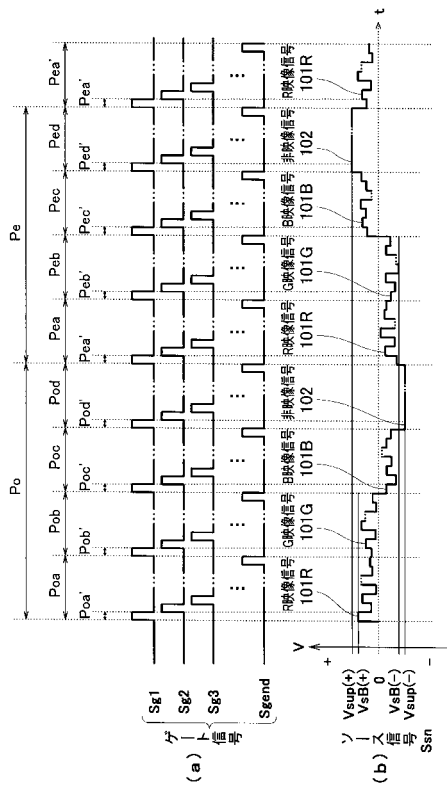
【 図 9 】



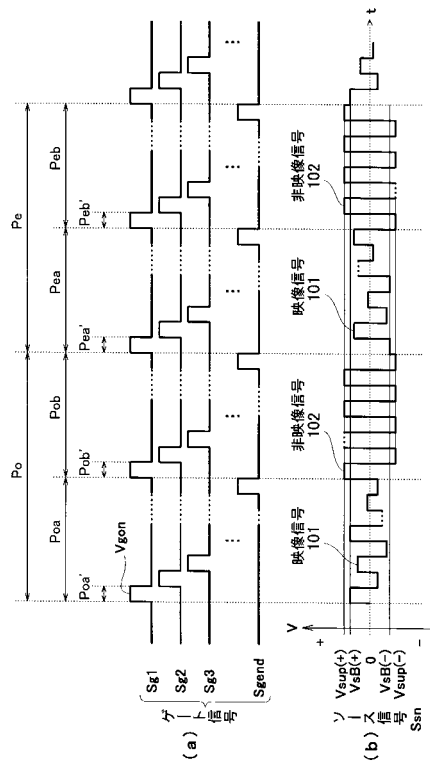
【 図 10 】



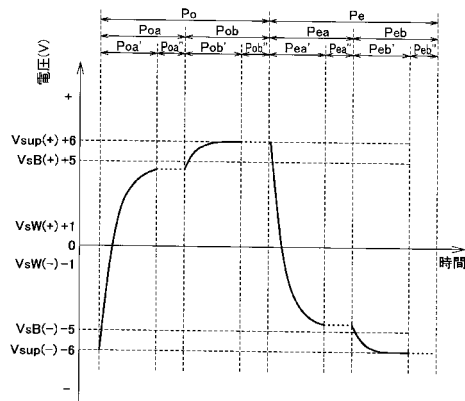
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 1 C
G 0 9 G 3/20 6 2 3 Y
G 0 9 G 3/20 6 4 1 E
G 0 9 G 3/20 6 4 2 A
G 0 9 G 3/20 6 4 2 J

(74)代理人 100109830
弁理士 福原 淑弘

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100092196
弁理士 橋本 良郎

(72)発明者 木村 雅典
大阪府大東市新町19-401

(72)発明者 佐藤 一郎
神奈川県横浜市緑区中山町710-202

(72)発明者 熊川 克彦
大阪府寝屋川市緑町9-14-302

審査官 井口 猶二

(56)参考文献 特開平06-202074(JP,A)
特開2000-193937(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/36

G09G 3/20

G02F 1/133

专利名称(译)	用于驱动液晶显示元件的方法和使用该方法的液晶显示装置		
公开(公告)号	JP4248391B2	公开(公告)日	2009-04-02
申请号	JP2003500642	申请日	2002-05-30
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	木村雅典 佐藤一郎 熊川克彦		
发明人	木村 雅典 佐藤 一郎 熊川 克彦		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3614 G09G3/3648 G09G3/3677 G09G2300/0491 G09G2310/0205 G09G2310/0235 G09G2310/0251 G09G2310/06 G09G2310/061 G09G2320/0252 G09G2320/0257 G09G2320/0261		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.J G09G3/20.612.T G09G3/20.621.B G09G3/20.621.C G09G3/20.623.Y G09G3/20.641.E G09G3/20.642.A G09G3/20.642.J		
代理人(译)	河野 哲 中村 诚		
优先权	2001163996 2001-05-31 JP		
其他公开文献	JPWO2002097523A5 JPWO2002097523A1		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示元件或液晶显示装置的驱动方法使用其中形成多个像素的液晶显示元件，将一个帧周期划分为多个写入周期，并且针对每个写入周期输出栅极信号。依次选择像素，配置源信号以包括分配给多个写入周期的视频信号和非视频信号，并将对应于像素的源信号写入选定像素，同时反转极性一种液晶显示元件的驱动方法，其中通过控制对应于写入的源信号的每个像素的液晶的透射率，在液晶显示元件的屏幕上显示对应于源信号的图像，或者在液晶显示装置中，非视频信号被写入具有与接下来要写入的视频信号相同极性的像素。

