

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4059676号  
(P4059676)

(45) 発行日 平成20年3月12日(2008.3.12)

(24) 登録日 平成19年12月28日(2007.12.28)

(51) Int.Cl.

F 1

G02F	1/1339	(2006.01)	GO2F	1/1339	500
G02B	5/20	(2006.01)	GO2B	5/20	101
G02F	1/1335	(2006.01)	GO2F	1/1335	505
G02F	1/1368	(2006.01)	GO2F	1/1368	
G09F	9/30	(2006.01)	GO9F	9/30	338

請求項の数 5 (全 15 頁) 最終頁に続く

(21) 出願番号

特願2002-12739 (P2002-12739)

(22) 出願日

平成14年1月22日 (2002.1.22)

(65) 公開番号

特開2003-215599 (P2003-215599A)

(43) 公開日

平成15年7月30日 (2003.7.30)

審査請求日

平成16年3月10日 (2004.3.10)

審判番号

不服2006-11252 (P2006-11252/J1)

審判請求日

平成18年6月1日 (2006.6.1)

(73) 特許権者 000005108

株式会社日立製作所

東京都千代田区丸の内一丁目6番6号

(74) 代理人 100083552

弁理士 秋田 収喜

(72) 発明者 仲吉 良彰  
千葉県茂原市早野3300番地 株式会社  
日立製作所 ディスプレイグループ内  
(72) 発明者 柳川 和彦  
千葉県茂原市早野3300番地 株式会社  
日立製作所 ディスプレイグループ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

## (57) 【特許請求の範囲】

## 【請求項 1】

液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、並設される複数のゲート信号線とこれらゲート信号線に交差して並設される複数のドレイン信号線とが形成され、これら信号線に囲まれた各領域を画素領域とするとともに、

前記ゲート信号線およびドレイン信号線のいずれをも下層としてギャップ制御膜が形成され、

前記各基板のうち他方の基板の液晶側の面に、前記ゲート信号線とドレイン信号線のうちいずれか一方の信号線に沿って並設された各画素領域にカラーフィルタが形成され、かつ、前記画素領域の集合である液晶表示部以外の領域に各色のカラーフィルタが積層されて形成され、

前記各基板のうちいずれか一方の基板の液晶側の面に支柱状のスペーサが形成され、当該スペーサは、前記液晶表示部内の領域及び前記液晶表示部以外の領域に同じ高さで形成され、

前記液晶表示部内の領域に形成されるスペーサは、前記ギャップ制御膜と前記カラーフィルタとに挟まれて形成され、

前記液晶表示部以外の領域に配置されるスペーサの形成部分には、前記ギャップ制御膜が除去され、且つ、前記液晶表示部以外の領域に配置されるスペーサは、前記積層されたカラーフィルタと接して形成され、それにより該液晶表示部以外の領域に配置されるスペーサが前記一方の基板に対する他方の基板のギャップを確保し、

10

20

且つ、前記液晶表示部のカラーフィルタと前記ギャップ制御膜の厚さの総和と、前記液晶表示部以外の積層されたカラーフィルタの厚さが等しく構成されることを特徴とする液晶表示装置。

**【請求項 2】**

液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、並設される複数のゲート信号線とこれらゲート信号線に交差して並設される複数のドレイン信号線とが形成され、これら信号線に囲まれた各領域を画素領域とともに、

前記ゲート信号線およびドレイン信号線のいずれをも下層としてギャップ制御膜が形成され、

前記各基板のうち他方の基板の液晶側の面に、前記ドレイン信号線に沿って並設された各画素領域にカラーフィルタが形成され、かつ、前記画素領域の集合である液晶表示部以外の領域に異なる色のカラーフィルタが積層されて形成され、

前記各基板のうちいずれか一方の基板の液晶側の面に支柱状のスペーサが形成され、当該スペーサは、前記液晶表示部内の領域及び前記液晶表示部以外の領域に同じ高さで形成され、

前記液晶表示部内の領域に形成されるスペーサは、前記ギャップ制御膜と前記カラーフィルタとに挟まれて形成され、

前記液晶表示部以外の領域に配置されるスペーサの形成部分には、前記ギャップ制御膜が除去され、且つ、前記液晶表示部以外の領域に配置されるスペーサは、前記積層されたカラーフィルタと接して形成され、それにより該液晶表示部以外の領域に配置されるスペーサが前記一方の基板に対する他方の基板のギャップを確保し、

且つ、前記液晶表示部のカラーフィルタと前記ギャップ制御膜の厚さの総和と、前記液晶表示部以外の積層されたカラーフィルタの厚さが等しく構成されることを特徴とする液晶表示装置。

**【請求項 3】**

前記ドレイン信号線に沿って並設された各画素領域に共通の色を呈するカラーフィルタは、隣接する他の色のカラーフィルタとは対向する側壁面が近接あるいは接触して境界部を形成することを特徴とする請求項1又は請求項2に記載の液晶表示装置。

**【請求項 4】**

前記境界部は前記ドレイン信号線の上方に位置づけられていることを特徴とする請求項3に記載の液晶表示装置。

**【請求項 5】**

前記ギャップ制御膜が保護膜であることを特徴とする請求項1ないし4のいずれか1項に記載の液晶表示装置。

**【発明の詳細な説明】**

**【0001】**

**【発明の属する技術分野】**

本発明は液晶表示装置に係り、特に、カラーフィルタを備えるカラー表示用の液晶表示装置に関する。

**【0002】**

**【従来の技術】**

カラー表示用の液晶表示装置は、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域のそれぞれに対応する色を呈するカラーフィルタが形成されている。

そして、前記一方の基板の液晶側の面には、各画素領域を画するようにし該画素領域の僅かな周辺を除く中央部に開口が形成されたブラックマトリクスが形成されているのが通常である。

このことから、前記カラーフィルタは、マトリクス状に配置された各画素領域のたとえばy方向に並設された画素群に共通に同色のカラーフィルタを形成し、隣接する他の色のカラーフィルタとは前記ブラックマトリクス上で互いに重畳させて形成させている。

10

20

30

40

50

**【0003】****【発明が解決しようとする課題】**

しかしながら、このように構成された液晶表示装置は、開口率のさらなる向上を図る等のためにブラックマトリクスを形成しない構成とすることが望まれていた。

しかし、ブラックマトリクスは表示のコントラストの向上、および液晶表示領域以外の部分において遮光を行なう機能を有するため、それらの機能をどう維持させるかが課題となっていた。

本発明は、ブラックマトリクスの機能を維持させつつ、該ブラックマトリクスを備えることのない液晶表示装置を提供することにある。

また、本発明の他の目的は、液晶層の厚みを適正に維持せしめるようにした液晶表示装置を提供することにある。 10

**【0004】****【課題を解決するための手段】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

**【0005】**

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、並設される複数のゲート信号線とこれらゲート信号線に交差して並設される複数のドレイン信号線とが形成され、これら信号線に囲まれた各領域を画素領域とするとともに、前記ゲート信号線およびドレイン信号線のいずれをも下層としてギャップ制御膜が形成され、前記各基板のうち他方の基板の液晶側の面に、前記ゲート信号線とドレイン信号線のうちいずれか一方の信号線に沿って並設された各画素領域にカラーフィルタが形成され、かつ、前記画素領域の集合である液晶表示部以外の領域に各色のカラーフィルタが積層されて形成され、前記各基板のうちいずれか一方の基板の液晶側の面に支柱状のスペーサが形成され、当該スペーサは、前記液晶表示部内の領域及び前記液晶表示部以外の領域に同じ高さで形成され、前記液晶表示部内の領域に形成されるスペーサは、前記ギャップ制御膜と前記カラーフィルタとに挟まれて形成され、前記液晶表示部以外の領域に配置されるスペーザの形成部分には、前記ギャップ制御膜が除去され、且つ、前記液晶表示部以外の領域に配置されるスペーサは、前記積層されたカラーフィルタと接して形成され、それにより該液晶表示部以外の領域に配置されるスペーサが前記一方の基板に対する他方の基板のギャップを確保し、且つ、前記液晶表示部のカラーフィルタと前記ギャップ制御膜の厚さの総和と、前記液晶表示部以外の積層されたカラーフィルタの厚さが等しく構成されることを特徴とするものである。 20

**【0006】**

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、並設される複数のゲート信号線とこれらゲート信号線に交差して並設される複数のドレイン信号線とが形成され、これら信号線に囲まれた各領域を画素領域とするとともに、前記ゲート信号線およびドレイン信号線のいずれをも下層としてギャップ制御膜が形成され、前記各基板のうち他方の基板の液晶側の面に、前記ドレイン信号線に沿って並設された各画素領域にカラーフィルタが形成され、かつ、前記画素領域の集合である液晶表示部以外の領域に異なる色のカラーフィルタが積層されて形成され、前記各基板のうちいずれか一方の基板の液晶側の面に支柱状のスペーサが形成され、当該スペーサは、前記液晶表示部内の領域及び前記液晶表示部以外の領域に同じ高さで形成され、前記液晶表示部内の領域に形成されるスペーサは、前記ギャップ制御膜と前記カラーフィルタとに挟まれて形成され、前記液晶表示部以外の領域に配置されるスペーザの形成部分には、前記ギャップ制御膜が除去され、且つ、前記液晶表示部以外の領域に配置されるスペーサは、前記積層されたカラーフィルタと接して形成され、それにより該液晶表示部以外の領域に配置されるスペーサが前記一方の基板に対する他方の基板のギャップを確保し、且つ、前記液晶表示部のカラーフィルタと前記ギャップ制御膜の厚さの総和と、前記液晶表示部以外の積層されたカラーフィルタの厚さが等しく構成されることを特徴とするものである。 40

50

50

50

50

50

ものである。

【0008】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【0009】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

実施例1.

《全体の構成》

図2は、本発明による液晶表示装置の一実施例を示す構成図である。同図は等価回路で示しているが、実際の幾何学的配置に対応させて描いている。10

図2において、液晶を介して互いに対向配置される一対の透明基板SUB1、SUB2があり、該液晶は一方の透明基板SUB1に対する他方の透明基板SUB2の固定を兼ねるシール材SLによって封入されている。

【0010】

シール材SLによって囲まれた前記一方の透明基板SUB1の液晶側の面には、そのx方向に延在しy方向に並設されたゲート信号線GLとy方向に延在しx方向に並設されたドレイン信号線DLとが形成されている。

各ゲート信号線GLと各ドレイン信号線DLとで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部ARを構成するようになっている。20

【0011】

また、x方向に並設される各画素領域のそれぞれにはそれら各画素領域内に走行された共通の対向電圧信号線CLが形成されている。この対向電圧信号線CLは各画素領域の後述する対向電極CTに映像信号に対して基準となる電圧を供給するための信号線となるものである。

【0012】

各画素領域には、その片側のゲート信号線GLからの走査信号によって作動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して片側のドレイン信号線DLからの映像信号が供給される画素電極PXが形成されている。30

この画素電極PXは、前記対向電圧信号線CLと接続された対向電極CTとの間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

【0013】

前記ゲート信号線GLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は垂直走査駆動回路Vの出力端子が接続される端子を構成するようになっている。また、前記垂直走査駆動回路Vの入力端子は液晶表示パネルの外部に配置されたプリント基板からの信号が入力されるようになっている。

【0014】

垂直走査駆動回路Vは複数個の半導体装置からなり、互いに隣接する複数のゲート信号線どおしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。40

【0015】

同様に、前記ドレイン信号線DLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は映像信号駆動回路Heの出力端子が接続される端子を構成するようになっている。また、前記映像信号駆動回路Heの入力端子は液晶表示パネルの外部に配置されたプリント基板からの信号が入力されるようになっている。

【0016】

この映像信号駆動回路Heも複数個の半導体装置からなり、互いに隣接する複数のドレイン信号線どおしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。50

**【 0 0 1 7 】**

また、前記対向電圧信号線 C L は図中右側の端部で共通に接続され、その接続線はシール材 S L を超えて延在され、その延在端において端子 C L T を構成している。この端子 C L T からは映像信号に対して基準となる電圧が供給されるようになっている。

**【 0 0 1 8 】**

前記各ゲート信号線 G L は、垂直走査回路 V からの走査信号によって、その一つが順次選択されるようになっている。

また、前記各ドレイン信号線 D L のそれぞれには、映像信号駆動回路 H e によって、前記ゲート信号線 G L の選択のタイミングに合わせて映像信号が供給されるようになっている。

10

**【 0 0 1 9 】**

なお、上述した実施例では、垂直走査駆動回路 V および映像信号駆動回路 H e は透明基板 S U B 1 に搭載された半導体装置を示したものであるが、たとえば透明基板 S U B 1 とプリント基板との間を跨って接続されるいわゆるテープキャリア方式の半導体装置であってもよく、さらに、前記薄膜トランジスタ T F T の半導体層が多結晶シリコン ( p - S i ) から構成される場合、透明基板 S U B 1 面に前記多結晶シリコンからなる半導体素子を配線層とともに形成されたものであってもよい。

**【 0 0 2 0 】****《画素の構成》**

図 3 は、前記画素領域の一実施例を示す平面図である。また、図 4 は図 3 の IV - IV 線における断面図を、図 5 は図 3 の V - V 線における断面図を示している。

20

各図において、透明基板 S U B 1 の液晶側の面に、まず、x 方向に延在し y 方向に並設される一対のゲート信号線 G L が形成されている。

これらゲート信号線 G L は後述の一対のドレイン信号線 D L とともに矩形状の領域を囲むようになっており、この領域を画素領域として構成するようになっている。

**【 0 0 2 1 】**

このようにゲート信号線 G L が形成された透明基板 S U B 1 の表面にはたとえば S i N からなる絶縁膜 G I が該ゲート信号線 G L をも被って形成されている。

この絶縁膜 G I は、後述のドレイン信号線 D L の形成領域においては前記ゲート信号線 G L に対する層間絶縁膜としての機能を、後述の薄膜トランジスタ T F T の形成領域においてはそのゲート絶縁膜としての機能を有するようになっている。

30

**【 0 0 2 2 】**

そして、この絶縁膜 G I の表面であって、前記ゲート信号線 G L の一部に重畠するようにしてたとえばアモルファス S i からなる半導体層 A S が形成されている。

この半導体層 A S は、薄膜トランジスタ T F T のそれであって、その上面にドレイン電極 S D 1 およびソース電極 S D 2 を形成することにより、ゲート信号線の一部をゲート電極とする逆スタガ構造の M I S 型トランジスタを構成することができる。

**【 0 0 2 3 】**

ここで、前記ドイレン電極 S D 1 およびソース電極 S D 2 はドレイン信号線 D L の形成の際に同時に形成されるようになっている。

40

すなわち、y 方向に延在され x 方向に並設されるドレイン信号線 D L が形成され、その一部が前記半導体層 A S の上面にまで延在されてドレイン電極 S D 1 が形成され、また、このドレイン電極 S D 1 と薄膜トランジスタ T F T のチャネル長分だけ離間されてソース電極 S D 2 が形成されている。

また、このソース電極 S D 2 は画素領域内に形成される画素電極 P X と一緒に形成されている。

**【 0 0 2 4 】**

すなわち、画素電極 P X は画素領域内をその y 方向に延在し x 方向に並設された複数（図では 2 本）の電極群から構成されている。このうちの一つの画素電極 P X の一方の端部は前記ソース電極 S D 2 を兼ね、他方の端部では他の画素電極 P X の対応する個所にて互い

50

に電気的接続が図れるようになっている。

**【 0 0 2 5 】**

なお図示していないが、半導体層 A S とドレイン電極 S D 1 およびソース電極 S D 2との界面には高濃度の不純物がドープされた薄い層が形成され、この層はコンタクト層として機能するようになっている。

このコンタクト層は、たとえば半導体層 A S の形成時に、その表面にすでに高濃度の不純物層が形成されており、その上面に形成したドレイン電極 S D 1 およびソース電極 S D 2 のパターンをマスクとしてそれから露出された前記不純物層をエッチングすることによって形成することができる。

**【 0 0 2 6 】**

10

このように薄膜トランジスタ T F T 、ドイレン信号線 D L 、ドレイン電極 S D 1 、ソース電極 S D 2 、および画素電極 P X が形成された透明基板 S U B 1 の表面には保護膜 P S V が形成されている。この保護膜 P S V は前記薄膜トランジスタ T F T の液晶との直接の接触を回避する膜で、該薄膜トランジスタ T F T の特性劣化を防止せんとするようになっている。

**【 0 0 2 7 】**

なお、この保護膜 P S V は、たとえば S i N のような無機材料層からなる保護膜 P S V 1 と樹脂等のような有機材料層からなる保護膜 P S V 2 の順次積層体から構成されている。このように保護膜 P S V として少なくとも有機材料層を用いているのは保護膜自体の誘電率を低減させることにある。

20

**【 0 0 2 8 】**

なお、保護膜 P S V 2 は、この実施例では液晶の層厚を制御するためのいわゆるギャップ制御膜を兼ねるように構成されている。このギャップ制御膜については後に詳述する。

**【 0 0 2 9 】**

保護膜 P S V 2 の上面には対向電極 C T が形成されている。この対向電極 C T は前述の画素電極 P X と同様に y 方向に延在され x 方向に並設された複数（図では 3 本）の電極群から構成され、かつ、それら各電極は、平面的に観た場合、前記画素電極 P X を間に位置付けられるようになっている。

**【 0 0 3 0 】**

30

すなわち、対向電極 C T と画素電極 P X は、一方の側のドレイン信号線から他方の側のドレイン信号線にかけて、対向電極、画素電極、対向電極、画素電極、……、対向電極の順にそれぞれ等間隔に配置されている。

**【 0 0 3 1 】**

ここで、画素領域の両側に位置づけられる対向電極 C T は、その一部がドレイン信号線 D L に重畠されて形成されるとともに、隣接する画素領域の対応する対向電極 C T と共通に形成されている。

**【 0 0 3 2 】**

40

換言すれば、ドレイン信号線 D L 上には対向電極 C T がその中心軸をほぼ一致づけて重畠され、該対向電極 C T の幅はドレイン信号線 D L のそれよりも大きく形成されている。ドレイン信号線 D L に対して左側の対向電極 C T は左側の画素領域の各対向電極 C T の一つを構成し、右側の対向電極 C T は右側の画素領域の各対向電極 C T の一つを構成するようになっている。

**【 0 0 3 3 】**

このようにドレイン信号線 D L の上方にて該ドレイン信号線 D L よりも幅の広い対向電極 C T を形成することにより、該ドレイン信号線 D L からの電気力線が該対向電極 C T に終端し画素電極 P X に終端することを回避できるという効果を奏する。ドレイン信号線 D L からの電気力線が画素電極 P X に終端した場合、それがノイズとなってしまうからである。

**【 0 0 3 4 】**

電極群からなる各対向電極 C T は、ゲート信号線 G L を充分に被って形成される同一の材

50

料からなる対向電圧信号線 C L と一緒に形成され、この対向電圧信号線 C L を介して基準電圧が供給されるようになっている。

#### 【0035】

なお、この対向電極 C T および対向電圧信号線 C L は、金属で形成してもよいが、この実施例では、ITO (Indium Tin Oxide)、ITZO (Indium Tin Zinc Oxide)、IZO (Indium Zinc Oxide)、SnO<sub>2</sub> 等の透光性の酸化物で形成されている。開口率の向上等の観点からである。

#### 【0036】

ゲート信号線 G L を充分に被って形成される対向電圧信号線 C L は、そのゲート信号線 G L からはみ出した部分において、その下層に前記各画素電極 P X の接続部が位置づけられ、これにより、画素電極 P X と対向電圧信号線 C Lとの間に保護膜 P SV を誘電体膜とする容量素子 C stg が形成されている。

この容量素子 C stg は、たとえば画素電極 P X に供給された映像信号を比較的長く蓄積させる等の機能をもたせるようになっている。

#### 【0037】

そして、このように対向電極 C T が形成された透明基板 S UB 1 の上面には該対向電極 C T をも被って配向膜 OR I 1 が形成されている。この配向膜 OR I 1 は液晶と直接に当接する膜で、その表面に形成されたラビングによって該液晶の分子の初期配向方向を決定づけるようになっている。

#### 【0038】

##### 《カラーフィルタ》

図 1 は、透明基板 S UB 1 をその x 方向に沿って切断した断面図で、該透明基板 S UB 1 と液晶を介して対向配置される透明基板 S UB 2 とともに示している。

なお、透明基板 S UB 1 の液晶側の面には、簡単化のため絶縁膜 G I 、ドレイン信号線 D L 、および保護膜 P SV 2 (ギャップ制御膜)のみを示している。

#### 【0039】

透明基板 S UB 2 の液晶側の面には、カラーフィルタ C F が形成され、このカラーフィルタ C F は赤色 (R) 、緑色 (G) 、および青色 (B) の各色からなっている。

それぞれのカラーフィルタ C F は y 方向に並設される (ドレイン信号線 D L に沿って) 各画素領域に共通に形成され、たとえば図中左側から右側にかけて B 、 R 、 G 、 B 、 ..... の順に配置されている。

#### 【0040】

そして、この場合、互いに隣接する色の異なる各カラーフィルタ C F は互いに重畠されることなく形成されている。換言すれば、各カラーフィルタ C F の互いに対向する側壁面が近接してあるいは接触して形成されている。このように各カラーフィルタ C F は互いに重畠される個所がないことからそれらの表面は凹凸のない平坦な面とすることができます。このように各カラーフィルタ C F の平坦性は液晶の層厚を均一にすることができる効果を奏するようになる。

#### 【0041】

また、隣接する各カラーフィルタ C F の境界はドレイン信号線 D L の上方に位置づけられ、このドレイン信号線 D L がゲート信号線 G L とともにブラックマトリクスの機能を有するようになる。このことから、ドレイン信号線 D L およびゲート信号線 G L は光を完全に遮光する金属で形成することが望ましい。

#### 【0042】

さらに、実質的な液晶表示領域 A R が形成される部分においてカラーフィルタ C F は上述した構成となっているが、この部分を囲む他の部分においてはたとえば赤色 (R) のカラーフィルタ C F と青色 (B) のカラーフィルタ C F の順次積層体で形成されている。

#### 【0043】

このような積層体からなるカラーフィルタ C F は遮光膜としての機能を有し、たとえばバックライトからの光がこの部分を通して観察者側に漏洩するのを防止することができるよ

10

20

30

40

50

うになる。このことから、必ずしも赤色（R）のカラーフィルタCFと青色（B）のカラーフィルタCFの順次積層体に限定されることはなく、赤色（R）、緑色（G）、および青色（B）のカラーフィルタCFから任意の2つを選択してこれらの積層体から遮光膜を構成するようにしていよい。

#### 【0044】

しかし、赤色（R）のカラーフィルタCFと青色（B）のカラーフィルタCFの順次積層体は、他の組み合わせの積層体よりも、人間の視感度の高い緑の波長を吸収することができ、目視上の遮光度を向上させることができる。

#### 【0045】

さらに、一方の透明基板SUB1に対する他方の透明基板SUB2のギャップを確保するためのスペーサは支柱状のものが形成されている。10

この支柱状のスペーサSPは、いずれか一方の透明基板の液晶側の面にたとえば樹脂層を形成し、この樹脂層をフォトリソグラフィ技術による選択エッチング方法を用いて形成するようにしたものである。このため、一定の高さを有するスペーサを所望の個所に形成できる性質を有する。

#### 【0046】

この実施例では、実質的な液晶表示領域ARとなる部分における前記支柱状のスペーサSPは選択された画素領域の領域内に形成されている。ドレイン信号線DLに重畳するようにして形成することが開口率の低減を回避できるが、この個所は隣接する色の異なる各カラーフィルタCFの境界となることからこれを避け、信頼性よく形成できる前記部分に配置した構成となっている。20

#### 【0047】

さらに、実質的な液晶表示領域を囲む他の領域における支柱状のスペーサSPは透明基板SUB1側に形成されたギャップ制御膜である保護膜PSV2の穴を形成した部分に配置されるようになっている。

#### 【0048】

すなわち、この部分に形成される支柱状のスペーサSPは、透明基板SUB2側においてカラーフィルタCFが二層に形成されている部分となり、支柱状のスペーサSPの高さ調整の必要を前記保護膜PSV2に形成された穴によって行なっている。

このことから、保護膜PSV2の膜厚としてカラーフィルタCFの膜厚とほぼ等しく（50%～150%）することが好ましい。30

#### 【0049】

また、カラーフィルタCFの積層体はその上層の膜厚が若干小さくする現象がみられ、これを考慮した場合、前記保護膜PSV2の膜厚は、 $50\% \times$ カラーフィルタCFの膜厚 < 保護膜PSV2の膜厚 < カラーフィルタCFの膜厚の範囲に設定することが望ましい。

#### 【0050】

このことから、図1に示す構成において、赤色（R）のカラーフィルタCFの膜厚を約0.9μmとした場合、保護膜PSV2の膜厚を0.7μmとすることが好ましい。

#### 【0051】

このように構成された液晶表示装置は、ブラックマトリクスの機能を維持させつつ、該ブラックマトリクスを備えることのないものを得ることができる。このため、画素の開口率の向上を図ることができるようになる。40

#### 【0052】

なお、この実施例では、ギャップ制御膜を透明基板SUB1側に形成された保護膜PSV2としたものであるが、この保護膜PSV2とは別個に形成した膜をギャップ制御膜としてもよいことはもちろんである。

#### 【0053】

実施例2.

図6は本発明による液晶表示装置の他の実施例を示す断面図で、図1に対応した図となっている。50

図1の場合と比較して異なる構成は、実質的な液晶表示領域を囲む他の領域において、R、G、Bの各カラーフィルタCFを三層構造とすることにより遮光部を形成していることがある。

これにともない、ギャップ制御膜（保護膜PSV2）の厚さは、さらに積層されたカラーフィルタCFの厚さ分だけ厚く形成している。換言すれば、該ギャップ制御膜の膜厚は前記積層された各カラーフィルタの膜厚うち一のカラーフィルタの膜厚を減算した膜厚とほぼ等しく設定されている。この場合において、実施例1に示した現象を考慮して膜厚を設定することはいうまでもない。

#### 【0054】

実施例3.

10

図7は本発明による液晶表示装置の他の実施例を示す断面図で、図1に対応した図となっている。

図1の場合と比較して異なる構成は、実質的な液晶表示領域を囲む他の領域におけるギャップ制御膜（保護膜PSV2）は形成されていないことにある。

図1の場合には、該ギャップ制御膜に穴を形成し、この穴に支柱状のスペーサが位置づけられるように配置させたものであるが、図7の場合は、該穴を周辺に大きく広げて形成し、その最終的形態としての構成としたものである。

#### 【0055】

実施例4.

20

図8は本発明による液晶表示装置の他の実施例を示す断面図で、図6に対応した図となっている。

この場合においても、実質的な液晶表示領域を囲む他の領域におけるギャップ制御膜（保護膜PSV2）は形成していないことにある。

#### 【0056】

実施例5.

図9は本発明による液晶表示装置の他の実施例を示す断面図で、図1に対応した図となっている。

図1の場合と比較して異なる構成は、透明基板SUB2側において各カラーフィルタCFをも被って保護膜PSV3が形成されていることにある。

この保護膜PSV3は、カラーフィルタCFの透明基板SUB2からの剥がれを防止するとともに、該カラーフィルタCFの信頼性を向上させている。

30

また、該保護膜PSV3を樹脂等で形成することによって、その表面をより平坦化でき、液晶の層厚をより均一化することができる。

#### 【0057】

実施例6.

図10は本発明による液晶表示装置の他の実施例を示す断面図で、図9に対応した図となっている。

図9の場合と比較して異なる構成は、ギャップ制御膜の下層に配線保護膜が形成されていることにある。

この配線保護膜は図4および図5に示す構成において、保護膜PSV1に相当するものである。

40

実質的な液晶表示領域を囲む他の領域において、配線が存在していても任意の個所に支柱状のスペーサを配置することができる効果を奏する。該配線は前記配線保護膜によって保護され、支柱状のスペーサによって影響されることはないからである。

のことから、保護膜PSV1はたとえばSiNのような無機材料で構成することが好ましい。耐湿性に優れ配線層を充分に保護できるからである。

#### 【0058】

実施例7.

なお、上述した各実施例では、対向電極CTと画素電極PXは、保護膜PSV1、および保護膜PSV2を介してそれぞれ異なる層に形成された構成となっているものである。

50

しかし、保護膜 P S V 2 を介してそれぞれ異なる層に形成した構成であっても、あるいは保護膜 P S V 上に該対向電極 C T と画素電極 P X とが同一の層として形成された構成としてもよいことはもちろんである。

#### 【 0 0 5 9 】

実施例 8 .

上述した実施例の液晶表示装置はいわゆる横電界方式と称し、透明基板 S U B 1 と平行な電界成分によって液晶を駆動させるものである。しかし、縦電界方式と称される液晶表示装置においても適用できることはいうまでもない。

図 1 1 は、縦電界方式と称される液晶表示装置の画素の一実施例を示す平面図で、図 3 と対応した図となっている。また、図 1 1 の X II - X II 線における断面を図 1 2 に示している。10

#### 【 0 0 6 0 】

図 3 の場合と比較して異なる構成は、透明基板 S U B 1 側の保護膜 P S V 2 の上面には画素領域の大部分を被うようにしてたとえば I T O 等のような透光性の導電膜からなる画素電極 P X が形成され、透明基板 S U B 2 側の各カラーフィルタ C F の上面には各画素領域に共通な対向電極 C T がやはり I T O 等のような透光性の導電膜で形成されている。

#### 【 0 0 6 1 】

なお、該画素電極 P X は保護膜 P S V 2 、 P S V 1 を貫通するスルーホール T H を通して薄膜トランジスタ T F T のソース電極 S D 1 に接続されている。

この場合においても、ブラックマトリクスは形成されておらず、保護膜 P S V 2 がギャップ制御膜として機能するように構成されている。20

この場合において、前記画素電極 P X をそのドレイン信号線 D L に平行な辺を該ドレイン信号線 D L に重畠させて形成することにより、画素の開口率の向上を図ることができるようになる。

#### 【 0 0 6 2 】

実施例 9 .

図 1 3 は、各カラーフィルタ C F のゲート信号線 G L に対する位置関係を示した図である。

同図に示すように、各カラーフィルタ C F はゲート信号線 G L を横切って連続して形成されている。30

不要な段差が生じてドメインが発生することを防ぎ、支柱状のスペーサ S P を位置づけるための平坦性をより広く形成することができるようになる。

#### 【 0 0 6 3 】

実施例 1 0 .

図 1 4 は、画素領域内に配置される支柱状のスペーサ S P の配置を示した図である。

同図に示すように、該スペーサ S P はゲート信号線 G L に重畠するようにして形成されている。

これにより、ゲート信号線 G L による該スペーサ S P の遮光が達成でき、平坦なカラーフィルタ C F に対向して該スペーサ S P が位置づけられるため、液晶表示部 A R 内でのギャップ均一性を向上させることができる。40

#### 【 0 0 6 4 】

#### 【 発明の効果 】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、ブラックマトリクスの機能を維持させつつ、該ブラックマトリクスを備えることのない構成とすることができる。

#### 【 図面の簡単な説明 】

【 図 1 】 本発明による液晶表示装置の一実施例を示す断面図である。

【 図 2 】 本発明による液晶表示装置の一実施例を示す全体構成図である。

【 図 3 】 本発明による液晶表示装置の画素の一実施例を示す平面図である。

【 図 4 】 図 3 の IV - IV 線における断面図である。50

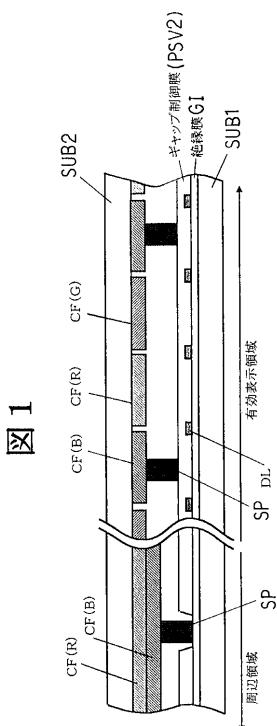
- 【図5】 図3のV-V線における断面図である。
- 【図6】 本発明による液晶表示装置の他の実施例を示す断面図である。
- 【図7】 本発明による液晶表示装置の他の実施例を示す断面図である。
- 【図8】 本発明による液晶表示装置の他の実施例を示す断面図である。
- 【図9】 本発明による液晶表示装置の他の実施例を示す断面図である。
- 【図10】 本発明による液晶表示装置の他の実施例を示す断面図である。
- 【図11】 本発明による液晶表示装置の画素の他の実施例を示す平面図である。
- 【図12】 図11のXII-XII線における断面図である。
- 【図13】 本発明による液晶表示装置の他の実施例を示す説明図である。
- 【図14】 本発明による液晶表示装置の他の実施例を示す説明図である。

10

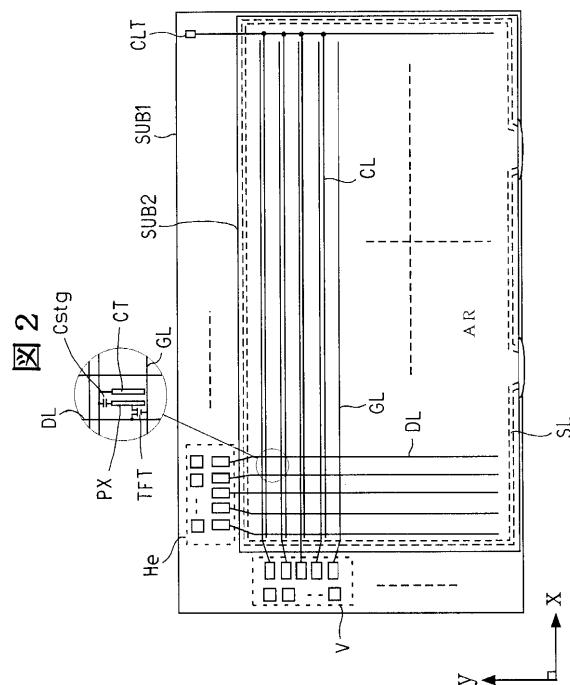
## 【符号の説明】

S U B ... 透明基板、G L ... ゲート信号線、D L ... ドレイン信号線、C L ... 対向電圧信号線、  
 T F T ... 薄膜トランジスタ、C s t g ... 容量素子、P X ... 画素電極、C T ... 対向電極、  
 G I ... 絶縁膜、P S V 1 ... 保護膜（無機材料層）、P S V 2 ... 保護膜（有機材料層）、S P ... 支柱状のスペーサ。

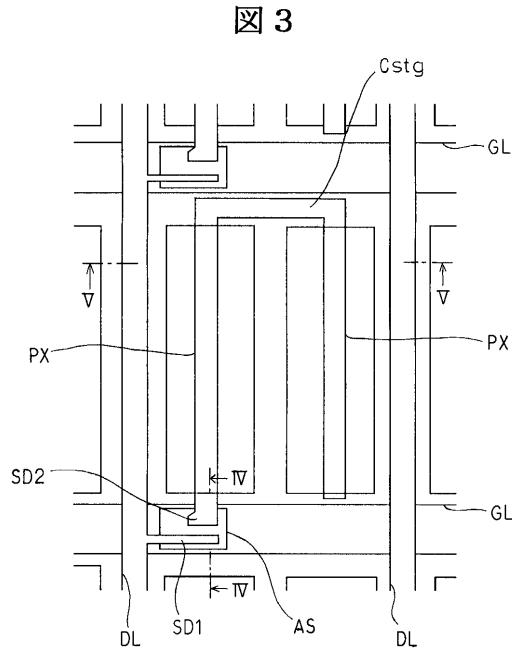
【図1】



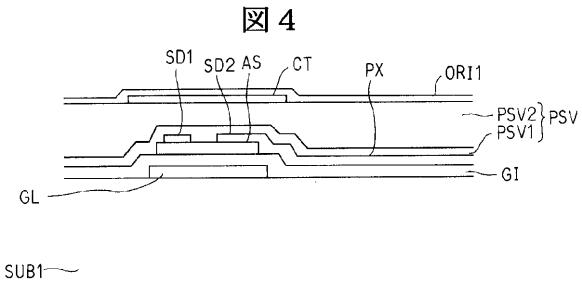
【図2】



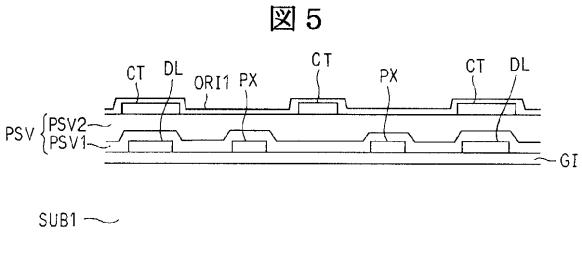
【図3】



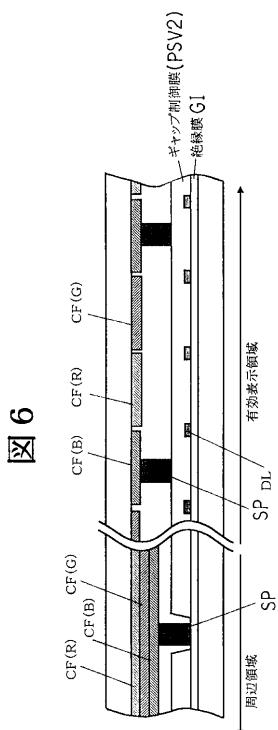
【図4】



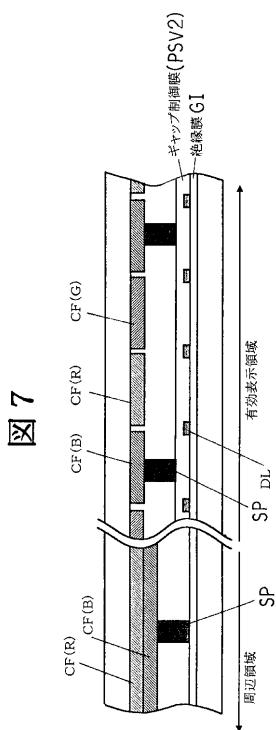
【図5】



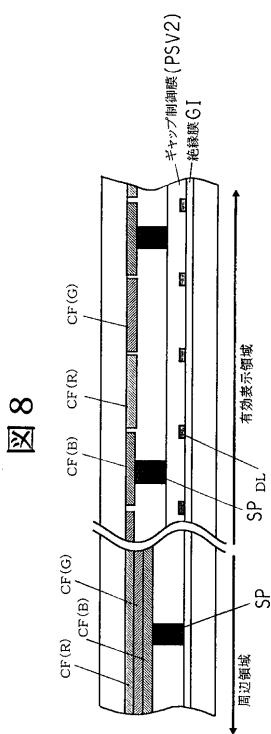
【図6】



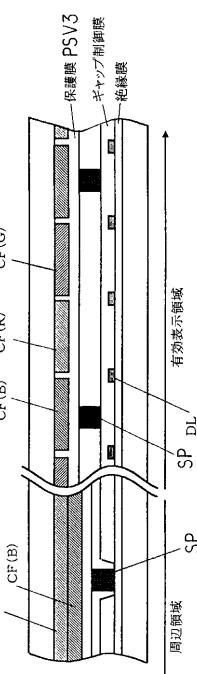
【図7】



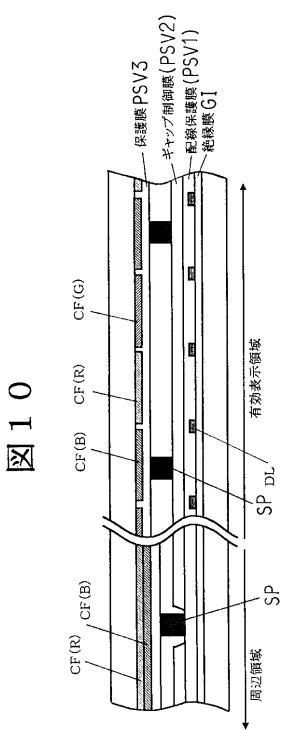
【図 8】



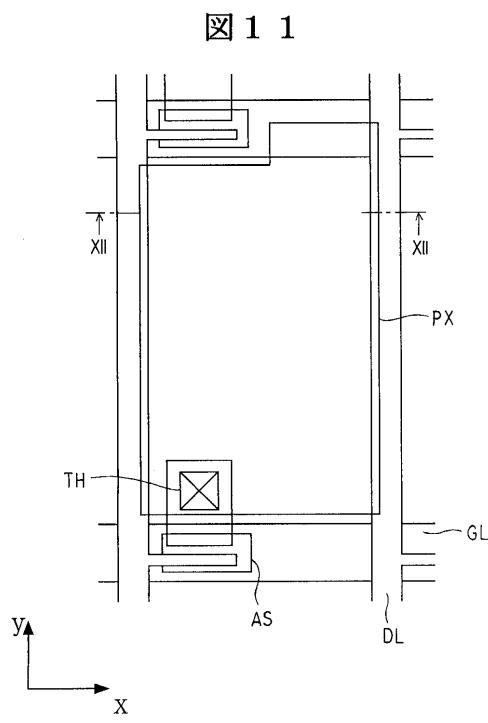
【図 9】



【図 10】

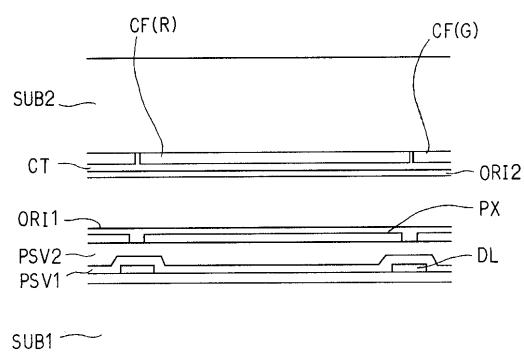


【図 11】



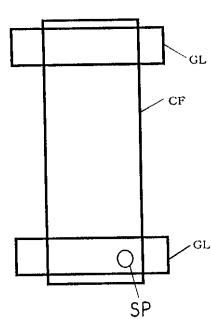
【図12】

図12



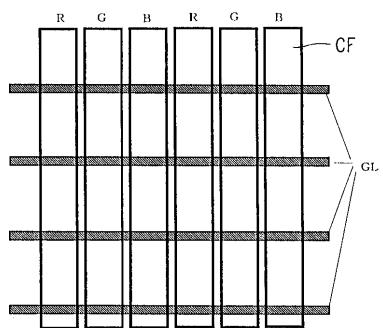
【図14】

図14



【図13】

図13



---

フロントページの続き

(51) Int.CI.	F I
G 0 9 F 9/35 (2006.01)	G 0 9 F 9/30 3 4 9 B
H 0 1 L 21/336 (2006.01)	G 0 9 F 9/35
H 0 1 L 29/786 (2006.01)	H 0 1 L 29/78 6 1 2 Z

合議体

審判長 吉野 公夫

審判官 岩本 勉

審判官 里村 利光

(56)参考文献 特開2001-183637(JP,A)

特開2001-051283(JP,A)

特開平10-062768(JP,A)

特開平11-174463(JP,A)

(58)調査した分野(Int.CI., DB名)

G02F 1/1339

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP4059676B2</a>	公开(公告)日	2008-03-12
申请号	JP2002012739	申请日	2002-01-22
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	仲吉良彰 柳川和彦		
发明人	仲吉 良彰 柳川 和彦		
IPC分类号	G02F1/1339 G02B5/20 G02F1/1335 G02F1/1368 G09F9/30 G09F9/35 H01L21/336 H01L29/786 G02F1/1333		
CPC分类号	G02F1/13394 G02F1/1333 G02F1/133512 G02F1/133514 G02F2001/133357 G02F2001/133388		
FI分类号	G02F1/1339.500 G02B5/20.101 G02F1/1335.505 G02F1/1368 G09F9/30.338 G09F9/30.349.B G09F9 /35 H01L29/78.612.Z		
F-TERM分类号	2H048/BB01 2H048/BB02 2H048/BB08 2H048/BB28 2H048/BB42 2H089/LA09 2H089/QA14 2H089 /TA09 2H089/TA12 2H089/TA13 2H091/FA02Y 2H091/GA08 2H091/GA09 2H091/GA13 2H091/GA16 2H091/LA16 2H091/LA18 2H092/GA14 2H092/JA24 2H092/JB22 2H092/JB31 2H092/JB52 2H092 /NA01 2H092/PA03 2H092/PA04 2H092/PA08 2H148/BB02 2H148/BD05 2H148/BD08 2H148/BD12 2H148/BD15 2H148/BG02 2H148/BH03 2H148/BH28 2H189/DA07 2H189/DA31 2H189/DA33 2H189 /EA06X 2H189/FA16 2H189/HA14 2H189/LA05 2H189/LA06 2H189/LA10 2H189/LA14 2H189/LA15 2H191/FA02Y 2H191/GA11 2H191/GA15 2H191/GA19 2H191/GA22 2H191/LA21 2H191/LA24 2H192 /AA24 2H192/BB04 2H192/BB73 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC66 2H192/DA14 2H192/DA32 2H192/EA04 2H192/EA26 2H192/EA32 2H192/EA43 2H192/EA67 2H192/FA48 2H192 /FB22 2H192/GA03 2H192/GD23 2H291/FA02Y 2H291/GA11 2H291/GA15 2H291/GA19 2H291/GA22 2H291/LA21 2H291/LA24 5C094/AA06 5C094/AA10 5C094/BA03 5C094/BA43 5C094/CA19 5C094 /CA24 5C094/EA04 5C094/EA07 5C094/EC03 5C094/ED03 5F110/AA30 5F110/BB01 5F110/CC07 5F110/EE02 5F110/FF03 5F110/GG02 5F110/GG15 5F110/HK02 5F110/HL07 5F110/NN03 5F110 /NN05 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73		
助理审查员(译)	岩本勉		
其他公开文献	JP2003215599A JP2003215599A5		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**

要解决的问题：在保持黑矩阵功能的同时获得没有黑矩阵排列的配置。ŽSOLUTION：通过采用栅极信号线和漏极信号线两者作为下层来形成间隙控制膜。在各个板中的一个板的液晶侧的表面上形成滤色器，该滤色器呈现作为各个像素区域的共同颜色并且沿着栅极和漏极信号线之一并置的滤色器。滤色器的侧壁表面与另一相邻滤色器的相对侧壁表面相邻地布置或接触另一种颜色，从而形成每个边界部分。边界部分位于信号线之一的上方。具有相应颜色的滤色器被层叠并形成在除了作为像素区域的聚集的液晶显示部分之外的区域中。在各个板中的另一个板的液晶侧的表面上形成支撑形状隔离物，并且还从布置在除液晶显示部分之外的区域中的隔离物的部分去除间隙控制膜。Ž

图1

