

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3915529号
(P3915529)

(45) 発行日 平成19年5月16日(2007.5.16)

(24) 登録日 平成19年2月16日(2007.2.16)

(51) Int.Cl.

F I

GO2F 1/1343 (2006.01)
 GO2F 1/1335 (2006.01)
 GO2F 1/1368 (2006.01)
 HO1L 21/336 (2006.01)
 HO1L 29/786 (2006.01)

GO2F 1/1343
 GO2F 1/1335 505
 GO2F 1/1368
 HO1L 29/78 612D

請求項の数 3 (全 15 頁)

(21) 出願番号 特願2002-25053 (P2002-25053)
 (22) 出願日 平成14年2月1日(2002.2.1)
 (62) 分割の表示 特願平6-4378の分割
 原出願日 平成6年1月20日(1994.1.20)
 (65) 公開番号 特開2002-318390 (P2002-318390A)
 (43) 公開日 平成14年10月31日(2002.10.31)
 審査請求日 平成14年2月1日(2002.2.1)
 審判番号 不服2004-5350 (P2004-5350/J1)
 審判請求日 平成16年3月17日(2004.3.17)
 (31) 優先権主張番号 特願平5-7355
 (32) 優先日 平成5年1月20日(1993.1.20)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000005108
 株式会社日立製作所
 東京都千代田区丸の内一丁目6番6号
 (74) 代理人 100093506
 弁理士 小野寺 洋二
 (72) 発明者 佐々木 亨
 茨城県日立市大みか町七丁目1番1号
 株式会社 日立製作所 日立
 研究所内
 (72) 発明者 近藤 克己
 茨城県日立市大みか町七丁目1番1号
 株式会社 日立製作所 日立
 研究所内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

少なくとも一方が透明な一对の基板と、前記基板間に挟持された液晶組成物層と、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす画素電極と、前記対をなす画素電極の一方に接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備え、前記対をなす画素電極間で前記液晶組成物層に対して電界を形成する液晶表示装置において、
 前記対をなす画素電極の一方は前記走査配線と交差する方向に配置され、
 前記対をなす画素電極の双方は前記走査配線と同一基板上に構成され、前記対をなす画素電極の他方は共通電極であり、該他方の電極は前記信号配線延在方向に延在し、かつ前記走査配線延在方向に隣接する画素間で共有される電極であることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】

前記アクティブマトリクス型液晶表示装置が横電界方式であることを特徴とする請求項1に記載のアクティブマトリクス型液晶表示装置。

【請求項3】

前記アクティブ素子のチャネル層が多結晶シリコンであることを特徴とする請求項1又は2に記載のアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

10

20

【 0 0 0 1 】

【産業上の利用分野】

本発明は、量産性が良好で低コストかつ高画質のアクティブマトリクス型液晶表示装置に関する。

【 0 0 0 2 】

【従来の技術】

従来のアクティブマトリクス型液晶表示装置では、液晶組成物層を駆動する電極として 2 枚の基板界面上に形成し相対向させた透明電極を用いていた。これは、液晶組成物層に印加する電界の方向を基板界面にほぼ垂直な方向とすることで動作する、ツイステッドネマチック (TN) 表示方式に代表される表示方式を採用していることによる。以下、この液晶組成物層に印加する主たる電界方向が基板界面にほぼ垂直な方向である表示方式を縦電界方式と称する。

10

【 0 0 0 3 】

また、一方の基板上に形成した櫛歯状電極対を用いて液晶組成物層に電界を印加する方式が、例えば特公昭 63 - 21907 号により提案されている。ここで言う櫛歯状電極対は、図 5 中の 1, 2 で示すような櫛の歯のような形状を有する 2 つの電極を互いの歯の部分が重ならず噛み合うように配置したものである。この場合、液晶組成物層を駆動する電極は透明である必要はなく、導電性が高く不透明な金属電極を用いることができる。また、液晶組成物分子の配向は、電極間に電圧を印加しない状態において、ホモジニアス配向, 90°ツイスト配向あるいはホメオトロピック配向を取ることができ、TN モード, ゲストホスト (GH) モードあるいは電界制御複屈折 (ECB) モードなどの電圧効果型表示方式や、電流効果型の動的散乱 (DS) モード表示方式を用いることができる。以下、この液晶組成物層に印加する主たる電界方向が基板界面にほぼ平行な方向である表示方式を横電界方式と称する。

20

【 0 0 0 4 】

横電界方式の動作原理を図 2 および図 3 を用いて説明する。

【 0 0 0 5 】

図 2 (a), (b) は液晶表示装置内での液晶の動作を示す断面図を、図 2 (c), (d) はその平面図を表す。図 2 ではアクティブ素子を省略し、また、画素内での櫛歯状電極対の一部分を示した。

30

【 0 0 0 6 】

電圧無印加時の断面図を図 2 (a) に、その時の平面図を図 2 (c) に示す。少なくとも一方が透明な一對の基板 3 の向き合った表面に櫛歯状の形状をした対をなす画素電極 1, 2 が形成され、その上に配向膜 4 が塗布および配向処理されている。間には液晶組成物が挟持されている。棒状の液晶分子 5 は、画素電極 1, 2 間に電圧が印加されない時には櫛歯状画素電極対 1, 2 の長辺方向に対して若干の角度を持つように配向されている。上下界面上での液晶分子 5 の配向方向はここでは平行である場合を例に説明する。また、液晶組成物の誘電率異方性は正を想定している。

【 0 0 0 7 】

次に、櫛歯状画素電極対 1, 2 間に電圧を与えて液晶組成物層に電界 7 を印加すると図 2 (c), (d) に示したように電界 7 の方向に液晶分子 5 がその向きを変える。偏光板 6 を所定の角度に配置することで電界印加によって光透過率を変えることが可能になる。図 3 に示すように、印加電圧の実効値を増大させると相対的な光透過率が変化する。このように、横電界方式によれば透明電極を使用せずにコントラストを与える表示が可能になる。

40

【 0 0 0 8 】

なお、図 2 では櫛歯状画素電極対 1, 2 を一方の基板表面に形成したが、一對の基板両方に分けても何ら効果は変わるものではない。ただし、配線を微細化する場合や熱、外力等による種々の変形などを鑑みると、一方の基板に備えたほうがより高精度なアライメントが可能になり、望ましい。また、液晶組成物の誘電率異方性は正を想定したが、負であっても構わない。その場合には初期配向状態を画素電極の長辺方向に垂直な方向から若干の

50

角度を持つように配向させる。さらに、偏光板 6 を配置する角度を変えれば、図 3 とは逆の傾きを有する特性を得ることもできる。

【 0 0 0 9 】

【 発明が解決しようとする課題 】

従来の縦電界方式のアクティブマトリクス型液晶表示装置では、透明電極の電圧変動を防止するために、透明電極に電荷蓄積用の容量素子を接続していた。しかしながら、前記の縦電界方式では、可能な限り光の利用効率を向上させるために容量素子の大きさを縮小すると、前記の透明電極に蓄積された電荷を保持するためには約 $10^{12} \Omega \text{cm}$ 以上の極めて高い比抵抗の液晶組成物を使用する必要があるが生じる。このため、低い光学しきい値電圧や適切な大きさの複屈折等を有し、かつ不純物によって汚染されにくい液晶組成物の選択の自由

10

【 0 0 1 0 】

また、前記の従来の横電界方式では、電荷蓄積用の容量素子を接続していなかったため櫛歯状電極対の電圧変動を抑えることが不可能であり、表示むらが発生しやすかった。さらに、櫛歯状電極対を用いるため光の利用効率は著しく低下し、液晶表示装置の明るさを向

20

【 0 0 1 1 】

さらに、前記の従来の横電界方式においても画素電極近傍では基板界面に垂直な方向の電界成分が発生し、この部分における光漏れによって斜め方向から見たコントラスト比が低下するという問題があった。

【 0 0 1 2 】

本発明はこれらの課題を同時に解決するもので、その第 1 の目的は、使用可能な液晶組成物および配向膜材料の選択の自由度を広げ、画質劣化を防止することにある。

【 0 0 1 3 】

第 2 の目的は、液晶表示装置の明るさを向上させることにある。

30

【 0 0 1 4 】

第 3 の目的は、斜め方向から見たコントラスト比が高い横電界方式を実現する方法を提供することにある。

【 0 0 1 5 】

【 課題を解決するための手段 】

前記の目的を達成するために以下の手段を用いる。

【 0 0 1 6 】

少なくとも一方が透明な一对の基板と、前記基板間に挟持された液晶組成物層およびカラーフィルタと、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす第 1 と第 2 の画素電極と、前記第 1 と第 2 の画素電極のいずれか一方と前記走査配線と前記信号配線とに接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備えた液晶表示装置において、

40

〔 手段 1 〕

前記第 1 と第 2 の画素電極のいずれか一方は、前記信号配線延在方向に延在しかつ前記走査配線延在方向に隣接する画素間で共有される電極を有する。

【 0 0 1 7 】

手段 1 によれば、前記第 1 と第 2 の画素電極のいずれか一方は、前記信号配線延在方向に延在しかつ前記走査配線延在方向に隣接する画素間で共有される電極を有することにより、各画素に独立に設けて共有しない場合より電極の数を減らすことができ、画素内の電極

50

の占める領域が低減できる為、開口率を向上することが出来る。

[手段 2]

前記カラーフィルタは前記走査配線延在方向に隣接する画素間に境界を有し、かつ前記走査配線延在方向に隣接する画素間で共有される電極上に該境界が位置づけられている。

【 0 0 1 8 】

手段 2 によれば、カラーフィルタの境界も隣接画素の境界となる画素電極上とすることで、さらに開口率が向上する。

[手段 3]

前記走査配線延在方向に隣接する画素間で共有される電極が共通電極である。

【 0 0 1 9 】

手段 3 によれば、前記走査配線延在方向に隣接する画素間で共有される電極が共通電極であることにより、隣接画素間で同一の電位の印加が可能となり、かつ隣接画素間での共通電位が一致することで輝度むらが防止できる。

[手段 4]

前記走査配線延在方向に隣接する画素間で共有される電極となる前記第 1 と第 2 の画素電極のいずれか一方の電極は前記信号配線延在方向に隣接する画素間で共有され、他方の電極は各画素で前記アクティブ素子と接続されている。

【 0 0 2 0 】

手段 4 によれば、共有される電極が、該電極を中心に縦方向、横方向の画素で共有されるため、上下左右の画素間で電位が安定し、輝度むらが低減するなどの画質の向上が図れる。

[手段 5]

前記走査配線延在方向に隣接する画素間で共有される電極となる前記第 1 と第 2 の画素電極のいずれか一方の電極と、他方の電極の間に容量素子を構成する。

【 0 0 2 1 】

手段 5 によれば、第 1 の電極に加わる信号と第 2 の電極に加わる信号の双方は、一方が複数の走査信号線を交差して走査信号線の影響を受けた信号配線からの信号、他方は複数の走査信号線を交差して走査信号線の影響を受けた共通電極となり、この間で容量を構成することにより走査信号からの影響を互いに相殺する方向に働く容量を形成でき、画質をさらに改善することが出来る。

[手段 6]

前記走査配線延在方向に隣接する画素間で共有される電極となる前記第 1 と第 2 の画素電極のいずれか一方の電極とは異なる他方の電極と、前記画素の上側と下側に配置される 2 本の走査信号線のうちの該他方の電極と前記アクティブ素子により接続されていない側の走査信号線との間に容量素子を構成する。

【 0 0 2 2 】

手段 6 によれば、容量を増加することができ、電圧変動を抑えて表示むらを解消できる。

[手段 7]

前記第 1 の画素電極と第 2 の画素電極が同層に配置されている。

【 0 0 2 3 】

手段 7 によれば、電極のアライメントずれが小さく抑制され、電極間の静電容量のばらつきが抑えられ、表示むらを解消できる。

[手段 8]

前記カラーフィルタ上に保護膜が形成されている。

【 0 0 2 4 】

少なくとも一方が透明な一对の基板と、前記基板間に挟持された液晶組成物層およびカラーフィルタと、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす第 1 と第 2 の画素電極と、前記第 1 と第 2 の画素電極のいずれか一方と前記走査配線と前記信号配線とに接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信

10

20

30

40

50

号配線駆動手段とを備えた液晶表示装置において、

[手段 9]

前記第 1 と第 2 の画素電極のいずれか一方は、前記信号配線延在方向に延在しかつ前記走査配線延在方向に隣接する画素間で共有される電極を有し、該電極は該電極が形成された基板上の前記カラーフィルタと配向膜の間に形成されている。

【0025】

手段 9 によれば、信号配線延在方向に延在しかつ前記走査配線延在方向に隣接する画素間で共有される電極の領域内にカラーフィルタの境界を位置づける際に、該電極とカラーフィルタを同一基板上とすることでアライメント精度が向上し、位置合わせが容易なる。これにより、該電極の幅をアライメントずれが低減する分補足でき、さらに開口率が向上する。

10

【0026】

少なくとも一方が透明な一对の基板と、前記基板間に挟持された液晶組成物層およびカラーフィルタと、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす第 1 と第 2 の画素電極と、前記第 1 と第 2 の画素電極のいずれか一方と前記走査配線と前記信号配線とに接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備えた液晶表示装置において、

[手段 10]

前記第 1 と第 2 の画素電極のいずれか一方は、前記信号配線延在方向に延在しかつ前記走査配線延在方向に隣接する画素間で共有される電極を有し、該電極は該電極が形成された基板上の保護膜と配向膜の間に形成されている。

20

【0027】

手段 10 によれば、該電極を保護膜と配向膜の間に位置づけることにより、該電極を平坦化した下地層上に形成でき、断線などの不良を低減できる。さらに、液晶組成物層に対する該電極の距離が近いものとなるため、該電極からの電気力線が強いものとなり、目的の電界強度を実現するのに要する駆動電圧を低減することができる。

[手段 11]

前記保護膜は有機膜である。

【0028】

手段 11 によれば、下地層の平坦化効果を高いものとしてことができ、さらに電極の断線が低減する。

30

[手段 12]

前記走査配線延在方向に隣接する画素間で共有される電極が共通電極である。

【0029】

手段 12 によれば、前記走査配線延在方向に隣接する画素間で共有される電極が共通電極であることにより、隣接画素間で同一の電位の印加が可能となり、かつ隣接画素間での共通電位が一致することで輝度むらが防止できる。

[手段 13]

前記走査配線延在方向に隣接する画素間で共有される電極となる前記第 1 と第 2 の画素電極のいずれか一方の電極は前記信号配線延在方向に隣接する画素間で共有され、他方の電極は各画素で前記アクティブ素子と接続されている。

40

【0030】

手段 13 によれば、共有される電極が、該電極を中心に縦方向、横方向の画素で共有されるため、上下左右の画素間で電位が安定し、輝度むらが低減するなどの画質の向上が図れる。

[手段 14]

前記走査配線延在方向に隣接する画素間で共有される電極となる前記第 1 と第 2 の画素電極のいずれか一方の電極と、他方の電極の間に容量素子を構成する。

【0031】

50

手段 14 によれば、第 1 の電極に加わる信号と第 2 の電極に加わる信号の双方は、一方が複数の走査信号線を交差して走査信号線の影響を受けた信号配線からの信号、他方は複数の走査信号線を交差して走査信号線の影響を受けた共通電極となり、この間で容量を構成することにより走査信号からの影響を互いに相殺する方向に働く容量を形成でき、画質をさらに改善することが出来る。

[手段 15]

前記走査配線延在方向に隣接する画素間で共有される電極となる前記第 1 と第 2 の画素電極のいずれか一方の電極とは異なる他方の電極と、前記画素の上側と下側に配置される 2 本の走査信号線のうちの該他方の電極と前記アクティブ素子により接続されていない側の走査信号線との間に容量素子を構成する。

10

【 0032 】

手段 15 によれば、容量を増加することができ、電圧変動を抑えて表示むらを解消できる。

[手段 16]

前記アクティブマトリクス型エッチング表示装置が横電界方式である。

【 0033 】

手段 16 によれば、横電界方式であるからこそ、必ずしも従来の TN 方式のような全面に形成された共通電極、あるいは STN 方式のような各画素毎に必ず分離されていなければならないストライプ状の共通電極のいずれもが不要となり、隣接画素間で共有され、かつパターニングされている電極が形成できる。

20

[手段 17]

前記アクティブ素子のチャンネル層が多結晶シリコンである。

【 0034 】

手段 17 によれば、チャンネル層の移動度がアモルファスシリコンより向上するため、さらに画質の改善が実現する。

【 0035 】

少なくとも一方が透明な一对の基板と、前記基板間に挟持された液晶組成物層と、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす画素電極と、前記画素電極および前記走査配線および信号配線に接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備えた液晶表示装置において、

30

[手段 18]

前記対をなす画素電極を短冊状の形状とし、その一方の電極の長辺方向を他方の電極の長辺方向とほぼ平行とし、さらに、対をなす画素電極のうちの少なくとも一方の電極と、前記走査配線との間に絶縁物を介して容量素子を形成する。あるいは、対をなす画素電極のうちの一方の電極を、隣接する画素における対をなす画素電極のうちの一方の電極と接続し、対をなす画素電極のうちの他方の電極との間に絶縁物を介して容量素子を形成する。特に、前記容量素子を比抵抗が $10^{10} \Omega \text{cm}$ 以上の絶縁物を介して形成する。

[手段 19]

前記液晶組成物の比抵抗を $10^{10} \Omega \text{cm}$ 以上とする。望ましくは、前記容量素子を構成する絶縁物の比抵抗と誘電率の積が、液晶組成物の比抵抗と誘電率の積の値以上である部材を用いる。さらに、前記走査配線駆動手段から出力される駆動信号における 1 垂直走査期間を、前記容量素子を構成する絶縁物の比抵抗と誘電率の積で表わされる時定数よりも小さく設定することが望ましい。

40

[手段 20]

前記対をなす画素電極の短辺の長さを、対をなす画素電極間の距離より短くする。また、二つ以上の非導電性構成部材を有し、かつそれらのうちの少なくとも一つの部材の誘電率が前記液晶組成物の誘電率よりも小さい部材を用いる。望ましくは、前記液晶組成物層に接する部材として、その誘電率が前記液晶組成物の誘電率よりも小さい部材を用いる。

【 0036 】

50

前記手段 19 によれば、対をなす画素電極は液晶組成物層に対して主として基板界面に平行な電界を印加する構造を有しており、電極間の距離は従来の縦電界方式のアクティブマトリクス型液晶表示装置における相対向させた透明電極間の距離に比べて大きくとることができる。また、等価的な断面積は従来のものより小さく抑えることができる。したがって、本発明による対をなす画素電極間の電気抵抗は従来のアクティブマトリクス型液晶表示装置における相対向させた透明電極間の電気抵抗は桁違いに大きくすることができる。さらに、本発明による対をなす画素電極間の静電容量は容量素子と並列接続になり、電気抵抗も十分高い容量素子を実現できる。これにより、画素電極に蓄積された電荷を保持することが容易になり、従来より低い比抵抗の液晶組成物を用いることが可能になる。また、画素電極は櫛歯状電極対に比べて単純な形状であるため、光の利用効率を向上させる。さらに、画素電極近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが可能になる。また、対をなす画素電極のうちの一方の電極を、隣接する画素における対をなす画素電極のうちの一方の電極と接続した場合には、従来のアクティブマトリクス型液晶表示装置における共通電極とほぼ同等の作用をする。

10

【0037】

また、前記手段 20 によれば、従来より低い比抵抗の液晶組成物を用いても画素電極に蓄積された電荷を保持するのに十分な電気抵抗を有する液晶組成物層を構成することが可能になり、さらに、1 垂直走査期間内に画素電極に蓄積された電荷が漏れていくのを抑制することが可能になるため、画素電極の電圧変動を十分小さく抑えることが容易になる。

【0038】

20

また、液晶組成物層に電界が集中しやすくなるため、液晶組成物層に横電界を効率良く印加でき、画素電極近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが可能になる。

【0039】

【実施例】

以下、本発明の実施例を図面を用いて詳細に説明する。

〔実施例 1〕

図 1 (a) は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図 1 (b) は図 1 (a) の A - A' における断面図、図 1 (c) は図 1 (a) の B - B' における断面図である。基板として表面を研磨したガラス基板を 2 枚用いた。図 1 (a) に示すように、一方の基板 31 上に走査配線 10 を互いに平行に配置し、膜厚約 300 nm の窒化シリコンからなるゲート絶縁膜 13、アモルファスシリコンからなるチャネル層 16 を形成し、短冊状の第 1 の画素電極 1 および信号配線 11 をいずれも走査配線 10 と交差するような方向に配置した。これにより、走査配線 10 と信号配線 11 の各交点付近にアクティブ素子である薄膜トランジスタが形成される。第 1 の画素電極 1 と対をなすべき他方の画素電極は隣接する画素どうしで接続し、ストライプ状の第 2 の画素電極 2 として図 1 (b) に示すように他方の基板 32 上に形成した。この第 2 の画素電極は従来のアクティブマトリクス型液晶表示装置における共通電極とほぼ同等の作用をする。これにより、第 1 の画素電極 1 と第 2 の画素電極 2 の間で液晶組成物層 50 に対して電界 7 が印加され、かつその方向が基板界面にほぼ平行な横電界方式が実現できる。対をなす画素電極 1, 2 は従来の櫛歯状電極対に比べて単純な形状であるため、光の利用効率は以下のようなになる。画素ピッチは水平方向 (すなわち共通電極 2 の間隔) が 80 μm 、垂直方向 (すなわち走査配線 10 の間隔) が 240 μm である場合、各部の寸法を、第 1 の画素電極 1 の幅 (短辺の長さ) は 4 μm 、共通電極 2 の幅 (短辺の長さ) は 12 μm 、第 1 の画素電極 1 と第 2 の画素電極 2 の間の距離は 23 μm として、第 1 の画素電極 1 および第 2 の画素電極 2 の短辺の長さをそれらの間の距離よりも短くすることができた。この時、光の利用効率を画素面積に占める有効表示面積と定義すると、

30

40

50.3% になる。したがって、本実施例によるアクティブマトリクス型液晶表示装置の透過率は 8.4% になった。容量素子 12 は、図 1 (c) に示すように、第 1 の画素電極 1 を走査配線 10 の上に 27 μm だけ伸ばしてゲート絶縁膜 13 を挟む構造として形成し

50

た。よって、この容量素子 12 の静電容量は約 21.4 fF になった。

【0040】

さらに、この表面に保護膜としてエポキシ系の樹脂からなる透明な有機ポリマ 14, 15 を積層し、ポリイミド系の樹脂からなる配向膜 4 を積層した。各基板上の配向膜 4 を、プレチルト角が約 0.5 度、両基板界面上のラビング方向 8 が互いにほぼ反平行で、かつ印加電界方向 7 とのなす角度が 85 度になるようにラビング処理を施した。両基板間に誘電率異方性が正でその値が 4.5 であり、複屈折が 0.072 (589 nm, 20 °) のネマチック液晶組成物 50 を挟んだ。ギャップは液晶封入状態で 4.5 μm とした。これにより、第 1 の画素電極 1 と第 2 の画素電極 2 の間の静電容量は約 2.14 fF になった。一方の基板の外側には偏光板 6 をその偏光透過軸がラビング方向 8 にほぼ平行になるように配置し、他方の基板の外側には偏光板 6 をそれに直交するように配置した。これによりノーマリクローズ特性を得る。各走査配線 10 および各信号配線 11 にはそれぞれ走査配線駆動用 LSI および信号配線駆動用 LSI (図示せず) を接続した。

【0041】

第 1 の画素電極 1 に蓄積された電荷は、第 1 の画素電極 1 と第 2 の画素電極 2 の間の静電容量と容量素子 12 を並列接続した容量である約 23.5 fF に蓄積されることになり、液晶組成物 50 の比抵抗が $5 \times 10^{10} \Omega \text{cm}$ であっても第 1 の画素電極 1 の電圧変動を抑制することができる。このため、画質劣化を防止することができた。

【0042】

本実施例で用いた液晶組成物 50 は比誘電率 6.7, 比抵抗 $5 \times 10^{10} \Omega \text{cm}$ なる値を有し、また、容量素子 12 を構成する絶縁物として用いた窒化シリコンは比誘電率 6.7, 比抵抗 $5 \times 10^{16} \Omega \text{cm}$ なる値を有する。すなわち、液晶組成物 50, 容量素子 12 を構成する絶縁物ともその比抵抗は $10^{10} \Omega \text{cm}$ 以上であり、窒化シリコンの誘電率と比抵抗の積は約 3×10^4 秒と液晶組成物 50 の誘電率と比抵抗の積約 0.03 秒より大きい。また、走査配線駆動用 LSI から出力される駆動信号における 1 垂直走査期間は通常の液晶表示装置においては約 16.6ms であって、約 3×10^4 秒よりはるかに小さいことを満たしている。このため、第 1 の画素電極 1 に蓄積された電荷が漏れていく時定数を十分大きくとることが可能になり、第 1 の画素電極 1 の電圧変動を十分小さく抑えることが容易になる。本実施例で用いた液晶組成物 50 は不純物によって汚染されにくい特性を有し、また、本実施例で用いた配向膜 4 は直流電荷が全く残留しない特性を有する。したがって、表示むらや残像などの画質劣化を防止することができた。

【0043】

さらに、本実施例で用いた配向膜 4 は比誘電率 3.4 なる値を有する。すなわち、液晶組成物層 50 と接する非導電性部材である配向膜 4 は液晶組成物層 50 の比誘電率 6.7 より小さい比誘電率を有する。電磁気学の理論によれば電界は誘電率の高い部分に集中しやすい性質を有するため、配向膜 4 よりも液晶組成物層 50 に電界が集中しやすくなる。また、電界は電極表面に対して垂直な方向に出入りする性質を有するため、第 1 の画素電極 1 および第 2 の画素電極 2 の表面近傍では基板界面に垂直な方向の縦電界成分が発生する。しかし、第 1 の画素電極 1 と第 2 の画素電極 2 の間では電界はその連続性を保つように曲がって横電界を形成する。本実施例では、第 1 の画素電極 1 および第 2 の画素電極 2 の短辺の長さを第 1 の画素電極 1 と第 2 の画素電極 2 の間の距離よりも短くしたことにより、縦電界成分の領域よりも横電界成分の領域を大きくとることができる。これらのため、液晶組成物層 50 に電界が集中しやすくなって、液晶組成物層 50 に横電界を効率良く印加でき、第 1 の画素電極 1 および第 2 の画素電極 2 の近傍において発生する基板界面に垂直な方向の電界成分を横電界成分 7 に比べて小さく抑えることが可能になる。したがって、第 1 の画素電極 1 および第 2 の画素電極 2 の近傍において液晶分子が立ち上がることが抑えられるため、これによる光漏れを防止することができ、斜め方向から見たコントラスト比は 100 以上になった。

【0044】

なお、本実施例ではガラス基板を用いたが、透明なプラスチック基板のようなものでもよ

10

20

30

40

50

く、また、どちらか一方の基板はシリコン基板のような不透明なものでも構わない。また、各配線の形状は図2に示す形状に限られる訳ではない。また、ゲート絶縁膜としては窒化シリコンだけでなく、酸化シリコンや酸化アルミ、酸化タンタル、酸化チタンなどの絶縁物を用いてもよく、それらの積層物でも構わない。さらにその場合、使用した部材の誘電率や比抵抗は本実施例記載の数値でなくても本発明の要件を満たしていればよい。また、チャンネル層としてはアモルファスシリコンだけでなく、多結晶シリコンやセレン化カドミウムなどの半導体を用いてもよく、アクティブ素子である薄膜トランジスタの個数は複数であっても構わない。また、各電極の寸法や距離は必ずしも本実施例の値を採用する必要はなく、アクティブマトリクス型液晶表示装置の画素ピッチや画面サイズに応じて寸法や距離を変えても構わない。また、保護膜は必ずしもエポキシ系の樹脂からなる透明な有機ポリマである必要はなく、配向膜も必ずしもポリイミド系の樹脂である必要はなく、これらの部材の誘電率や特性が本発明の要件を満たしていればよい。また、配向膜のプレチルト角やラビング角度も本実施例記載の数値でなくてもよく、部材によっては保護膜が配向膜を兼ねることも可能である。また、液晶組成物は本実施例記載の誘電率異方性や複屈折、比抵抗、比誘電率を有していなくても、比抵抗や誘電率が本発明の要件を満たしていればよい。さらに、液晶組成物分子の配向は、ホモジニアス配向、 90° ツイスト配向あるいはホメオトロピック配向であってもよく、TNモード、GHモード、ECBモードなどの方式であっても構わない。また、ギャップも所望の特性が得られるように変えてよい。また、偏光板を配置する角度もラビング角度や液晶組成物分子の配向に応じて変えることができる。また、1垂直走査期間は約16.6msに限らず、本発明の要件を満たす範囲で変えても構わない。このように、本実施例は本発明を完全に制限するものではない。

【比較例1】

従来の縦電界方式であるツイステッドネマチック(TN)方式を用いたアクティブマトリクス型液晶表示装置を第1の比較例とする。図4に示すように、この方式では、アクティブ素子を形成した基板31側に透明な画素電極1をマトリクス状に配置し、これに対向する基板32の表面に表示領域全面にわたる共通電極2'を形成している。ネマチック液晶組成物50および配向膜4の材料としては実施例1と同一の部材を用い、ギャップは7.3 μ m、液晶分子のツイスト角は 90° とした。

【0045】

本比較例で用いた液晶組成物50の比抵抗は $5 \times 10^{10} \Omega \text{cm}$ であるため、縦電界方式のアクティブマトリクス型液晶表示装置に用いるには比抵抗が低い。このため、画素電極1に蓄積された電荷が漏れやすくなり、画素電極1の電圧変動を小さく抑えることが不可能になって、画質劣化が発生した。また、本比較例で用いた配向膜4のプレチルト角は約 0.5° であるため、基板31および32の表面の断差構造のある部分で液晶分子の逆チルトや逆ツイストなどの配向不良ドメインが発生した。これによる光漏れによって斜め方向だけでなく正面から見たコントラスト比も10以下に低下した。

【0046】

以上のように、従来のTN方式のアクティブマトリクス型液晶表示装置では使用不可能な液晶組成物や配向膜材料も、本発明による実施例1では十分使用可能であり、液晶組成物や配向膜材料の選択の自由度が拡大する。

【比較例2】

図5に示すような、従来の櫛歯状電極対を用いた横電界方式のアクティブマトリクス型液晶表示装置を第2の比較例とする。本比較例は、画素電極が櫛歯状電極対であることおよび容量素子を形成していないことを除いて実施例1と同一である。本方式では、電極の加工精度の点から最小寸法を4 μ m以下にすることが不可能であった。このため櫛歯状画素電極1, 2の櫛歯に相当する部分の幅(短辺の長さ)を櫛歯どうしが噛み合う間隔(対をなす電極間の距離)と等しくとると、光の利用効率は15.2%と低下してしまい、本比較例のアクティブマトリクス型液晶表示装置の透過率は2.5%になった。また、櫛歯状画素電極1, 2の近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが不可能になった。このため、斜め方向から見たコントラスト比

が 10 以下に低下した。また、櫛歯状画素電極 1, 2 に並列に容量素子を有しないため、櫛歯状画素電極 1, 2 の電圧変動を抑えることが不可能であり、表示むらが発生した。

【0047】

以上のように、従来の櫛歯状電極対を用いた場合には、本発明による実施例 1 に比べて、光の利用効率が低下して明るさが低下し、画素電極の電圧変動によって表示むらが発生し、斜め方向から見たコントラスト比が低下した。

[比較例 3]

本比較例は容量素子を構成する絶縁物の比抵抗が $5 \times 10^9 \Omega \text{cm}$ と低いこと以外は実施例 1 と同一である。この場合、容量素子 12 を構成する絶縁物の比抵抗と誘電率の積は約 0.003 秒 (= 3 ms) であり、液晶組成物層 50 の比抵抗と誘電率の積 0.03 秒より 10
小さい。通常の液晶表示装置においては走査配線駆動用 LSI から出力される駆動信号における 1 垂直走査期間は約 16.6 ms であって、この 1 垂直走査期間を約 3 ms より小さく設定すると走査配線駆動用 LSI および信号配線駆動用 LSI を通常の 5 倍以上の高速で動作するようにする必要がある、非常に高価な LSI を用いなければならないという問題が生じる。逆に

、走査配線駆動用 LSI から出力される駆動信号における 1 垂直走査期間を約 16.6 ms のままに設定すると、本比較例では、第 1 の画素電極 1 に並列に容量素子 12 を有していても、第 1 の画素電極 1 に蓄積された電荷が漏れていく時定数を十分大きくとることが不可能になる。このため、第 1 の画素電極 1 の電圧変動を十分小さく抑えることが不可能であり、表示むらが発生した。 20

[比較例 4]

本比較例は液晶組成物層の比抵抗が $5 \times 10^9 \Omega \text{cm}$ と低いこと以外は実施例 1 と同一である。この場合、第 1 の画素電極 1 に並列に容量素子 12 を有していても、液晶層の抵抗が小さいため、第 1 の画素電極 1 に蓄積された電荷が漏れていく時定数を十分大きくとることが不可能になる。このため、第 1 の画素電極 1 の電圧変動を十分小さく抑えることが不可能であり、表示むらが発生した。

[実施例 2]

本実施例の構成は下記の要件を除けば実施例 1 と同一である。

【0048】

図 6 (a) は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図 6 (b) は図 6 (a) の A - A' における断面図、図 6 (c) は図 6 (a) の B - B' における断面図である。実施例 1 において画素電極 1 と走査配線 10 で窒化シリコンからなるゲート絶縁膜 13 を挟む構造であった容量素子 12 を、図 6 (c) に示すように、第 1 の画素電極 1 と第 2 の画素電極 2 で液晶組成物層 50 を挟む構造に変えた。本実施例では、容量素子 12 の静電容量を第 1 の画素電極 1 と第 2 の画素電極 2 の間の静電容量と完全に並列接続することが可能になるため、信号配線 10 の電圧変動の影響は第 1 の画素電極 1 に及ばなくなる。このため、第 1 の画素電極 1 の電圧変動をさらに抑えることができ、表示むらは発生しなかった。 30

【0049】

本実施例におけるアクティブマトリクス型液晶表示装置でも画質劣化は発生せず、実施例 1 と同様の効果が得られた。 40

[実施例 3]

本実施例の構成は下記の要件を除けば実施例 1 と同一である。

【0050】

一対の基板両方にそれぞれ配置していた電極群をすべて一方の基板上に形成した。図 7 (a) は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図 7 (b) は図 7 (a) の A - A' における断面図、図 7 (c) は図 7 (a) の B - B' における断面図である。アクティブ素子を形成した基板 31 上に第 2 の画素電極 2 を形成した。一般にホトマスクのアライメント精度は相対向する 2 枚の基板間のアライメント精度に比べて著しく高い。本実施例では 4 種の電極群のいずれをも一方の基板 31 上に形成する 50

ことから、第1の画素電極1と第2の画素電極2の間のアライメントがホトマスクのみで行われるため、実施例1, 2の場合に比べて両電極間のアライメントずれが小さく抑制される。これにより本実施例では、1枚のアクティブマトリクス型液晶表示装置内における第1の画素電極1と第2の画素電極2の間の静電容量のバラツキを抑えることができ、表示むらは全く発生しなかったまた、対向する基板32上には一切導電性部材は設けていない。したがって、本実施例の構成においては仮にアクティブマトリクス型液晶表示装置の製造工程中に導電性の異物が混入したとしても一方の基板上の電極と他方の基板上の電極の間の短絡の可能性がなく、これによる不良が発生しなかった。

【0051】

本実施例においても画質劣化は発生せず、実施例1と同様の効果が得られた。

10

【実施例4】

本実施例の構成は下記の要件を除けば実施例3と同一である。

【0052】

図8(a)は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図8(b)は図8(a)のA-A'における断面図、図8(c)は図8(a)のB-B'における断面図である。実施例3における第2の画素電極に、アモルファスシリコンからなるチャンネル層16および共通配線22を設けてアクティブ素子を形成して接続し、第1の画素電極1と第2の画素電極2との間で電界7が印加される構成とした。すなわち、本実施例においては従来のアクティブマトリクス型液晶表示装置における共通電極に相当する電極は設けていない。対をなす画素電極1, 2はそれぞれアクティブ素子に接続しているが、共通の走査配線10によって駆動されるため、第1の画素電極1と信号配線11間および第2の画素電極2と共通配線22間はそれぞれ同じにオン・オフのスイッチング動作をする。したがって、実質的に第1の画素電極1と第2の画素電極2, 信号配線11と共通配線22はそれぞれ等価であり、画像信号は信号配線11を通して、共通配線22を通して、あるいは信号配線11と共通配線22に振り分けても供給することができる。

20

【0053】

本実施例では、液晶組成物層から見て第1の画素電極1と第2の画素電極2は全く等価であるため、図8(c)に示すように、第2の画素電極2についても走査配線10でゲート絶縁膜13を挟む構造として容量素子12を並列接続になるように形成した。このため容量素子12のサイズは実施例1, 3に比べて1/2にすることができた。したがって、光の利用効率は55.1%と実施例3に比べてさらに向上することができ、本実施例によるアクティブマトリクス型液晶表示装置の透過率は9.2%になった。

30

【0054】

本実施例においても画質劣化は発生せず、実施例3と同様の効果が得られた。

【0055】

【発明の効果】

以上説明したように、本発明によれば、従来よりも液晶組成物の比抵抗が低くてもよいため、液晶組成物や配向膜材料の選択の自由度が広がる。よって、画素電極に蓄積された電荷を保持するのに十分な比抵抗を有していれば、低い光学しきい値電圧や適切な大きさの複屈折等を有し、かつ不純物によって汚染されにくい液晶組成物が使用可能になる。また、液晶組成物層の比抵抗を低下させやすい配向膜材料でも、適切なプレチルト角を発現し、かつ直流電荷の残留しにくい配向膜が使用可能になる。このため、表示むらや残像などの画質劣化を防止することができる。

40

【0056】

また、電極間の距離が大きい短冊状の画素電極は櫛歯状電極対に比べて単純な形状であるため、光の利用効率を向上することが可能になる。このため、液晶表示装置の明るさを向上することができる。

【0057】

さらに、液晶組成物層に横電界を効率良く印加できるため、画素電極近傍において発生す

50

る基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが可能になる。このため、この部分での液晶分子の立上りによる光漏れが減少し、斜め方向から見たコントラスト比を向上することができる。

【図面の簡単な説明】

【図 1】本発明の実施例 1 のアクティブマトリクス型液晶表示装置の説明図。

【図 2】横電界方式の液晶表示装置における液晶分子の動作を示す図。

【図 3】横電界方式の液晶表示装置における電気光学特性を示す図。

【図 4】比較例 1 のアクティブマトリクス型液晶表示装置の説明図。

【図 5】比較例 2 のアクティブマトリクス型液晶表示装置の説明図。

【図 6】本発明の実施例 2 のアクティブマトリクス型液晶表示装置の説明図。

【図 7】本発明の実施例 3 のアクティブマトリクス型液晶表示装置の説明図。

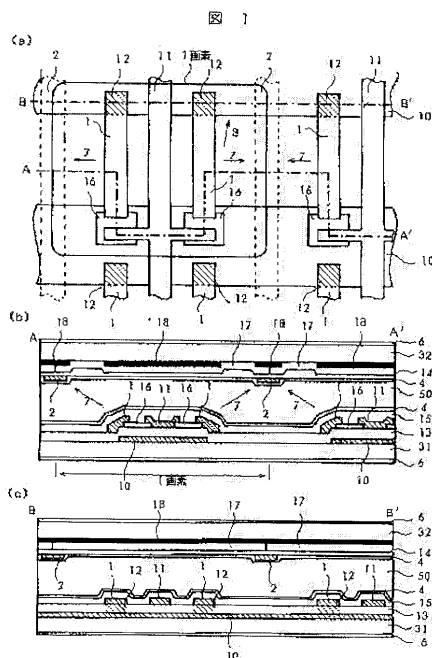
【図 8】本発明の実施例 4 のアクティブマトリクス型液晶表示装置の説明図。

【符号の説明】

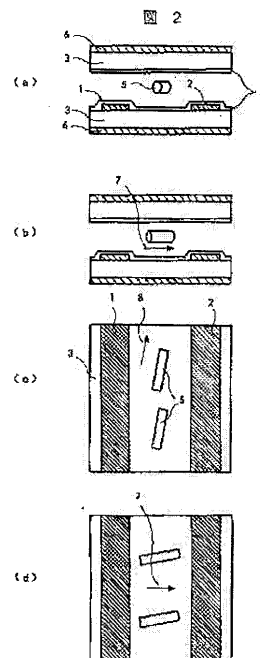
1 ... 第 1 の画素電極、2 ... 第 2 の画素電極、2' ... 共通電極、3 ... 基板、4 ... 配向膜、5 ... 液晶分子、6 ... 偏光板、7 ... 印加電界の方向、8 ... 界面上の液晶分子長軸配向方向（ラビング方向）、10 ... 走査配線、11 ... 信号配線、12 ... 容量素子、13 ... ゲート絶縁膜、14, 15 ... 保護膜となる有機ポリマ、16 ... チャンネル層、17 ... カラーフィルタ、18 ... 遮光層、22 ... 共通配線、31, 32 ... 基板、50 ... 液晶組成物層。

10

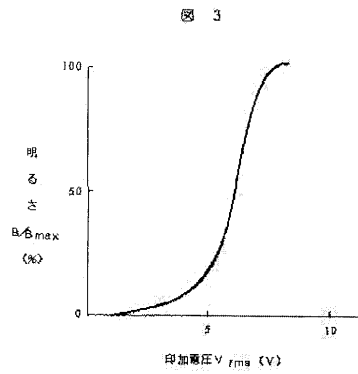
【図 1】



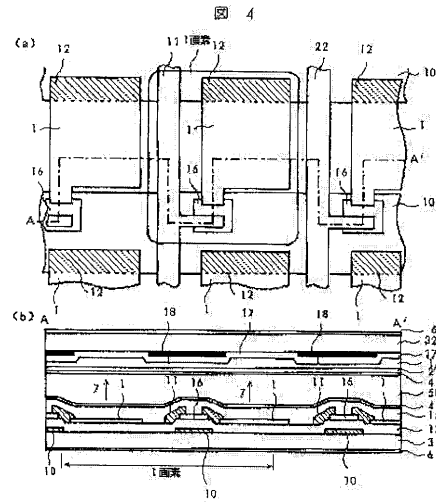
【図 2】



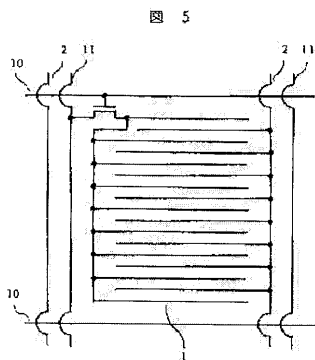
【図 3】



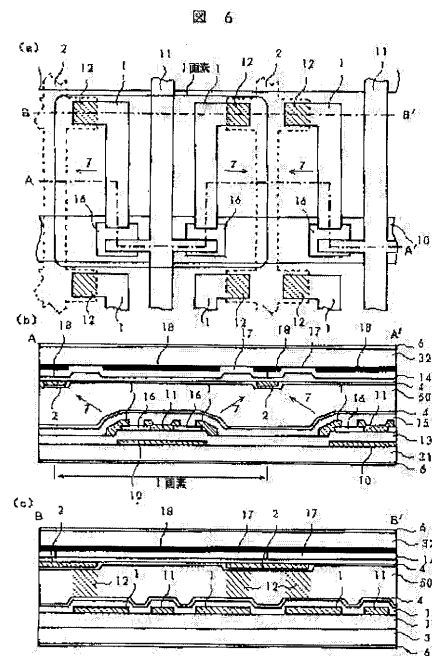
【図 4】



【図 5】



【図 6】



フロントページの続き

合議体

審判長 向後 晋一

審判官 鈴木 俊光

審判官 井上 博之

(56)参考文献 国際公開第91/10936(WO, A1)

特公昭63-21907(JP, B1)

特開平4-360583(JP, A)

特開平5-11281(JP, A)

特開昭64-63928(JP, A)

特開平3-194516(JP, A)

特開昭55-57882(JP, A)

特開平1-306819(JP, A)

特開平3-245126(JP, A)

特開平4-133022(JP, A)

特開平2-74925(JP, A)

特開昭60-218624(JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F1/136

专利名称(译)	有源矩阵型液晶显示装置		
公开(公告)号	JP3915529B2	公开(公告)日	2007-05-16
申请号	JP2002025053	申请日	2002-02-01
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	佐々木亨 近藤克己		
发明人	佐々木 亨 近藤 克己		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1368 H01L21/336 H01L29/786		
FI分类号	G02F1/1343 G02F1/1335.505 G02F1/1368 H01L29/78.612.D		
F-TERM分类号	2H091/FA02Y 2H091/FD02 2H091/GA02 2H091/HA06 2H091/JA10 2H091/LA12 2H091/LA17 2H091/LA18 2H091/LA30 2H092/GA13 2H092/GA21 2H092/GA26 2H092/HA02 2H092/HA06 2H092/JA24 2H092/JB37 2H092/JB63 2H092/JB69 2H092/KA04 2H092/NA01 2H092/NA07 2H092/NA27 2H092/PA08 2H092/QA06 2H191/FA02Y 2H191/FD02 2H191/GA04 2H191/HA05 2H191/JA10 2H191/LA13 2H191/LA22 2H191/LA24 2H191/LA40 2H192/AA24 2H192/BA32 2H192/BB03 2H192/BB84 2H192/BB91 2H192/BC12 2H192/CB05 2H192/CC04 2H192/CC62 2H192/DA02 2H192/DA32 2H192/DA65 2H192/JA32 2H291/FA02Y 2H291/FD02 2H291/GA04 2H291/HA05 2H291/JA10 2H291/LA13 2H291/LA22 2H291/LA24 2H291/LA40 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD05 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF09 5F110/GG02 5F110/GG04 5F110/GG13 5F110/GG15 5F110/NN02 5F110/NN27 5F110/NN73		
代理人(译)	小野寺杨枝		
助理审查员(译)	铃木俊光 井上博之		
优先权	1993007355 1993-01-20 JP		
其他公开文献	JP2002318390A		
外部链接	Espacenet		

摘要(译)

要解决的问题：获得具有优异显示质量和高清晰度的有源矩阵液晶显示器件。解决方案：有源矩阵液晶显示装置具有一组构成矩阵形像素的电极和一个由有源元件组成的液晶驱动装置。该组电极具有条带形状，其配对以便将与基板边界平行的电场施加到液晶层。条带的短边的长度短于相邻电极之间的间隔。此外，液晶层的电阻率 $\geq 1010\Omega\cdot\text{cm}$ ，液晶层的介电常数大于至少一个非导电构件的介电常数。

