

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3668844号
(P3668844)

(45) 発行日 平成17年7月6日(2005.7.6)

(24) 登録日 平成17年4月22日(2005.4.22)

(51) Int.Cl.⁷

F I

GO 2 F 1/1368

GO 2 F 1/1368

GO 2 F 1/133

GO 2 F 1/133 550

請求項の数 39 (全 48 頁)

(21) 出願番号	特願2001-308792 (P2001-308792)	(73) 特許権者	000005821
(22) 出願日	平成13年10月4日(2001.10.4)		松下電器産業株式会社
(65) 公開番号	特開2002-202736 (P2002-202736A)		大阪府門真市大字門真1006番地
(43) 公開日	平成14年7月19日(2002.7.19)	(74) 代理人	100065215
審査請求日	平成14年4月5日(2002.4.5)		弁理士 三枝 英二
(31) 優先権主張番号	特願2000-304557 (P2000-304557)	(74) 代理人	100076510
(32) 優先日	平成12年10月4日(2000.10.4)		弁理士 掛樋 悠路
(33) 優先権主張国	日本国(JP)	(74) 代理人	100086427
(31) 優先権主張番号	特願2000-313155 (P2000-313155)		弁理士 小原 健志
(32) 優先日	平成12年10月13日(2000.10.13)	(74) 代理人	100090066
(33) 優先権主張国	日本国(JP)		弁理士 中川 博司
		(74) 代理人	100094101
			弁理士 館 泰光
		(74) 代理人	100099988
			弁理士 斎藤 健治

最終頁に続く

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、

前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電氣的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、

前記画素電極は、第1の画素電極及び第2の画素電極を含み、前記対向電極は、第1の対向電極及び第2の対向電極を含んでおり、

前記第1の画素電極と該第1の画素電極よりも光透過率が低い前記第1の対向電極との間で電界が生じる第1の領域と、前記第2の画素電極と該第2の画素電極よりも光透過率が高い前記第2の対向電極との間で電界が生じる第2の領域とが形成されていることを特徴とする表示装置。

【請求項2】

前記第1の領域と前記第2の領域とが隣接していることを特徴とする請求項1に記載の表示装置。

10

20

【請求項 3】

前記第 1 の画素電極及び前記第 2 の画素電極は、同一の前記ゲート配線から入力された信号電圧に基づいて、同一の前記ソース配線から電圧が印加されることを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

前記第 1 の領域及び前記第 2 の領域は、同一のドット内に存在することを特徴とする請求項 3 に記載の表示装置。

【請求項 5】

前記第 1 の領域と前記第 2 の領域との境界は、前記共通配線上に位置しており、前記第 1 の画素電極と前記第 2 の画素電極、及び、前記第 1 の対向電極と前記第 2 の対向電極は、介在する絶縁層に形成されたコンタクトホールを介してそれぞれ接続されていることを特徴とする請求項 4 に記載の表示装置。

10

【請求項 6】

前記第 1 の領域と前記第 2 の領域との間に前記ソース配線が配置されており、前記スイッチング素子は、前記第 1 の画素電極及び第 2 の画素電極のそれぞれに対応して設けられていることを特徴とする請求項 4 に記載の表示装置。

【請求項 7】

前記第 1 の領域及び前記第 2 の領域は、それぞれ複数形成され、前記ゲート配線に沿ってそれぞれ 2 つずつ交互に連続するように配置されており、2 つの連続する前記第 1 の領域又は前記第 2 の領域の境界が、前記画素電極上又は対向電極上に存在することを特徴とする請求項 4 に記載の表示装置。

20

【請求項 8】

前記第 1 の領域及び前記第 2 の領域は、それぞれ複数形成されており、前記第 1 の画素電極及び前記第 2 の画素電極に印加される所定の電圧極性に応じて、フリッカ極性が前記ゲート配線及び前記ソース配線の双方に沿って周期的に変化するように配置されていることを特徴とする請求項 1 に記載の表示装置。

【請求項 9】

前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線の双方に沿って、1 ドット毎に行われることを特徴とする請求項 8 に記載の表示装置。

【請求項 10】

前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線の双方に沿って、複数のドット毎に行われることを特徴とする請求項 8 に記載の表示装置。

30

【請求項 11】

前記第 1 の領域及び前記第 2 の領域は、1 つのドットにそれぞれ対応していることを特徴とする請求項 1 に記載の表示装置。

【請求項 12】

前記第 1 の領域及び前記第 2 の領域は、赤、緑、青の 3 つのドットから構成された画素にそれぞれ対応していることを特徴とする請求項 1 に記載の表示装置。

【請求項 13】

前記第 1 の画素電極及び前記第 2 の画素電極に電氣的に接続された蓄積容量電極を、前記第 1 の領域及び前記第 2 の領域のそれぞれに備え、前記 2 つの蓄積容量電極は、前記共通配線上又は前記ゲート配線上に絶縁層を介して配置されることによりそれぞれ蓄積容量部を形成しており、前記 2 つの蓄積容量部の容量値が実質的に等しいことを特徴とする請求項 1 に記載の表示装置。

40

【請求項 14】

前記 2 つの蓄積容量電極は、同一の材料により形成されており、表面の面積が実質的に等しいことを特徴とする請求項 13 に記載の表示装置。

【請求項 15】

前記第 1 の画素電極及び前記第 2 の対向電極が、光透過性材料からなり、前記第 1 の対向電極及び前記第 2 の画素電極が、遮光性材料からなることを特徴とする請求項 1 に記載の

50

表示装置。

【請求項 1 6】

前記第 1 の領域の開口部において前記第 1 の画素電極が占める面積と、前記第 2 の領域の開口部において前記第 2 の対向電極が占める面積とが、実質的に等しいことを特徴とする請求項 1 に記載の表示装置。

【請求項 1 7】

前記第 1 の画素電極と前記第 2 の対向電極とが、実質的に等しい透過率を有することを特徴とする請求項 1 6 に記載の表示装置。

【請求項 1 8】

前記対向基板には、前記アレイ基板の一部を遮光する遮光層が形成されており、前記第 1 の画素電極又は前記第 2 の対向電極の一部が前記遮光層により覆われていることを特徴とする請求項 1 6 に記載の表示装置。

10

【請求項 1 9】

前記第 1 の領域及び前記第 2 の領域には、同一極性の駆動電圧が印加されることを特徴とする請求項 1 に記載の表示装置。

【請求項 2 0】

前記第 1 の領域と前記第 2 の領域は、前記画素電極が前記対向電極に対して正電位になる場合と負電位になる場合との輝度差の絶対値が実質的に等しいことを特徴とする請求項 1 に記載の表示装置。

【請求項 2 1】

20

アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、

前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する 2 本の前記ゲート配線及び隣接する 2 本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する 2 本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電氣的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極と、前記画素電極と前記対向電極との間に配置された中間電極とを備え、

前記中間電極は、前記画素電極及び前記対向電極のいずれよりも透過率が高いか又は低いことを特徴とする表示装置。

30

【請求項 2 2】

前記画素電極及び前記対向電極は同一の材料により形成され、前記画素電極と前記中間電極との間、及び、前記中間電極と前記対向電極との間が、実質的に同じ距離であることを特徴とする請求項 2 1 に記載の表示装置。

【請求項 2 3】

前記中間電極は、前記画素電極及び前記対向電極と抵抗接続されることを特徴とする請求項 2 1 に記載の表示装置。

【請求項 2 4】

前記中間電極は、前記画素電極及び前記対向電極と容量結合されることを特徴とする請求項 2 1 に記載の表示装置。

40

【請求項 2 5】

前記中間電極の電位は、電圧が印加された前記画素電極の電位と、基準電位となる前記対向電極の電位との中間の電位になることを特徴とする請求項 2 1 に記載の表示装置。

【請求項 2 6】

前記電気光学物質は液晶であることを特徴とする請求項 1 から 2 5 のいずれかに記載の表示装置。

【請求項 2 7】

前記画素電極には、交流電圧が印加されることを特徴とする請求項 2 6 に記載の表示装置。

50

【請求項 28】

アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、

前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電気的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、

10

隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線によりそれぞれ画定された隣接する2つの領域のうち、一方の領域内に存在する画素電極の透過率が前記一方の領域内に存在する対向電極の透過率よりも高く、他方の領域内に存在する画素電極の透過率が前記他方の領域内に存在する対向電極の透過率よりも低い、表示装置の駆動方法であって、

前記画素電極に印加する電圧を、隣接する所定の領域毎に反転させることを特徴とする表示装置の駆動方法。

【請求項 29】

前記所定の領域は、前記ゲート配線及び前記ソース配線に沿って2方向に隣接していることを特徴とする請求項28に記載の表示装置の駆動方法。

20

【請求項 30】

前記所定の領域は、1つのドットに対応していることを特徴とする請求項28に記載の表示装置の駆動方法。

【請求項 31】

前記所定の領域は、前記ゲート配線又は前記ソース配線のいずれかに沿って隣接する2つのドットに対応していることを特徴とする請求項28に記載の表示装置の駆動方法。

【請求項 32】

前記所定の領域は、赤、緑、青の3つのドットから構成された1つの画素に対応していることを特徴とする請求項28に記載の表示装置の駆動方法。

【請求項 33】

前記所定の領域は、赤、緑、青の3つのドットから構成された1つの画素が前記ゲート配線又は前記ソース配線のいずれかに沿って隣接した2つの画素に対応していることを特徴とする請求項28に記載の表示装置の駆動方法。

30

【請求項 34】

アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、

前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電気的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、

40

前記画素電極と前記対向電極とが透過率の異なる材質によって形成された表示装置の駆動方法であって、

前記画素電極に印加する電圧に、一定の輝度補正電圧を加えることを特徴とする表示装置の駆動方法。

【請求項 35】

アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、

50

前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する２本の前記ゲート配線及び隣接する２本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する２本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電氣的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、

前記画素電極及び前記対向電極は、いずれも透明導電体により形成されており、前記領域内の光透過範囲に占める前記画素電極及び前記対向電極の合計面積が互いに相違する表示装置の駆動方法であって、

前記画素電極に印加する電圧に、一定の輝度補正電圧を加えることを特徴とする表示装置の駆動方法。

10

【請求項３６】

アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、

前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する２本の前記ゲート配線及び隣接する２本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する２本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電氣的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、

20

前記画素電極は、第１の画素電極及び第２の画素電極を含み、前記対向電極は、第１の対向電極及び第２の対向電極を含んでおり、

前記第１の画素電極と該第１の画素電極よりも光透過率が低い前記第１の対向電極との間で電界が生じる第１の領域と、前記第２の画素電極と該第２の画素電極よりも光透過率が高い前記第２の対向電極との間で電界が生じる第２の領域とがそれぞれ複数形成されている表示装置の駆動方法であって、

フリッカ極性が前記ゲート配線及び前記ソース配線の双方に沿って周期的に変化するように、前記第１の領域及び前記第２の領域の配列パターンに基づいて、前記第１の画素電極及び前記第２の画素電極に印加される電圧の所定の極性反転を行うことを特徴とする表示装置の駆動方法。

30

【請求項３７】

前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線の双方に沿って、１ドット毎に行われることを特徴とする請求項３６に記載の表示装置の駆動方法。

【請求項３８】

前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線の一方又は双方に沿って、複数のドット毎に行われることを特徴とする請求項３６に記載の表示装置の駆動方法。

【請求項３９】

前記画素電極に印加する電圧の駆動周波数を、６０Ｈｚ以上としたことを特徴とする請求項２８から３８のいずれかに記載の表示装置の駆動方法。

40

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、液晶表示装置などの表示装置及びその駆動方法に関する。

【０００２】

【従来の技術】

液晶表示装置は、薄型軽量のフラットディスプレイとして、各種電子機器の表示装置に広く用いられている。液晶表示装置には多くの表示方式があるが、なかでもＩＰＳ（In Plane Switching）モードと呼ばれる方式は、液晶に対して基板面に平行な電界を印加して広

50

視野角特性を得るもので、その優れた画像特性により、パーソナルコンピュータ用のモニターディスプレイや、液晶テレビなどに好適な表示方式である。

【 0 0 0 3 】

このIPS方式の液晶表示装置は、例えば特開平10 - 10556号公報に開示されており、この画素部分の平面図を図47に示す。この液晶表示装置は、互いに平行な2枚のアレイ基板及び対向基板と、これらアレイ基板と前記対向基板との間に挟持された液晶とを備えており、同図に示すように、前記アレイ基板には、走査信号を供給するゲート配線101と、映像信号を供給するソース配線102とが、略直交するように配置されている。ゲート配線101とソース配線102との各交差部付近には、半導体層を有する薄膜トランジスタ(TFT: Thin Film Transistor)104がスイッチング素子として形成されている。ソース配線102にはTFT104を介して櫛形の画素電極115が接続されており、画素電極115に噛み合うように、電位の基準となる対向電極116が配置されている。この対向電極116は、ゲート配線101に対して平行に設けられた共通配線103に、コンタクトホール108を介して電気的に接続されている。共通配線103と画素電極115とが絶縁層(図示せず)を介して重なり合った部分には、蓄積容量部107が形成されている。

10

【 0 0 0 4 】

この液晶表示装置によれば、画素電極115へ供給された電圧と基準電位が印加される対向電極116の電圧との差により、基板面に略平行な方向の電界が発生し、電極間の液晶(図示せず)が駆動される。蓄積容量部107は、TFT104のオン期間に電荷が蓄積

20

【 0 0 0 5 】

従来のIPSモードの液晶表示装置は、画素電極及び対向電極をアルミニウム等の金属材料で構成するのが一般的であるが、画素電極及び対向電極の部分を光が透過できないために、各画素の開口率が十分でないという問題があった。そこで、上記特開平10 - 10556号公報には、画素電極115及び対向電極116のうち一方又は双方を透明性の導電膜で形成することで、開口率を向上させることが示されている。

【 0 0 0 6 】

画素電極115及び対向電極116の双方を透明電極で形成する場合、製造工程及び製造コストの増加を抑えるために、両者を同一層に形成することが好ましいが、画素電極115及び対向電極116間のショートにより歩留りが低下するおそれがある。このため、画素電極及び対向電極のいずれか一方のみを透明電極にする構成が、実用的には有望である。

30

【 0 0 0 7 】

【 発明が解決しようとする課題 】

ところが、画素電極及び対向電極の一方を透明材料から構成し、他方を金属などの材料から構成した場合、両者の光学特性の相違によりフリッカ現象を生じるおそれがあった。

【 0 0 0 8 】

即ち、液晶表示装置の駆動は、液晶分子の分解や劣化を防止しつつ液晶に十分な電圧を印加するという観点から交流駆動により行われ、画素電極には、一定の期間(例えば、60分の1秒)毎に、対向電極に対して正の電位又は負の電位が交互に印加される。画素電極又は対向電極の一方のみが透明電極である液晶表示装置に対してこのような交流駆動を行うと、画素電極が対向電極に対して正電位となる期間(正のフレーム)と、画素電極が対向電極に対して負電位となる期間(負のフレーム)とで各画素内の透過率が周期的に変動し、これが輝度差として観察されることがあった。

40

【 0 0 0 9 】

本発明は、このような問題を解決すべくなされたものであって、光透過率が異なる2つの電極間に電圧を印加することにより電気光学物質を駆動する表示装置において、フリッカの発生を抑制することを目的とする。

【 0 0 1 0 】

50

【課題を解決するための手段】

上述したフリッカの発生要因について本発明者らが検討を行った結果、次の２点が大きな影響を持っていると考えられる。

【００１１】

まず第１の要因として、フレクソエレクトリック現象の影響が考えられる。フレクソエレクトリック現象は液晶のスプレイ変形（配向変形）に伴って発生する分極現象であり、IPS方式との関連では、例えば１９９９年液晶学会討論会の講演番号３Ｄ０６（５１４ページ）に、逆回転ドメインの発生について、電極の正負とラビング方向との関連について論じられている。

【００１２】

フレクソエレクトリック現象がフリッカに与える影響について、図４４を参照して説明する。図４４（ａ）は、IPS方式など横電界を用いる液晶表示装置において、電極２１に正の電圧、電極２２に負の電圧を印加し、液晶分子の形状効果を考えない場合の電気力線２６を実線で示すものである。電気力線は電極２１，２２上ではスプレイ状に広がっている。２３は液晶層、２４，２５はそれぞれ対向基板及びアレイ基板である。液晶表示装置は交流駆動されるので、電界の向きは、例えば６０分の１秒ごとに反転される。

【００１３】

図４４（ｂ）は、このスプレイ状の電界による液晶分子２７の配列を示している。液晶分子には、誘電異方性を与えるためにシアノ基やフッ素原子などが分子末端に導入されているが、この部分はダイポールモーメントの負極として働き、かつ、分子骨格の中で大きい部分となる。従って分子の形状は、図４４（ｂ）の拡大図（円内）に示すように、負極側に開いた楔状となる。これにスプレイ状の交流電界を印加すると、液晶分子はその形状効果（排除体積効果）のため、統計的に見て、楔形状の細い側を電極方向に、太い側を液晶層中央側に向けて配列する。このように液晶分子２７の配列が揃うので、液晶分子自身による電界２８が発生する。これをフレクソエレクトリック現象という。

【００１４】

図４４（ｃ）は、最初の電界２６と液晶分子自身のフレクソエレクトリック現象に起因する電界２８との合成電界２９を破線で示したものである。合成電界２９は、正電極２１の側で垂直電界が強くなり、負電極２２の側で垂直電界が弱くなっている。

【００１５】

この結果、印加電圧の極性が正負のいずれであるかによって、透過率分布が変化する。図４４（ｄ）は、電極２１，２２をともに透明電極で形成した場合の透過率分布を示しており、実線は電極２１が正電位となる場合（正のフレーム）、一点鎖線は電極２１が負電位となる場合（負のフレーム）である。両者は、電極の中間点を通る縦軸に関して対称であるので、両電極２１，２２がともに透明である場合、或いは、両電極２１，２２がともに遮光性である場合には、正負のフレームで透過率差はほとんど生じない。ところが、片方が透明で他方が遮光性である場合、或いは、２つの電極２１，２２の透過率特性が大幅に異なる場合には、２つの電極の光学的な寄与度に差が生じるために正負のフレームで画素内の透過率が異なり、フリッカが発生する。

【００１６】

フリッカ発生の第２の要因としては、周辺電位の影響が考えられる。図４５（ａ）は、アレイ基板３６上の３つの電極３２，３３，３４のうち、両側の電極３２，３４に－５ボルト、中央の電極３３に＋５ボルトの電圧を印加したときの等電位線を示したものである。対向基板３５の界面の電位を２つの電圧の中間値（０ボルト）と仮定すると、隣接する電極３２，３３，３４の各中間点を通る基板法線方向に０ボルトの等電位線が存在するため、フレクソエレクトリック現象の影響を考慮しなければ３つの電極３２，３３，３４はそれぞれ等価である。したがって、電極３３が正電位となる場合及び負電位となる場合のいずれも、透過率分布は図４５（ｂ）に実線で示す状態になるので、複数の電極３２，３３，３４の一部のみを透明電極としても画素内の透過率は変動せず、フリッカは発生しない。

10

20

30

40

50

【0017】

しかしながら、IPS方式の液晶表示装置では、対向基板の表面に電極がないため、界面35に所望の電位を与えることが難しい。このため、対向基板の界面35の電位が-5ボルトであると仮定すると、電極33が正電位となる場合においては、図46(a)に示すように、電極32, 34の上に基板法線方向に-5ボルトの等電位線が存在し、この場合の透過率分布は、図46(b)に実線で示すように、両側の電極(負電極)32, 34上の透過率が、中央の電極(正電極)33上の透過率よりも高くなる。一方、電極33が負電位となる場合においては、図46(b)に一点鎖線で示すように、両側の電極(正電極)32, 34上の透過率が、中央の電極(負電極)33上の透過率よりも低くなる。したがって、複数の電極32, 33, 34の一部のみを透明電極とすると、透明電極の電位が負となるフレームの方が透明電極の電位が正となるフレームよりも明るくなり、フリッカが発生する。

10

【0018】

これらフリッカ発生の主要因となり得る現象を考慮すると、従来の表示装置は、各画素内における透過率は一様ではなくある分布を有しており、画素電極が対向電極に対して正電位となる期間(正のフレーム)と、画素電極が対向電極に対して負電位となる期間(負のフレーム)とで、透過率分布が変動すると考えられる。したがって、例えば、画素電極を透明材料から構成し、対向電極を遮光性材料から構成した場合、画素電極の透過率は正負のいずれか一方のフレームで高くなり、他方のフレームで低くなる。一方、対向電極は光を通さないため、この部分の透過率は正負のフレームで差を生じない。この結果、画素電極上のフレーム間の透過率差が画素全体の輝度変動として観察されることが考えられる。

20

【0019】

このようなフリッカ現象は、IPSモードの液晶表示装置に限られるものではなく、光透過率が異なる2つの電極を有する表示装置を交流駆動する場合に生じ得ると考えられる。

【0020】

そこで、上記目的を達成するための本発明の表示装置は、アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電気的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、前記画素電極は、第1の画素電極及び第2の画素電極を含み、前記対向電極は、第1の対向電極及び第2の対向電極を含んでおり、前記第1の画素電極と該第1の画素電極よりも光透過率が低い前記第1の対向電極との間で電界が生じる第1の領域と、前記第2の画素電極と該第2の画素電極よりも光透過率が高い前記第2の対向電極との間で電界が生じる第2の領域とが形成されていることを特徴とする。

30

【0021】

この表示装置によれば、画素電極と対向電極との透過率差により発生するフリッカ極性を、第1の領域及び第2の領域によりキャンセルさせることができるので、フリッカの発生を抑制することができる。

40

【0022】

この表示装置においては、前記第1の領域と前記第2の領域とが隣接していることが好ましい。

【0023】

また、前記第1の画素電極及び前記第2の画素電極は、同一の前記ゲート配線から入力された信号電圧に基づいて、同一の前記ソース配線から電圧が印加されることが好ましく、これによって、第1の画素電極及び第2の画素電極に印加される電圧の極性を同一にすることができ、フリッカ極性を確実にキャンセルさせることができる。

50

【0024】

前記第1の領域及び前記第2の領域は、同一のドット内に存在することが好ましい。この場合、前記第1の領域と前記第2の領域との境界を、前記共通配線上に位置させることができ、前記第1の画素電極と前記第2の画素電極、及び、前記第1の対向電極と前記第2の対向電極を、介在する絶縁層に形成されたコンタクトホールを介してそれぞれ接続することができる。これにより、電極材質変換のためのコンタクトホールを表示領域の開口部に形成しなくても良いので、高い開口率を維持することができる。また、前記第1の領域と前記第2の領域との間に前記ソース配線が配置されるように構成することも可能であり、前記スイッチング素子を、前記第1の画素電極及び第2の画素電極のそれぞれに対応して設けることが好ましい。この構成によれば、ドットの不良率を低減させることが可能になる。更に、前記第1の領域及び前記第2の領域をそれぞれ複数形成する場合、前記ゲート配線に沿ってそれぞれ2つずつ交互に連続するように配置することが好ましく、2つの連続する前記第1の領域又は前記第2の領域の境界を、前記画素電極上又は対向電極上に存在させることが好ましい。これにより、隣接する領域間で画素電極又は対向電極を共用することができ、開口率を高めることができる。

10

【0025】

また、前記第1の領域及び前記第2の領域をそれぞれ複数形成する場合、前記第1の画素電極及び前記第2の画素電極に印加される所定の電圧極性に応じて、フリッカ極性が前記ゲート配線及び前記ソース配線の双方に沿って周期的に変化するように、前記第1の領域及び前記第2の領域を配置することが好ましい。これにより、駆動に伴う縦筋や横筋が生じることがなく、フリッカを低減させて均一な表示を行うことができる。この場合、前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線の双方に沿って、1ドット毎に行うことが好ましい。また、市松模様などを表示する場合には、前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線の双方に沿って、複数のドット毎に行うことが好ましい。

20

【0026】

また、前記第1の領域及び前記第2の領域は、1つのドットにそれぞれ対応した構成にすることができ、或いは、前記第1の領域及び前記第2の領域は、赤、緑、青の3つのドットから構成された画素にそれぞれ対応した構成にすることができ、いずれにおいても、小領域内においてフリッカの低減効果を得ることができる。

30

【0027】

また、前記第1の画素電極及び前記第2の画素電極に電氣的に接続された蓄積容量電極を、前記第1の領域及び前記第2の領域のそれぞれに備え、前記2つの蓄積容量電極は、前記共通配線上又は前記ゲート配線上に絶縁層を介して配置されることによりそれぞれ蓄積容量部を形成した場合、前記2つの蓄積容量部の容量値を実質的に等しくすることが好ましい。このためには、前記2つの蓄積容量電極を同一の材料により形成することが好ましく、表面の面積を実質的に等しくすることで対応可能である。

【0028】

また、前記第1の画素電極及び前記第2の対向電極は、光透過性材料とすることができ、前記第1の対向電極及び前記第2の画素電極は、遮光性材料とすることができ、

40

【0029】

また、前記第1の領域の開口部において前記第1の画素電極が占める面積と、前記第2の領域の開口部において前記第2の対向電極が占める面積とを、実質的に等しくすることが好ましく、これによって、フリッカ極性を確実にキャンセルさせて、フリッカの低減効果を高めることができる。この場合、前記第1の画素電極と前記第2の対向電極とは、実質的に等しい透過率を有することが好ましい。このような構成は、前記対向基板に形成された前記アレイ基板の一部を遮光する遮光層を利用して、前記第1の対向電極又は前記第2の画素電極の一部を覆うことにより、容易に達成することができる。

【0030】

また、前記第1の領域及び前記第2の領域には、同一極性の駆動電圧が印加されることが

50

好ましい。

【0031】

また、前記第1の領域と前記第2の領域は、前記画素電極が前記対向電極に対して正電位になる場合と負電位になる場合との輝度差の絶対値が実質的に等しくなるようにすることが好ましい。

【0032】

また、本発明の前記目的は、アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電氣的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極と、前記画素電極と前記対向電極との間に配置された中間電極とを備え、前記中間電極は、前記画素電極及び前記対向電極のいずれよりも透過率が高いか又は低いことを特徴とする表示装置により達成される。

10

【0033】

この表示装置においては、前記画素電極及び前記対向電極は同一の材料により形成され、前記画素電極と前記中間電極との間、及び、前記中間電極と前記対向電極との間が、実質的に同じ距離であることが好ましい。

20

【0034】

前記中間電極は、前記画素電極及び前記対向電極と抵抗接続することが好ましく、或いは、容量結合を行っても良い。

【0035】

また、前記中間電極の電位は、電圧が印加された前記画素電極の電位と、基準電位となる前記対向電極の電位との中間の電位になることが好ましい。

【0036】

上記各表示装置において、前記電気光学物質は液晶であることが好ましく、前記画素電極には、交流電圧が印加されることが好ましい。

30

【0037】

また、本発明の前記目的は、アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電氣的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線によりそれぞれ画定された隣接する2つの領域のうち、一方の領域内に存在する画素電極の透過率が前記一方の領域内に存在する対向電極の透過率よりも高く、他方の領域内に存在する画素電極の透過率が前記他方の領域内に存在する対向電極の透過率よりも低い、表示装置の駆動方法であって、前記画素電極に印加する電圧を、隣接する所定の領域毎に反転させることを特徴とする表示装置の駆動方法により達成される。

40

【0038】

この表示装置の駆動方法によれば、フリッカ極性を隣接する領域でキャンセルさせることができ、フリッカの発生を抑制することができる。

【0039】

前記所定の領域は、前記ゲート配線及び前記ソース配線に沿って2方向に隣接しているこ

50

とが好ましい。

【0040】

また、前記所定の領域は、1つのドット、又は、前記ゲート配線又は前記ソース配線のいずれかに沿って隣接する2つのドットに対応していることが好ましい。或いは、赤、緑、青の3つのドットから構成された1つの画素に対応していても良く、更には、赤、緑、青の3つのドットから構成された1つの画素が前記ゲート配線又は前記ソース配線のいずれかに沿って隣接した2つの画素に対応していても良い。

【0041】

また、本発明の前記目的は、アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電気的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、前記画素電極と前記対向電極とが透過率の異なる材質によって形成された表示装置の駆動方法であって、前記画素電極に印加する電圧に、一定の輝度補正電圧を加えることを特徴とする表示装置の駆動方法により達成される。

10

【0042】

この表示装置の駆動方法によれば、前記画素電極に印加する電圧の極性を反転した場合の輝度差をほぼ同じにすることができ、フリッカを抑制することができる。

20

【0043】

この表示装置の駆動方法において、表示装置の前記画素電極及び前記対向電極がいずれも透明導電体により形成されている場合は、前記領域内の光透過範囲に占める前記画素電極及び前記対向電極の合計面積が互いに相違する構成において有効である。

【0044】

また、本発明の前記目的は、アレイ基板と、前記アレイ基板に対向する対向基板と、前記アレイ基板と前記対向基板との間に挟持された電気光学物質とを備え、前記アレイ基板は、互いに交差している複数本のゲート配線及び複数本のソース配線と、隣接する2本の前記ゲート配線及び隣接する2本の前記ソース配線により画定された各領域内に配置された画素電極と、前記ゲート配線から入力された信号電圧に基づいて前記ソース配線から前記画素電極へ印加される電圧をスイッチングするスイッチング素子と、隣接する2本の前記ゲート配線の間に形成された共通配線と、前記共通配線に電気的に接続され、電圧が印加された前記画素電極との間に前記電気光学物質を駆動する電界が生じる対向電極とを備え、前記画素電極は、第1の画素電極及び第2の画素電極を含み、前記対向電極は、第1の対向電極及び第2の対向電極を含んでおり、前記第1の画素電極と該第1の画素電極よりも光透過率が低い前記第1の対向電極との間で電界が生じる第1の領域と、前記第2の画素電極と該第2の画素電極よりも光透過率が高い前記第2の対向電極との間で電界が生じる第2の領域とがそれぞれ複数形成されている表示装置の駆動方法であって、フリッカ極性が前記ゲート配線及び前記ソース配線の双方に沿って周期的に変化するように、前記第1の領域及び前記第2の領域の配列パターンに基づいて、前記第1の画素電極及び前記第2の画素電極に印加される電圧の所定の極性反転を行うことを特徴とする表示装置の駆動方法により達成される。

30

40

【0045】

このような駆動方法によっても、フリッカ極性をキャンセルさせることができると共に、駆動に伴う縦筋や横筋の発生を防止することができる。

【0046】

前記フリッカ極性の反転は、前記ゲート配線及び前記ソース配線的一方又は双方に沿って、1ドット毎又は複数のドット毎に行うことが好ましい。

50

【 0 0 4 7 】

また、上記各駆動方法においては、前記画素電極に印加する電圧の駆動周波数を、60Hz以上とすることが好ましく、これによって、フリッカを見かけ上なくすることができる。

【 0 0 4 8 】

【 発明の実施の形態 】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【 0 0 4 9 】

(実施の形態 1)

図1は、本発明の第1の実施形態に係る表示装置において、アレイ基板の最小表示単位となる1ドットの構成を示す平面図であり、図2(a)～(c)は、それぞれ図1におけるA-A'部、B-B'部、及びC-C'部の断面図である。図1において、走査信号を供給するゲート配線4と映像信号を供給するソース配線7とは略直交するように配置されており、ゲート配線4とソース配線7との各交差部付近に、薄膜トランジスタ(TFT: Thin Film Transistor)5がスイッチング素子として形成されている。このTFT5は、ゲート配線4上に絶縁層を介して形成され、アモルファスシリコンよりなる半導体層8を有しており、この半導体層8の両側に、ソース配線7の突出部とドレイン電極6が対向配置されている。

10

【 0 0 5 0 】

また、ソース配線7にはTFT5のドレイン電極6を介して画素電極1が接続されており、画素電極1に対向するように、電位の基準となる対向電極2が配置されている。この対向電極2は、2つのゲート配線4、4の中間に平行に設けられて対向電極2に所定の電位(対向電圧)を供給する共通配線3に電気的に接続されている。

20

【 0 0 5 1 】

画素電極1は、図においてドットの上半分に配置された透明導電体からなる第1の画素電極1aと、ドットの下半分に配置された金属材料からなる第2の画素電極1bとを備えている。また、対向電極2は、第1の画素電極1aに対向するようにドットの上半分に配置された金属材料からなる第1の対向電極2aと、第2の画素電極1bに対向するようにドットの下半分に配置された透明導電体からなる第2の対向電極2bとを備えている。

【 0 0 5 2 】

また、ゲート配線4上には、第1の画素電極1aに接続された蓄積容量部10が絶縁層を介して形成されている。

30

【 0 0 5 3 】

図1及び図2に示すように、アレイ基板9上には、第1の金属層(例えば、チタン、アルミニウム、チタンの3層積層構成)により、ゲート配線4、第1の対向電極2a、及び共通配線3が形成されている。その上には、絶縁層11aを介して、第2の金属層(例えば、チタン、アルミニウム、チタンの3層積層構成)により、ソース配線7、ドレイン電極6、及び第2の画素電極1bが形成されている。その上には、絶縁層11bを介して、透明導電体層(例えばITO)により、第1の画素電極1a及び第2の対向電極2bが形成されている。半導体層8は、前記第1の金属層と第2の金属層との間に形成、パターンニングされている。上記金属層は、いずれの層も多層とする代わりに単層としても良く、例えば、クロム、アルミニウム、タンタル等とすることが出来る。また、モリブデンとタンゲステンの合金、モリブデンとタンタルの合金などの合金を使うことも出来る。特に、銀系の合金(例えば銀とパラジウムと銅の合金)を使えば、配線抵抗を低くすると同時に加工プロセスを簡単にできるという利点がある。透明導電体層には、ITO(Indium-Tin-Oxide)のほか、酸化スズなどの酸化物や、有機系の導電膜を用いることも出来る。

40

【 0 0 5 4 】

第1の画素電極1aと第2の画素電極1bとは、絶縁層11bに形成されたコンタクトホール13を介して接続されている。また、第1の対向電極2aは、同一層に形成された共通配線3に接続されており、第2の対向電極2bは、絶縁層11a、11bに形成されたコンタクトホール14を介して、共通配線に接続されている。尚、電極の形状や本数に応

50

じてコンタクトホールの数やレイヤー変換の数は調整される。

【0055】

このように構成されたアレイ基板9と対向基板（図示せず）との間に液晶（図示せず）を封入することにより、表示装置が得られる。

【0056】

次に、この表示装置の作動について説明する。ゲート配線4にオン電圧を印加すると、半導体層8にチャンネルが形成され、ソース配線7とドレイン電極6との間が導通状態になる。この時、ドレイン電極6と画素電極1は、ソース配線7の電位と同じ電位に充電される。これにより、画素電極1へ供給された電圧と基準電位が印加される対向電極2の電圧との差が生じるため、第1の画素電極1aと第1の対向電極2aとの間、及び、第2の画素電極1bと第2の対向電極2bとの間のそれぞれに、基板面に略平行な方向の電界が発生し、各電極間の液晶に印加される。

10

【0057】

ゲート配線4にオフ電圧を印加している期間は、半導体層8にチャンネルが形成されないで、ソース配線7とドレイン電極6との間は非導通状態であり、ドレイン電極6と画素電極1に充電された電荷が保持される。蓄積容量電極10は、ゲート配線4との間に蓄積容量部を形成しており、画素電極1からの電荷の漏れに伴う電位変動を補償、緩和して、表示装置の動作を安定化させている。以上は1ドットの動作についての説明であるが、表示装置全体としては、マトリクス状に配置された各ドットに対して、ゲート配線を順次走査しながら走査されているドットに応じた信号電圧をソース配線に加え、各ドットに所定の電位を順に書きこんでいく。

20

【0058】

図3及び図4を参照して、本実施形態の表示装置の作動を更に詳細に説明する。図3及び図4の構成は図2の構成と同一であるため、図2に付した符号の中で説明に必要なもの以外は省略している。

【0059】

各ドットの信号電圧は、対向電極2に対する画素電極1の電位がフレームごとに正負の値をとるように交流化されている。図3は、第1のフレームで画素電極1に正電位を書込んだ後、ゲート電圧がオフレベル（ $V_g(0FF)$ ）になった状態を示すものであり、図4は、第2のフレームで画素電極に負電位を書込んだ後、ゲート電圧がオフレベルになった状態を示すものである。表示装置は、この第1及び第2のフレームが交互に繰り返されて、交流駆動が行われる。なお、説明を簡単にするため、対向電極2の電位は一定で接地電位になるものとしているが、対向電圧やゲート電圧にも画素電位の極性に応じた変調を加えれば、信号電圧の振幅を低減することができる。

30

【0060】

図3に示すように、第1のフレームにおいては、第1の画素電極1a及び第2の画素電極1bが正電位となり、第1の対向電極2a及び第2の対向電極2bが接地電位となるため、図中に矢印で示すような電界が発生する。したがって、ドットの上半分では、透明な第1の画素電極1aから遮光性の第1の対向電極2aに向かって電界が発生し、透明電極（図の斜線部）が相対的に正電位であるが、ドットの下半分では、遮光性の第2の画素電極1bから透明な第2の対向電極2bに向かって電界が発生し、透明電極（図の斜線部）が相対的に負電位となっている。

40

【0061】

これに対し、図4に示すように、第2のフレームにおいては、第1の画素電極1a及び第2の画素電極1bが負電位となり、第1の対向電極2a及び第2の対向電極2bが接地電位となるため、図中に矢印で示すような電界が発生する。したがって、ドットの上半分では、遮光性の第1の対向電極2aから透明な第1の画素電極1aに向かって電界が発生し、透明電極（図の斜線部）が相対的に負電位であるが、ドットの下半分では、透明な第2の対向電極2bから遮光性の第2の画素電極1bに向かって電界が発生し、透明電極（図の斜線部）が相対的に正電位となっている。

50

【0062】

ドットのスペース部分及び透明電極部分（図の斜線部）を通過する光は、画素電極1及び対向電極2のうち、透明な電極が遮光性の電極に対して相対的に負の電位となる部分が、相対的に正の電位となる部分よりも明るくなる。したがって、図3に示す第1フレームではドットの下半分が明るくなり、図4に示す第2フレームではドットの上半分が明るくなる。このように、ドットの上半分あるいは下半分の一方のみが交互に明るくなるため、各フレームごとに1つのドットの内部で明暗がキャンセルされ、フリッカ現象が発生しなくなる。

【0063】

本実施形態においては、ドットを上下2つの領域に分割する分割線が共通配線3上に存在するので、新たに電極層やスイッチング素子を設けることなく、1つの表示単位の内部に逆のフリッカ極性（明暗の極性）を持つ2つの領域を形成することができる。したがって、プロセス増による製造コストの上昇や、スイッチング素子の形成に伴う開口率の低下を生じることなく、フリッカを低減あるいは解消しているという利点がある。

10

【0064】

また、この共通配線3上で第1・第2の画素電極1a、1b、及び第1・第2の対向電極2a、2bのレイヤー変換及び材質変換が行われているので、この変換のためのコンタクトホール13、14を表示領域の開口部分に形成しなくて済み、開口率が高くなるという利点もある。更に、本実施形態のように表示単位の中央付近に共通配線3を配した構成では、この部分で電極材質の変換を行えば、フリッカ極性が異なる2つの領域の面積をほぼ等しくでき、簡単な構成で大きなフリッカ低減効果が得られる。一般には、上記電極材質の変換は、共通配線やゲート配線の上で行えば、上記の開口率向上効果を得ることができる。

20

【0065】

（実施の形態2）

図5は、本発明の第2の実施形態に係る表示装置において、アレイ基板の最小表示単位となる1ドットの構成を示す平面図であり、図6(a)～(d)は、それぞれ図5におけるD-D'部、E-E'部、F-F'部及びG-G'部の断面図である。図5及び図6において、図1及び図2に示す第1の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

30

【0066】

本実施形態の表示装置は、実施の形態1における蓄積容量電極10をゲート配線4上に形成する代わりに共通配線3上に形成し、共通配線3と蓄積容量電極10との間に蓄積容量部を形成したものである。この構成によれば、ゲート配線4上の容量付加を減らして、大画面になっても走査電圧の歪が少なく、均一な表示を行うことができる。フリッカが解消される原理については、第1の実施形態と同様である。

【0067】

蓄積容量電極10は、実施の形態1において、第2の金属層により、ソース配線7、ドレイン電極6、及び第2の画素電極1bと共に形成されており、この第2の画素電極1bに接続されている。また、蓄積容量電極10は、絶縁層11bを介して透明導電体層により形成された第1の画素電極1aに対して、コンタクトホール13を介して接続されている。

40

【0068】

この結果、表示単位を構成する領域（ドット）を上下に分け、上下の分割線に当たる共通配線3上で、画素電極1および対向電極2の材質を変換している構成により、プロセス増による製造コストの上昇や、スイッチング素子の形成に伴う開口率の低下を生じることなく、フリッカを低減あるいは解消しているという利点があること、及び、電極材質の変換が配線上で行われているので、電極材質変換のためのコンタクトホールを表示領域の開口部分に形成しなくて済み、開口率が高くなるという利点も、第1の実施形態と同じである。

50

【 0 0 6 9 】

なお、以下の実施形態においては、本実施形態と同様に、蓄積容量電極を共通配線 3 上に形成するが、実施の形態 1 のようにゲート配線 4 上に形成しても良い。

【 0 0 7 0 】

(実施の形態 3)

図 7 は、本発明の第 3 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。図 7 において、図 1 に示す第 1 の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

【 0 0 7 1 】

本実施形態の表示装置は、図 1 に示すアレイ基板に対向する対向基板（図示せず）に形成した遮光層としてのブラックマトリクスに対応する領域 8 1 を、一点鎖線で示す輪郭の内部に斜線を施して示したものである。即ち、領域 8 1 は、通過光が遮断される領域であり、ドットの中央に開口部を形成している。

10

【 0 0 7 2 】

領域 8 1 の輪郭は、第 1 の対向電極 2 a 及び第 2 の対向電極 2 b の中心を長手方向に通過しており、これによって、ドットの上半分及び下半分の開口部における透明電極（即ち、第 1 の画素電極 1 a 及び第 2 の対向電極 2 b ）の面積を、それぞれ等しくしている。この結果、フリッカ極性をドット内において確実にキャンセルすることができる。この構成は、ドットの上半分と下半分とで実際の透明電極の面積が異なる場合に、特に有効である。

【 0 0 7 3 】

20

本実施形態においては、ブラックマトリクスを用いてドットの上半分と下半分の開口部における透明電極の面積を等しくしたが、これは電極の幅を部分部分で変えたり、電極の長さを調整したりすることで、透明電極の面積を等しくすることも可能である。また、ブラックマトリクスはアレイ基板側に作製しても良い。更には、ブラックマトリクスに代えて金属層を用い、これを透明電極層の一部に重ねることにより、遮光層として機能させてもよい。アレイ基板側にブラックマトリクスなどの遮光層を形成することにより、2 つの基板の貼り合わせズレの影響がなくなって電極に対する遮光層の位置精度が高くなり、フリッカの解消性能を向上させることができる。より望ましくは、実験やシミュレーションを用いて透過率に寄与する実効的な透明電極の面積が等しくなるように、遮光層・電極の幅・電極の長さなどを調整すれば、フリッカの防止がより確実になる。なお、この構成は、実施の形態 1 の表示装置だけでなく、他の実施形態の表示装置にも適用することができる。

30

【 0 0 7 4 】

(実施の形態 4)

図 8 は、本発明の第 4 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図であり、図 9 (a) 及び (b) は、それぞれ図 8 における H - H ' 部及び I - I ' 部の断面図である。図 8 及び図 9 において、図 1 及び図 2 に示す第 1 の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

【 0 0 7 5 】

本実施形態の表示装置は、ドット内を右半分と左半分とに分割し、左右 2 つの領域でフリッカ極性をキャンセルするように構成したものである。

40

【 0 0 7 6 】

即ち、右側の領域は、透明導電体からなる第 1 の画素電極 1 a と、金属材料からなる第 1 の対向電極 2 a とを備えている。また、左側の領域は、金属材料からなる第 2 の画素電極 1 b と、透明導電体からなる第 2 の対向電極 2 b とを備えている。ドットの中央には、左右の領域の境界線を挟んで右側に金属材料からなる第 1 の中央対向電極 2 c が形成され、左側に透明導電体からなる第 2 の中央対向電極 2 d が形成されている。共通配線 3 は、ドット内の中央よりも上側に配置されている。

【 0 0 7 7 】

図 8 及び図 9 に示すように、アレイ基板 9 上には、第 1 の金属層により、ゲート配線 4 、

50

第1の対向電極2a、共通配線3、及び第1の中央対向電極2cが形成されている。その上には、絶縁層11aを介して、第2の金属層により、ソース配線7、ドレイン電極6、第2の画素電極1b、及び蓄積容量電極10が形成されている。その上には、絶縁層11bを介して、透明導電体層により、第1の画素電極1a、第2の対向電極2b、及び第2の中央対向電極2dが形成されている。第1の画素電極1aは、コンタクトホール13を介して蓄積容量電極10に接続されており、第2の対向電極2b及び第2の中央対向電極2dは、コンタクトホール14を介して共通配線3に接続されている。

【0078】

このように構成された表示装置によれば、フリッカの発生を抑制することができるだけでなく、コンタクトホール数を少なくすることができるので、高精細化が容易であるという利点や、コンタクト不良による欠陥発生の確率が低くなって製造歩留りが高くなるという利点がある。なお、共通配線3の位置は、ドット内の中央よりも下側であっても良い。

10

【0079】

(実施の形態5)

図10は、本発明の第5の実施形態に係る表示装置において、アレイ基板の最小表示単位となる1ドットの構成を示す平面図であり、図11(a)及び(b)は、それぞれ図10におけるJ-J'部及びK-K'部の断面図である。図10及び図11において、図1及び図2に示す第1の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

【0080】

図10中に一点鎖線で輪郭を示した領域41は、1つのドットの領域を示すものである。本実施形態は、1つのドットを逆のフリッカ極性(明暗極性)をもつ2つのサブドットSD1, SD2に分け、ドット内部においてフリッカ極性をキャンセルするようにしたものである。

20

【0081】

2つのサブドットSD1, SD2は、1つのドットがソース配線7の中央で左右に分割されたものであり、同一のゲート配線4及び同一のソース配線7から信号を受ける。右側のサブドットSD1は、透明導電体からなる第1の画素電極1aと、金属材料からなる第1の対向電極2aとを備えている。また、左側のサブドットSD2は、サブドットSD1とは逆に、金属材料からなる第2の画素電極1bと、透明導電体からなる第2の対向電極2bとを備えている。第1の画素電極1a及び第2の画素電極1bは、それぞれTF42, 43を介して同一のソース配線7に接続されている。また、共通配線3上には蓄積容量電極10b, 10cが形成されており、それぞれ第1の画素電極1a及び第2の画素電極1bに接続されている。

30

【0082】

図10及び図11に示すように、アレイ基板9上には、第1の金属層により、ゲート配線4、第1の対向電極2a、及び共通配線3が形成されている。その上には、絶縁層11aを介して、第2の金属層により、ソース配線7、ドレイン電極6a, 6b、第2の画素電極1b、及び蓄積容量電極10b, 10cが形成されている。その上には、絶縁層11bを介して、透明導電体層により、第1の画素電極1a及び第2の対向電極2bが形成されている。第1の画素電極1aは、コンタクトホール13を介して蓄積容量電極10bに接続されており、第2の対向電極2bは、コンタクトホール14を介して共通配線3に接続されている。

40

【0083】

この構成によれば、左右のサブドットで、フレクソエレクトリック現象や周辺電位などの影響による明暗の差が相殺され、フリッカのない表示が得られる。

【0084】

本実施形態の表示装置は、1ドットを2つのサブドットSD1, SD2に分割し、それぞれのサブドットSD1, SD2にTF42, 43を設けているので、いずれか一方のTF42, 43に不良が生じた場合でも、他方のTF42, 43を有するサブドットは正常に動作する。これにより、ドット全体の不良により非点灯となるドットが生じる可能性が低いと

50

いう利点もある。

【0085】

また、2つのサブドットSD1, SD2がソース配線7を挟むように配置されており、1つのソース配線7を2つのサブドットSD1, SD2で兼用しているのので、ソース配線7の本数を増やす必要がない。

【0086】

また、図10に示すように、コンタクトホール13, 14から電極1a, 2bが上下に延びているので、第1及び第2の実施形態のように、コンタクトホールから電極が一方にのみ延びている構成に比べて、コンタクトホール数を減らすことができる。このため、高精細化が容易であるという利点や、コンタクト不良による欠陥発生の確率が低くなって製造歩留りが高くなるという利点がある。

10

【0087】

フリッカ低減効果をより向上させるためには、2つのサブドットのフリッカ極性をバランスさせるのが望ましい。そのためには2つの蓄積容量電極10b, 10cの容量値を等しくすることが望ましく、設計上は、2つの蓄積容量電極10b, 10cを同一の材料から形成し、面積を互いに等しくすることが有利である。そこで、本実施形態においては、右側のサブドットSD1において、透明な第1の画素電極1aをレイヤー変換して、蓄積容量電極10bを金属層としている。この結果、TFTアレイに設計上の無理が生じることがなく設計期間が短縮され、製造プロセスの裕度の高い設計を行って製造歩留りを向上させることができる。

20

【0088】

次に、アレイ基板全体におけるドットの繰返しパターン、および駆動方法との組合せの好ましい例について述べる。図12は、図10に示すサブドットSD1, SD2のうち、左側のサブドット（画素電極が金属層）SD2をPとし、右側のサブドット（画素電極が透明電極層）SD1をQとした場合のサブドットの繰返しパターンを示したものである。図10からもわかるように、各ドット間には第1の対向電極2aまたは第2の対向電極2bがある。したがって、これら第1の対向電極2aまたは第2の対向電極2bを左右のドットで共用する構成がパターン設計上は好ましく、こうすれば開口率が向上する。従って、ゲート配線4に沿ったドット配列は、2つのサブドットがPQと並んだドットの右隣のドットは、2つのサブドットがQPと並ぶのが望ましい。即ち、左右に隣接するドットの間では、サブドットの配置を反転させて繰返すのがよい。

30

【0089】

一方、上下に隣接するドットに関しては、サブドットの配列周期が、駆動電圧の極性反転周期と一致しないようにするのが望ましい。両者の周期が一致すると、反転の効果が相殺されて、同一のフリッカ極性を有するドットがソース配線7に沿って並ぶことにより縦筋が生じる場合があるからである。

【0090】

以下、具体例を用いて説明する。上下に隣接するドットのサブドット配列に関し、レイアウト設計の面で採用しやすいものは、図12(a)に示すように、上下に隣接するドット間で、左右のサブドットの配置を交互に反転させるパターンと、図12(b)に示すように、左右のサブドットの配置を反転させずに一定にするパターンである。

40

【0091】

図13は、各ドットに印加する電圧の極性を2つのフレームで交流化する様子を示したものであり、駆動電圧の種々の極性反転方法を示している。図13に示した極性反転方法のうち、(a)のフレーム反転駆動、及び、(b)のカラム反転駆動（列反転駆動）は、縦方向のドットに同極性の電圧が印加される。これらの駆動方法は、図12(a)に示すサブドット配置パターンと組み合わせることが望ましい。これにより、隣り合う上下の行を考えた場合、サブドット配列は反転するのに対し、画素電極の電圧は同極性となるため、結局、フリッカ極性が同一のサブドットが縦に連続して並ぶことがなく、よりフリッカが見えにくくなって好ましい。

50

【0092】

また、図13に示した極性反転方法のうち、(c)のライン反転駆動(行反転駆動)、及び、(d)のドット反転駆動は、図12(b)のサブドット配置パターンと組み合わせるのが望ましい。これにより、隣り合う上下の行を考えた場合、サブドット配列は一定であるのに対し、画素電極の電圧は極性反転するため、結局、フリッカ極性が同一のサブドットが縦に連続して並ぶことがなく、よりフリッカが見えにくくなって好ましい。

【0093】

液晶駆動における極性反転方法には、図13の(c)や(d)のように反転を1行ごとに行うのではなく、n行ごとに行うものがある。図13(e)の2ライン反転駆動(2行おきの反転駆動)、及び、(f)の2ラインドット反転駆動は、n=2の場合について例示したものである。n行おきの極性反転駆動を行う場合、サブドット配列がn行おきに反転し、且つ、この配列周期が駆動電圧の極性反転周期と一致していなければ、視感上大きな問題のない表示を行うことができる。

10

【0094】

即ち、図12(a)のサブドット配列と組み合わせた場合には、n行の間、上下に並ぶサブドットのフリッカ極性が反転し続けて、n行に1回、フリッカ極性が同極性のサブドットが上下に並ぶ部分ができる。一方、図12(b)のサブドット配列と組合せた場合には、n行の間、フリッカ極性が同極性のサブドットが縦に並んだ後、n行に1回、上下に並ぶサブドットのフリッカ極性が反転する。従って、n=2の場合には、図12(a)及び(b)のどちらのサブドット配列を採用しても、フリッカ極性が同じサブドットが2つ上下に連続して並んでは、反転することになり、いずれの場合も良好な結果が得られる。nが3以上の場合には、図12(a)のサブドット配列と組み合わせた方がフリッカ極性の反転回数が多くなり、望ましい結果を与える。

20

【0095】

(実施の形態6)

図14は、本発明の第6の実施形態に係る表示装置において、アレイ基板の最小表示単位となる1ドットの構成を示す平面図であり、図15(a)~(d)は、それぞれ図14におけるL-L'部、M-M'部、N-N'部、及びO-O'部の断面図である。本実施形態は、実施の形態2と実施の形態5とを組合せたものに相当し、実施の形態2及び5の表示装置と同様の構成要素については同一の符号を付して、説明を省略する。

30

【0096】

本実施形態の表示装置は、図14中に一点鎖線で輪郭を示した1つのドット51を2つのサブドットSD3、SD4に分け、それぞれのサブドットSD3、SD4の上下でフリッカ極性をキャンセルするようにしたものである。

【0097】

即ち、2つのサブドットSD3、SD4は、1つのドットがソース配線7の中央で左右に分割されたものであり、同一のゲート配線4及び同一のソース配線7から信号を受ける。右側のサブドットSD3の上半分及び左側のサブドットSD4の上半分は、透明導電体からなる第1の画素電極1aと、金属材料からなる第1の対向電極2aとを備えている。また、右側のサブドットSD3の下半分及び左側のサブドットSD4の下半分は、金属材料からなる第2の画素電極1bと、透明導電体からなる第2の対向電極2bとを備えている。左右のサブドットSD3、SD4における第2の画素電極1bは、それぞれTF42、43を介して同一のソース配線7に接続されている。また、左右のサブドットSD3、SD4における共通配線3上には、蓄積容量電極10が形成されており、それぞれ第1の画素電極1a及び第2の画素電極1bに接続されている。

40

【0098】

図14及び図15に示すように、アレイ基板9上には、第1の金属層により、ゲート配線4、第1の対向電極2a、及び共通配線3が形成されている。その上には、絶縁層11aを介して、第2の金属層により、ソース配線7、ドレイン電極6a、6b、第2の画素電極1b、及び蓄積容量電極10が形成されている。その上には、絶縁層11bを介して、

50

透明導電体層により、第 1 の画素電極 1 a 及び第 2 の対向電極 2 b が形成されている。第 1 の画素電極 1 a は、コンタクトホール 1 3 を介して蓄積容量電極 1 0 に接続されており、第 2 の対向電極 2 b は、コンタクトホール 1 4 を介して共通配線 3 に接続されている。

【 0 0 9 9 】

本実施形態の表示装置は、第 5 の実施形態と同様、1 ドットを 2 つのサブドット S D 3 , S D 4 に分割し、それぞれのサブドット S D 3 , S D 4 に T F T 4 2 , 4 3 を設けているので、いずれか一方の T F T 4 2 , 4 3 に不良が生じた場合でも、他方の T F T を有するサブドットは正常に動作する。これにより、ドット全体の不良により非点灯となるドットが生じる可能性が低いという利点もある。

【 0 1 0 0 】

また、2 つのサブドット S D 3 , S D 4 がソース配線 7 を挟むように配置されており、1 つのソース配線 7 を 2 つのサブドット S D 3 , S D 4 で兼用しているため、ソース配線 7 の本数を増やす必要がない点も、第 5 の実施形態と同様である。

【 0 1 0 1 】

本実施形態特有の利点としては、2 つのサブドット S D 3 , S D 4 の形状が対称形であるため、駆動方式によらず良好なフリッカ極性が得られるという点を挙げる事ができる。

【 0 1 0 2 】

(実施の形態 7)

図 1 6 は、本発明の第 7 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図であり、図 1 7 (a) ~ (c) は、それぞれ図 1 6 における P - P ' 部、Q - Q ' 部、及び R - R ' 部の断面図である。図 1 6 及び図 1 7 において、図 1 及び図 2 に示す第 1 の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

【 0 1 0 3 】

本実施形態の表示装置は、画素電極 1 及び対向電極 2 をともに金属層で形成し、両者の間に透明導電層による中間電極 6 1 を形成したものである。対向電極 2 と中間電極 6 1 との間のスペース幅、及び、中間電極 6 1 と画素電極 1 との間のスペース幅は、略同じに設定されている。これら画素電極 1、中間電極 6 1、及び対向電極 2 は、端部が帯状の抵抗体 6 2 により電気的に接続されている。

【 0 1 0 4 】

図 1 6 及び図 1 7 (a) ~ (c) に示すように、アレイ基板 9 上には、第 1 の金属層により、ゲート配線 4、対向電極 2、及び共通配線 3 が形成されている。その上には、絶縁層 1 1 a を介して、第 2 の金属層により、ソース配線 7、ドレイン電極 6、画素電極 1、及び蓄積容量電極 1 0 が形成されている。その上には、絶縁層 1 1 b を介して、透明導電体層により、中間電極 6 1 が形成されている。その上には、絶縁層 1 1 c を介して、金属酸化物層や半導体層により、抵抗体 6 2 が形成されている。金属酸化物層としては、例えば、高抵抗化した I T O や酸化スズなどが挙げられ、半導体層としては、アモルファスシリコン層を挙げる事ができる。

【 0 1 0 5 】

画素電極 1 は、絶縁層 1 1 b , 1 1 c に形成されたコンタクトホール 6 7 を介して抵抗体 6 2 に接続されている。対向電極 2 は、絶縁層 1 1 a , 1 1 b , 1 1 c に形成されたコンタクトホール 6 8 を介して抵抗体 6 2 に接続されている。中間電極 6 1 は、絶縁層 1 1 c に形成されたコンタクトホール 6 9 を介して抵抗体 6 2 に接続されている。

【 0 1 0 6 】

上述したアレイ基板の等価回路を図 1 8 に示す。同図において、共通配線 3 を通じて対向電極 2 を接地電位とし、画素電極 1 に正の信号電位 (V a) を加えた場合を考える。抵抗体 6 2 の各部分の抵抗値がほぼ等しくなるように設定することで、中間電極 6 1 の電位は、画素電極 1 と対向電極 2 とのちょうど中間の電位 (V a / 2) となる。

【 0 1 0 7 】

図 1 6 における、対向電極 2 と中間電極 6 1 との間、及び、中間電極 6 1 と画素電極 1 と

10

20

30

40

50

の間は、ほぼ等しい距離とされているので、それぞれの間に形成される各スペース部 S 1 , S 2 , S 3 , S 4 の電界強度は等しく、その向きは図中に矢印で示したものになる。このとき、左側の中間電極 6 1 について考えると、この中間電極 6 1 の左半分は、スペース部 S 1 に対して正電極として働き、右半分はスペース部 S 2 に対して負電極として働く。一方、右側の中間電極 6 1 については、その左半分はスペース部 S 3 に対して負電極として働き、その右半分はスペース部 S 4 に対して正電極として働く。従って、透明導電体により形成されているそれぞれの中間電極 6 1 の左右で、フレクソエレクトリック現象や周辺電位などの影響による明暗の差が相殺される。

【 0 1 0 8 】

次のフレームで負の信号電圧が印加された場合には、電界の方向や各部分の正負電極としての動作が逆転するが、上記の説明と同様の理由で、それぞれの中間電極の 6 1 左右で明暗の差が相殺される。このように、ドット全体としては、正負フレームの間で明るさが等しいので、フリッカ現象をなくすることができる。

10

【 0 1 0 9 】

中間電極 6 1 は、電位が与えられる電極（画素電極 1 及び対向電極 2 ）に対して抵抗接続されているので、フローティング状態とならずに電位が安定する。このため、安定した表示を得ることができる。

【 0 1 1 0 】

本実施形態においては、このように中間電極 6 1 を画素電極 1 及び対向電極 2 に抵抗接続しているが、この代わりに、中間電極 6 1 に対して外部電位を供給するように構成しても良く、これによって中間電極 6 1 の電位を安定化させることも可能である。

20

【 0 1 1 1 】

また、本実施形態においては、中間電極 6 1 を透明導電体により形成し、画素電極 1 及び対向電極 2 が金属層で形成しているが、例えばコンタクトホールなどを形成することによりレイヤー変換して、画素電極 1 及び対向電極 2 を透明導電体により形成し、中間電極 6 1 を金属層により形成してもよい。この構成によれば、透明導電体で形成される部分の本数が増えるのでより、明るい表示を得ることができる。

【 0 1 1 2 】

また、中間電極 6 1 の電位は、本実施形態のように、画素電極 1 と対向電極 2 とのちょうど中間の電位となるのが望ましいが、画素電極 1 の電位と対向電極 2 の電位との間の電位であれば、フリッカ低減効果を得ることができる。

30

【 0 1 1 3 】

また、本実施形態においては、中間電極 6 1 に上に絶縁層 1 1 c を介して抵抗体 6 2 を形成しているが、抵抗体 6 2 のパターニング時に中間電極 6 1 が侵されない場合には、絶縁層 1 1 c により中間電極 6 1 を保護する必要がない。したがって、図 1 6 における P - P ' 部を、図 1 7 (d) に示すように絶縁層 1 1 c を形成しない構成とすることも可能であり、これによってプロセス及び製造コストの低減を図ることができる。

【 0 1 1 4 】

この場合の抵抗体 6 2 の具体的な形成方法としては、ITO で形成された中間電極 6 1 上に樹脂系の抵抗材料層を形成し、パターニングされたフォトリジストを用いてこの抵抗材料をエッチングする方法が挙げられる。また、樹脂材料として感光性のものを用い、これを直接パターン露光しても良い。更に、他の方法として、マスク蒸着を用いて所定の部分にのみ抵抗体を付着させることも可能である。

40

【 0 1 1 5 】

（実施の形態 8 ）

図 1 9 は、本発明の第 8 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図であり、図 2 0 (a) ~ (c) は、それぞれ図 1 9 における S - S ' 部、T - T ' 部、及び U - U ' 部の断面図である。本実施形態は、第 5 の実施形態の表示装置において、画素電極 1、中間電極 6 1、及び対向電極 2 を、抵抗素子により接続する代わりに容量結合させたものであり、その他の構成については第 5 の実施

50

形態と同様である。したがって、第5の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

【0116】

図19に示すように、本実施形態においては、図16に示す抵抗体62を設けずに、中間電極61の上端部から左右に突出する延長部分71を形成し、この延長部分71を画素電極1及び対向電極2に重ねることにより、結合容量72a、72bを形成している。

【0117】

図19及び図20(a)に示すように、中間電極61の延長部分71は、絶縁層11bの上に形成されており、絶縁層11aを介して画素電極1との間に結合容量72aを形成し、絶縁層11a、11bを介して対向電極2との間に結合容量72bを形成している。

10

【0118】

上述したアレイ基板の等価回路を図21に示す。実施の形態7と同様に、共通配線3を通じて対向電極2を接地電位とし、画素電極1に正の信号電位(Va)を加えた場合を考える。結合容量72a、72bの各容量値がほぼ等しくなるように設定することで、中間電極61の電位は、画素電極1と対向電極2とのちょうど中間の電位(Va/2)となる。

【0119】

実施の形態7と同様に、図19において、対向電極2と中間電極61との間、及び、中間電極61と画素電極1との間は、ほぼ等しい幅とされているので、それぞれの間に形成される各スペース部S1、S2、S3、S4の電界強度は等しく、その向きは図中に矢印で示したものになる。従って、実施の形態7と同様に、透明導電体により形成されているそれぞれの中間電極61の左右で、フレクソエレクトリック現象や周辺電位などの影響による明暗の差が相殺される。

20

【0120】

次のフレームで負の信号電圧が印加された場合には、電界の方向や各部分の正負電極としての動作が逆転するが、上記の説明と同様の理由で、それぞれの中間電極の61左右で明暗の差が相殺される。このように、ドット全体としては、正負フレームの間で明るさが等しいので、フリッカ現象をなくすることができる。

【0121】

本実施形態の表示装置は、第7の実施形態のものに比べて、抵抗体や、この抵抗体と各電極との接続部(コンタクトホール)を形成する必要がなく、不良率や製造コストを低減することができる。

30

【0122】

なお、本実施形態の表示装置においても、第7の実施形態と同様に、例えばコンタクトホールなどを形成することによりレイヤー変換を行って、画素電極1と対向電極2を透明導電体により形成し、中間電極61を金属層で形成してもよい。こうすれば、透明導電体で形成される部分の本数が増えるのでより明るい表示を得ることができる。

【0123】

また、中間電極61の電位は、画素電極1と対向電極2のちょうど中間の電位となるのが望ましいが、画素電極1と対向電極2との間の電位であれば、フリッカ低減効果を得ることができる。

40

【0124】

結合容量72a、72bの各容量を等しくするためには、結合容量72aと結合容量72bとで絶縁層の厚みが相違することを考慮して、各結合容量72a、72bにおける電極間の対向面積を調整することが好ましい。例えば、画素電極1及び対向電極2の幅を、結合容量72a、72bが形成される箇所において部分的に変化させれば良い。

【0125】

また、本実施形態においては、2つの中間電極61を分離した構成にしているが、図22に示すように、2つの中間電極61を延長部分71で互いに接続した構成にしても良い。これにより、2つの中間電極61の電位を、確実に同電位にすることができる。この場合のS-S'部の断面を図20(d)に示す。同図において、左右の結合容量72b、72

50

bは並列であるため、これらの容量の和を、中央の結合容量72aの容量に等しくすることが好ましい。具体的には、上述したように画素電極1や対向電極2の幅を部分的に変化させればよい。

【0126】

(実施の形態9)

図23は、本発明の第9の実施形態に係る表示装置において、アレイ基板の隣接する2つのドットの構成を示す平面図であり、図24(a)~(c)は、それぞれ図23におけるV-V'部、W-W'部、及びX-X'部の断面図である。

【0127】

図10及び図11に示す第5の実施形態に係る表示装置が、1つのドットを2つに分割した各サブドットのフリッカ極性を異ならせることで、ドット内部においてフリッカ極性をキャンセルさせるのに対し、本実施形態の表示装置は、隣接する2つのドットD1、D2に同極性の信号電圧が与えられた場合、ドット間でフリッカ極性が相殺されるように、隣接する2ドットD1、D2を構成したものである。図23及び図24において、第5の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

【0128】

図23に示すように、左側のドットD1は、第1の画素電極1a及び第1の対向電極2aを備えており、第1の画素電極1aは透明導電体により構成され、第1の対向電極2aは金属層により構成されている。これに対し、右側のドットD2は、第2の画素電極1b及び第2の対向電極2bを備えており、第2の画素電極1bは金属層により構成され、第2の対向電極2bは透明導電体により構成されている。第1の画素電極1a及び第2の画素電極1bは、それぞれ別個のTF T5を介して、それぞれ別のソース配線7に接続されている。このTF T5の構成は、実施の形態1におけるものと同様である。また、ゲート配線4上には蓄積容量電極10d、10eが形成されており、それぞれ第1の画素電極1a及び第2の画素電極1bに接続されている。

【0129】

図23及び図24に示すように、アレイ基板9上には、第1の金属層により、ゲート配線4、第1の対向電極2a、及び共通配線3が形成されている。その上には、絶縁層11aを介して、第2の金属層により、ソース配線7、ドレイン電極6、及び第2の画素電極1bが形成されている。その上には、絶縁層11bを介して、透明導電体層により、第1の画素電極1a、第2の対向電極2b、及び蓄積容量電極10d、10eが形成されている。第1の画素電極1aは、コンタクトホール13を介してドレイン電極6に接続されており、第2の対向電極2bは、コンタクトホール14を介して共通配線3に接続されている。

【0130】

この構成によれば、両ドットD1、D2に正の電圧を書き込んだ場合には、左側のドットD1では、透明な第1の画素電極1aが相対的に正電位となり、右側のドットD2では、透明な第2の対向電極2bが相対的に負電位となる。一方、両ドットに負の電圧を書き込んだ場合には、左側のドットD1では、透明な第1の画素電極1aが相対的に負電位となり、右側のドットD2では、透明な第2の対向電極2bが相対的に正電位となる。従って、フリッカ極性を2つのドットD1、D2間で相殺することができる。

【0131】

本実施形態の表示装置において、フリッカ低減効果をより向上させるためには、2つのドットD1、D2のフリッカ極性をバランスさせるのが望ましい。そのためには2つの蓄積容量電極10d、10eの容量値を等しくすることが望ましく、設計上は、2つの蓄積容量電極10d、10eを同一の材料から形成し、面積を互いに等しくすることが有利である。そこで、本実施形態においては、右側のドットD2において、図24(c)に示すように、金属材料からなる第2の画素電極1bをレイヤー変換して、蓄積容量電極10eを透明導電体としている。この結果、TF Tアレイに設計上の無理が生じることがなく設計期間が短縮され、製造プロセスの裕度の高い設計を行って製造歩留りを向上させることが

10

20

30

40

50

できる。なお、蓄積容量電極 10 d, 10 e は、実施の形態 5 と同様、金属層によりゲート配線 4 上に形成することも可能である。

【0132】

(実施の形態 10)

図 25 は、本発明の第 10 の実施形態に係る表示装置において、アレイ基板の隣接する 2 つのドットの構成を示す平面図であり、図 26 (a) ~ (c) は、それぞれ図 25 における AA - AA' 部、BB - BB' 部、及び CC - CC' 部の断面図である。

【0133】

第 9 の実施形態の表示装置は、蓄積容量電極 10 d, 10 e をゲート配線 4 上に形成しているのに対し、本実施形態の表示装置は、蓄積容量電極 10 b, 10 c を共通配線 3 上に形成したものである。図 25 及び図 26 において、第 9 の実施形態と同様の構成要素には同じ番号を付け、説明を省略する。

10

【0134】

図 25 及び図 26 に示すように、アレイ基板 9 上には、第 1 の金属層により、ゲート配線 4、第 1 の対向電極 2 a、及び共通配線 3 が形成されている。その上には、絶縁層 11 a を介して、第 2 の金属層により、ソース配線 7、ドレイン電極 6、第 2 の画素電極 1 b、及び蓄積容量電極 10 b, 10 c が形成されている。その上には、絶縁層 11 b を介して、透明導電体層により、第 1 の画素電極 1 a 及び第 2 の対向電極 2 b が形成されている。第 1 の画素電極 1 a は、コンタクトホール 13 を介して蓄積容量電極 10 b に接続されており、第 2 の対向電極 2 b は、コンタクトホール 14 を介して共通配線 3 に接続されている。

20

【0135】

本実施形態の表示装置も、第 9 の実施形態と同様に、隣接する 2 つのドット D1, D2 間でフリッカ極性が相殺される。本実施形態の構成はさらに、ゲート配線 4 上の容量付加を減らしているため、大画面になっても走査電圧の歪が少なく、均一な表示を行うことができるという特長がある。

【0136】

本実施形態においても、第 9 の実施形態と同様、フリッカ低減効果を向上させるためには、2 つのドットの特性を揃えるのが望ましく、そのために蓄積容量 10 b, 10 c の容量値を等しくすることが望ましい。そのためには、設計上は、2 つの蓄積容量電極 10 b, 10 c を同一の材料から形成し、面積を互いに等しくすることが有利である。そこで、本実施形態においては、左側のドット D1 において、透明な第 1 の画素電極 1 a をレイヤー変換して、蓄積容量電極 10 b を金属層としている。この結果、TFT アレイに設計上の無理が生じることがなく設計期間が短縮され、製造プロセスの裕度の高い設計を行って製造歩留りを向上させることができる。なお、蓄積容量電極 10 b, 10 c は、実施の形態 9 と同様、透明導電層により共通配線 3 上に形成することも可能である。

30

【0137】

(実施の形態 11)

本実施形態の表示装置は、上述した本発明の各実施形態の構成を備えたカラー表示装置である。マトリクス型のドット構造を持つカラー表示装置は、通常、アレイ基板に対向する対向基板上にブラックマトリクス及びカラーフィルタが形成されている。カラーフィルタは、ブラックマトリクスの開口部に形成され、各画素毎に赤色、緑色、青色のいずれかの色層を有しており、表示装置全体ではこの 3 色を繰り返すように配置される。即ち、図 27 に太線で囲んだ領域で示すように、赤 (R)、緑 (G)、青 (B) の 3 原色を持つ 3 ドットにより、1 つの画素 91 を構成するのが一般的である。

40

【0138】

このカラー表示装置は、図 28 に示すように、ゲート配線 4 に所定の電圧を印加して走査信号を供給する走査信号駆動回路 M1 と、ソース配線 7 に所定の電圧を印加して映像信号を供給する映像信号駆動回路 M2 とを備えており、これら駆動回路 M1, M2 は、コントローラ C によって制御される。このような構成からなるカラー表示装置において、図 27

50

に示す各ドットを、上述した本発明の各実施形態に示す構成にすることで、視野角が広く、明るく、フリッカが抑制された良好な表示特性を得ることができる。

【 0 1 3 9 】

(実施の形態 1 2)

本実施形態の表示装置は、図 2 7 に示すアレイ基板上のドット配列において、1つの画素内における赤、緑、青の3ドットの構成を同一とし、隣接する画素間でフリッカ極性が異なるように構成したカラー表示装置である。隣り合う2つの画素内のドット配列を図 2 9 に示す。

【 0 1 4 0 】

図 2 9 において、P 及び Q は、同一の駆動電圧に対してフリッカ極性が互いに異なるようなドット構成であり、例えば、実施の形態 9 及び 1 0 におけるドット D 1 の構成が P に対応し、ドット D 2 の構成が Q に対応する。また、添字の R , G , B は各ドットの色を示している。本実施形態においては、同図に示すように、隣接する2つの画素 9 1 , 9 1 において、各画素内のドットの構成を同一とし、且つ、隣接する画素間でドットが異なるように構成している。これにより、隣接する画素間でフリッカ極性を容易にキャンセルさせることができるだけでなく、画素内の各ドットの特徴が一致するため、輝度 - 電圧特性のずれの影響を受けやすい中間調表示においても色ずれが生じにくいという利点がある。

【 0 1 4 1 】

(実施の形態 1 3)

実施の形態 1 2 のカラー表示装置が、画素内におけるドットの構成を同一としているのに対し、本実施形態のカラー表示装置は、図 3 0 に示すように、隣接するドット間でドットの構成が異なるようにしたものである。このような構成によれば、フリッカ極性をより細かな領域でキャンセルさせることができる。

【 0 1 4 2 】

(実施の形態 1 4)

本実施形態の表示装置は、図 2 9 に示すドット配列を備えたカラー表示装置において、フリッカの低減効果が高い駆動方法により駆動されるように構成されたものである。

【 0 1 4 3 】

フリッカを抑制するという観点からは、同じ駆動電圧に対して同じフリッカ極性を示す領域の配列周期が、駆動電圧の極性反転周期と一致しないようにするのが望ましい。両者の周期が一致すると、反転の効果が相殺されて、フリッカの低減効果が損なわれるからである。

【 0 1 4 4 】

以下、ドット配列 (図 2 9 に示す P 及び Q の配列) と駆動電圧の極性反転方法との特に好ましい組合せについて、例示する。図 3 1 は、図 2 9 に示すように画素 9 1 内におけるドットの構成を同一にした場合において、奇数フレームの駆動波形の極性、ドット構成、及びそれらの組み合わせによって定まるフリッカ極性 (奇数フレーム) を示したものである。図示していないが、偶数フレームでは、駆動波形の極性が反転されるので、フリッカ極性も反転される。

【 0 1 4 5 】

結果として得られるフリッカ極性の分布が、ライン (行) 毎に画素間又はドット間で反転されるタイプになるものが、フリッカの低減効果大きい。この組合せとしては、

図 3 1 (a) : ライン反転 (行反転) 駆動と、ライン非反転 (行非反転) ドット配列との組み合わせ、

図 3 1 (c) : フレーム反転駆動と、ライン反転 (行反転) ドット配列との組み合わせ、及び、

図 3 1 (e) : カラム反転 (列反転) 駆動と、ライン反転 (行反転) ドット配列との組み合わせ、

が挙げられる。

【 0 1 4 6 】

これに対し、例えば、パソコン画面の壁紙などとして市松パターンが表示される場合には、この模様とフリッカパターンとの干渉を防止するために、2ライン（行）毎に画素間又はドット間でフリッカ極性の分布が反転されるタイプになるものが好結果を与える。この組合せとしては、

図31(b)：ライン反転（行反転）駆動と、2ライン反転（2行反転）ドット配列との組み合わせ、

図31(d)：フレーム反転駆動と、2ライン反転（2行反転）ドット配列との組み合わせ、及び、

図31(f)：カラム反転（列反転）駆動と、2ライン反転（2行反転）ドット配列との組み合わせ、

が挙げられる。

【0147】

また、図示していないが、図31(b)や(f)に示す駆動波形の極性とドット配列との関係においては、駆動反転周期とドット配列周期とを入れ換えた、

(b')：2ライン反転（2行反転）駆動と、ライン反転（行反転）ドット配列との組み合わせ、及び、

(f')：2ライン反転（2行反転）駆動と、カラム反転（列反転）ドット配列との組み合わせ、

としても、2ライン（行）毎に画素間又はドット間でフリッカ極性の分布が反転されるタイプとすることができる。

【0148】

同様に、3以上のnに対して、nライン（行）毎に画素間又はドット間でフリッカ極性の分布が反転されるタイプを構成することも可能であり、nが10以下（好ましくは5以下）であれば、フリッカを低減しながら市松パターン表示との干渉を防止でき、2ラインでフリッカ極性の分布を反転させる場合とほぼ同様の効果を得ることができる。

【0149】

（実施の形態15）

本実施形態の表示装置は、図30に示すドット配列を備えたカラー表示装置において、フリッカの低減効果が高い駆動方法により駆動されるように構成されたものである。

【0150】

フリッカを抑制するという観点からは、実施の形態14と同様、同じ駆動電圧に対して同じフリッカ極性を示す領域の配列周期が、駆動電圧の極性反転周期と一致しないようにするのが望ましい。

【0151】

以下、ドット配列（図30に示すP及びQの配列）と駆動電圧の極性反転方法との特に好ましい組合せについて、例示する。図32は、図30に示すように画素91内において隣接するドット間でドットの構成が異なるようにした場合に、奇数フレームの駆動波形の極性、ドット構成、及びそれらの組み合わせによって定まるフリッカ極性（奇数フレーム）を示したものである。図示していないが、偶数フレームでは、駆動波形の極性が反転されるので、フリッカ極性も反転される。

【0152】

実施の形態14と同様、結果として得られるフリッカ極性の分布が、ライン（行）毎に画素間又はドット間で反転されるタイプになるものが、フリッカの低減効果が大きい。この組合せとしては、

図32(a)：ライン反転（行反転）駆動と、ライン非反転（行非反転）ドット配列との組み合わせ、及び、

図32(c)：フレーム反転駆動と、ライン反転（行反転）ドット配列との組み合わせ、が挙げられる。

【0153】

これに対し、例えば、パソコン画面の壁紙などとして市松パターンが表示される場合には

10

20

30

40

50

、この模様とフリッカパターンとの干渉を防止するために、2ライン（行）毎に画素間又はドット間でフリッカ極性の分布が反転されるタイプになるものが好結果を与える。この組合せとしては、

図32（b）：ライン反転（行反転）駆動と、2ライン反転（2行反転）ドット配列との組み合わせ、及び、

図32（d）：フレーム反転駆動と、2ライン反転（2行反転）ドット配列との組み合わせ、

が挙げられる。

【0154】

また、図示していないが、図32（b）に示す駆動波形の極性とドット配列との関係においては、駆動反転周期とドット配列周期とを入れ換えた、

（b'）：2ライン反転（2行反転）駆動と、ライン反転（行反転）ドット配列との組み合わせ、

としても、2ライン（行）毎に画素間又はドット間でフリッカ極性の分布が反転されるタイプとすることができる。

【0155】

同様に、3以上のnに対して、nライン（行）毎に画素間又はドット間でフリッカ極性の分布が反転されるタイプを構成することも可能であり、nが10以下（好ましくは5以下）であれば、フリッカを低減しながら市松パターン表示との干渉を防止でき、2ラインでフリッカ極性の分布を反転させる場合とほぼ同様の効果を得ることができる。

【0156】

第14及び15の実施形態における表示装置は、上述した図28に示す構成によって作動させることが可能であり、これによって、画面全体あるいは複数のドットを含む領域をトータルで見た場合に、視野角が広く、明るく、フリッカが低減された良好な表示特性を得ることができる。

【0157】

また、第14及び15の実施形態の説明においては、ドットを単位として、駆動波形の極性とドット配列との関係を述べたが、ここで述べた駆動波形極性とドット配列との好ましい組み合わせを画素を単位とする場合に適用しても、同様の効果を得ることができる。更に、駆動波形の極性及びドット配列の一方をドット単位とし、他方を画素単位として組み合わせることも可能である。

【0158】

（実施の形態16）

図33（a）は、本発明の第16の実施形態に係る表示装置の断面図であり、図33（b）はこの表示装置におけるアレイ基板の1ドットの構成を示す平面図である。図33（a）は、図33（b）のDD-DD'部に対応している。

【0159】

図34は、本実施形態における表示装置のスイッチング素子近傍の構成を示す断面拡大図である。

【0160】

図35（a）は、本実施形態における表示装置の4×4ドット分の画素部を示す平面図であり、図35（b）及び（c）は、この画素への書き込み極性を示す模式図である。図35（a）において、S1、S2、・・・は各画素に入力される映像信号を示し、G1、G2、・・・は各画素に入力される走査信号を示している。

【0161】

図33において、201は対向基板、202は液晶、209aはアレイ基板9の内面に形成した配向膜、209bは対向基板201の内面に形成した配向膜、210a、210b、210cはカラーフィルタ材料である。その他、実施の形態1と同様の構成部分については、実施の形態1のものと同一の符号を付して説明を省略する。本実施形態においては、画素電極1が金属材料により形成され、対向電極2が透明導電体により形成されてい

10

20

30

40

50

る。

【0162】

図34において、8aはa-Si層、8bはn+形a-Si層、14は絶縁層11a、11bに設けたコンタクトホールである。

【0163】

本実施形態の表示装置は、次のようにして製造される。まず、アレイ基板9上にA1、Ti等からなる光非透過形導電体の第1金属層を形成し、共通配線3及びゲート配線4を所定の形状にパターンニングする。この層上に絶縁層11aを形成した後、この絶縁層11aの所定の部分の上にa-Si層8aとn+形a-Si層8bとからなる半導体スイッチング素子5を形成する。さらに、絶縁層11a及び半導体スイッチング素子5の所定部分の上にA1、Ti等からなる光非透過形導電体の第2金属層を形成し、ソース配線7、ドレイン電極6、及び画素電極1を所定の形状にパターンニングする。この層上にSiNx等からなる絶縁層11bを形成する。この絶縁層11bは半導体スイッチング素子5を保護する保護膜の役目も果たすものである。

10

【0164】

さらに、対向電極2を、透明導電体であるITO膜で形成する。ここで、光非透過形導電体で形成された共通配線3と、透明導電体で形成された対向電極2との電氣的導通を得るために、絶縁層11a、11bには、コンタクトホール14を設けた構成としている。

【0165】

その後、アレイ基板9及び対向基板201には、液晶202の分子の配列を整列させるためにポリイミド等からなる配向膜209a、209bを形成する。

20

【0166】

対向基板201はアレイ基板9に対向して設け、赤色カラーフィルター材料210a、緑色カラーフィルター材料210b、青色カラーフィルター材料210c、及びブラックマトリックス211が所定のパターンに形成されている。

【0167】

このように作製されたアレイ基板9及び対向基板201は、各々所定の方向に初期配向方位を形成し、周辺部をシール剤で接着した後、液晶202を注入し封止する。

【0168】

次に、この表示装置の作動を説明する。半導体スイッチ素子5はゲート配線4から入力される駆動信号によってオンオフ制御される。そして、半導体スイッチ素子5と接続された画素電極1と対向電極2との間に印加された液晶駆動電圧によって電界を発生させ、液晶2の配向を変化させて各画素の輝度（光透過率）を制御し、画像を表示する。

30

【0169】

図33において、dはセルギャップ、w1は対向電極2の線幅、w2は画素電極1の線幅、lは対向電極2と画素電極1との間隔を示す。

【0170】

本実施例では、図33に示すように、対向電極2の線幅w1=5μm、画素電極1の線幅w2=4μm、セルギャップd=4μm、電極間隔l=10μmとした。すなわち、対向電極2及び画素電極1の各々の線幅w1、w2を、アレイ基板9と対向基板201との間の間隙d（セルギャップ）と略同じである構成とした。

40

【0171】

電極の形状としては、例えば図33(b)に示すように、対向電極2と画素電極1とが相互に配置された楕円形とし、対向電極2と画素電極1との間に横電界を形成する。上記のような電極の形状にすることで、横電界に加え、各々の電極1、2の周辺電界によって電極上の電界強度が大きくなり液晶が回転するので、本実施形態においては画素電極2に透明導電材料を使用することによって、この電極も光が透過する。

【0172】

このような電極構成においては、例えば、以下に示す液晶202を組み合わせたことにより、従来適用されている液晶駆動電圧（5V程度）で十分に電極上の電界強度を大きくし

50

、液晶を駆動することができる。

【0173】

即ち、液晶202の材料には、シアノ系化合物を10%ないし20%程度含有したシアノ系液晶材料を使用し、リタレーション $\Delta n \cdot d$ （セルギャップ d と屈折率差 Δn との積）は350nm程度とした。また、液晶層2の液晶材料のスプレイ弾性定数 $K_{11}=12$ （pN）、ツイスト弾性定数 $K_{22}=7$ （pN）、ベンド弾性定数 $K_{33}=18$ （pN）、誘電率異方性 $\Delta \epsilon=+8$ 、である。ここで、誘電率異方性 $\Delta \epsilon$ とベンドの弾性定数 K_{33} は液晶の駆動電圧を決定する上で重要であり、特に、誘電率異方性 $\Delta \epsilon$ は+8以上、ベンド弾性係数 K_{33} は18（pN）以下とするのが低電圧化のために望ましい。また、シアノ系化合物は、液晶内での局所的な電荷の蓄積を防ぐために有効であるが、その添加量が35%を超

10

【0174】

さらに、画素電極1及び対向電極2が屈曲しているので、液晶分子の回転する方向が2つの方向に分かれ、視野角方向による色付きを互いに相殺し、視野角方向による色変化の少ないパネル構成とすることができる。また、ここでは図示はしていないが、ソース配線7とブラックマトリックス211も、対向電極2及び画素電極1と同じ屈曲角を有する屈曲形状にすれば、電極1, 2を屈曲形状にしたことによる遮光面積の増加分をなくすことができ、より開口率が高い液晶パネルを得ることが可能となる。

【0175】

つぎに、本実施形態の表示装置の効果について説明する。図36は、本実施形態における液晶表示装置の画素部の光透過率特性を示す図であり、画素電極（遮光性）1, 1、対向電極（透明）2、及び開口部における相対輝度分布（透過率分布）を示している。図36（a）は画素電極1に印加される映像信号が正の場合、図36（b）は画素電極1に印加される映像信号が負の場合であり、液晶駆動電圧の極性により透過率特性が異なり、フリッカ極性（明暗極性）が生じていることがわかる。このように光透過率特性が駆動電圧の極性によって異なるため、1フレーム毎に極性を反転させるフレーム反転駆動では、フリッカー発生の要因となってしまう。また、1ライン毎に駆動電圧極性を反転させるHライン反転駆動や、1カラム毎に駆動電圧極性を反転させるVライン反転駆動では、縦ライン、横ラインのような特定のパターンを表示させると、縦スジ、横スジとなって見えてしま

20

30

【0176】

そこで、本実施形態における液晶表示装置の駆動法としては、図35（b）に示すような1ライン（行）毎及び1カラム（列）毎に画素電圧の極性を反転させる1H/1Vライン反転駆動（ドット反転駆動ともいう）とする。あるいは、図35（c）に示すような2ライン毎及び1カラム毎に画素電圧の極性を反転させる2H/1Vライン反転駆動とする。

【0177】

図35（b）に示すような1H/1Vライン反転駆動では、縦スジ、横スジのような配列パターンでは、隣り合う画素で正負の極性による輝度差を打ち消しあうため、フリッカーを見かけ上なくすることができる。これに対し、市松模様のパターンの場合には、図35（c）で示すような2H/1Vライン反転駆動が好ましく、市松模様のパターンでも正負の極性による輝度差を打ち消しあうことができるので、フリッカーを見かけ上なくすることができる。この効果は、1H/2Vライン反転駆動としても同様に得られる。

40

【0178】

本実施形態においては、ドットを単位として駆動電圧を反転させるようにしているが、赤、緑、青の3つのドットから構成された1つの画素を単位として、図35（b）や図35（c）に示すような画素電圧の極性反転駆動を行っても良い。これにより、画素内の各ドットの特性を容易に一致させることができ、輝度-電圧特性のずれの影響を受けやすい中間調表示においても色ずれが生じにくいという利点がある。

【0179】

また、1フレームの駆動周波数は、従来、30Hzであるが、60Hzまで高速化すれば

50

、極性による輝度差が生じていても人間の眼に感知されないため、フリッカーを見かけ上なくすることができる。この点については、他の実施形態においても同様である。

【0180】

(実施の形態17)

図37(a)は、本発明の第17の実施形態に係る表示装置の断面図であり、図37(b)はこの表示装置におけるアレイ基板の1ドットの構成を示す平面図である。図37(a)は、図37(b)のEE-EE'部に対応している。

【0181】

図38は、本実施形態における表示装置のスイッチング素子近傍の構成を示す断面拡大図である。

10

【0182】

図39(a)は、本実施形態における表示装置の4×4ドット分の画素部を示す平面図であり、図39(b)は、図39(a)における各々の画素に印加される映像信号の波形を示す模式図である。図39(a)において、S1、S2、・・・は各画素に入力される映像信号を示し、S1'、S2'、・・・は各画素に入力される補正映像信号を示し、G1、G2、・・・は各画素に入力される走査信号を示している。

【0183】

本実施形態においては、画素電極1及び対向電極2の双方が透明導電体からなる点で実施の形態16と相違し、その他の点は実施の形態16と同様である。したがって、実施の形態16と同様の構成部分については同一の符号を付して、説明を省略する。

20

【0184】

本実施形態の表示装置は、次のようにして製造される。まず、アレイ基板9上にA1、Ti等からなる光非透過形導電体の第1金属層を形成し、共通配線3及びゲート配線4を所定の形状にパターニングする。この層上に絶縁層11aを形成した後、この絶縁層11aの所定の部分の上にa-Si層8aとn+形a-Si層8bとからなる半導体スイッチング素子5を形成する。さらに、絶縁層11a及び半導体スイッチング素子5の所定部分の上にA1、Ti等からなる光非透過形導電体の第2金属層を形成し、ソース配線7及びドレイン電極6を所定の形状にパターニングする。この層上にSiNx等からなる絶縁層11bを形成する。この絶縁層11bは半導体スイッチング素子5を保護する保護膜の役目も果たすものでもある。

30

【0185】

さらに、絶縁層11b上に、画素電極1及び対向電極2を透明導電体であるITO膜で形成する。対向電極2は、絶縁層11a、11bに形成されたコンタクトホール14を介して共通配線3に接続され、画素電極1は、絶縁層11bに形成されたコンタクトホール13を介してドレイン電極6に接続される。尚、画素電極1及び対向電極2は、本実施形態のように同一の層に形成する代わりに、更にもう一層設けて別の層に形成することも可能である。

【0186】

その後の工程は、実施の形態16と同様である。このように製造される本実施形態の表示装置は、画素電極1及び対向電極2の双方が透明であるので、実施の形態16の構成に比べて更に実質開口率の高い表示装置とすることができる。

40

【0187】

つぎに、本実施形態の表示装置の効果について説明する。図40は、本実施形態における液晶表示装置の画素部の光透過率特性を示す図であり、画素電極(透明)1、1、対向電極(透明)2、及び開口部における相対輝度分布(透過率分布)を実線で示している。図40(a)は画素電極1に印加される映像信号が正の場合、図40(b)は画素電極1に印加される映像信号が負の場合であり、液晶駆動電圧の極性により透過率特性が異なり、フリッカ極性(明暗極性)が生じていることがわかる。即ち、図40において、画素電極1が2本であるのに対し、対向電極2は1本であるので、双方が透明電極である場合においても、画素電極1が相対的に負となる(b)の場合の方が明るくなる。これは、画素電

50

極 1 及び対向電極 2 の本数や面積の相違によって生じる現象である。

【0188】

本実施形態では、このような正負の極性による輝度差を解消する手段として、図 39 に示すように、通常の映像信号 S_1 、 S_2 、 $\dots$ に加え、輝度補正信号 S_1' 、 S_2' 、 $\dots$ を入力する。すなわち、画素電極 1、1 に正の液晶駆動電圧印加される場合は、図 39 (b) に示したように、映像信号 S_1 に輝度補正信号 $+S_1'$ 、 $+S_2'$ 、 $\dots$ を加えることによって、液晶駆動電圧の電位差を増大し明るくなるように補正する。この結果、図 40 (a) に示すように、光透過率特性は、輝度補正信号を加えない実線の状態から、輝度補正信号を加えた一点鎖線の状態に変化する。

【0189】

10

これに対し、画素電極 1、1 に負の液晶駆動電圧が印加される場合は、図 39 (b) に示したように、輝度補正信号 $-S_1'$ 、 $-S_2'$ 、 $\dots$ によって液晶駆動電圧の電位差を減少して、暗くなるように補正する。この結果、図 40 (b) に示すように、光透過率特性は、輝度補正信号を加えない実線の状態から、輝度補正信号を加えた一点鎖線の状態に変化する。

【0190】

このように、輝度補正信号による透過率特性の増減によって、正の液晶駆動電圧が入力される場合と負の液晶駆動電圧が入力される場合の輝度差をほぼ同じにすることができる。

【0191】

この時の輝度補正信号 S_1' 、 S_2' 、 $\dots$ は、透明導電層で形成された画素電極 1 及び対向電極 2 の面積比によって適正な電圧が印加されるよう制御することが好ましい。すなわち、1 つの画素の中で透明な画素電極の面積 S_A と透明な対向電極 2 の面積 S_B が等しければ、液晶駆動電圧の極性による輝度差は互いに打ち消されるが、 S_A と S_B とが異なると、極性による輝度差が残留する。そして S_A と S_B との面積比が 1 からずれるに従って、輝度差が大きくなる。そこで、この面積比の 1 からのずれに基づいて算出した大きさの補正電圧を供給して、輝度差を打ち消すようにすることが好ましい。このような構成にすれば、電極の本数にかかわらず極性の正負による輝度差を打ち消しあうことができ、フリッカーを低減することができる。

20

【0192】

本実施形態は、画素電極 1 及び対向電極 2 のいずれも透明である場合の構成であるが、実施の形態 16 のように、対向電極 2 のみが透明導電層で形成された構成でも、このような輝度補正信号を加える構成によって同様の効果が得られる。

30

【0193】

また、本実施形態の場合でも、実施の形態 16 のように、極性反転駆動、あるいは、駆動周波数を 60 Hz 以上とする倍速駆動を適用することにより、フリッカー解消の効果が高まることはいうまでもない。

【0194】

また、実施の形態 16 及び本実施形態においては、半導体スイッチング素子 5 に a-Si (アモルファスシリコン) を使用する例について説明したが、p-Si (ポリシリコン) 等、他の半導体層を使用しても同様の効果を得ることができる。この点については、他の実施形態においても同様である。

40

【0195】

また、実施の形態 16 及び本実施形態においては、画素電極 1 及び対向電極 2 が屈曲形の例について説明したが、直線形の電極、囲い込み形の電極等、電極の形状にかかわらず、実質開口率を向上するという効果を得ることができる。この点については、他の実施形態においても同様である。

【0196】

(実施の形態 18)

上記の各実施形態では、表示単位として矩形のドットを例にとり、これがマトリクス状に配置された場合について説明したが、表示単位が矩形のドットでない場合や、表示単位が

50

マトリクス状に配置されていない場合にも、本発明の効果は十分に発揮される。

【0197】

即ち、同一の基板上に配置された画素電極及び対向電極などと実質的に同一の機能を備えるものであれば、必ずしもこのような名称と呼ばれていない構成のものについても本発明を適用することが可能である。例えば、各種メータに用いられる図41に示すような円グラフのインジケータIにおいては、表示の各ブロックBを、数字の表示などに用いられる図42のセグメント表示の場合には、各セグメントSGを、上記各実施形態に示した考えに基づいて構成すれば、それぞれのブロックBやセグメントSGの内部でフリッカが打消される。この結果、視野角が広く、明るく、フリッカが低減された良好な表示特性を得ることができる。

10

【0198】

また、これらとは異なる構成の液晶表示装置の場合にも、同一内容の表示を行う表示単位について、上記各実施形態に示した考えに基づいて構成すれば、それぞれの表示単位の内部でフリッカが打消され、視野角が広く、明るく、フリッカが低減された良好な表示特性を得ることができる。

【0199】

また、照明光のシャッターや、窓ガラス用のブラインドなど、大きな領域の全面が単一の信号で制御される場合にも、それを1つの表示単位とみなして、上記各実施形態に示した考えに基づいて、2つのフリッカ極性を持つ表示単位を有するように構成すれば、それぞれの表示単位の内部でフリッカが打消され、観察方向への依存がなく、フリッカが低減された光のコントロールを行うことができる。

20

【0200】

(その他の実施の形態)

上記の各実施形態の表示装置は、1つのドットにおいて、画素電極1及び対向電極2の本数の合計を奇数とし、画素電極1と対向電極2との間隔の数を偶数とするのが望ましい。例えば、図1に示す第1の実施形態の構成や、図5に示す第2の実施形態の構成では、電極数及び間隔数をこのように設定することにより、ドットの左半分及び右半分で構成がほぼ対称となり、フリッカ低減効果が向上する。また、図23に示す第9の実施形態や、図25に示す第10の実施形態の構成も同様である。

【0201】

30

また、図10に示す第5の実施形態の構成や、図14に示す第6の実施形態の構成では、さらに、2本のソース配線の間に配置される対向電極の本数を奇数として、2つのソース配線の中央部に対向電極を配置するのが望ましい。こうすれば、2つのドットの間を対向電極で分離することができ、開口率が向上する。

【0202】

また、図16に示す第7の実施形態の構成や、図19に示す第8の実施形態の構成では、ドット内全体の電極の本数を奇数とするのが望ましいが、特に5本、9本など、 $5 + 4n$ 本(n は整数)とすれば、ドットの左半分と右半分とで構成がほぼ対称となり、フリッカ低減効果が向上する。

【0203】

40

また、上記各実施形態においては、IPS型の液晶表示装置を例にとり説明しているが、一方の基板に画素電極及び対向電極を備える構成であれば、特に限定されるものではない。

【0204】

また、画素電極及び対向電極の材料も、透明導電層と金属層との組合せに限るものではない。例えば、完全に透明でなくても、ある程度の透過率があれば表示装置の輝度を向上させる効果があるので、これと金属層とを組み合わせても構わない。また、透過率の異なる2種類の透明導電層を組み合わせることもできる。こうすれば、透過率をさらに向上させることができる。

【0205】

50

さらに、反射型表示を行う場合には、反射率の異なる2つの材料の組合せによる表示装置や、背面側の電極を反射電極として観察者側の電極を透明電極にした表示装置についても本発明を適用することができる。

【0206】

液晶表示装置の場合は、上記の説明でもわかるように、電極付近で電界がスプレイ状になっている部分があってフレクソエレクトリック現象が生じる場合や、表示単位の中に電極の存在しない部分があって周辺電位の影響により正負の電極間で電界が非対称となる場合にフリッカが生じやすく、このような構成の表示装置に対して本発明は特に顕著な効果を発揮する。

【0207】

10

そのような構成の表示装置としては、基板に略平行な電界により液晶を動作させる方式の液晶表示装置がある。具体的には、液晶分子が基板に平行な方向にのみ応答するIPS方式を初めとして、FFS(Fringe Field Switching)方式、HS(Hybrid Switching)方式などが挙げられる。例えば、図43(a)に示すように、駆動電圧がオフ状態においては液晶分子Lが立ち上がった状態となっており、オン状態になると、図43(b)に示すように、液晶分子Lの立ち上がり角度が電極21, 22間の電界に沿って変化する垂直配向タイプの液晶表示装置にも、上記各実施形態の構成を適用可能である。

【0208】

一方、MVA(Multi-domain VA)モードにおいても、電界の歪により液晶の配向を分割する場合にはスプレイ状の電界を用いているので、例えば反射型表示など光学特性に違いのある電極を用いて表示を行う場合には、本発明を適用することができる。

20

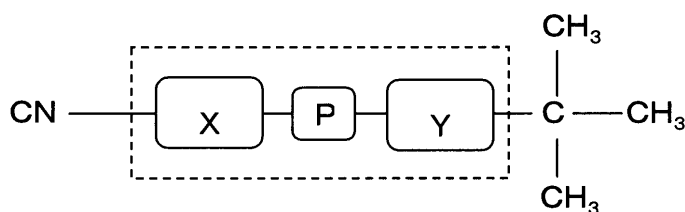
【0209】

また、上記各実施形態に使用する液晶材料は、一般に棒状の低分子であり、性能を出すために、数種から数十種の材料が混合されている。具体的な材料としては、特に限定されるものではないが、フリッカ極性の差を低減するために、フレクソエレクトリック効果を阻害するような正極側が大きい化合物を含む混合物であることが好ましく、以下の一般式(A)~(F)で表される化合物を挙げることができる。

一般式(A)

30

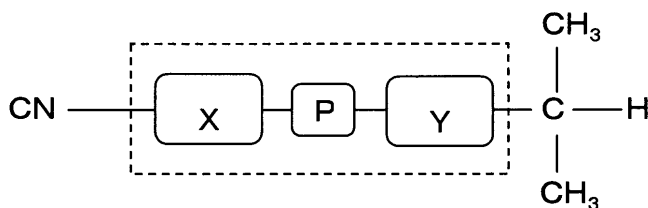
【化1】



一般式(B)

40

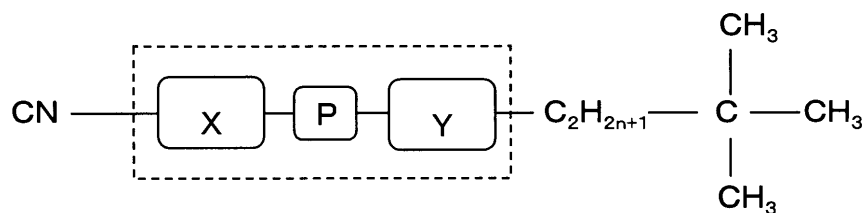
【化2】



一般式(C)

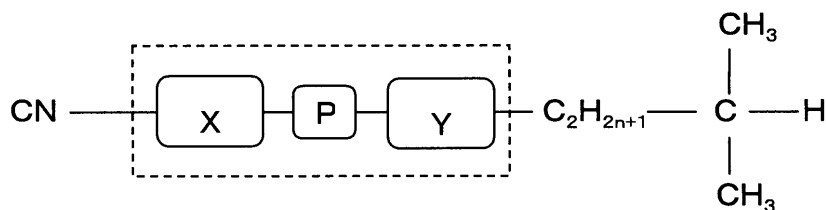
50

【化 3】



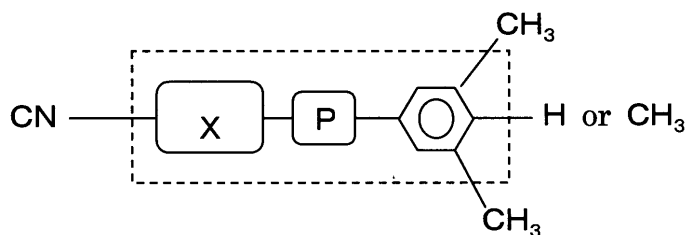
一般式 (D)

【化 4】



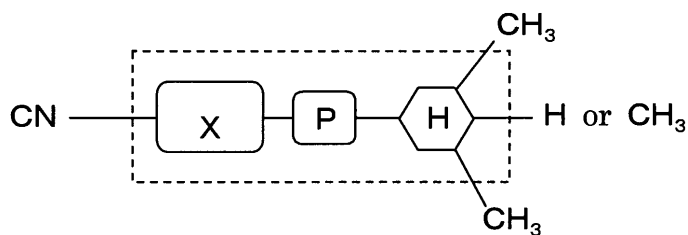
一般式 (E)

【化 5】



一般式 (F)

【化 6】



【0210】

但し、上記一般式 (A) ~ (F) において、X 及び Y は環状炭化水素残基であり、具体的には、芳香族炭化水素残基 (ベンゼン環)、脂肪族炭化水素残基 (シクロヘキサン環)、あるいは、これら芳香族炭化水素残基または脂肪族炭化水素残基を構成する炭素原子の一部が窒素原子、酸素原子などのヘテロ原子で置換されたものを例示することができる。

【0211】

また、P は中央基であり、エステル基 (- C O O -) などが含まれる。この P には、両側の基を直結させるものも含まれる。

【0212】

また、両端の末端基において、CN は、F、C F₃、C H F₂、C H₂ F であっても良く、C H₃ は、C_n H_{2n+1} (n は 2 ~ 20 の整数) であっても良い。これらの末端基は、電氣的・光学的な異方性や、液晶となる温度範囲などの物性を調整する役割を担うものである。

10

20

30

40

50

【 0 2 1 3 】

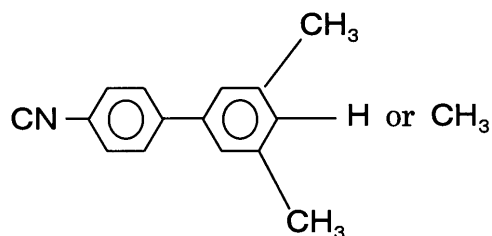
また、点線で囲まれたコア部に含まれる環状基の数は、実用的には3つ以下であるが、それより多くても良い。

【 0 2 1 4 】

上記化合物の具体例としては、以下の化学式で表されるものを例示することができる。

【 0 2 1 5 】

【化 7】



10

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 2】 図 1 の断面図である。

20

【図 3】 図 1 に示す構成の作動状態を説明するための図である。

【図 4】 図 1 に示す構成の作動状態を説明するための図である。

【図 5】 本発明の第 2 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 6】 図 5 の断面図である。

【図 7】 本発明の第 3 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 8】 本発明の第 4 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 9】 図 8 の断面図である。

30

【図 10】 本発明の第 5 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 11】 図 10 の断面図である。

【図 12】 ドットの配列を模式的に示す図である。

【図 13】 駆動電圧の種々の極性反転方法を模式的に示す図である。

【図 14】 本発明の第 6 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 15】 図 14 の断面図である。

【図 16】 本発明の第 7 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

40

【図 17】 図 16 の断面図である。

【図 18】 図 16 に示す構成の等価回路を示す図である。

【図 19】 本発明の第 8 の実施形態に係る表示装置において、アレイ基板の最小表示単位となる 1 ドットの構成を示す平面図である。

【図 20】 図 19 の平面図である。

【図 21】 図 19 に示す構成の等価回路を示す図である。

【図 22】 図 19 の変形例を示す平面図である。

【図 23】 本発明の第 9 の実施形態に係る表示装置において、アレイ基板の隣接する 2 つのドットの構成を示す平面図である。

【図 24】 図 23 の断面図である。

50

【図 25】 本発明の第 10 の実施形態に係る表示装置において、アレイ基板の隣接する 2 つのドットの構成を示す平面図である。

【図 26】 図 25 の断面図である。

【図 27】 カラー表示装置における画素内のドットの配列を模式的に示す図である。

【図 28】 本発明の第 11 の実施形態に係る表示装置を示す概略構成図である。

【図 29】 本発明の第 12 の実施形態に係る表示装置において、隣り合う 2 つの画素内のドット配列を模式的に示す図である。

【図 30】 本発明の第 13 の実施形態に係る表示装置において、隣り合う 2 つの画素内のドット配列を模式的に示す図である。

【図 31】 本発明の第 14 の実施形態に係る表示装置において、奇数フレームの駆動波形の極性、ドット構成、及びフリッカ極性を模式的に示す図である。 10

【図 32】 本発明の第 15 の実施形態に係る表示装置において、奇数フレームの駆動波形の極性、ドット構成、及びフリッカ極性を模式的に示す図である。

【図 33】 本発明の第 16 の実施形態に係る表示装置の断面図及び平面図である。

【図 34】 本発明の第 16 の実施形態に係る表示装置のスイッチング素子近傍の構成を示す断面拡大図である。

【図 35】 本発明の第 16 の実施形態に係る表示装置の 4 × 4 ドット分の画素部を示す平面図、及び、この画素への書き込み極性を示す模式図である。

【図 36】 本発明の第 16 の実施形態に係る表示装置の画素部の光透過率特性を示す図である。 20

【図 37】 本発明の第 17 の実施形態に係る表示装置の断面図及び平面図である。

【図 38】 本発明の第 17 の実施形態に係る表示装置のスイッチング素子近傍の構成を示す断面拡大図である。

【図 39】 本発明の第 17 の実施形態に係る表示装置の 4 × 4 ドット分の画素部を示す平面図、及び、この各々の画素に印加される映像信号の波形を示す模式図である。

【図 40】 本発明の第 17 の実施形態に係る表示装置の画素部の光透過率特性を示す図である。

【図 41】 本発明の第 18 の実施形態に係る表示装置を示す平面図である。

【図 42】 本発明の第 18 の実施形態に係る他の表示装置を示す平面図である。

【図 43】 本発明の他の実施形態に係る表示装置の作動状態を説明するための図である 30

【図 44】 フリッカの第 1 の発生要因を説明するための図である。

【図 45】 フリッカの第 2 の発生要因を説明するための図である。

【図 46】 フリッカの第 2 の発生要因を説明するための図である。

【図 47】 従来の表示装置を示す平面図である。

【符号の説明】

1 画素電極

1 a 第 1 の画素電極

1 b 第 2 の画素電極

2 対向電極

2 a 第 1 の対向電極

2 b 第 2 の対向電極

3 共通配線

4 ゲート配線

5 , 4 2 , 4 3 T F T

7 ソース配線

8 半導体層

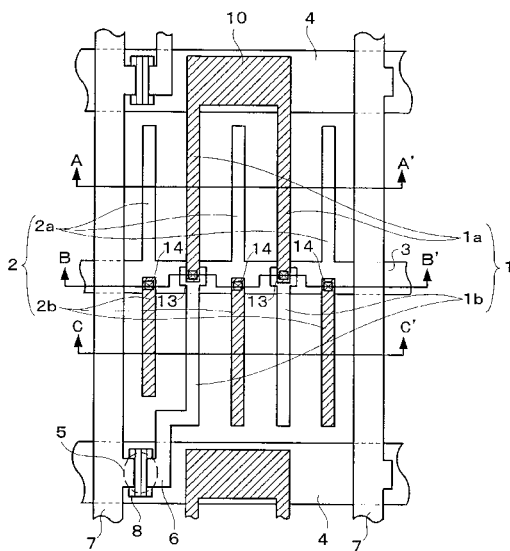
9 アレイ基板

10 , 10 b , 10 c , 10 d , 10 e 蓄積容量電極

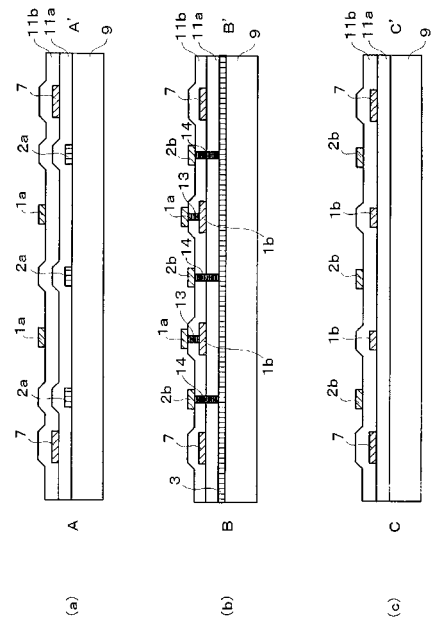
11 a , 11 b , 11 c 絶縁層

1 3 , 1 4 , 6 9 コンタクトホール
6 1 中間電極
6 2 抵抗体
7 2 a , 7 2 b 結合容量
S D 1 , S D 2 , S D 3 , S D 4 サブドット
D 1 , D 2 ドット

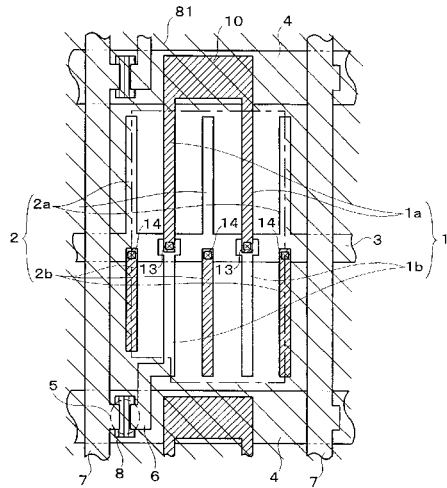
【 圖 1 】



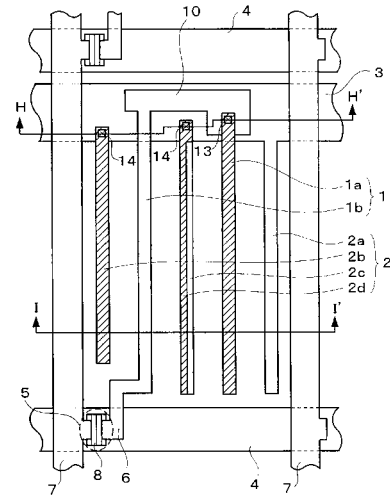
【圖 2】



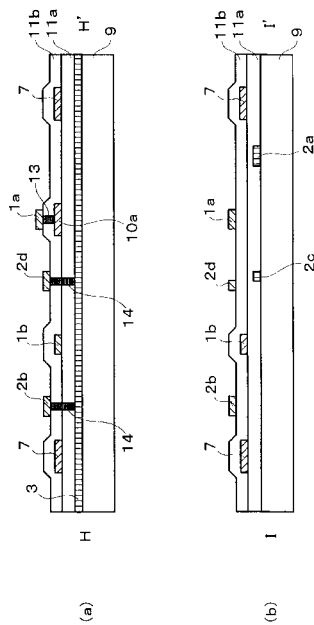
【図 7】



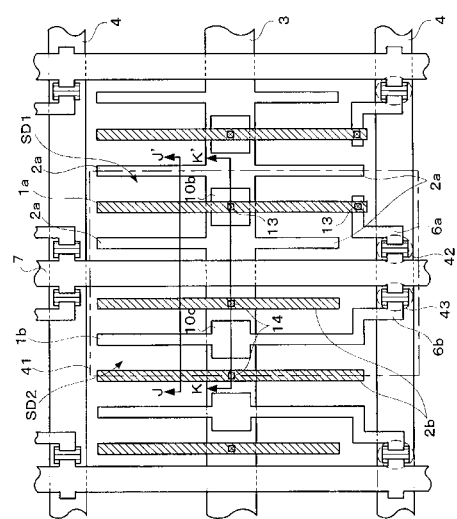
【図 8】



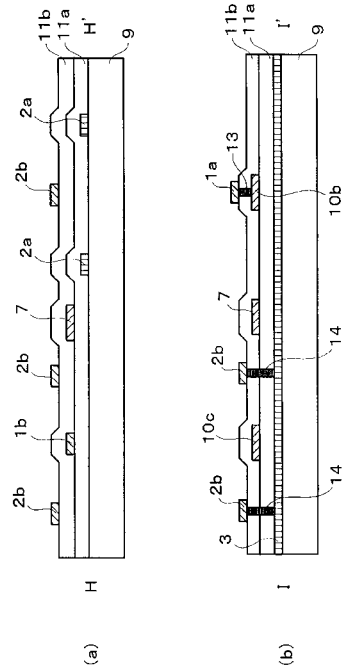
【図 9】



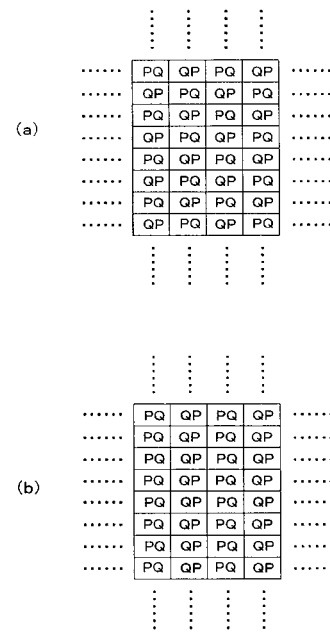
【図 10】



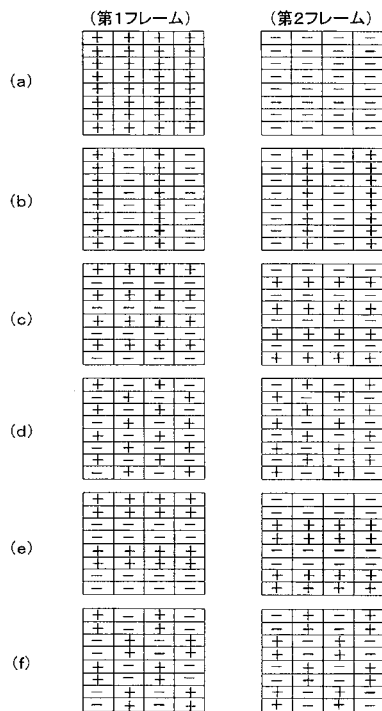
【図 1 1】



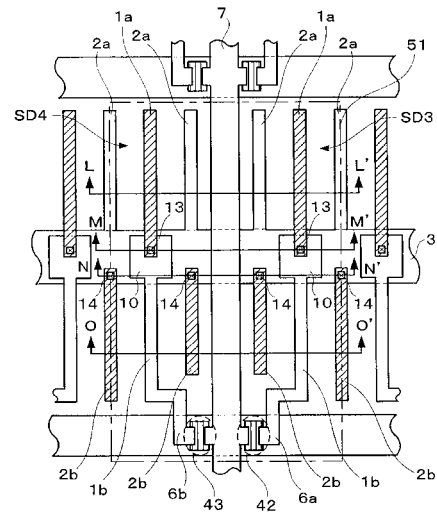
【図 1 2】



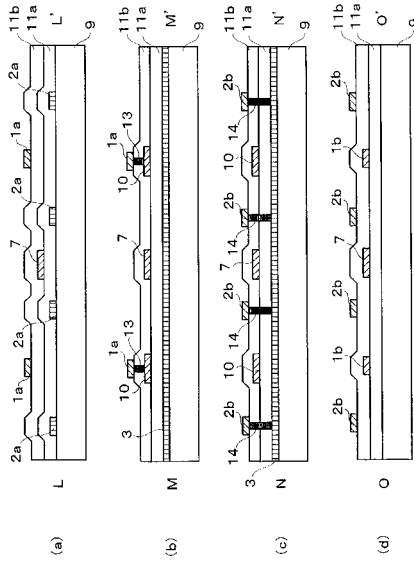
【図 1 3】



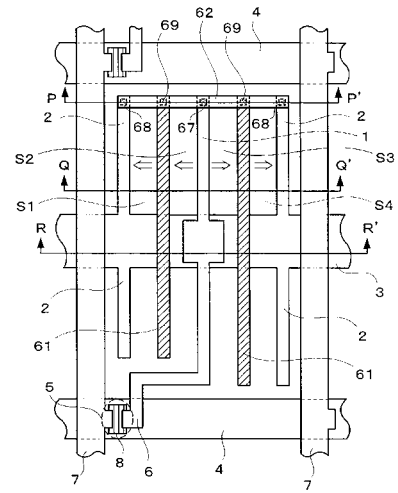
【図 1 4】



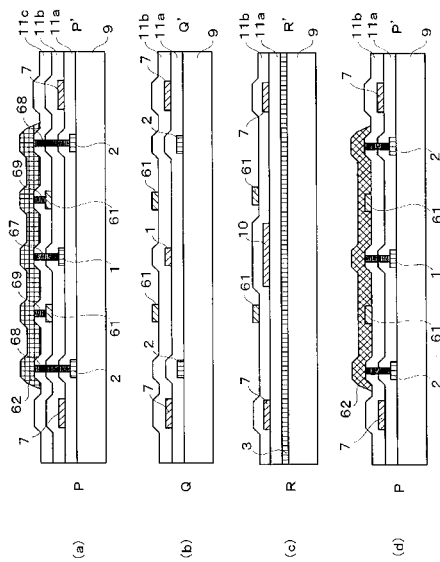
【図 15】



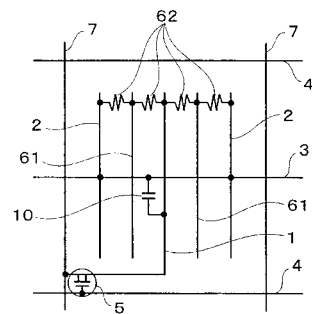
【図 16】



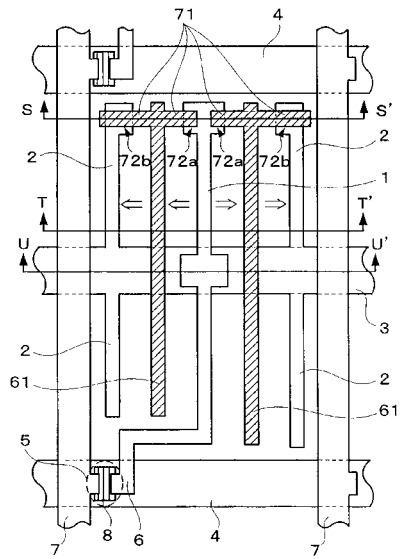
【図 17】



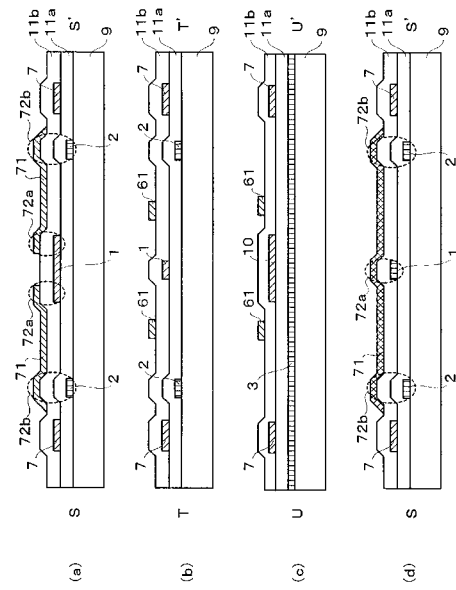
【図 18】



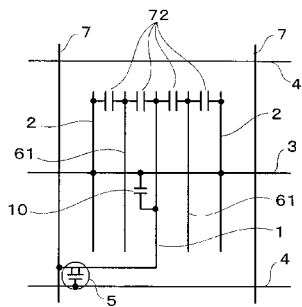
【図 19】



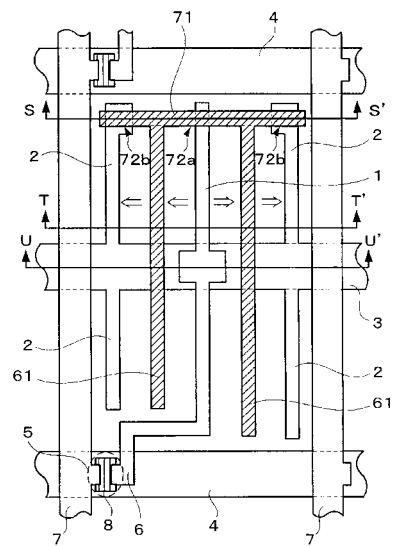
【図 20】



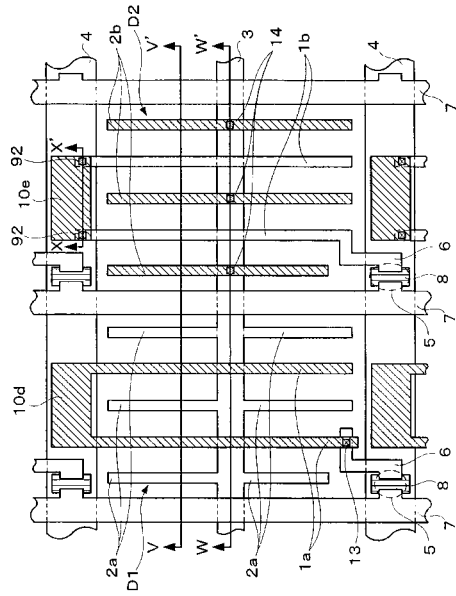
【図 21】



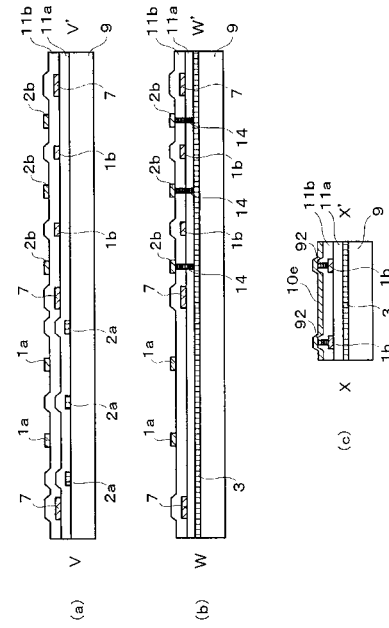
【図 22】



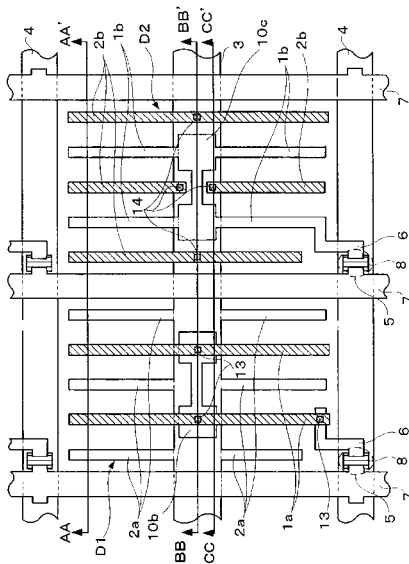
【図 2 3】



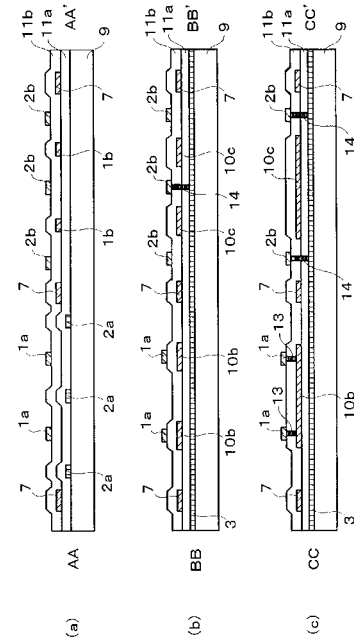
【図 2 4】



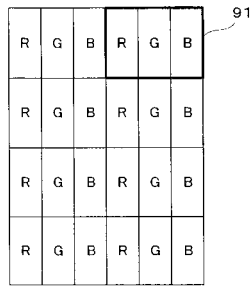
【図 2 5】



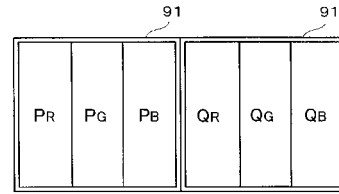
【図 2 6】



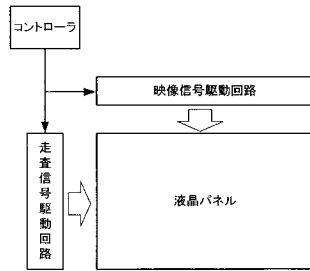
【図 27】



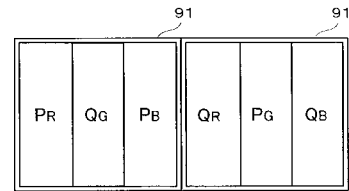
【図 29】



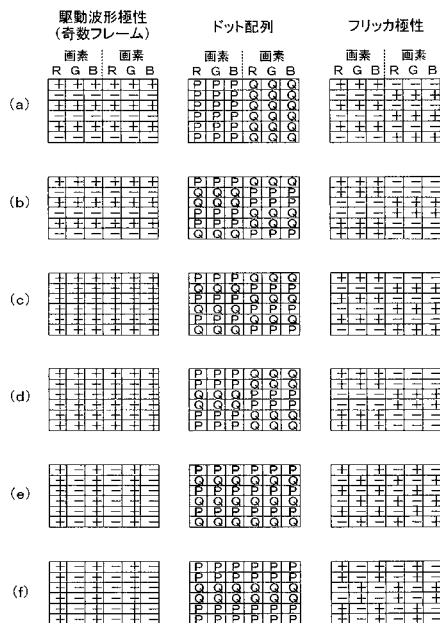
【図 28】



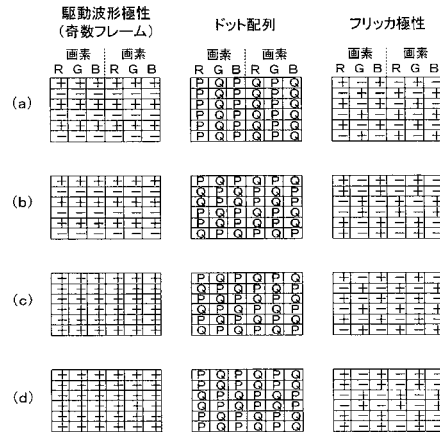
【図 30】



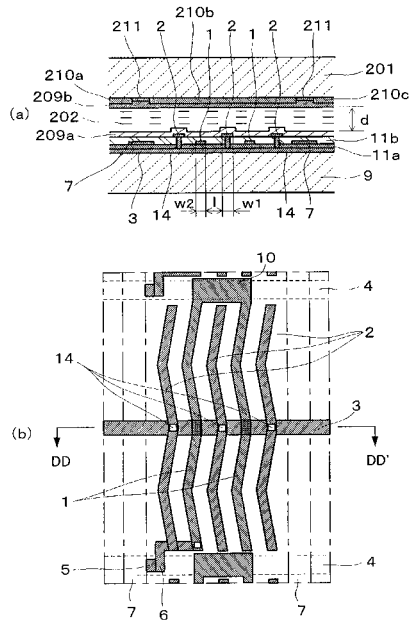
【図 31】



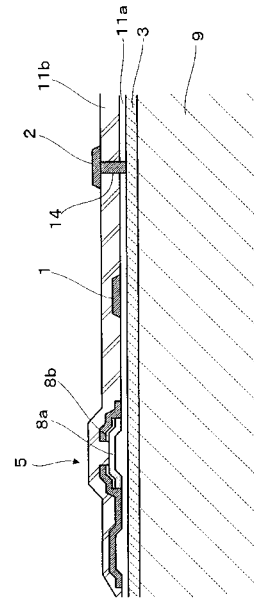
【図 32】



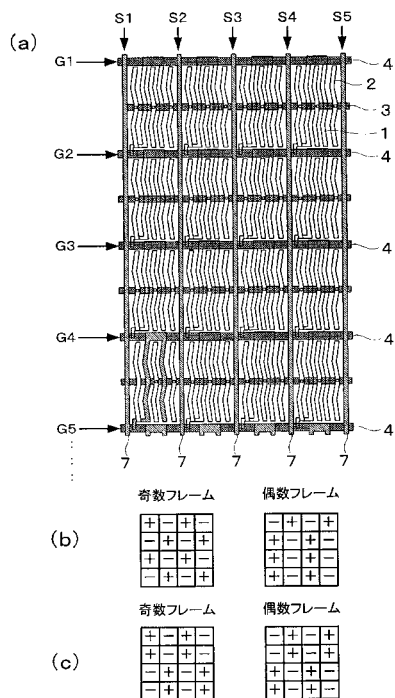
【 図 3 3 】



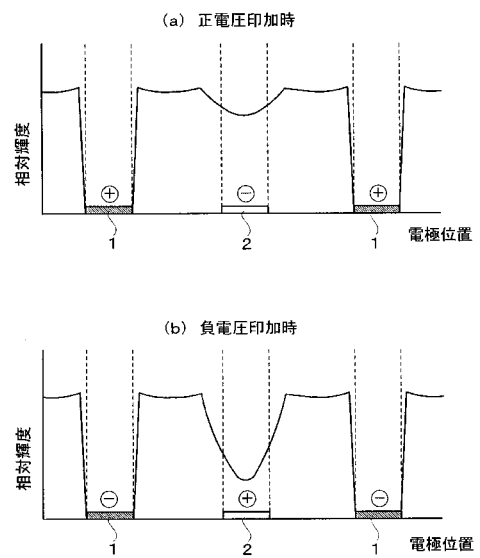
【 図 3 4 】



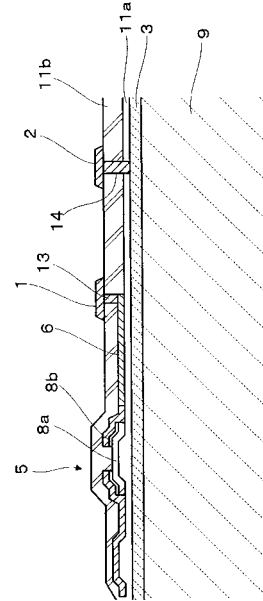
【 図 3 5 】



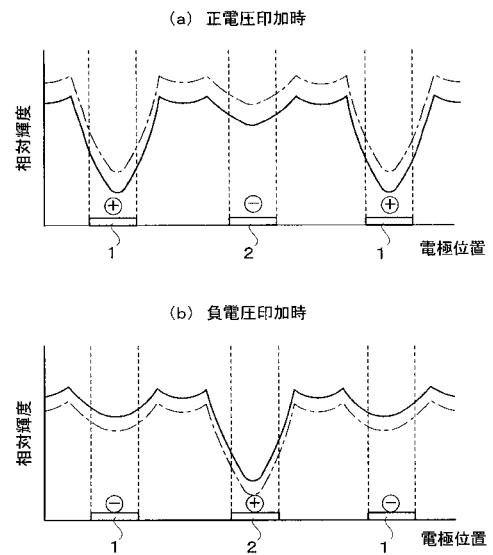
【 図 3 6 】



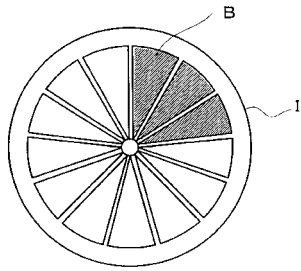
【 図 3 8 】



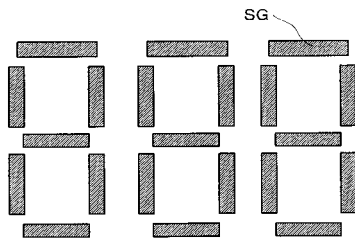
【 図 4 0 】



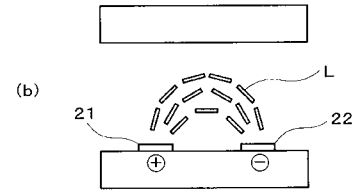
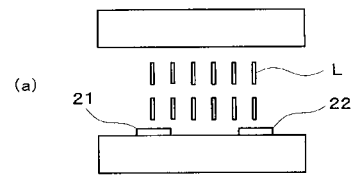
【図 4 1】



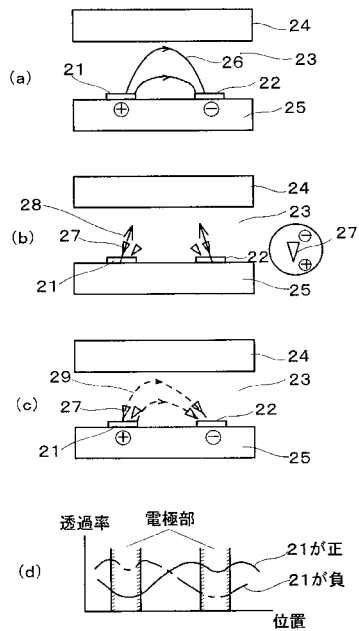
【図 4 2】



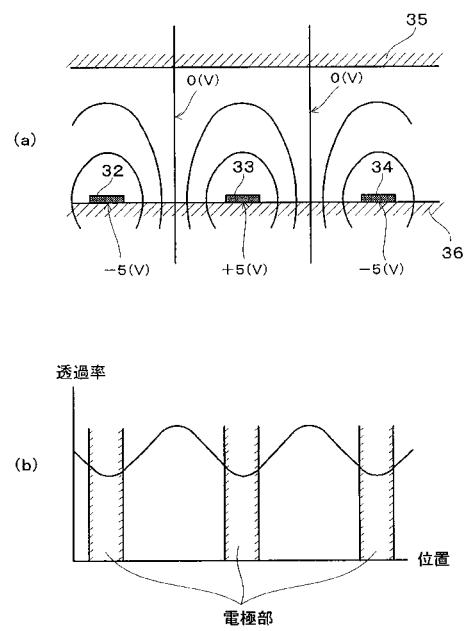
【図 4 3】



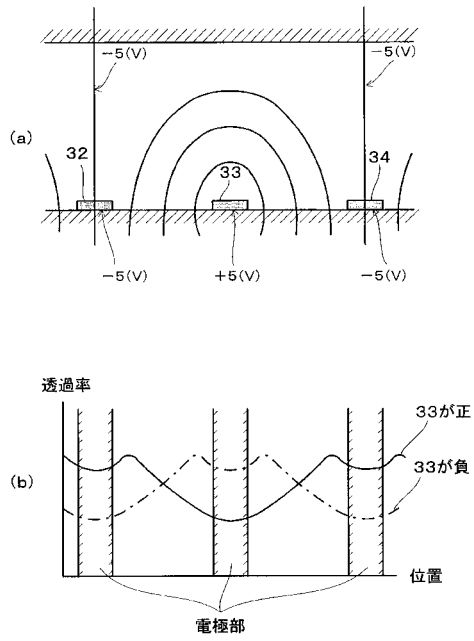
【図 4 4】



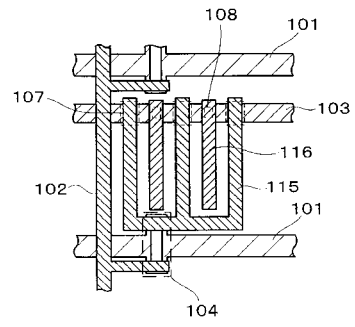
【図 4 5】



【図 46】



【図 47】



フロントページの続き

- (74)代理人 100105821
弁理士 藤井 淳
- (74)代理人 100099911
弁理士 関 仁士
- (74)代理人 100108084
弁理士 中野 睦子
- (72)発明者 熊川 克彦
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
- (72)発明者 山北 裕文
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
- (72)発明者 木村 雅典
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
- (72)発明者 滝本 昭雄
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

審査官 藤岡 善行

- (56)参考文献 特開平 1 1 - 0 5 2 4 2 1 (J P , A)
特開平 1 1 - 2 7 1 8 1 3 (J P , A)
特開平 0 9 - 0 6 1 8 4 2 (J P , A)
特開平 1 0 - 0 1 0 5 5 6 (J P , A)
特開 2 0 0 0 - 1 6 2 6 2 7 (J P , A)

- (58)調査した分野(Int.Cl.⁷, D B 名)
G02F 1/133
G02F 1/136

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP3668844B2	公开(公告)日	2005-07-06
申请号	JP2001308792	申请日	2001-10-04
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	熊川克彦 山北裕文 木村雅典 滝本昭雄		
发明人	熊川 克彦 山北 裕文 木村 雅典 滝本 昭雄		
IPC分类号	G02F1/1368 G02F1/133 G09F9/30 G09G3/20 G09G3/36		
FI分类号	G02F1/1368 G02F1/133.550 G09F9/30.330 G09F9/30.330.Z G09F9/30.340 G09F9/30.349.C G09G3/20.611.E G09G3/20.621.B G09G3/36		
F-TERM分类号	2H092/GA14 2H092/JA24 2H092/JA46 2H092/KA05 2H092/NA01 2H092/NA07 2H092/NA29 2H092/PA06 2H092/PA08 2H092/QA07 2H093/NA32 2H093/NA33 2H093/NA34 2H093/NC34 2H093/ND10 2H093/ND22 2H093/ND53 2H093/NF04 2H192/AA24 2H192/AA43 2H192/BB02 2H192/BB04 2H192/BB21 2H192/BB53 2H192/BB72 2H192/BB73 2H192/BC14 2H192/BC72 2H192/CB05 2H192/CC04 2H192/CC55 2H192/CC72 2H192/DA02 2H192/DA32 2H192/DA42 2H192/EA22 2H192/EA43 2H192/GD61 2H192/JA13 2H192/JA33 2H192/JA34 2H193/ZA04 2H193/ZC02 2H193/ZC04 2H193/ZC07 2H193/ZC13 2H193/ZC15 2H193/ZC16 2H193/ZC20 2H193/ZQ16 5C006/AC27 5C006/AF42 5C006/AF43 5C006/AF44 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BC20 5C006/FA23 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ05 5C080/JJ06 5C094/AA03 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA14 5C094/DA15 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA07 5C094/EB02 5C094/ED15		
代理人(译)	武大原 中川浩 斋藤健治 藤井 淳 仁关 睦野		
优先权	2000304557 2000-10-04 JP 2000313155 2000-10-13 JP		
其他公开文献	JP2002202736A		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制显示设备中闪烁的发生。解决方案：阵列基板10包括设置在由相邻的两条栅极线1和两条源极线2限定的每个区域中的像素电极3，用于切换从源极线2施加到像素电极3的电压的开关元件5，基于从栅极线1输入的信号电压，设置在相邻的两条栅极线1之间的公共线8，以及电连接到公共线8并且适于产生用于驱动液晶之间的液晶的公共电极4。公共电极4和像素电极3，施加电压。像素电极1包括第一像素电极1a和第二像素电极1b，对置电极2包括第一对置电极2a和第二对置电极2b。该显示器具有第

一区域和第二区域，在第一区域中，在第一像素电极1a和第一对置电极2a之间产生电场，第一对置电极2a和第一对置电极2a的透光率低于电极1a的透光率，第二区域在第二区域之间产生电场。像素电极1b和第二对置电极2b的透光率高于像素电极1b的透光率。

