

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-9365
(P2008-9365A)

(43) 公開日 平成20年1月17日(2008.1.17)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 520	5C006
G09G 3/20 (2006.01)	G02F 1/133 550	5C080
	G09G 3/20 612D	
	G09G 3/20 680G	

審査請求 有 請求項の数 6 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2006-340801 (P2006-340801)
 (22) 出願日 平成18年12月19日 (2006.12.19)
 (31) 優先権主張番号 10-2006-0059794
 (32) 優先日 平成18年6月29日 (2006.6.29)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046
 エルジー・フィリップス エルシーデー
 カンパニー, リミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100096943
 弁理士 臼井 伸一
 (74) 代理人 100101498
 弁理士 越智 隆夫

最終頁に続く

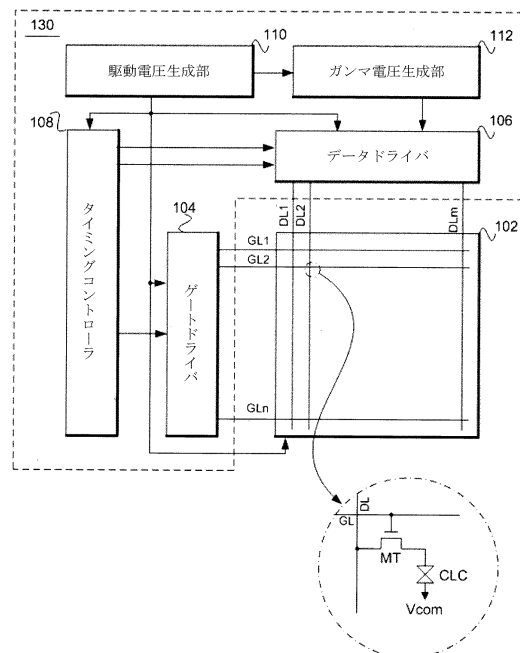
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 サイズを減少させて部品数を減らすことのできる液晶表示装置を提供する。

【解決手段】 液晶表示装置は、複数のゲートライン及び複数のデータラインにより区分された各領域に形成され、対応するゲートライン上の信号により選択され、対応するデータライン上の画素電圧と共通電極上の電圧との差電圧によって駆動される液晶パネルと、複数のゲートラインを駆動するゲートドライバと、画素データストリームにตอบสนองして複数のデータラインを駆動するデータドライバと、ゲートドライバ及びデータドライバを制御するタイミングコントローラと、外部からの入力電圧を利用し、液晶パネル上の共通電極、ゲートドライバ、データドライバ、及びタイミングコントローラに必要な電圧を供給するワンチップ化された駆動電圧生成部とを備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数のゲートライン及び複数のデータラインにより区分された各領域に形成され、対応するゲートライン上の信号により選択され、対応するデータライン上の画素電圧と共通電極上の電圧との差電圧によって駆動される複数の液晶画素を備える液晶パネルと、前記複数のゲートラインを駆動するゲートドライバと、前記画素データストリームにตอบสนองして複数のデータラインを駆動するデータドライバと、前記ゲートドライバ及びデータドライバを制御するタイミングコントローラと、外部からの入力電圧を利用し、前記液晶パネル上の共通電極、前記ゲートドライバ、前記データドライバ、及び前記タイミングコントローラに必要な電圧を供給するワンチップ化された駆動電圧生成部とを備えることを特徴とする液晶表示装置。

10

【請求項 2】

前記駆動電圧生成部が、前記入力電圧を DC - DC 変換して高電位を一定に維持する第 1 供給電圧及び基底電位の第 2 供給電圧を発生する DC - DC 変換器と、前記第 1 及び第 2 供給電圧を利用して前記ゲートドライバが前記ゲートラインの選択に使用するゲートハイ電圧を発生するゲートハイ電圧生成部と、

前記第 1 及び第 2 供給電圧を利用して前記ゲートドライバが前記ゲートラインの選択に使用するゲートロー電圧を発生するゲートロー電圧生成部と、前記第 1 供給電圧をレベルシフトして前記ゲートドライバ、前記データドライバ、及び前記タイミングコントローラの駆動に必要な第 3 供給電圧を発生するレベルシフタと、前記第 1 及び第 2 供給電圧を利用して前記液晶パネルの前記共通電極に供給される前記共通電圧を発生する共通電圧生成部とを備えることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記駆動電圧生成部が、前記第 1 及び第 2 供給電圧間の電位差を少なくとも 2 つに分圧してガンマ電圧を発生し、前記データドライバに供給されるガンマ電圧を発生するガンマ電圧生成部をさらに備えることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記ゲートハイ電圧発生部が、前記タイミングコントローラからのクロックにตอบสนองし、前記ポジティブ電圧ポンピング動作を行って前記ゲートハイ電圧を発生することを特徴とする請求項 2 に記載の液晶表示装置。

30

【請求項 5】

前記ゲートロー電圧発生部が、前記タイミングコントローラからのクロックにตอบสนองし、前記ネガティブ電圧ポンピング動作を行って前記ゲートロー電圧を発生することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 6】

前記共通電圧生成部が、前記第 1 及び第 2 供給電圧間の電位差を分圧する分圧器と、前記分圧器からの分圧電圧をバッファリングしてバッファリングされた電圧を前記共通電圧として提供するバッファを含むことを特徴とする請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】**

40

【0001】

本発明はフラットパネルディスプレイに関し、特にサイズを減少させて部品数を減らすことのできる液晶表示装置に関する。

【背景技術】**【0002】**

情報化社会が発展するにつれて、表示装置に対する要求も次第に多様な形態になってきている。これに応じて液晶表示装置、PDP、ELD など、様々なフラットパネルディスプレイが研究されており、一部は既に様々な装備において表示装置として活用されている。

【0003】

50

現在では、その中でも高画質、軽量、薄型、低消費電力などの利点を持つため、移動型画像表示装置用として陰極線管に代わって液晶表示装置が最も広く使用されている。液晶表示装置はノートブックコンピュータのモニタなどの移動型用としてだけでなく、テレビモニタなどに多様に開発されている。

【0004】

液晶表示装置は液晶の光学的異方性と分極特性を利用して画像を表示する。液晶に含まれる液晶分子は所定の（又は一定の）方向に配列される。また、液晶分子の配列方向は液晶に電場を印加することによって制御できる。従って、液晶分子の配列方向を任意に調節すると、液晶分子の配列が変化し、光学的異方性により液晶分子の配列方向に光の偏光状態を変化させて画像情報を表現することができる。

10

【0005】

液晶表示装置は、画像を表示する液晶パネルと、この液晶パネルを駆動するための駆動部とを備える。駆動部は、液晶パネル上の複数のゲートラインを駆動するゲートドライバと、液晶パネル上の複数のデータラインを駆動するデータドライバとを備える。駆動部には、ゲートドライバ及びデータドライバを制御するタイミングコントローラと、液晶パネル、ゲートドライバ、データドライバ、及びタイミングコントローラに必要な駆動電圧を生成する電圧生成部とをさらに含む。

【0006】

電圧生成部は、ゲートラインの駆動のためのゲートロー電圧VGL及びゲートハイ電圧VGHを生成してゲートドライバに供給する。電圧生成部は回路素子の駆動に必要な少なくとも2つの駆動電圧（例えば、Vdd及びVcc）をゲートドライバ、データドライバ、及びタイミングコントローラに供給する。さらに、電圧生成部は基準電圧として使用される共通電圧Vcomを液晶パネルに供給する。このために、電圧生成部はタイミングコントローラと共にプリント基板上に実装される。

20

【0007】

つまり、タイミングコントローラが搭載されたプリント基板には、ゲートロー電圧VGLを発生するゲートロー電圧生成回路、ゲートハイ電圧VGHを生成するゲートハイ電圧生成回路、少なくとも2つの駆動電圧を発生する駆動電圧生成回路、及び共通電圧を生成する共通電圧生成回路が個別に備えられる。また、これら電圧生成回路からの電圧を液晶パネル、ゲートドライバ、データドライバ、及びタイミングコントローラと電気的に接続させる配線がプリント基板上に形成される。

30

【発明の開示】**【発明が解決しようとする課題】****【0008】**

前述したように、液晶パネル、ゲートドライバ、データドライバ、及びタイミングコントローラに必要な電圧を発生する電圧生成回路がプリント基板上に個別の形態で実現されるために、プリント基板上には多くの回路素子が搭載されざるを得ない。これにより、プリント基板のサイズも大きくならざるを得ない。従って、従来液晶表示装置のサイズ又は厚さが大きくならざるを得ないだけでなく、製作時間及びコストも増加せざるを得ない。

40

【0009】

従って、本発明はサイズ及び部品数を減少させることのできる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】**【0010】**

目的を達成するための本発明の一態様による液晶表示装置は、複数のゲートライン及び複数のデータラインにより区分された各領域に形成され、対応するゲートライン上の信号によって選択され、対応するデータライン上の画素電圧と共通電極上の電圧との差電圧によって駆動される複数の液晶画素を備える液晶パネルと、複数のゲートラインを駆動するゲートドライバと、画素データストリームに応答して複数のデータラインを駆動するデー

50

タドライバと、ゲートドライバ及びデータドライバを制御するタイミングコントローラと、外部からの入力電圧を利用し、液晶パネル上の共通電極、ゲートドライバ、データドライバ、及びタイミングコントローラに必要な電圧を供給するワンチップ化された駆動電圧生成部とを備える。

【0011】

駆動電圧生成部が、入力電圧をDC-DC変換して高電位を一定に維持する第1供給電圧及び基底電位の第2供給電圧を発生するDC-DC変換器と、第1及び第2供給電圧を利用してゲートドライバがゲートラインの選択に使用するゲートハイ電圧を発生するゲートハイ電圧生成部と、第1及び第2供給電圧を利用してゲートドライバがゲートラインの選択に使用するゲートロー電圧を発生するゲートロー電圧生成部と、第1供給電圧をレベルシフトしてゲートドライバ、データドライバ、及びタイミングコントローラの駆動に必要な第3供給電圧を発生するレベルシフタと、第1及び第2供給電圧を利用して液晶パネルの共通電極に供給される共通電圧を発生する共通電圧生成部とを備える。

10

【0012】

駆動電圧生成部は、第1及び第2供給電圧間の電位差を少なくとも2つに分圧し、データドライバに供給されるガンマ電圧を発生するガンマ電圧生成部をさらに備える。

【0013】

ゲートハイ電圧発生部は、タイミングコントローラからのクロックに応答し、ポジティブ電圧ポンピング動作を行ってゲートハイ電圧を発生する。

【0014】

ゲートロー電圧発生部は、タイミングコントローラからのクロックに応答し、ネガティブ電圧ポンピング動作を行ってゲートロー電圧を発生する。

20

【0015】

共通電圧生成部は、第1及び第2供給電圧間の電位差を分圧する分圧器と、分圧器からの分圧電圧をバッファリングしてバッファリングされた電圧を共通電圧として提供するバッファとを備える。

【発明の効果】

【0016】

前述した構成によれば、本発明による液晶表示装置においては、液晶パネル及びその駆動回路に必要な駆動電圧がワンチップ化された駆動電圧生成ICチップで生成される。このようなワンチップ型の駆動電圧生成部は、プリント基板上の占有面積を小さくすることができる上に、共に実装されるタイミングコントローラと隣接して配置することができる。さらに、ワンチップ型の駆動電圧生成部はプリント基板上の配線の長さを短くする。これにより、プリント基板上の回路素子の数が少なくなると共に、プリント基板の大きさも小さくなる。その結果、液晶表示装置の大きさ及び/又は厚さも小さくなる。

30

【0017】

目的以外にも、本発明の他の目的、利点、及び特徴が添付図面を参照した実施形態の詳細な説明により明白になるであろう。

【発明を実施するための最良の形態】

【0018】

以下、添付図面を参照して本発明の実施形態について詳細に説明する。

40

【0019】

図1は本発明の実施形態による液晶表示装置を説明するブロック図である。図1に示すように、本発明の実施形態による液晶表示装置は、液晶パネル102を駆動するための駆動部130を備える。

【0020】

液晶パネル102はビデオデータに該当する画像を表示する。このために、液晶パネル102は、複数の薄膜トランジスタTFTが形成された第1基板と、カラーフィルタが形成された第2基板と、これら基板間に位置する液晶層とを備える。第1基板は、交差するように配列された複数のゲートラインGLと、複数のデータラインDLとを備える。複数

50

のゲートラインGL及び複数のデータラインDLにより、第1基板は複数の単位画素領域に区分される。これら各単位画素領域には薄膜トランジスタ及び画素電極が形成される。また、第1及び第2基板のいずれか一方に共通電極を形成される。薄膜トランジスタTFTは、対応するゲートラインGLが高電位にイネーブルされるとき、対応するデータライン上の画素データ電圧が対応する画素電極と共通電極間に充電されるようにする。液晶層は、共通電極と画素電極間に充電された電圧レベルによって単位画素領域を通過する光量を調節し、画像が表示されるようにする。

【0021】

駆動部130は、複数のゲートラインGLを駆動するゲートドライバ104と、複数のデータラインDLを駆動するデータドライバ106と、ゲートドライバ104及びデータドライバ106を制御するタイミングコントローラ108とを備える。駆動部130は、データドライバ106に必要なガンマ電圧を供給するガンマ電圧生成部112と、液晶パネル102の共通電極、ゲートドライバ104、データドライバ106、タイミングコントローラ108、及びガンマ電圧生成部112に必要な複数の電圧を発生する駆動電圧生成部とをさらに含む。

10

【0022】

ゲートドライバ104は、タイミングコントローラ108から供給されたゲート制御信号に応答し、駆動電圧生成部110からのゲートハイ電圧VGH及びゲートロー電圧VGLを選択的に液晶パネル102上の複数の各ゲートラインGLに供給する。このゲートドライバ104により、液晶パネル102上のゲートラインGLは一定の期間(例えば、水平同期信号の期間)毎に順次イネーブルされる。

20

【0023】

データドライバ106は、タイミングコントローラ108から供給されたデータ制御信号に応答し、液晶パネル102上の複数の各データラインDLに画素データ電圧を供給する。このために、データドライバ106はタイミングコントロール108から1ライン分のR、G、B画素データを入力する。データドライバ106は、ガンマ電圧生成部112からのガンマ電圧を利用し、入力された1ライン分の画素データをアナログ形態の画素データ電圧に変換する。このように変換された1ライン分の画素データ電圧は、液晶パネル102上の複数のデータラインDLにそれぞれ供給される。

【0024】

タイミングコントローラ108は、図示していない外部のシステム(例えば、コンピュータシステムのグラフィックモジュール又はテレビジョン受信機の映像復調モジュール)から供給される垂直/水平同期信号(Vsync/Hsync)、データイネーブル信号DE、及びクロック信号を用い、ゲートドライバ104を制御するためのゲート制御信号、及びデータドライバ106を制御するためのデータ制御信号を生成する。さらに、タイミングコントローラ108は、外部のシステムから供給される画像単位のR、G、B画素データを1ライン分ずつデータドライバ106の方向に伝達する。

30

【0025】

ガンマ電圧生成部112は、駆動電圧生成部110で発生する第1及び第2供給電圧Vdd、Vssを利用してレベルが異なる複数のガンマ電圧を生成する。このために、ガンマ電圧生成部112は、第1及び第2供給電圧Vdd、Vss間に直列接続される抵抗分圧器(図示せず)を含む。この抵抗分圧器によって分圧された電圧がガンマ電圧としてデータドライバ106に供給される。

40

【0026】

駆動電圧生成部110は、ゲートラインGLの駆動に必要なゲートハイ電圧VGH及びゲートロー電圧VGLを発生する。また、駆動電圧生成部110は、液晶パネル102の共通電極に供給される共通電圧Vcomを発生する。さらに、駆動電圧生成部110はゲートドライバ104、データドライバ106、タイミングコントローラ108、及びガンマ電圧生成部112の駆動に必要な第1～第3供給電圧Vdd、Vss、Vccを発生する。これらゲートハイ及びロー電圧VGH、VGL、共通電圧Vcom、及び第1～第3

50

供給電圧 V_{dd} 、 V_{ss} 、 V_{cc} を発生する回路が 1 つのチップの形態で駆動電圧生成部 110 に含まれる。つまり、駆動電圧生成部 110 は 1 つのチップの形態に製作される。ワンチップ型の駆動電圧生成部 110 はタイミングコントローラ 108 及びガンマ電圧生成部 112 と共にプリント基板（図示せず）に実装される。

【0027】

このようなワンチップ型の駆動電圧生成部は、プリント基板上で小さい面積しか占有しない上に、共に実装されるタイミングコントローラ 108 及びガンマ電圧生成部 112 と隣接して配置することができる。さらに、ワンチップ型の駆動電圧生成部 110 はプリント基板における配線の長さを短くする。これにより、プリント基板上の回路素子の数が少なくなると共に、プリント基板の大きさも小さくなる。その結果、液晶表示装置の大きさ及び / 又は厚さも小さくなる。

10

【0028】

図 2 は図 1 に示す駆動電圧生成部 110 を詳細に説明する詳細回路図である。図 2 の駆動電圧生成部 110 は、図示していない外部のシステム（例えば、コンピュータシステムの電源装置又はテレビの電源装置）からの入力電圧 V_{in} を入力する DC - DC 変換部 114 と、この DC - DC 変換部 114 からの第 1 供給電圧 V_{dd} を共通に入力するゲートロー電圧生成部 118 と、レベルシフタ 120 と、ゲートハイ電圧生成部 123 と、共通電圧生成部 125 とを備える。

【0029】

DC - DC 変換部 114 は、外部のシステムの電源装置からの入力電圧 V_{in} を利用して高電位の第 1 供給電圧 V_{dd} 及び低電位の第 2 供給電圧 V_{ss} を発生する。より詳しくは、DC - DC 変換部 114 は入力電圧 V_{in} を交流に変換した後、その交流電圧を再び直流に再変換し、要求されたレベルを安定して維持する高電位の第 1 供給電圧 V_{dd} 及び低電位の第 2 供給電圧 V_{ss} を発生する。高電位の第 1 供給電圧 V_{dd} は MOS トランジスタのように比較的容量が大きい回路素子を駆動するために使用されるが、低電位の第 2 供給電圧 V_{ss} は基底電圧（例えば、GND）として使用される。DC - DC 変換部 114 で発生した第 1 供給電圧 V_{dd} は、図 1 に示すデータドライバ 106 及びガンマ電圧生成部 112 に供給される。第 2 供給電圧 V_{ss} はゲートドライバ 104、データドライバ 106、タイミングコントローラ 108、及びガンマ電圧生成部 112 に供給される。

20

【0030】

レベルシフタ 120 は、DC - DC 変換部 114 からの第 1 供給電圧 V_{dd} のレベルをダウンシフトし、第 3 供給電圧 V_{cc} を生成する。第 3 供給電圧 V_{cc} は第 1 供給電圧 V_{dd} よりは低く、第 2 供給電圧 V_{ss} よりは高い高電位レベルを一定に維持する。この第 3 供給電圧 V_{cc} は比較的低い電圧を要求する論理素子を駆動するために使用される。これにより、レベルシフタ 120 で発生した第 3 供給電圧 V_{cc} は、図 1 に示すゲートドライバ 104、データドライバ 106、及びタイミングコントローラ 108 に供給される。

30

【0031】

ゲートハイ電圧生成部 123 は、制御信号 CTL に応答するゲートハイ電圧制御部 116 と、このゲートハイ電圧制御部 116 の出力端子に共通に接続された第 1 及び第 2 トランジスタ T1、T2 とを備える。ゲートハイ電圧制御部 116 には DC - DC 変換部 114 からの第 1 及び第 2 供給電圧 V_{dd} 、 V_{ss} も供給される。第 1 トランジスタ T1 のソース端子は DC - DC コンバータ 114 の第 1 供給電圧 V_{dd} の出力ラインに接続され、第 1 トランジスタ T1 のドレイン端子は第 2 トランジスタ T2 のソース端子と共に、図 1 に示すゲートドライバ 104 に接続される。第 2 トランジスタ T2 のドレイン端子は DC - DC コンバータ 114 の第 2 供給電圧 V_{ss} の出力端子に接続される。ゲートハイ電圧制御部 116 は外部のシステム又はタイミングコントローラ 108 からの制御信号 CTL によってイネーブルされ、第 1 及び第 2 トランジスタ T1、T2 を駆動する。これら第 1 及び第 2 トランジスタ T1、T2 は、第 1 及び第 2 供給電圧 V_{dd} 、 V_{ss} の切替によりゲートドライバ 104 の入力端子上的電圧がポジティブポンピングされるようにする。このようにポジティブポンピングされた電圧がゲートハイ電圧 V_{GH} として図 1 のゲートド

40

50

ライバ104に供給されるようにする。ゲートハイ電圧VGHは、ゲートドライバ104を介して液晶パネル102上の複数のゲートラインGLに選択的に供給され、複数のゲートラインGLが選択的にイネーブルされるようにする。選択的にイネーブルされたゲートラインGL上の薄膜トランジスタTFTがターンオンする。

【0032】

ゲートロー電圧生成部118は、ゲートハイ電圧制御部116と同様に、外部のシステム又は図1のタイミングコントローラ108からの制御信号CTLによってイネーブルされる。イネーブルされたとき、ゲートロー電圧生成部118は、DC-DC変換部114からの第1及び第2供給電圧Vdd、Vssの切替によりゲートドライバ104の入力端子の電圧がネガティブポンピングされるようにする。これにより、ゲートロー電圧生成部118で、図1のゲートドライバ104に供給されるゲートロー電圧VGLが発生する。ゲートロー電圧VGLは、ゲートドライバ104を介して液晶パネル102の複数のゲートラインGLに選択的に供給され、複数のゲートラインGLが選択的にディセーブルされる。ディセーブルされたゲートラインGL上の薄膜トランジスタTFTはターンオフする。

10

【0033】

共通電圧生成部125は、DC-DC変換部114からの第1及び第2供給電圧Vddを入力する電圧分圧部126と、その電圧分圧部126に接続されたバッファ部122とを備える。電圧分圧部126はDC-DC変換部114の第1及び第2供給電圧Vdd、Vssの出力ライン間に直列接続された2つの抵抗を備える。2つの抵抗は第1及び第2供給電圧Vdd、Vss間の差電圧を分圧し、その分圧された電圧をバッファ部122に供給する。バッファ部122の非反転(+)入力端子には電圧分圧部126からの分圧電圧が入力され、バッファ部122の反転(-)入力端子には基準電圧Vrefが入力される。このバッファ部122は電圧分圧部126からの分配電圧をバッファリングし、そのバッファリングされた電圧を共通電圧Vcomとして図1の液晶パネル102上の共通電極に供給する。

20

【0034】

DC-DC変換部114、ゲートロー電圧生成部118、レベルシフタ120、及びゲートハイ電圧生成部123は1つのチップに含まれるように製作される。つまり、駆動電圧生成部110はワンチップ型に製作され、ゲートハイ及びロー電圧VGH、VGL、共通電圧Vcom、並びに第1～第3供給電圧Vdd、Vss、Vccを発生する。このようなワンチップ型の駆動電圧生成部110は、プリント基板上で小さい面積しか占有しない上に、共に実装されるタイミングコントローラ108及びガンマ電圧生成部112と隣接して配置することができる。さらに、ワンチップ型の駆動電圧生成部110はプリント基板における配線の長さを短くする。これにより、プリント基板上の回路素子の数が少なくなると共に、プリント基板の大きさも小さくなる。その結果、液晶表示装置の大きさ及び/又は厚さも小さくなる。

30

【0035】

図3は本発明の他の実施形態による液晶表示装置を説明するブロック図である。図3の液晶表示装置は、駆動電圧生成部200がガンマ電圧生成部112を含み、データドライバ106が駆動電圧生成部200内のガンマ電圧生成部112からガンマ電圧を受信することを除いては、図1に示す液晶表示装置と同じ構成を有する。図1に示す構成要素と同じ名称、機能、及び作用効果を有する図3の構成要素には同じ符号を引用する。また、それらについての詳細な説明は図1のものと同じであるので省略する。

40

【0036】

ガンマ電圧生成部112を内蔵する駆動電圧生成部200は、図1に示す駆動電圧生成部110と同様に、ゲートハイ及びロー電圧VGH、VGL、並びに第1～第3供給電圧Vdd、Vss、Vccを発生する。さらに、駆動電圧生成部200は、自体内に内蔵されたガンマ電圧生成部112で発生したガンマ電圧をデータドライバ106に供給する。

【0037】

50

このように、駆動電圧生成部 200 は、ゲートハイ及びロー電圧 VGH、VGL、共通電圧 Vcom、並びに第 1～第 3 供給電圧 Vdd、Vss、Vcc を発生する回路以外にもガンマ電圧を生成する回路をさらに含む。また、駆動電圧生成部 200 は 1 つのチップの形態で製作される。ワンチップ型の駆動電圧生成部 200 は、タイミングコントローラ 108 と共にプリント基板に実装される。

【0038】

このようなワンチップ型の駆動電圧生成部 200 はプリント基板上で占有面積をさらに小さくできる上に、共に実装されるタイミングコントローラ 108 と隣接して配置することができる。さらに、ワンチップ型の駆動電圧生成部 200 はプリント基板上の配線の長さを短くする。これにより、プリント基板上の回路素子の数がさらに少なくなると共に、

10

【0039】

図 4 は図 3 に示す駆動電圧生成部 200 を詳細に説明する詳細回路図である。図 4 の駆動電圧生成部 200 は、ガンマ電圧生成部 112 をさらに含むことを除いては、図 2 の駆動電圧生成部 110 と同じ構成を有する。図 2 に示す構成要素と同じ名称、機能、及び作用効果を有する図 4 の構成要素には同じ符号を引用する。また、それらについての詳細な説明は図 2 のものと同じであるので省略する。

【0040】

図 4 の駆動電圧生成部 200 に含まれるガンマ電圧生成部 112 は、DC-DC 変換部 114 からの第 1 及び第 2 供給電圧 Vdd、Vss を入力する。ガンマ電圧生成部 112 は、第 1 及び第 2 供給電圧 Vdd、Vss を利用してレベルが異なる複数のガンマ電圧を生成する。このために、ガンマ電圧生成部 112 は、DC-DC 変換部 114 の第 1 及び第 2 供給電圧 Vdd、Vss の出力ライン間に直列接続される抵抗分圧器（図示せず）を含む。この抵抗分圧器によって分圧された電圧がガンマ電圧 GMA としてデータドライバ 106 に供給される。

20

【0041】

このように、駆動電圧生成部 200 は、ゲートハイ及びロー電圧 VGH、VGL、共通電圧 Vcom、並びに第 1～第 3 供給電圧 Vdd、Vss、Vcc を発生する回路以外にも、ガンマ電圧を生成する回路をさらに含む。また、駆動電圧生成部 200 は 1 つのチップの形態に製作される。ワンチップ型の駆動電圧生成部 200 は、タイミングコントローラ 108 と共にプリント基板に実装される。

30

【0042】

このようなワンチップ型の駆動電圧生成部 200 は、プリント基板上で占有面積をさらに小さくできる上に、共に実装されるタイミングコントローラ 108 と隣接して配置することができる。さらに、ワンチップ型の駆動電圧生成部 200 は、プリント基板上の配線の長さを短くする。これにより、プリント基板上の回路素子の数がさらに少なくなると共に、プリント基板の大きさもさらに小さくなる。その結果、液晶表示装置の大きさ及び/又は厚さもさらに小さくなる。

【0043】

以上のように、図 1～図 4 を参照して本発明の実施形態について説明したが、これは例示的なものに過ぎず、本発明が属する技術分野の通常の知識を有する者であれば、本発明の技術的思想及び範囲を逸脱せずに多様な変形、変更、及び様々な実施形態が可能であるということを明白に理解できるであろう。従って、本発明の技術的な範囲及び特徴は実施形態の説明に限定されるものではなく、特許請求の範囲に記載された事項によって定められるべきである。

40

【図面の簡単な説明】

【0044】

【図 1】本発明の実施形態による液晶表示装置を説明するブロック図である。

【図 2】図 1 に示す駆動電圧生成部を詳細に説明する詳細回路図である。

50

【図3】本発明の他の実施形態による液晶表示装置を説明するブロック図である。

【図4】図3に示す駆動電圧生成部を詳細に説明する詳細回路図である。

【符号の説明】

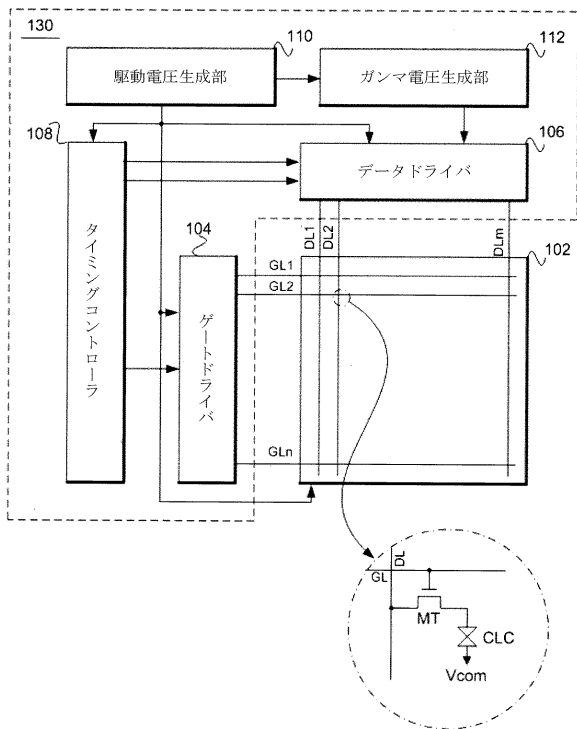
【0045】

- 102 : 液晶パネル
- 104 : ゲートドライバ
- 106 : データドライバ
- 108 : タイミングコントローラ
- 110, 200 : 駆動電圧生成部
- 112 : ガンマ電圧生成部
- 114 : DC-DC変換部
- 116, 216 : ゲートハイ電圧制御部
- 118 : ゲートロー電圧生成部
- 120 : レベルシフタ
- 122 : バッファ部
- 123 : ゲートハイ電圧生成部
- 125 : 共通電圧生成部
- 126 : 電圧分圧部
- 130 : 駆動部

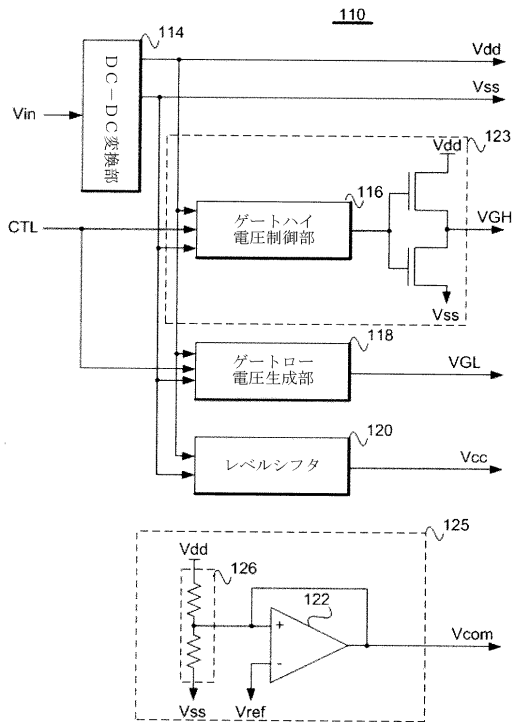
10

20

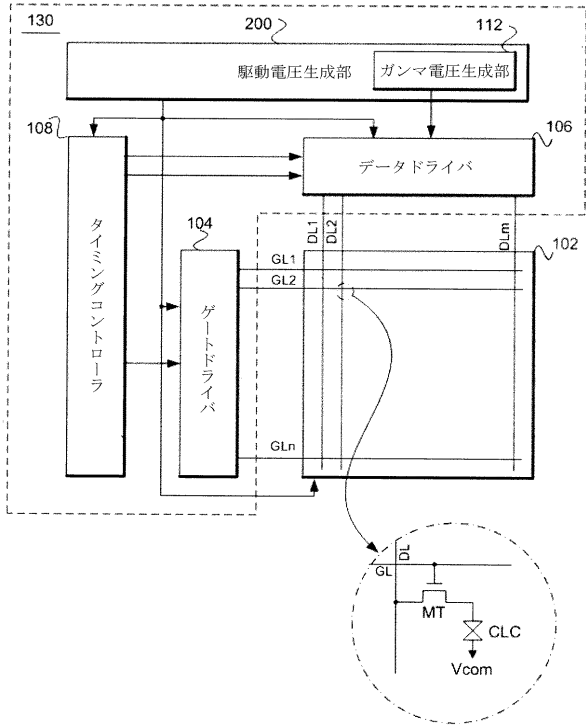
【図1】



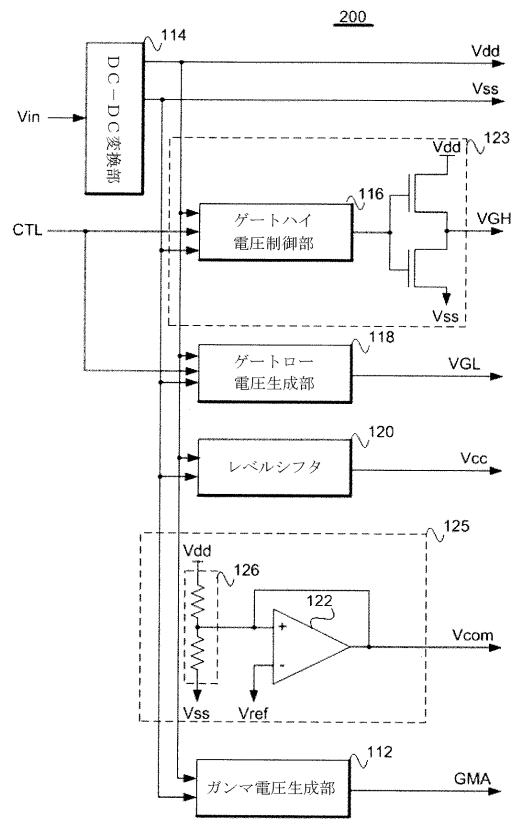
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
 G 0 9 G 3/20 6 2 4 C

(74)代理人 100104352
 弁理士 朝日 伸光

(74)代理人 100128657
 弁理士 三山 勝巳

(72)発明者 オ ドンキョン
 大韓民国 デグシ トング シナン 1ドン 6 3 0 - 2

(72)発明者 イ ジンハ
 大韓民国 デグシ タルソグ チャンギドン 8 0 9 (1 6 / 5) ヨンナム ネオヴィル パー
 ク 1 0 3 - 1 3 0 2

F ターム(参考) 2H093 NA16 NC03 NC05 NC10 NC12 NC18 NC21 NC34 NC49 NC50
 ND42 ND49 ND53 ND54
 5C006 AC25 BB16 BC02 BF25 BF42 BF46 FA43 FA51
 5C080 AA10 BB05 DD25 DD27 FF03 FF11 JJ02

专利名称(译)	液晶表示装置		
公开(公告)号	JP2008009365A	公开(公告)日	2008-01-17
申请号	JP2006340801	申请日	2006-12-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
[标]发明人	オドンキヨン イジンハ		
发明人	オドンキヨン イジンハ		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3677 G09G3/3688 G09G2320/0276		
FI分类号	G09G3/36 G02F1/133.520 G02F1/133.550 G09G3/20.612.D G09G3/20.680.G G09G3/20.624.C G09G3/20.611.F G09G3/20.612.E G09G3/20.612.F		
F-TERM分类号	2H093/NA16 2H093/NC03 2H093/NC05 2H093/NC10 2H093/NC12 2H093/NC18 2H093/NC21 2H093/NC34 2H093/NC49 2H093/NC50 2H093/ND42 2H093/ND49 2H093/ND53 2H093/ND54 5C006/AC25 5C006/BB16 5C006/BC02 5C006/BF25 5C006/BF42 5C006/BF46 5C006/FA43 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD25 5C080/DD27 5C080/FF03 5C080/FF11 5C080/JJ02 2H193/ZA04 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZF59		
代理人(译)	白井伸一 朝日 伸光		
优先权	1020060059794 2006-06-29 KR		
其他公开文献	JP4758332B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供可以减小尺寸和零件数量的液晶显示器。
 ŽSOLUTION：液晶显示装置包括液晶面板，该液晶面板包括多个像素，这些像素形成在由多条栅极线和多条数据线划分的每个区域中，由相应栅极线上的信号选择，并被驱动通过相应数据线上的像素电压和公共电极上的电压之间的电压差；栅极驱动器，用于驱动多条栅极线；响应于像素数据流，用于驱动多条数据线的的数据驱动器；用于控制栅极驱动器和数据驱动器的定时控制器；单芯片驱动电压产生部分，其使用外部输入电压并提供液晶面板，栅极驱动器，数据驱动器和时序控制器上的公共电极所需的电压。Ž

