

【特許請求の範囲】

【請求項 1】

第 1 の出力制御信号に応じて、チャージシェアー電圧をデータラインに出力する第 1 のトランジスタと、

前記第 1 の出力制御信号から位相シフトされた第 2 の出力制御信号に応じて、前記チャージシェアー電圧よりも大きいプレチャージ電圧を前記データラインに出力する第 2 のトランジスタと、

前記第 1 及び第 2 の出力制御信号に応じて、データ電圧を前記データラインに出力する第 3 のトランジスタと、

前記出力制御信号及び前記データ電圧の極性を制御する極性制御信号に応じて、前記トランジスタを制御する論理回路と、を含むことを特徴とする液晶表示装置。 10

【請求項 2】

前記第 1 のトランジスタは、前記第 1 のソース出力信号により制御される第 1 の n-型トランジスタを含み、

前記第 2 のトランジスタは、前記データ電圧の極性が正極性である場合、前記第 2 の出力制御信号に応じて、正極性プレチャージ電圧を前記データラインに出力する第 2 の n-型トランジスタを含み、

前記第 3 のトランジスタは、前記データ電圧の極性が負極性である場合、前記第 2 の出力制御信号に応じて、負極性プレチャージ電圧を前記データラインに出力する第 3 の n-型トランジスタを含むことを特徴とする請求項 1 に記載の液晶表示装置。 20

【請求項 3】

前記第 3 のトランジスタは、p-型トランジスタであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記論理回路は、

前記第 1 の出力制御信号と前記第 2 の出力制御信号とを論理和演算し、前記 p-型トランジスタを制御する OR ゲートと、非反転された前記第 2 の出力制御信号と前記極性制御信号とを論理積演算し、前記第 2 の n-型トランジスタを制御する第 1 の AND ゲートと、

非反転された前記第 2 の出力制御信号と反転された前記極性制御信号とを論理積演算し、前記第 3 の n-型トランジスタを制御する第 2 の AND ゲートと、を含むことを特徴とする請求項 3 に記載の液晶表示装置。 30

【請求項 5】

前記第 2 のソース出力信号は、前記第 1 のソース出力信号のパルス幅だけシフトされることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記第 1 及び第 2 のソース出力信号は、周期的に発生することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記極性制御信号は、それぞれの周期に対して反転された論理値を有し、液晶表示パネルのデータラインに供給されたデータ電圧の極性を制御することを特徴とする請求項 1 に記載の液晶表示装置。 40

【請求項 8】

前記ソース出力信号及び前記極性制御信号は、タイミングコントローラにより発生することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】

第 1 のソース出力信号により制御され、第 1 の出力制御信号に応じて、チャージシェアー電圧をデータラインに出力する第 1 の n-型トランジスタと、

データ電圧の極性が正極性である場合、前記第 1 の出力制御信号から位相シフトされた第 2 の出力制御信号に応じて、前記チャージシェアー電圧よりも大きい正極性プレチャージ電圧を前記データラインに出力する第 2 の n-型トランジスタと、 50

前記データ電圧の極性が負極性である場合、前記第2の出力制御信号に応じて、負極性プレチャージ電圧を前記データラインに出力する第3のn-型トランジスタと、

第2のソース出力信号により制御され、データ電圧を液晶表示パネルのデータラインに供給するp-型トランジスタと、

前記第1の出力制御信号と第2の出力制御信号とを論理和演算し、前記p-型トランジスタを制御するORゲートと、前記第2の出力制御信号と前記極性制御信号とを論理積演算し、前記第2のn-型トランジスタを制御する第1のANDゲートと、

前記第2の出力制御信号と反転された前記極性制御信号とを論理積演算し、前記第3のn-型トランジスタを制御する第2のANDゲートと、を含むことを特徴とする液晶表示装置。

10

【請求項10】

第1の出力制御信号に応じて、チャージシェアー電圧をデータラインに供給する段階と、

前記第1の出力制御信号より位相が遅延された第2の出力制御信号に応じて、前記チャージシェアー電圧よりも大きいプレチャージ電圧を前記データラインに供給する段階と、

前記第1及び第2の出力制御信号のうち少なくとも一つに応じて、データ電圧を前記データラインに供給する段階と、を含むことを特徴とする液晶表示装置の駆動方法。

【請求項11】

前記チャージシェアー電圧は、第1のトランジスタを介して供給されることを特徴とする請求項10に記載の液晶表示装置の駆動方法。

20

【請求項12】

前記チャージシェアー電圧は、第2のトランジスタを介して供給されることを特徴とする請求項10に記載の液晶表示装置の駆動方法。

【請求項13】

前記データ電圧は、第3のトランジスタを介して供給されることを特徴とする請求項10に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、データ集積回路の発熱温度を下げ、消費電力を低減するようにした液晶表示装置及びその駆動方法に関する。

30

【背景技術】

【0002】

液晶表示装置(LCD)は、ビデオ信号に応じて、液晶セルの光透過率を調節することで画像を表示する。

【0003】

アクティブマトリックス型の液晶表示装置は、スイッチング素子の能動的な制御が可能であるため、動画の具現に有利である。アクティブマトリックス型の液晶表示素子に使用されるスイッチング素子には、一般的に薄膜トランジスタ(以下、「TFT」と言う。)が利用されている。

40

【0004】

図1を参照すると、このような液晶表示装置は、図1のように、多数のデータライン5と多数のゲートライン6とが交差し、その交差部に液晶セルを駆動するためのTFT(図示せず)が形成された液晶表示パネル2と、データライン5にデータを供給するためのデータ駆動部3と、ゲートライン6にスキャンパルスを提供するためのゲート駆動部4と、データ駆動部3とゲート駆動部4とを制御するためのタイミングコントローラ1とを備える。

【0005】

液晶表示パネル2は、2枚のガラス基板(図示せず)の間に液晶が注入され、この2枚のガラス基板のうち下部ガラス基板上に、データライン5とゲートライン6とが直交する。

50

対応するデータライン5と対応するゲートライン6との交差部に形成されたTFTは、ゲートライン6からのスキャンパルスに応じて、データライン5からのデータを液晶セルに供給する。このように、TFTのゲート電極(図示せず)は、ゲートライン6に接続され、ソース電極(図示せず)は、データライン5に接続される。また、TFTのドレイン電極(図示せず)は、液晶セル(Clc)の画素電極に接続される。なお、液晶表示パネル2の下部ガラス基板上には、液晶セルの電圧を保持させるためのストレージキャパシタ(Cst)(図示せず)が形成される。

【0006】

タイミングコントローラ1は、システムまたはユニット(図示せず)からデジタルビデオデータ信号(RGB)、水平同期信号(H)、垂直同期信号(H、V)及びクロック信号(CLK)を入力され、ゲート駆動部4を制御するためのゲート制御信号(GDC)を発生すると共に、データ駆動部3を制御するためのデータ制御信号(DDC)を発生する。また、タイミングコントローラ1は、受信されたデータ信号(RGB)をデータ駆動部3に供給する。データ制御信号(DDC)は、ソースシフトクロック(SSC)、ソーススタートパルス(SSP)、極性制御信号(POL)及びソース出力イネイブル信号(SOE)を含み、データ駆動部3に供給される。ゲート制御信号(GDC)は、ゲートスタートパルス(GSP)、ゲートシフトクロック(GSC)、及びゲート出力イネイブル(GOE)を含み、ゲート駆動部4に供給される。

【0007】

ゲート駆動部4は、タイミングコントローラ1からのゲート制御信号(GDC)に応じて、スキャンパルスを順次発生するシフトレジスタ、スキャンパルスのスイング幅を液晶セル(Clc)の駆動に適するレベルでシフトさせるためのレベルシフター、出力バッファなどから構成される。このゲート駆動部4は、スキャンパルスをゲートライン6に供給することにより、そのゲートライン6に接続されたTFTをターンオン(制御)し、データの画素電圧、即ちアナログガンマ補償電圧が供給される1水平ラインの液晶セル(Clc)を選択する。データ駆動部3から発生するデータは、スキャンパルスにより選択された水平ラインの液晶セル(Clc)に供給される。

【0008】

データ駆動部3は、タイミングコントローラ1から供給されるデータ駆動制御信号(DDC)に応じて、データをデータライン5に供給する。このデータ駆動部3は、タイミングコントローラ1からのデジタルデータ(RGB)をサンプリングし、そのデータをラッチした後、そのデータをアナログガンマ電圧に変換する。このデータ駆動部3は、図2に示されているような構成を有する多数のデータ集積回路(以下、「IC」と言う。)3Aを含む。

【0009】

それぞれのデータIC3Aは、図2のように、タイミングコントローラ1からデジタルデータ(RGB)が入力されるデータレジスタ21と、サンプリングクロックを発生するためのシフトレジスタ22と、シフトレジスタ22とk(但し、kは、mより小さい整数)個のデータラインDL1～DLkとの間に接続された第1のラッチ23、第2のラッチ24、デジタル／アナログ変換器(以下、「DAC」と言う。)25と、出力回路26と、ガンマ電圧供給部27と、を備える。

データレジスタ21は、タイミングコントローラ1からのデジタルデータ(RGB)を第1のラッチ23に供給する。シフトレジスタ22は、タイミングコントローラ1からのソーススタートパルス(SSP)をソースサンプリングクロック信号(SSC)に応じてシフトさせ、サンプリング信号を発生させる。また、シフトレジスタ22は、ソーススタートパルス(SSP)をシフトさせ、シフトレジスタ22から次の段のIC3Aにキャリア信号(CAR)を伝達する。第1のラッチ23は、シフトレジスタ22から順次入力されるサンプリング信号に応じて、データレジスタ21から受信したデジタルデータ(RGB)を順次サンプリングする。第2のラッチ24は、第1のラッチ23から入力されるデータをラッチした後、このラッチしたデータをタイミングコントローラ1から受信したソース出力イネ

10

20

30

40

50

イブル信号(SOE)に応じて、出力する。DAC25は、第2のラッチ24からのデータとガンマ電圧供給部27からのガンマ電圧(DGH、DGL)を変換させる。ガンマ電圧(DGH、DGL)は、デジタル入力データの2個の階調値それぞれに対応するアナログ電圧である。出力回路26は、データラインそれぞれに接続された出力バッファを含む。ガンマ電圧供給部27は、ガンマ基準電圧を細分化し、各階調に対応するガンマ電圧をDAC25に供給する。

【0010】

このようなデータIC3Aは、液晶表示装置が相対的に大型化され、実質的に高精細化されるにつれ、負荷が増加し、駆動周波数が上昇して発熱量が多くなる。このようなデータIC3Aの発熱により、データIC3Aの駆動信頼性が落ち、さらには発火するなどの安全上、危険性が大きくなっている。データIC3Aの発熱を起こす主要原因は、図3のように、出力バッファ26aである。即ち、この出力バッファ26aの対応する内部抵抗の成分を通じて流れる電流(i_{SOURCE} 及び i_{SINK})による電力消費によりデータIC3Aが発熱する。

10

【0011】

液晶セルの充電特性を改善し、消費電力を低減させるために、データICは、チャージシェアー方式またはプレチャージ方式を用いて作動するように構成されつつある。チャージシェアー方式では、隣接するデータラインを接続させ、そのデータラインの間のチャージシェアーにより発生するチャージシェアー電圧でデータラインをプレチャージした後、データラインを分離した状態で、データ電圧が各データラインに供給される。プレチャージ方式では、予め設定された外部電圧であるプレチャージ電圧でデータラインをプレチャージさせた後、データ電圧がそのデータラインに供給される。

20

【0012】

チャージシェアー方式は、図4のように、チャージシェアー電圧(V_{share})が、データ電圧に変換されるか、または転換される際、出力バッファ駆動区間から出力バッファ26aに多くの電流が流れ、発熱と消費電力が増加する。プレチャージ方式は、図5のように、出力バッファ26aの駆動領域の電圧はデータ電圧が比較的に高い場合、初期にデータIC3Aに供給される比較的に高い外部電圧のホワイトまたはグリッド電圧から供給されるプレチャージ電圧($+V_{pre}$ 及び $-V_{pre}$)まで下がり、データIC3Aの温度を下げるができる。しかし、高い外部電圧の中間点より低いデータ電圧で、比較的に高い外部電圧から供給されるプレチャージ電圧 $+V_{pre}$ 、 $-V_{pre}$ により、低いデータ電圧のプレチャージ駆動領域51、52ではデータIC3Aの温度が上昇し、消費電力が急増する。

30

【発明の開示】

【発明が解決しようとする課題】

【0013】

従って、本発明の目的は、データ集積回路の発熱温度を下げ、消費電力を低減するようにした液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0014】

40

本発明による液晶表示装置は、第1の出力制御信号に応じて、チャージシェアー電圧をデータラインに出力する第1のトランジスタを含む。第2のトランジスタは、第1の出力制御信号から位相が遅延された第2の出力制御信号に応じて、チャージシェアー電圧よりも大きいプレチャージ電圧をデータラインに出力する。第3のトランジスタは、第1及び第2の出力制御信号に応じて、データ電圧をデータラインに出力する。論理回路は、出力制御信号及びデータ電圧の極性を制御する極性制御信号に応じて、トランジスタを制御する。

【0015】

本発明による液晶表示装置の駆動方法は、第1の出力制御信号に応じて、チャージシェアー電圧をデータラインに出力する段階を含む。提案された方法で、第1の出力制御信号

50

に対して、位相が遅延された第2の出力制御信号に応じて、チャージシェアー電圧よりも大きいプレチャージ電圧がデータラインに出力されるか、供給される。また、第1及び第2の出力制御信号のうち少なくとも一つに応じて、データ電圧がデータラインに供給される。

【発明の効果】

【0016】

本発明による液晶表示装置とその駆動方法は、チャージシェアー電圧でデータラインを1次プレチャージさせた後、そのチャージシェアー電圧よりも高いプレチャージ電圧でデータラインを2次プレチャージさせ、出力バッファの動作を減らすことにより、データICの発熱温度を下げ、消費電力を低減させることができる。

10

【発明を実施するための最良の形態】

【0017】

以下、図6乃至図7を参照し、本発明の望ましい実試形態に対して説明する。

【0018】

図6は、本発明の実施形態による液晶表示装置のデータICの回路構成を示す回路図であり、図7は、図6に示されているソース出力イネイブル信号(SOE1、SOE2)と極性制御信号(POL)との波形を示す波形図である。

【0019】

図6及び図7を参照すれば、本発明の実施形態による液晶表示装置のデータICは、データレジスタ61、ラッチ62、DAC63、出力バッファ64、ANDゲート65、66、ORゲート67、及びトランジスタpT(68)、nT1(69)、nT2(70)、nT3(71)を備える。

20

【0020】

図7において、第1のソース出力イネイブル信号SOE1(72)は、チャージシェアー電圧V-Share(73)の出力を指示する制御信号であり、第2のソース出力イネイブル信号SOE2(74)は、プレチャージ電圧V-POS(75)、V-NEG(76)の出力を指示する制御信号である。第2のソース出力イネイブル信号SOE2(74)は、第1のソース出力イネイブル信号SOE1(72)の一パルス幅だけシフトされる。このソース出力イネイブル信号SOE1(72)、SOE2(74)は、1水平期間の間隔に発生する。極性制御信号POL(77)は、1水平期間周期で、その論理値が反転され、液晶表示パネルのデータラインに供給されるデータ電圧の極性を制御する。このようなソース出力イネイブル信号SOE1(72)、SOE2(74)と極性制御信号POL(77)とは、タイミングコントローラから発生させる。

30

【0021】

データレジスタ61は、タイミングコントローラからのデジタルデータをラッチ62に供給する。ラッチ62は、シフトレジスタ(図示せず)から順次入力されるサンプリング信号に応じて、データレジスタ61からのデジタルデータを順次サンプリングし、ラッチした後、出力してデータの直列体系を並列体系に変換する。DAC63は、ラッチ62からのデータをアナログガンマ電圧に変換する。出力バッファ64は、DAC63からのガンマアナログ電圧を失うことなくp-型トランジスタpT(68)のドレイン端子に供給する。

40

【0022】

第1のソース出力イネイブル信号SOE1(72)は、第1のn-型トランジスタnT1(69)を制御し、プレチャージ電圧V-POS(75)、V-NEG(76)に先立って、チャージシェアー電圧V-Share(73)で液晶表示パネルのデータラインをプレチャージさせる。

【0023】

第1のn-型トランジスタnT1(69)のゲート端子には、第1のソース出力イネイブル信号SOE1(72)が供給される。更に、第1のn-型トランジスタnT1(69)のドレイン端子は、チャージシェアー電圧V-Share(73)に接続され、ソース端子は

50

、データ I C の出力端子を経て、液晶表示パネルのデータラインに接続される。この第 1 の n-型トランジスタ n T 1 (6 9) は、第 1 のソース出力イネイブル信号 S O E 1 (7 2) に応じて、チャージシェア電圧 V - S h a r e (7 3) を液晶表示パネルのデータラインに供給する。

【 0 0 2 4 】

O R ゲート 6 7 は、第 1 のソース出力イネイブル信号 S O E 1 (7 2) と第 2 のソース出力イネイブル信号 S O E 2 (7 4) とを論理和演算して出力信号を発生し、その第 2 のソース出力信号を通じて p -型トランジスタ p T (6 8) を制御する。

【 0 0 2 5 】

p -型トランジスタ p T (6 8) のゲート端子は、O R ゲート 6 7 の出力端に接続され、ドレイン端子は、出力バッファ 6 4 の出力端に接続される。更に、p -型トランジスタ p T (6 8) のソース端子は、データ I C の出力端子を経て、液晶表示パネルのデータラインに接続される。この p -型トランジスタ p T (6 8) は、O R ゲート 6 7 の出力に応じて、出力バッファ 6 4 からのデータ電圧を液晶表示パネルのデータラインに供給する。

【 0 0 2 6 】

第 1 の A N D ゲート 6 5 の第 1 の入力端子には、第 2 のソース出力イネイブル信号 S O E 2 (7 4) が供給され、第 1 の A N D ゲート 6 5 の第 2 の入力端子には、極性制御信号 P O L (7 7) が供給される。この第 1 の A N D ゲート 6 5 は、第 2 のソース出力イネイブル信号 S O E 2 (7 4) と極性制御信号 P O L (7 7) とを論理和演算し、第 2 の n-型トランジスタ n T 2 (7 0) を制御する。

【 0 0 2 7 】

第 2 の n-型トランジスタ n T 2 (7 0) のゲート端子は、第 1 の A N D ゲート 6 5 の出力端に接続され、ドレイン端子は、正極性プレチャージ電圧 V - P O S (7 5) に接続される。更に、第 2 の n-型トランジスタ n T 2 (7 0) のソース端子は、データ I C の出力端子を経て、液晶表示パネルのデータラインに接続される。この第 2 の n-型トランジスタ n T 2 (7 0) は、第 1 の A N D ゲート 6 5 の出力に応じて、正極性プレチャージ電圧 V - P O S (7 5) を液晶表示パネルのデータラインに供給する。

【 0 0 2 8 】

第 2 の A N D ゲート 6 6 の第 1 の入力端子には、第 2 のソース出力イネイブル信号 S O E 2 (7 4) が供給され、第 2 の A N D ゲート 6 6 の第 2 の入力端子には、極性制御信号 P O L (7 7) が供給される。第 1 の入力端子は、非反転入力端子であり、第 2 の入力端子は、反転入力端子である。この第 2 の A N D ゲート 6 6 は、第 2 のソース出力イネイブル信号 S O E 2 (7 4) と反転された極性制御信号 P O L (7 7) とを論理和演算し、第 3 の n-型トランジスタ n T 3 (7 1) を制御する。

【 0 0 2 9 】

第 3 の n-型トランジスタ n T 3 (7 1) のゲート端子は、第 2 の A N D ゲート 6 6 の出力端に接続され、ドレイン端子は、負極性プレチャージ電圧 V - N E G (7 6) に接続される。また、第 3 の n-型トランジスタ n T 3 (7 1) のソース端子は、データ I C の出力端子を経て、液晶表示パネルのデータラインに接続される。この第 3 の n-型トランジスタ n T 3 (7 1) は、第 2 の A N D ゲート 6 6 の出力に応じて、負極性プレチャージ電圧 V - N E G (7 6) を液晶表示パネルのデータラインに供給する。

【 0 0 3 0 】

一方、チャージシェア電圧 V - S h a r e (7 3) は、データ I C の外部に配置された電源回路で別に発生させることもでき、データ I C 内でデータラインのチャージシェアにより生成される電圧であることもできる。このようなチャージシェア電圧 V - S h a r e (7 3) は、正極性プレチャージ電圧 V - P O S (7 5) よりも低い場合と、更に負極性プレチャージ電圧 V - N E G (7 6) よりも低い場合とで、2 つ以上の電圧範囲に分けることができる。

【 0 0 3 1 】

本発明による液晶表示装置のデータ I C は、図 8 のように、第 1 のソース出力イネイブ

10

20

30

40

50

ル信号 S O E 1 (7 2) に応じて、チャージシェアー電圧 V - S h a r e (7 3) で液晶表示パネルのデータラインを 1 次プレチャージした後、第 2 のソース出力イネイブル信号 S O E 2 (7 4) に応じて、プレチャージ電圧 V - P O S (7 5) 、 V - N E G (7 6) でデータラインを 2 次プレチャージさせた後、データ電圧をデータラインに供給する。その結果、本発明によるデータ I C は、図 8 のように、出力バッファ 6 4 の動作区間を減らし、データ I C の発熱温度を下げるができる。

【 0 0 3 2 】

一方、本発明によるデータ I C において、チャージシェアー電圧は、正極性プレチャージ電圧 V - P O S よりも低い場合と、負極性プレチャージ電圧 V - N E G よりも低い場合とで、二つ以上の電圧範囲に分けることができる。

10

【 0 0 3 3 】

上述したように、本発明による液晶表示装置及びその駆動方法は、チャージシェアー電圧でデータラインを 1 次プレチャージさせた後、そのチャージシェアー電圧よりも高いプレチャージ電圧でデータラインを 2 次プレチャージさせ、出力バッファの動作を減らすことによって、データ I C の発熱温度を下げ、消費電力を低減させることができる。

【 0 0 3 4 】

以上、説明した内容により、当業者であれば、本発明の技術思想を逸脱しない範囲内で様々な変更及び修正が可能であることが分かるだろう。よって、本発明の技術的範囲は、明細書における詳細な説明に記載された内容に限定されるものではなく、特許請求の範囲により決められるべきである。

20

【図面の簡単な説明】

【 0 0 3 5 】

【図 1】液晶表示装置を概略的に示すブロック図である。

【図 2】図 1 に示したデータ駆動部を詳細に示すブロック図である。

【図 3】図 2 のデータ駆動部の出力バッファ内の内部抵抗と、その内部抵抗を通じて流れる電流を示す回路図である。

【図 4】外部プレチャージ電圧でデータラインをプレチャージする一例に対応する波形図である。

【図 5】チャージシェアー電圧でデータラインをプレチャージする一例に対応する波形図である。

30

【図 6】本発明の実施形態による液晶表示装置のアナログサンプリング装置を示す回路図である。

【図 7】図 6 に示したソース出力イネイブル信号と、極性制御信号とを示す波形図である。

【図 8】図 6 の実施形態による液晶表示装置のデータ集積回路から出力される波形の一例を示す波形図である。

【符号の説明】

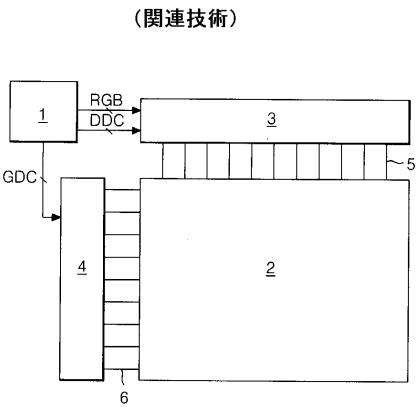
【 0 0 3 6 】

- 1 : タイミングコントローラ
- 2 : 液晶表示パネル
- 3 : データ駆動部
- 4 : ゲート駆動部
- 2 1 、 6 1 : データレジスタ
- 2 2 : シフトレジスタ
- 2 3 、 2 4 、 6 2 : ラッチ
- 2 5 、 6 3 : デジタル／アナログ変換器 (D A C)
- 2 6 a 、 6 4 : 出力バッファ
- 2 7 : ガンマ電圧供給部
- 6 5 、 6 6 : A N D ゲート
- 6 7 : O R ゲート

40

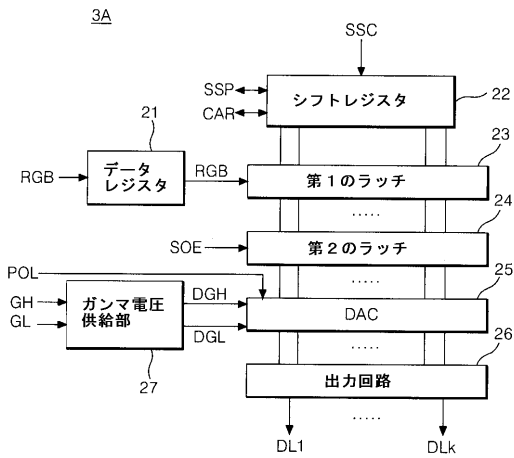
50

【図 1】



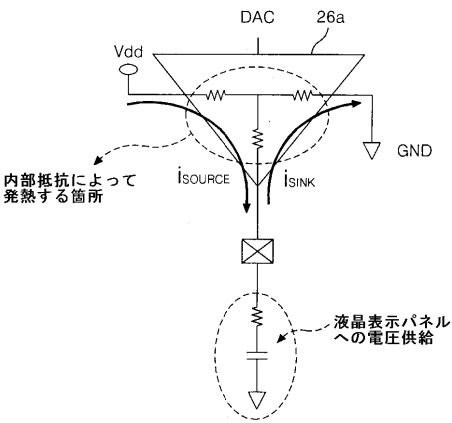
【図 2】

(関連技術)



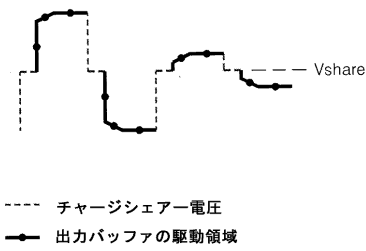
【図 3】

(関連技術)



【図 4】

(関連技術)



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 3 Y
	G 0 9 G 3/20	6 4 1 C
	G 0 9 G 3/20	6 2 1 B
	G 0 9 G 3/20	6 1 1 A
	G 0 9 G 3/20	6 7 0 L
	G 0 9 G 3/20	6 7 0 M
(74)代理人 100096688		
弁理士 本宮 照久		
(74)代理人 100104352		
弁理士 朝日 伸光		
(74)代理人 100128657		
弁理士 三山 勝巳		
(72)発明者 姜 信 浩		
大韓民国 京畿道 水原市 八達区 仁溪洞 3 8 4 住公 アpartment 1 1 2-1 0 5号		
(72)発明者 洪 鎮 鉄		
大韓民国 慶尚北道 龜尾市 吳太洞 デドン 3次 アpartment 1 0 2-1 1 0 5号		
(72)発明者 河 成 哲		
大韓民国 慶尚北道 漆谷郡 石積面 中里 2 2 4-1 番地 2 0 4-5 1 8号		
F ターム(参考) 2H093 NA16 NB01 NB07 NB11 NC02 NC10 NC12 NC21 NC22 NC23		
NC24 NC34 NC35 ND39 ND60		
5C006 AA16 AA22 AC11 AC21 AC27 AF46 AF71 AF83 BB16 BC12		
BF03 BF04 BF25 BF26 BF34 BF43 EB05 FA33 FA47		
5C080 AA10 BB05 CC03 DD18 DD19 DD20 DD25 DD26 DD29 EE29		
FF11 JJ02 JJ03 JJ04		

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2007011262A	公开(公告)日	2007-01-18
申请号	JP2005366716	申请日	2005-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	姜信浩 洪鎮鉄 河成哲		
发明人	姜 信 浩 洪 鎮 鉄 河 成 哲		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3614 G09G2310/0248 G09G2310/027 G09G2310/08 G09G2330/021 G09G2330/023		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.623.C G09G3/20.623.D G09G3/20.623.R G09G3/20.623.Y G09G3/20.641.C G09G3/20.621.B G09G3/20.611.A G09G3/20.670.L G09G3/20.670.M		
F-TERM分类号	2H093/NA16 2H093/NB01 2H093/NB07 2H093/NB11 2H093/NC02 2H093/NC10 2H093/NC12 2H093/NC21 2H093/NC22 2H093/NC23 2H093/NC24 2H093/NC34 2H093/NC35 2H093/ND39 2H093/ND60 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC27 5C006/AF46 5C006/AF71 5C006/AF83 5C006/BB16 5C006/BC12 5C006/BF03 5C006/BF04 5C006/BF25 5C006/BF26 5C006/BF34 5C006/BF43 5C006/EB05 5C006/FA33 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD18 5C080/DD19 5C080/DD20 5C080/DD25 5C080/DD26 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZF02 2H193/ZF22 2H193/ZF36		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020050056544 2005-06-28 KR		
其他公开文献	JP4185095B2		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示装置及其驱动方法，其中降低了数据积分周期的发热温度并且降低了功耗。液晶显示装置包括第一晶体管，该第一晶体管响应于第一输出控制信号而向数据线输出电荷共享电压。响应于其相位从第一输出控制信号延迟的第二输出控制信号，第二晶体管向数据线输出高于电荷共享电压的预充电电压。第三晶体管根据第一和第二输出控制信号将数据电压输出到数据线。逻辑电路根据输出控制信号和控制数据电压的极性的极性控制信号来控制晶体管。[选择图]图6

