

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-84710

(P2006-84710A)

(43) 公開日 平成18年3月30日(2006.3.30)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 535	5C006
G09G 3/20 (2006.01)	G02F 1/133 570	5C080
G09G 3/34 (2006.01)	G02F 1/133 575	
	G09G 3/20 612D	
審査請求 未請求 請求項の数 6 O L (全 15 頁) 最終頁に続く		

(21) 出願番号 特願2004-268633 (P2004-268633)

(22) 出願日 平成16年9月15日 (2004.9.15)

(71) 出願人 302020207

東芝松下ディスプレイテクノロジー株式会社

東京都港区港南4-1-8

(74) 代理人 100058479

弁理士 鈴江 武彦

(74) 代理人 100091351

弁理士 河野 哲

(74) 代理人 100088683

弁理士 中村 誠

(74) 代理人 100108855

弁理士 蔵田 昌俊

(74) 代理人 100084618

弁理士 村松 貞男

最終頁に続く

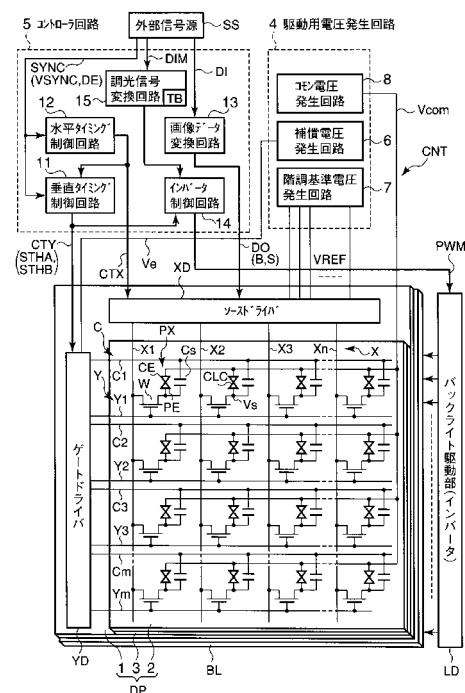
(54) 【発明の名称】 表示制御回路、表示制御方法、および液晶表示装置

(57) 【要約】

【課題】 外部からの調光信号に対する表示パネルの明るさを直線的な関係で変化させる。

【解決手段】 表示制御回路は、スタート信号S T H A、S T H Bを発生する垂直タイミング制御回路11と、信号S T H Aの制御により複数のO C B液晶画素P Xを所定行数単位で順次駆動して駆動行の画素P Xに階調表示用画素電圧を保持させ、信号S T H B信号の制御により画素P Xを所定行数単位で一緒に駆動して駆動行の画素P Xに黒挿入用画素電圧を保持させるパネル駆動部Y D、X Dと、画素P Xの行に略平行な複数のバックライト光源L Dを駆動する光源駆動部14、15、L Dとを備える。特に、光源駆動部14、15、L Dは複数の光源B Lを所定デューティ比で順次点滅させる動作を信号S T H Aに同期して開始するように構成され、所定デューティ比が最大値において階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号D I Mに対応して決定される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の O C B 液晶画素が略マトリクス状に配置される表示パネルの表示制御回路であって、階調表示開始信号および黒挿入開始信号を発生するタイミング制御回路と、前記階調表示開始信号の制御により前記複数の O C B 液晶画素を所定行数単位で順次駆動して駆動行の O C B 液晶画素に階調表示用画素電圧を保持させ、前記黒挿入開始信号の制御により前記複数の O C B 液晶画素を所定行数単位で一緒に駆動して駆動行の O C B 液晶画素に黒挿入用画素電圧を保持させるパネル駆動部と、前記複数の O C B 液晶画素の行に略平行に並べられる複数のバックライト光源を駆動する光源駆動部とを備え、前記光源駆動部は前記複数のバックライト光源を所定デューティ比で順次点滅させる動作を階調表示開始信号に同期して開始するように構成され、前記所定デューティ比が最大値において前記階調表示用画素電圧の保持期間と前記黒挿入用画素電圧の保持期間との合計期間に対する前記階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定されることを特徴とする表示制御回路。

10

【請求項 2】

前記光源駆動部は前記複数のバックライト光源に対する駆動電圧をそれぞれ発生する複数の電圧変換インバータ、前記階調表示用画素電圧の保持期間と前記黒挿入用画素電圧の保持期間との合計期間に対する前記階調表示用画素電圧の保持期間の比率以下のデューティ比を表すように前記外部からの調光信号を変換する調光信号変換回路と、前記階調表示開始信号に応答して前記調光信号変換回路の変換結果に対応したデューティ比を有するパルス幅変調信号を発生しこのパルス幅変調信号を前記複数のバックライト光源のピッチに対応した位相差で前記複数の電圧変換インバータに出力するインバータ制御回路を含むことを特徴とする請求項 1 に記載の表示制御回路。

20

【請求項 3】

前記外部からの調光信号は可変デューティ比のパルス幅変調信号であり、前記調光信号変換回路は前記外部からの調光信号のデューティ比を数値として検出し、変換テーブルを用いてこの数値を変換した変換結果を出力するように構成されることを特徴とする請求項 2 に記載の表示制御回路。

【請求項 4】

前記変換テーブルは前記階調表示用画素電圧の保持期間に対する前記黒挿入用画素電圧の保持期間の比率である黒挿入率毎に異なる内容に設定されることを特徴とする請求項 3 に記載の表示制御装置。

30

【請求項 5】

複数の O C B 液晶画素が略マトリクス状に配置される表示パネルの表示制御方法であって、階調表示開始信号および黒挿入開始信号を発生し、前記階調表示開始信号の制御により前記複数の O C B 液晶画素を所定行数単位で順次駆動して駆動行の O C B 液晶画素に階調表示用画素電圧を保持させ、前記黒挿入開始信号の制御により前記複数の O C B 液晶画素を所定行数単位で一緒に駆動して駆動行の O C B 液晶画素に黒挿入用画素電圧を保持させ、前記複数の O C B 液晶画素の行に略平行に並べられる複数のバックライト光源を所定デューティ比で順次点滅させる動作を前記階調表示開始信号に同期して開始し、前記所定デューティ比が最大値において前記階調表示用画素電圧の保持期間と前記黒挿入用画素電圧の保持期間との合計期間に対する前記階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定されることを特徴とする表示制御方法。

40

【請求項 6】

複数の O C B 液晶画素が略マトリクス状に配置される表示パネルと、階調表示開始信号および黒挿入開始信号を発生するタイミング制御回路と、前記階調表示開始信号の制御により前記複数の O C B 液晶画素を所定行数単位で順次駆動して駆動行の O C B 液晶画素に階調表示用画素電圧を保持させ、前記黒挿入開始信号の制御により前記複数の O C B 液晶画素を所定行数単位で一緒に駆動して駆動行の O C B 液晶画素に黒挿入用画素電圧を保持させるパネル駆動部と、前記複数の O C B 液晶画素の行に略平行に並べられる複数のバック

50

ライト光源を駆動する光源駆動部とを備え、前記光源駆動部は前記複数のバックライト光源を所定デューティ比で順次点滅させる動作を前記階調表示開始信号に同期して開始するように構成され、前記所定デューティ比が最大値において前記階調表示用画素電圧の保持期間と前記黒挿入用画素電圧の保持期間との合計期間に対する前記階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定されることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えばＯＣＢ（Optically Compensated Birefringence）モードの液晶表示パネルを用いた動画表示に適する表示制御回路、表示制御方法、および液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置に代表される平面表示装置は、コンピュータ、カーナビゲーションシステム、あるいはテレビ受信機等の表示装置として広く利用されている。

【0003】

液晶表示装置は、一般に複数の液晶画素のマトリクスアレイを含む液晶表示パネル、この液晶表示パネルを照明するバックライト、並びにこれら表示パネルおよびバックライトを制御する表示制御回路を有する。液晶表示パネルはアレイ基板および対向基板間に液晶層を挟持した構造である。

【0004】

アレイ基板は略マトリクス状に配置される複数の画素電極、複数の画素電極の行に沿って配置される複数のゲート線、複数の画素電極の列に沿って配置される複数のソース線、複数のゲート線および複数のソース線の交差位置近傍に配置される複数のスイッチング素子を有する。各スイッチング素子は例えば薄膜トランジスタ（ＴＦＴ）からなり、１ゲート線が駆動されたときに導通して１ソース線の電位を１画素電極に印加する。対向基板には、アレイ基板に配置された複数の画素電極に対向するように共通電極が設けられる。一对の画素電極および共通電極はこれら電極間に位置する液晶層の一部である画素領域と共に画素を構成し、画素領域において液晶分子配列を画素電極および共通電極間の電界によって制御する。表示制御回路は複数のゲート線を駆動するゲートドライバ、複数のソース線を駆動するソースドライバ、並びにこれらゲートドライバ、ソースドライバ、およびバックライトを制御するコントローラ回路等を含む。

液晶表示装置が主に動画を表示するテレビ受信機用である場合、液晶分子が良好な応答性を示すＯＣＢモードの液晶表示パネルを用いることが検討されている（特許文献１を参照）。この液晶表示パネルでは、ＯＣＢ液晶が画素電極および共通電極上で互いに平行にラビングされた配向膜によって電源投入前においてほとんど寝ているスプレー配向になる。液晶表示パネルは、電源投入に伴う初期化处理で印加する比較的強い電界によりこれらＯＣＢ液晶をスプレー配向からベンド配向に転移させてから表示動作を行う。

【0005】

ＯＣＢ液晶が電源投入前にスプレー配向となる理由は、スプレー配向が液晶駆動電圧の無印加状態でエネルギー的にベンド配向よりも安定であるためである。このようなＯＣＢ液晶は一旦ベンド配向に転移しても、スプレー配向のエネルギーとベンド配向のエネルギーとが拮抗するレベル以下の電圧印加状態や電圧無印加状態が長期間続く場合に再びスプレー配向に逆転移してしまうという性質を有する。スプレー配向では、視野角特性がベンド配向に対して大きく異なることから表示異常となる。

【0006】

従来、ベンド配向からスプレー配向への逆転移を防止するため、例えば１フレームの画像を表示するフレーム期間の一部で大きな電圧をＯＣＢ液晶に印加する駆動方式がとられている。ノーマリホワイトの液晶表示パネルでは、この電圧が黒表示となる画素電圧に相

10

20

30

40

50

当するため、黒挿入駆動と呼ばれる。

【 0 0 0 7 】

黒挿入用画素電圧および階調表示用画素電圧は、1フレーム期間、すなわち1垂直走査期間(V)において全ての液晶画素に行単位に印加される。ここで、階調表示用画素電圧の保持期間に対する黒挿入用画素電圧の保持期間の割合が黒挿入率となる。各ゲート線を1水平走査期間(H)の半分、すなわちH/2期間だけ黒挿入用に駆動し、さらにH/2期間だけ階調表示用に駆動する場合には、垂直走査速度が黒挿入を行わない場合に対して2倍速になる。また、黒挿入用画素電圧は全画素について共通の値であるため、例えば2ゲート線を1組として一緒に駆動することもできる。各組の2ゲート線を黒挿入用に2H/3期間だけ一緒に駆動し、各々階調表示用に2H/3期間ずつ4H/3期間だけ順次駆動する場合には、垂直走査速度が黒挿入を行わない場合に対して1.5倍速になる。 10

【特許文献1】特開2002-202491号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 8 】

ところで、液晶表示パネルは画像データの更新まで表示状態を保持するホールド型表示デバイスであることから、動画表示において観察者の視覚に生じる網膜残像の影響から物体の動きを滑らかに見せることが難しい。上述の黒挿入駆動は画素輝度を擬似的に離散的な疑似インパルス応答の波形にして網膜残像をクリアすることになるため、観察者の視覚によって低下する動画視認性の改善に有効である。しかし、黒挿入駆動によって得られる黒表示状態は、バックライトを消灯させたときに得られるような完全な黒ではない。このため、バックライトを点滅させるブリンキング駆動を利用してより良好な動画視認性を得ることが検討されている。ちなみに、逆転移防止するために必要な黒挿入率は25%程度であるが、動画視認性は黒挿入率を増大させるほど向上する。 20

【 0 0 0 9 】

また、バックライトをブリンキング駆動する場合、このバックライトのデューティ比、すなわち通常1垂直走査期間である点滅周期に対する点灯期間の割合は液晶表示パネル全体の明るさを外部信号源からの調光信号に基づいて調整するために利用可能である。バックライトのデューティ比が常時点灯を意味する100%であると、ブリンキング駆動による動画視認性の改善を期待できないが、このデューティ比を例えば70%あるいは50%に設定すれば、動画視認性を改善する一方で液晶表示パネル全体の明るさを低下させることができる。 30

【 0 0 1 0 】

しかしながら、調光信号によりバックライトのデューティ比を変化させても、液晶表示パネル側の黒挿入率や黒挿入タイミングの影響でバックライトが階調表示用画素電圧の保持期間中に消灯したり、黒挿入用画素電圧の保持期間中に点灯したりして、液晶表示パネルの明るさがバックライトのデューティ比の変化に対して直線的な関係で変化しない。これを解消するために外部信号源からの調光信号を非直線的に変化させることは、この外部信号源を用意するユーザの負担となるばかりか、非常に複雑な制御を必要とする。

【 0 0 1 1 】

本発明の目的は、バックライトのブリンキング駆動において外部からの調光信号に対する表示パネルの明るさを直線的な関係で変化させることができる表示制御回路、表示制御方法、および液晶表示装置を提供することにある。 40

【課題を解決するための手段】

【 0 0 1 2 】

本発明の第1観点によれば、複数のOCB液晶画素が略マトリクス状に配置される表示パネルの表示制御回路であって、階調表示開始信号および黒挿入開始信号を発生するタイミング制御回路と、階調表示開始信号の制御により複数のOCB液晶画素を所定行数単位で順次駆動して駆動行のOCB液晶画素に階調表示用画素電圧を保持させ、黒挿入開始信号の制御により複数のOCB液晶画素を所定行数単位で一緒に駆動して駆動行のOCB液 50

晶画素に黒挿入用画素電圧を保持させるパネル駆動部と、複数のＯＣＢ液晶画素の行に略平行に並べられる複数のバックライト光源を駆動する光源駆動部とを備え、光源駆動部は複数のバックライト光源を所定デューティ比で順次点滅させる動作を階調表示開始信号に同期して開始するように構成され、所定デューティ比が最大値において階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定される表示制御回路が提供される。

【００１３】

本発明の第２観点によれば、複数のＯＣＢ液晶画素が略マトリクス状に配置される表示パネルの表示制御方法であって、階調表示開始信号および黒挿入開始信号を発生し、階調表示開始信号の制御により複数のＯＣＢ液晶画素を所定行数単位で順次駆動して駆動行のＯＣＢ液晶画素に階調表示用画素電圧を保持させ、黒挿入開始信号の制御により複数のＯＣＢ液晶画素を所定行数単位で一緒に駆動して駆動行のＯＣＢ液晶画素に黒挿入用画素電圧を保持させ、複数のＯＣＢ液晶画素の行に略平行に並べられる複数のバックライト光源を所定デューティ比で順次点滅させる動作を階調表示開始信号に同期して開始し、所定デューティ比が最大値において階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定される表示制御方法が提供される。

【００１４】

本発明の第３観点によれば、複数のＯＣＢ液晶画素が略マトリクス状に配置される表示パネルと、階調表示開始信号および黒挿入開始信号を発生するタイミング制御回路と、階調表示開始信号の制御により複数のＯＣＢ液晶画素を所定行数単位で順次駆動して駆動行のＯＣＢ液晶画素に階調表示用画素電圧を保持させ、黒挿入開始信号の制御により複数のＯＣＢ液晶画素を所定行数単位で一緒に駆動して駆動行のＯＣＢ液晶画素に黒挿入用画素電圧を保持させるパネル駆動部と、複数のＯＣＢ液晶画素の行に略平行に並べられる複数のバックライト光源を駆動する光源駆動部とを備え、光源駆動部は複数のバックライト光源を所定デューティ比で順次点滅させる動作を階調表示開始信号に同期して開始するように構成され、所定デューティ比が最大値において階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定される液晶表示装置が提供される。

【発明の効果】

【００１５】

これら表示制御回路、表示制御方法、および液晶表示装置では、複数のバックライト光源を所定デューティ比で順次点滅させる動作が階調表示開始信号に同期して開始され、所定デューティ比が最大値において階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号に対応して決定される。このため、各バックライト光源の点灯期間を対応ＯＣＢ液晶画素による階調表示用画素電圧の保持期間の範囲で変化させることが可能となり、バックライト光源が階調表示用画素電圧の保持期間中に消灯して目標の明るさを得るために必要な照明時間を確保できなかつたり、黒挿入用画素電圧の保持期間中に点灯して目標の明るさを得るために必要な非照明時間を確保できなかつたりすることが防止される。従って、バックライトのプリンキング駆動において外部からの調光信号に対する表示パネルの明るさを直線的な関係で変化させることができる。

【発明を実施するための最良の形態】

【００１６】

以下、本発明の一実施形態に係る液晶表示装置について添付図面を参照して説明する。図１はこの液晶表示装置の回路構成を概略的に示す。液晶表示装置は液晶表示パネルＤＰ、表示パネルＤＰを照明するバックライトＢＬ、および表示パネルＤＰおよびバックライトＢＬを制御する表示制御回路ＣＮＴを備える。液晶表示パネルＤＰは一对の電極基板であるアレイ基板１および対向基板２間に液晶層３を挟持した構造である。液晶層３は例え

10

20

30

40

50

ばノーマリホワイトの表示動作のために予めスプレー配向からベンド配向に転移されベンド配向からスプレー配向への逆転移が周期的に印加され黒表示となる電圧により阻止されるOCB液晶を液晶材料として含む。表示制御回路CNTはアレイ基板1および対向基板2から液晶層3に印加される液晶駆動電圧により液晶表示パネルDPの透過率を制御する。スプレー配向からベンド配向への転移は電源投入時に表示制御回路CNTにより行われる所定の初期化処理で比較的大きな電界をOCB液晶に印加することにより得られる。

【0017】

アレイ基板1は、例えばガラス等の透明絶縁基板上に略マトリクス状に配置される複数の画素電極PE、複数の画素電極PEの行に沿って配置される複数のゲート線Y(Y1~Ym)、複数の画素電極PEの列に沿って配置される複数のソース線X(X1~Xn)、並びにこれらゲート線Yおよびソース線Xの交差位置近傍に配置され各々対応ゲート線Yを介して駆動されたときに対応ソース線Xおよび対応画素電極PE間で導通して複数の画素スイッチング素子Wを有する。各画素スイッチング素子Wは例えば薄膜トランジスタからなり、薄膜トランジスタのゲートがゲート線Yに接続され、ソース・ドレインパスがソース線Xおよび画素電極PE間に接続される。

10

【0018】

対向基板2は例えばガラス等の透明絶縁基板上に配置される赤、緑、青の着色層からなるカラーフィルタ、および複数の画素電極PEに対向してカラーフィルタ上に配置される共通電極CE等を含む。各画素電極PEおよび共通電極CEは例えばITO等の透明電極材料からなり、互いに平行にラビング処理される配向膜でそれぞれ覆われ、画素電極PEおよび共通電極CEからの電界に対応した液晶分子配列に制御される液晶層3の一部である画素領域と共にOCB液晶画素PXを構成する。

20

【0019】

複数の液晶画素PXは各々画素電極PEおよび共通電極CE間に液晶容量CLCを有する。複数の補助容量線C1~Cmは各々対応行の液晶画素PXの画素電極PEに容量結合して補助容量Csを構成する。補助容量Csは画素スイッチング素子Wの寄生容量に対して十分大きな容量値を有する。

【0020】

表示制御回路CNTは、複数のスイッチング素子Wを行単位に導通させるように複数のゲート線Y1~Ymを順次駆動するゲートドライバYD、各行のスイッチング素子Wが対応ゲート線Yの駆動によって導通する期間において画素電圧Vsを複数のソース線X1~Xnにそれぞれ出力するソースドライバXD、バックライトBLを駆動するバックライト駆動部LD、表示パネルDPの駆動用電圧を発生する駆動用電圧発生回路4、およびゲートドライバYD、ソースドライバXDおよびバックライト駆動部LDを制御するコントローラ回路5を備える。

30

【0021】

駆動用電圧発生回路4は、ゲートドライバYDを介して補助容量線Cに印加される補償電圧Veを発生する補償電圧発生回路6、ソースドライバXDによって用いられる所定数の階調基準電圧VREFを発生する階調基準電圧発生回路7、および対向電極CTに印加されるコモン電圧Vcomを発生するコモン電圧発生回路8を含む。コントローラ回路5は、外部信号源SSから入力される同期信号SYNC(VSYNC, DE)に基づいてゲートドライバYDに対する制御信号CTYを発生する垂直タイミング制御回路11、外部信号源SSから入力される同期信号SYNC(VSYNC, DE)に基づいてソースドライバXDに対する制御信号CTXを発生する水平タイミング制御回路12、複数の画素PXに対して外部信号源SSから入力される画像データについて例えば黒挿入2倍速変換を行う画像データ変換回路13、および垂直タイミング制御回路11から出力される制御信号CTXに基づいてバックライト駆動部(インバータ)LDを制御するインバータ制御回路14を含む。画像データは複数の液晶画素PXに対する複数の画素データDIからなり、1フレーム期間(垂直走査期間V)毎に更新される。制御信号CTYはゲートドライバYDに供給され、制御信号CTXは画像データ変換回路13から変換結果として得られる画

40

50

素データ D O と共にソースドライバ X D に供給される。制御信号 C T Y は、ゲートドライバ Y D が上述のように順次複数のゲート線 Y を駆動するために用いられ、制御信号 C T X は画像データ変換回路 1 3 の変換結果として 1 行分の液晶画素 P X 単位に得られ直列に出力される画素データ D O を複数のソース線 X にそれぞれ割り当てると共に出力極性を指定するために用いられる。

【 0 0 2 2 】

ゲートドライバ Y D およびソースドライバ X D は複数のゲート線 Y および複数のソース線 X をそれぞれ選択するために例えばシフトレジスタ回路を用いて構成される。この場合、制御信号 C T Y は、階調表示開始タイミングを制御する第 1 スタート信号（階調表示開始信号） S T H A、黒挿入開始タイミングを制御する第 2 スタート信号（黒挿入開始信号） S T H B、シフトレジスタ回路においてこれらスタート信号 S T H A、S T H B をシフトさせるクロック信号、およびスタート信号 S T H A、S T H B の保持位置に対応してシフトレジスタ回路によって所定数ずつ順次または一緒に選択されるゲート線 Y 1 ~ Y m への駆動信号の出力を制御する出力イネーブル信号等を含む。他方、制御信号 C T X は 1 行分の画素データの取込開始タイミングを制御するスタート信号、シフトレジスタ回路においてこのスタート信号をシフトさせるクロック信号、スタート信号の保持位置に対応してシフトレジスタ回路によって 1 本ずつ選択されるソース線 X 1 ~ X n に対してそれぞれ取り込まれる 1 行分の画素データ D O の並列出力タイミングを制御するロード信号、および画素データに対応する画素電圧 V s の信号極性を制御する極性信号等を含む。

【 0 0 2 3 】

ゲートドライバ Y D は制御信号 C T Y の制御により 1 フレーム期間において複数のゲート線 Y 1 ~ Y m を階調表示用および黒挿入用に順次選択し、各行の画素スイッチング素子 W を 1 水平走査期間 H だけ導通させる駆動信号としてオン電圧を選択ゲート線 Y に供給する。画像データ変換回路 1 3 が黒挿入 2 倍速変換を行う場合、1 行分の入力画素データ D I が 1 H 毎に出力画素データ D O となる 1 行分の黒挿入用画素データ B および 1 行分の階調表示用画素データ S に変換される。階調表示用画素データ S は画素データ D I と同じ階調値であり、黒挿入用画素データ B は黒表示の階調値である。1 行分の黒挿入用画素データ B および 1 行分の階調表示用画素データ S の各々はそれぞれ H / 2 期間において画像データ変換回路 1 3 から直列に出力される。ソースドライバ X D は上述の階調基準電圧発生回路 7 から供給される所定数の階調基準電圧 V R E F を参照してこれら画素データ B、S をそれぞれ画素電圧 V s に変換し、複数のソース線 X 1 ~ X n に並列的に出力する。

【 0 0 2 4 】

画素電圧 V s は共通電極 C E のコモン電圧 V com を基準として画素電極 P E に印加される電圧であり、例えばフレーム反転駆動およびライン反転駆動を行うようコモン電圧 V com に対して極性反転される。2 倍速の垂直走査速度で黒挿入駆動を行う場合には、例えばライン反転駆動およびフレーム反転駆動（1 H 1 V 反転駆動）を行うようコモン電圧 V com に対して極性反転される。また、補償電圧 V e は 1 行分のスイッチング素子 W が非導通になるときにこれらスイッチング素子 W に接続されるゲート線 Y に対応した補助容量線 C にゲートドライバ Y D を介して印加され、これらスイッチング素子 W の寄生容量によって 1 行分の画素 P X に生じる画素電圧 V s の変動を補償するために用いられる。

【 0 0 2 5 】

ゲートドライバ Y D が例えばゲート線 Y 1 をオン電圧により駆動してこのゲート線 Y 1 に接続された全ての画素スイッチング素子 W を導通させると、ソース線 X 1 ~ X n 上の画素電圧 V s がこれら画素スイッチング素子 W をそれぞれ介して対応画素電極 P E および補助容量 C s の一端に供給される。また、ゲートドライバ Y D はこのゲート線 Y 1 に対応した補助容量線 C 1 に補償電圧発生回路 6 からの補償電圧 V e を出力し、ゲート線 Y 1 に接続された全ての画素スイッチング素子 W を 1 水平走査期間だけ導通させた直後にこれら画素スイッチング素子 W を非導通にするオフ電圧をゲート線 Y 1 に出力する。補償電圧 V e はこれら画素スイッチング素子 W が非導通になったときにこれらの寄生容量によって画素電極 P E から引き抜かれる電荷を低減して画素電圧 V s の変動、すなわち突き抜け電圧 Δ

10

20

30

40

50

V_p を実質的にキャンセルする。

【0026】

ここで、図1に示す液晶表示装置の動作について図2および図3を参照して説明する。図2および図3では、 B が各行の画素 PX に共通な黒挿入用画素データを表し、 S_1 , S_2 , S_3 , ...がそれぞれ1行目, 2行目, 3行目, ...の画素 PX に対する階調表示用画素データを表す。 $+$, $-$ はこれら画素データ B , S_1 , S_2 , S_3 , ...が画素電圧 V_s に変換されてソースドライバ XD から出力されるときにの信号極性を表す。

【0027】

図2は2倍速の垂直走査速度で黒挿入駆動を行う場合について液晶表示装置の動作を示す。ここでは、第1スタート信号 $STHA$ および第2スタート信号 $STHB$ がいずれも $H/2$ 期間分のパルス幅でゲートドライバ YD に入力されるパルスである。第1スタート信号 $STHA$ が最初に入力され、第2スタート信号 $STHB$ が階調表示用画素電圧の保持期間に対する黒挿入用画素電圧の保持期間の比率、すなわち黒挿入率に従って第1スタート信号 $STHA$ よりも遅れて入力される。 10

【0028】

ゲートドライバ YD は第1スタート信号 $STHA$ をシフトさせて複数のゲート線 $Y_1 \sim Y_m$ を1水平走査期間 H 当たり1本ずつ選択し、1 H 期間の後半でゲート線 Y_1 , Y_2 , Y_3 , ...に駆動信号を出力する。これに対し、ソースドライバ XD は階調表示用画素データ S_1 , S_2 , S_3 , ...の各々を対応1 H 期間の後半において画素電圧 V_s に変換し、これらを1 H 毎に反転される極性でソース線 $X_1 \sim X_n$ に並列出力する。これら画素電圧 V_s はゲート線 $Y_1 \sim Y_m$ の各々が対応1 H 期間の後半で駆動される間に1行目, 2行目, 3行目, 4行目, ...の液晶画素 PX に供給される。 20

【0029】

また、ゲートドライバ YD は第2スタート信号 $STHB$ をシフトさせて複数のゲート線 $Y_1 \sim Y_m$ を1水平走査期間 H 当たり1本ずつ選択し、1 H 期間の前半でゲート線 Y_1 , Y_2 , Y_3 , ...に駆動信号を出力する。これに対し、ソースドライバ XD は黒挿入用画素データ B , B , B , ...の各々を対応1 H 期間の前半において画素電圧 V_s に変換し、これらを1 H 毎に反転される極性でソース線 $X_1 \sim X_n$ に並列出力する。これら画素電圧 V_s はゲート線 $Y_1 \sim Y_m$ の各々が対応1 H 期間の前半で駆動される間に1行目, 2行目, 3行目, ...の液晶画素 PX に供給される。尚、図2では、第1スタート信号 $STHA$ と第2スタート信号 $STHB$ とが比較的短い間隔で入力されているが、実際には階調表示用画素電圧の保持期間に対する黒挿入用画素電圧保持の期間の比率が黒挿入率に適合するように離して入力される。また、最終行付近の画素 PX に対する黒挿入は例えば図2の左下部分に示すように先行フレームから連続することになる。 30

【0030】

また、1.5倍速の垂直走査速度で黒挿入駆動を行う場合には、画像データ変換回路13は外部信号源 SS から入力され画像データについて黒挿入1.5倍速変換を行うように構成される。さらに、ソースドライバ XD は2ライン単位反転駆動およびフレーム反転駆動(2 $H/1V$ 反転駆動)を行うようコモン電圧 V_{com} に対して極性反転される画素電圧 V_s をソース線 $X_1 \sim X_n$ に出力するように構成される。黒挿入1.5倍速変換では、2行分の入力画素データ DI が2 H 期間毎に出力画素データ DO となる1行分の黒挿入用画素データ B および2行分の階調表示用画素データ S に変換される。階調表示用画素データ S は画素データ DI と同じ階調値であり、黒挿入用画素データ B は黒表示の階調値である。1行分の黒挿入用画素データ B および2行分の階調表示用画素データ S の各々はそれぞれ2 $H/3$ 期間において画像データ変換回路13から直列に出力される。 40

【0031】

図3は1.5倍速の垂直走査速度で黒挿入駆動を行う場合について液晶表示装置の動作を示す。ここでは、第1スタート信号 $STHA$ が2 $H/3$ 期間分のパルス幅でゲートドライバ YD に入力されるパルスであり、第2スタート信号 $STHB$ がいずれも2 H 期間分のパルス幅でゲートドライバ YD に入力されるパルスである。第1スタートパルス $STHA$ 50

が最初に入力され、第2スタート信号STHBが階調表示用画素電圧の保持期間および黒挿入用画素電圧の保持期間の比率、すなわち黒挿入率に従って第1スタート信号STHAよりも遅れて入力される。

【0032】

ゲートドライバYDは第1スタート信号STHAをシフトさせて、複数のゲート線Y1～Ymを2H期間当たり2本ずつ順次選択し、対応2H期間に含まれる2番目および3番目の2H/3期間にこれら選択ゲート線Y1, Y2; Y3, Y4; ...に出力される。これに対し、ソースドライバXDは階調表示用画素データS1, S2; S3, S4; ...を対応2H期間に含まれる第2および第3番目の2H/3期間に画素電圧Vsに変換し、これらを2H毎に反転される極性でソース線X1～Xnに並列出力する。これら画素電圧Vsはゲート線Y1～Ymの各々が対応2H期間に含まれる第2または第3番目の2H/3期間で駆動される間に1行目, 2行目, 3行目, 4行目, ...の液晶画素PXに供給される。

【0033】

また、ゲートドライバYDは第2スタート信号STHBをシフトさせて複数のゲート線Y1～Ymを2H期間当たり2本ずつ一緒に選択し、対応2H期間に含まれる1番目の2H/3期間にこれら選択ゲート線Y1, Y2; Y3, Y4; ...に駆動信号を出力する。これに対し、ソースドライバXDは黒挿入用画素データB, B, B, ...の各々を対応2H期間に含まれる第1番目の2H/3期間において画素電圧Vsに変換し、これらを2H毎に反転される極性でソース線X1～Xnに並列出力する。これら画素電圧Vsはゲート線Y1～Ymの各々が対応2H期間に含まれる第1番目の2H/3期間で駆動される間に1行目, 2行目, 3行目, 4行目, ...の液晶画素PXに供給される。尚、図3では、第1スタート信号STHAと第2スタート信号STHBとが比較的短い間隔で入力されているが、実際には階調表示用画素電圧の保持期間に対する黒挿入用画素電圧の保持期間の比率が黒挿入率に適合するように離して入力される。また、最終行付近の画素PXに対する黒挿入は例えば図3の左下部分に示すように先行フレームから連続することになる。

【0034】

図4は図1に示すバックライトBLおよび表示パネルDPの関係を示す。図4に示す表示画面DSはマトリクス状に配置された複数のOCB液晶画素PXにより構成されている。バックライトBLは表示パネルDPの背面において複数のOCB液晶画素PXの行に平行に所定ピッチで並べられる例えばk個のバックライト光源BL1～BLkからなる。これらバックライト光源BL1～BLkは画面DSを縦方向において等しく区分した複数の表示領域を主としてそれぞれ照明する。ここでは、バックライト光源BL1～BLkの各々が1本の冷陰極管で構成され、約30行分の液晶画素PXからなる1表示領域を照明する。

【0035】

図5は図1に示すインバータ制御回路14、バックライト駆動部LD、およびバックライトBLの回路構成をさらに詳細に示し、図6はバックライトBLの平均輝度を100%に設定するインバータ制御回路14の動作を示す。インバータ制御回路14は、所定デューティ比で複数のバックライト光源BL1～BLkを順次点滅させる動作を第1スタート信号STHAに同期して開始させるようにバックライト駆動部LDを制御する。バックライト駆動部LDはバックライト光源BL1～BLkに対してそれぞれ駆動電圧を発生するk個のインバータLD1～LDkからなり、インバータ制御回路14はこれらインバータLD1～LDkをそれぞれ制御するために図5に示すk個のパルス幅変調信号PWM(PWM1～PWMk)を発生する。

【0036】

パルス幅変調信号PWM1は垂直タイミング制御回路11から第2スタート信号STHBと同様に制御信号CTXとして出力される第1スタート信号STHAを用いて発生される。第1スタート信号STHAは1行目の液晶画素PXに階調表示用画素電圧を保持させる基準タイミングであり、第2スタート信号STHBは1行目の液晶画素PXに黒挿入用画素電圧を保持させる基準タイミングである。すなわち、階調表示用画素電圧の保持期間

10

20

30

40

50

は第1スタート信号S T H Aの入力から第2スタート信号S T H Bの入力までの期間にほぼ等しく、黒挿入用画素電圧の保持期間は第2スタート信号S T H Bの入力から次の第1スタート信号S T H Aの入力までの期間にほぼ等しい。

【0037】

表示パネルD Pの明るさ、すなわち輝度を100%に設定する場合には、バックライト光源B L 1 ~ B L kの各々のデューティ比が階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率にほぼ等しくなるように決定される。インバータ制御回路14はスタート信号S T H Aの遷移(すなわち、パルス前縁または後縁)を検出してパルス幅変調信号P W M 1を高レベルに立ち上げ、この立ち上がりから階調表示用画素電圧の保持期間に対応する所定期間の経過に伴ってパルス幅変調信号P W M 1を立ち下げる。具体的には、例えばクロックパルスをカウントするカウンタを設け、スタート信号S T H Aの遷移タイミングからこのクロックパルスのカウントを開始し、所定のカウンタ値に達したタイミングでパルス幅変調信号P W M 1を立ち下げる。

10

【0038】

これにより、このパルス幅変調信号P W M 1が階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率に対応する所定デューティ比を持つことになる。パルス幅変調信号P W M 2 ~ P W M kはパルス幅変調信号P W M 1を遅延させて得ることができ、図6に示すようにパルス幅変調信号P W M 1 ~ P W M k - 1に対してそれぞれ位相差Tだけずれている。この位相差Tはバックライト光源B L 1 ~ B L kのピッチに対応して決定される。インバータL D 1 ~ L D kはインバータ制御回路14からのパルス幅変調信号P W M 1 ~ P W M kを駆動電圧にそれぞれ電圧変換してバックライト光源B L 1 ~ B L kに出力する。バックライト光源B L 1 ~ B L kはそれぞれパルス幅変調信号P W M 1 ~ P W M kが高レベルであるときに点灯し、パルス幅変調信号P W M 1 ~ P W M kが低レベルであるときに消灯する。

20

【0039】

尚、パルス幅変調信号P W M 1はスタート信号S T H Aと同時に遷移するのではなく一定のオフセット時間を設けるようにしてもよい。この場合、オフセット時間は各表示領域を構成する液晶画素P Xの行数に基づいて決定される。

【0040】

ここで、パルス幅変調信号P W M 1の遷移タイミングの基準として外部から供給される同期信号V S Y N C, D E等を利用する方式も考えられるが、スタート信号S T H Aを利用する方式のほうが、バックライト光源B L 1 ~ B L kの各々の点灯期間および消灯期間を対応表示領域内の液晶画素P Xの階調表示用画素電圧の保持期間および黒挿入用画素電圧の保持期間にそれぞれ重ねるうえで高い精度を得ることができる。

30

【0041】

図6では、表示パネルD Pの輝度を100%に設定する場合について説明したが、図1に示すようにコントローラ回路5は階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率以下のデューティ比を表すように外部信号源S Sからの調光信号D I Mを変換する調光信号変換回路15をさらに含む。調光信号D I Mは、可変デューティ比のパルス幅変調信号であり、調光信号変換回路15は調光信号D I Mのデューティ比を数値として検出し、変換テーブルT Bを用いてこの数値を変換した変換結果を出力するように構成されている。

40

【0042】

図7は調光信号変換回路15に組み込まれる黒挿入率20%用変換テーブルT Bの一例を示し、図8は調光信号変換回路15に組み込まれる黒挿入率50%用変換テーブルT Bの一例を示す。黒挿入率が20%である場合、図7に示す変換テーブルT Bによりデューティ比100%、80%、60%、40%という入力値がそれぞれデューティ比80%、55%、40%、25%という出力値に変換される。すなわち、黒挿入率20%用変換テーブルT Bの内容は、出力値が黒挿入率=20%で得られる階調表示用画素電圧の保持期

50

間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えずに入力値と比例関係をなすように設定されている。また、黒挿入率が50%である場合、図8に示す変換テーブルTBによりデューティ比100%、80%、60%、40%という入力値がそれぞれデューティ比50%、40%、30%、20%という出力値に変換される。すなわち、黒挿入率50%用変換テーブルTBの内容は、出力値が黒挿入率=50%で得られる階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えずに入力値と比例関係をなすように設定されている。

【0043】

図9は、バックライト光源BL1, BL2, BL3, ...の輝度とこれらに対応する液晶画素PXの透過率との関係を示す。調光信号DIMのデューティ比が100%であると、図9に示すようにバックライト光源BL1, BL2, BL3, ...の点灯期間がそれぞれ対応液晶画素PXに対する階調表示用画素電圧の保持期間に一致する。これら点灯期間は調光信号DIMのデューティ比を低下させることによって短くなる。ちなみに、液晶画素PXの透過率は液晶応答時間に依存して図9に示すような遅れを伴って変化する。このため、変換テーブルTBの内容はこの液晶応答時間を考慮して設定されることが好ましい。また、図9では、バックライト光源BL1, BL2, BL3, ...の応答時間が省略されているが、実際にはバックライト光源BL1, BL2, BL3, ...の方が液晶よりも遅れて応答することが一般的である。このため、変換テーブルTBの内容はこのバックライト光源BL1, BL2, BL3, ...の応答時間を考慮して設定されることがさらに好ましい。

【0044】

本実施形態の液晶表示装置では、複数のバックライト光源BL1~BKkを所定デューティ比で順次点滅させる動作が階調表示開始信号STHAに同期して開始され、所定デューティ比が最大値において階調表示用画素電圧の保持期間と黒挿入用画素電圧の保持期間との合計期間に対する階調表示用画素電圧の保持期間の比率を越えないように外部からの調光信号DIMに対応して決定される。このため、各バックライト光源BL1~BKkの点灯期間を対応OCB液晶画素PXによる階調表示用画素電圧の保持期間の範囲で変化させることが可能となり、バックライト光源BL1~BKkが階調表示用画素電圧の保持期間中に消灯して目標の明るさを得るために必要な照明時間を確保できなかったり、黒挿入用画素電圧の保持期間中に点灯して目標の明るさを得るために必要な非照明時間を確保できなかったりすることが防止される。従って、バックライトBLのプリング駆動において外部からの調光信号DIMに対する表示パネルDPの明るさを直線的な関係で変化させることができる。

【0045】

尚、本発明は上述の実施形態に限定されず、その要旨を逸脱しない範囲で様々に変形可能である。

【図面の簡単な説明】

【0046】

【図1】本発明の一実施形態に係る液晶表示装置の回路構成を概略的に示す図である。

【図2】2倍速の垂直走査速度で黒挿入駆動を行う場合について図1に示す液晶表示装置の動作を示すタイムチャートである。

【図3】1.5倍速の垂直走査速度で黒挿入駆動を行う場合について図1に示す液晶表示装置の動作を示すタイムチャートである。

【図4】図1に示すバックライトおよび表示パネルの関係を示す図である。

【図5】図1に示すインバータ制御回路、バックライト駆動部、およびバックライトの回路構成をさらに詳細に示す図である。

【図6】図5に示すインバータ制御回路の動作を示すタイムチャートである。

【図7】図1に示す調光信号変換回路に組み込まれる黒挿入率20%用変換テーブルの一例を示す図である。

【図8】図1に示す調光信号変換回路に組み込まれる黒挿入率50%用変換テーブルの一

例を示す図である。

【図 9】図 4 に示すバックライト光源の輝度とこれらに対応する液晶画素の透過率との関係を示す図である。

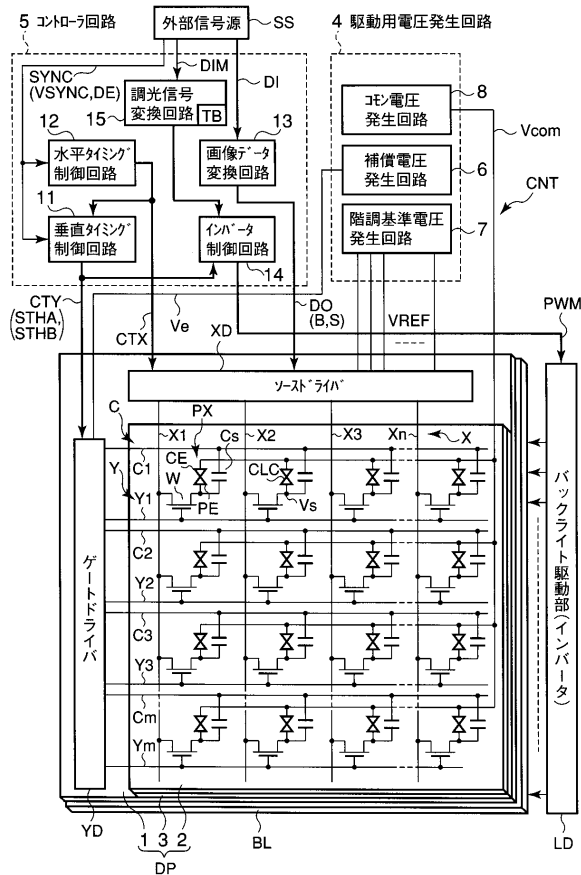
【符号の説明】

【0047】

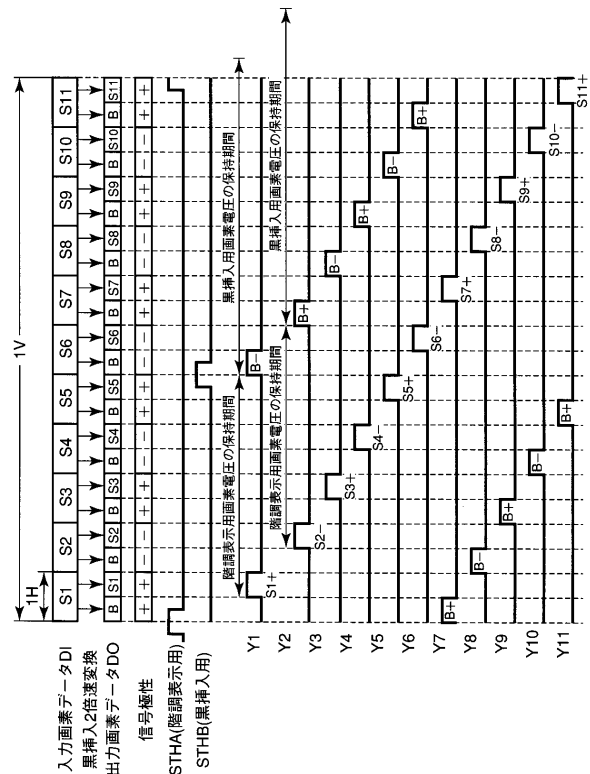
1 ... アレイ基板、2 ... 対向基板、3 ... 液晶層、4 ... 駆動用電圧発生回路、5 ... コントローラ回路、6 ... 補償電圧発生回路、7 ... 階調基準電圧発生回路、8 ... コモン電圧発生回路、11 ... 垂直タイミング制御回路、12 ... 水平タイミング制御回路、13 ... 画像データ変換回路、14 ... インバータ制御回路、15 ... 調光信号変換回路、BL ... バックライト、BL1 ~ BLk ... バックライト光源、DP ... 液晶表示パネル、PE ... 画素電極、CE ... 共通電極、CLC ... 液晶容量、Cs ... 補助容量、PX ... 液晶画素、W ... スwitchング素子、Y ... ゲート線、X ... ソース線、CNT ... 表示制御回路、LD ... バックライト駆動部、YD ... ゲートドライバ、XD ... ソースドライバ、TB ... 変換テーブル。

10

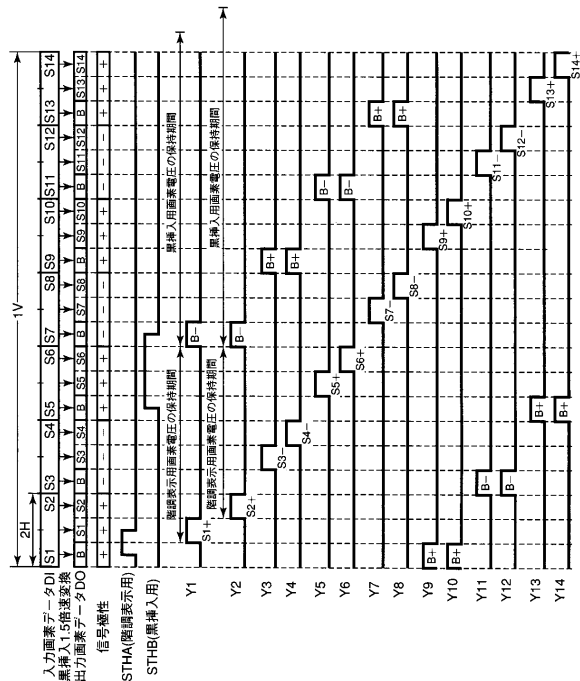
【図 1】



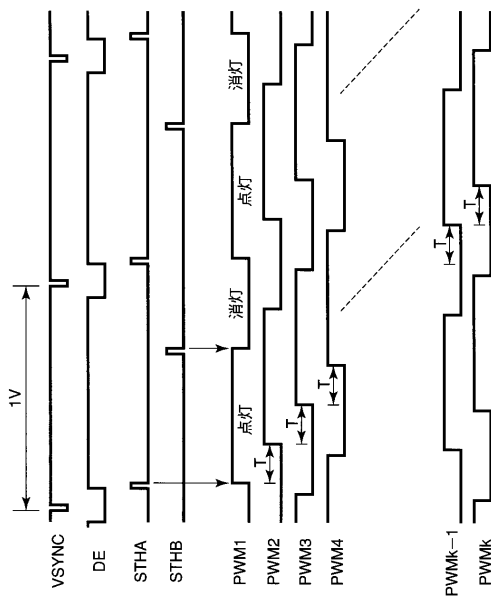
【図 2】



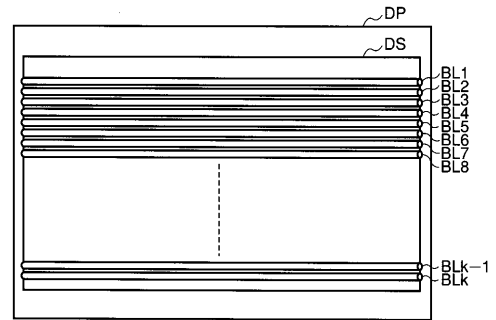
【図3】



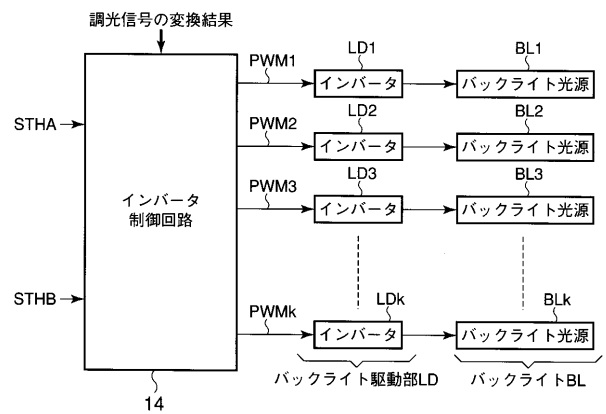
【図6】



【図4】



【図5】



【図7】

黒挿入率20%用変換テーブル TB

入力値	出力値
100%	70%
80%	55%
60%	40%
40%	25%

【図8】

黒挿入率50%用変換テーブル TB

入力値	出力値
100%	50%
80%	40%
60%	30%
40%	20%

フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 2 Q
	G 0 9 G 3/20	6 4 1 A
	G 0 9 G 3/20	6 6 0 V
	G 0 9 G 3/34	J

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 川口 聖二

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H093 NA16 NA32 NA43 NA45 NA46 NA53 NC10 NC12 NC16 NC18
NC21 NC34 NC35 NC44 NC49 NC65 ND06 ND32 ND58 ND60
NF04 NH14
5C006 AC23 AF42 AF59 AF71 BA19 BB16 BB29 BF41 BF46 EA01
FA16
5C080 AA10 BB05 DD01 EE19 EE28 EE29 FF03 FF07 FF11 JJ02
JJ04 JJ06

专利名称(译)	显示控制电路，显示控制方法和液晶显示装置		
公开(公告)号	JP2006084710A	公开(公告)日	2006-03-30
申请号	JP2004268633	申请日	2004-09-15
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	川口 聖二		
发明人	川口 聖二		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 G09G3/34		
CPC分类号	G09G3/342 G09G3/3688 G09G2300/0491 G09G2310/06 G09G2310/063 G09G2320/0646		
FI分类号	G09G3/36 G02F1/133.535 G02F1/133.570 G02F1/133.575 G09G3/20.612.D G09G3/20.622.Q G09G3/20.641.A G09G3/20.660.V G09G3/34.J		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA43 2H093/NA45 2H093/NA46 2H093/NA53 2H093/NC10 2H093/NC12 2H093/NC16 2H093/NC18 2H093/NC21 2H093/NC34 2H093/NC35 2H093/NC44 2H093/NC49 2H093/NC65 2H093/ND06 2H093/ND32 2H093/ND58 2H093/ND60 2H093/NF04 2H093/NH14 5C006/AC23 5C006/AF42 5C006/AF59 5C006/AF71 5C006/BA19 5C006/BB16 5C006/BB29 5C006/BF41 5C006/BF46 5C006/EA01 5C006/FA16 5C080/AA10 5C080/BB05 5C080/DD01 5C080/EE19 5C080/EE28 5C080/EE29 5C080/FF03 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H193/ZA04 2H193/ZA07 2H193/ZC02 2H193/ZC04 2H193/ZC26 2H193/ZC27 2H193/ZD23 2H193/ZE02 2H193/ZE11 2H193/ZE34 2H193/ZF14 2H193/ZF22 2H193/ZF36 2H193/ZF59 2H193/ZG12 2H193/ZG44 2H193/ZG50 2H193/ZG56 2H193/ZH40		
代理人(译)	河野 哲 中村 诚		
外部链接	Espacenet		

摘要(译)

要解决的问题：以线性关系改变显示面板相对于外部调光信号的亮度。

解决方案：显示控制电路配备有垂直定时控制电路11，其产生启动信号STHA和STHB;在信号STHA的控制下，以规定行数为单位依次驱动多个OCB液晶像素PX的面板驱动部件YD和XD，以使驱动线中的像素PX保持用于灰度级显示的像素电压和在信号STHB信号的控制下，以规定的行数为单位驱动像素PX，使驱动线中的像素PX保持用于黑插入的像素电压；光源驱动部14,15和LD驱动与像素PX的线几乎平行的多个背光源LD。具体地，光源驱动部件14,15和LD被配置为开始使多个光源BL以规定的占空比按顺序闪烁，与信号STHA同步，并且根据信号STHA确定规定的占空比。外部调光信号DIM，以便不超过用于灰度级显示的像素电压的保持时段与用于灰度级显示的像素电压的保持时段的总时段的比率以及用于像素电压的保持时段的比率。在规定的占空比的最大值处插入黑色。

Ž

