

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-266738
(P2005-266738A)

(43) 公開日 平成17年9月29日(2005.9.29)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/36	G09G 3/36	2H093
G02F 1/133	G02F 1/133 520	5C006
G09G 3/20	G02F 1/133 525	5C080
	G02F 1/133 550	
	G09G 3/20 611A	
審査請求 有 請求項の数 24 O L (全 11 頁) 最終頁に続く		

(21) 出願番号 特願2004-171670 (P2004-171670)
 (22) 出願日 平成16年6月9日(2004.6.9)
 (31) 優先権主張番号 93107214
 (32) 優先日 平成16年3月18日(2004.3.18)
 (33) 優先権主張国 台湾 (TW)

(71) 出願人 599002238
 聯詠科技股▲ふん▼有限公司
 台湾台湾省新竹科學園區新竹縣創新一路 1
 3 號 2 樓
 (74) 代理人 100064584
 弁理士 江原 省吾
 (74) 代理人 100093997
 弁理士 田中 秀佳
 (74) 代理人 100101616
 弁理士 白石 吉之
 (74) 代理人 100107423
 弁理士 城村 邦彦
 (74) 代理人 100120949
 弁理士 熊野 剛

最終頁に続く

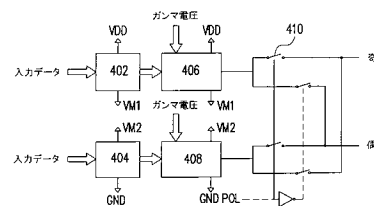
(54) 【発明の名称】 ソースドライバーおよび液晶表示装置

(57) 【要約】

【目的】 液晶表示における低消費電力のソースドライバーを提供する。

【解決手段】 レベルシフターおよび出力バッファーにおいて1つ以上の中間電圧レベルを提供し、電源供給電圧レベルVDDおよび接地レベルGNDに加え、異なる極性の画像データに対し異なる電圧レベルを提供する。それゆえに、異なる極性を有するレベルシフターとアナログ回路の作動電圧の振幅を減少させ、レベルシフターとDACの動的消費電力を大幅に減少させることができる。さらに、回路の電圧振幅を減少させ、低耐電圧装置を使用することにより、回路のコストを減少させることができる。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

複数の薄膜トランジスタの複数のソースを駆動させるソースドライバであって、
デジタル画像データを受信するシフトレジスタと、

前記シフトレジスタに連結され、前記シフトレジスタからデジタル画像データを受信するラッチと、

前記ラッチに連結され、前記ラッチからデジタル画像データを受信するとともに、デジタル画像データの電圧レベルをシフトするレベルシフターと、

前記レベルシフターに連結され、前記デジタル画像データを受信して前記デジタル画像データに対応するアナログ画像データに転換するとともに、前記アナログ画像データを前記複数のソースに出力するアナログ回路とを備え、

そのうち電源供給電圧レベルおよび接地電圧レベルは、前記レベルシフターおよび前記アナログ回路に供給され、前記電源供給電圧レベルおよび前記接地電圧レベルの間の少なくとも1つの中間電圧レベルが前記レベルシフターおよび前記アナログ回路に供給されることを特徴とするソースドライバ。

10

【請求項 2】

それぞれの前記レベルシフターおよび前記アナログ回路は、正極性と負極性とを有し、前記電源供給電圧レベルおよび前記中間電圧レベルは、前記正極性の前記レベルシフターおよび前記正極性の前記アナログ回路に提供され、前記中間電圧レベルおよび前記接地電圧レベルは、前記負極性の前記レベルシフターおよび前記負極性の前記アナログ回路に提供されることを特徴とする請求項 1 記載のソースドライバ。

20

【請求項 3】

2つ以上の中間電圧レベルが存在する場合に、前記正極性の前記レベルシフターおよび前記正極性の前記アナログ回路に提供される前記中間電圧レベルは、前記接地レベルより大きく、前記電源供給電圧レベルの半分に等しいかそれより小さいとともに、前記負極性の前記レベルシフターおよび前記負極性の前記アナログ回路に提供される前記中間電圧レベルは、前記電源供給電圧レベルの半分に等しいかそれより大きく、前記電源供給電圧レベルより小さいことを特徴とする請求項 1 記載のソースドライバ。

【請求項 4】

前記ラッチは、さらに第 1 レベルラッチおよび第 2 レベルラッチを備え、そのうち前記第 1 レベルラッチは、デジタル画像データを順番に受信し、

30

デジタル画像データは、順番に配列された複数の水平線の画像データを備え、

前記第 1 レベルラッチが1つの水平線の画像データを完全に受信した時、前記第 1 レベルラッチは前記1つの水平線の画像データを前記第 2 レベルラッチに出力するとともに、継続して次の水平線画像データを受信し、前記第 2 レベルラッチは、前記1つの水平線の画像データを前記レベルシフターに出力することを特徴とする請求項 1 記載のソースドライバ。

【請求項 5】

前記正極性の前記アナログ回路は、前記正極性のデジタル/アナログ変換器および前記正極性の出力バッファを備えることを特徴とする請求項 1 記載のソースドライバ。

40

【請求項 6】

前記正極性の前記デジタル/アナログ変換器は、前記正極性の画像データ変換を備えることを特徴とする請求項 5 記載のソースドライバ。

【請求項 7】

前記正極性の前記出力バッファは、単利得と負フィードバックの OP アンプであることを特徴とする請求項 5 記載のソースドライバ。

【請求項 8】

前記負極性の前記アナログ回路は、前記負極性のデジタル/アナログ変換器および前記負極性の出力バッファを備えることを特徴とする請求項 1 記載のソースドライバ。

【請求項 9】

50

前記負極性の前記デジタル/アナログ変換器は、前記負極性の画像データ変換を備えることを特徴とする請求項 8 記載のソースドライバー。

【請求項 10】

前記負極性の前記出力バッファは、単一利得と負フィードバックの OP アンプであることを特徴とする請求項 8 記載のソースドライバー。

【請求項 11】

複数の薄膜トランジスタの複数のソースに適用されるソースドライバーであって、
電源供給電圧レベルおよび第 1 中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信して画像データに対応のアナログ画像データに変換するとともに、アナログ画像データを前記複数のソースに出力する正極性のアナログ回路と、

10

接地レベルおよび第 2 中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データに対応のアナログ画像データに変換するとともに、アナログ画像データを前記複数のソースに出力する負極性のアナログ回路と、

前記電源供給電圧レベルおよび前記第 1 中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、前記デジタル画像データの電圧レベルを前記正極性の前記アナログ回路に出力する第 1 レベルシフターと、

前記接地レベルおよび前記第 2 中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、前記デジタル画像データの電圧レベルを前記負極性の前記アナログ回路に出力する第 2 レベルシフターと

を備えることを特徴とするソースドライバー。

20

【請求項 12】

前記第 1 中間電圧レベルおよび前記第 2 中間電圧レベルが等しい時、前記第 1 中間電圧レベルは前記電源供給電圧レベルの半分であり、前記第 2 中間電圧レベルは前記電源供給電圧レベルの半分であることを特徴とする請求項 11 記載のソースドライバー。

【請求項 13】

前記第 1 中間電圧レベルおよび前記第 2 中間電圧レベルが等しくない時、前記第 1 中間電圧レベルは前記接地レベルより大きく、前記電源供給電圧レベルの半分に等しいかそれより小さいとともに、前記第 2 中間電圧レベルは前記電源供給電圧レベルの半分に等しいかそれより大きく、前記電源供給電圧レベルより小さいことを特徴とする請求項 11 記載のソースドライバー。

30

【請求項 14】

前記正極性の前記アナログ回路は、デジタル/アナログ変換器および出力バッファを備えることを特徴とする請求項 11 記載のソースドライバー。

【請求項 15】

前記出力バッファは、単一利得と負フィードバックの OP アンプを備える前記正極性の出力バッファであることを特徴とする請求項 11 記載のソースドライバー。

【請求項 16】

前記負極性の前記アナログ回路は、デジタル/アナログ変換器および出力バッファを備えることを特徴とする請求項 11 記載のソースドライバー。

【請求項 17】

前記出力バッファは、単一利得と負フィードバックの OP アンプを備える前記負極性の出力バッファであることを特徴とする請求項 11 記載のソースドライバー。

40

【請求項 18】

それぞれがゲート、ソースおよびドレインを有する複数の薄膜トランジスタと、
前記複数の薄膜トランジスタの前記ゲートに連結され、信号を出力して前記複数の薄膜トランジスタを選択的に開くゲート駆動回路と、

前記複数の薄膜トランジスタの前記ソースに連結されたソース駆動回路とを備え、

前記ソース駆動回路は、電源供給電圧レベルおよび第 1 中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データに対応するアナログ画像データに変換するとともに、アナログ画像データを前記複数のソースに出力する正極性

50

のアナログ回路と、

接地レベルおよび第 2 中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データに対応するアナログ画像データに変換するとともに、アナログ画像データを前記複数のソースに出力する負極性のアナログ回路と、

前記電源供給電圧レベルおよび前記第 1 中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、前記デジタル画像データの電圧レベルを前記正極性の前記アナログ回路に出力する第 1 レベルシフターと、

前記接地レベルおよび前記第 2 中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、前記デジタル画像データの電圧レベルを前記負極性の前記アナログ回路に出力する第 2 レベルシフターとを備えることを特徴とする液晶表示。

10

【請求項 19】

前記第 1 中間電圧レベルおよび前記第 2 中間電圧レベルが等しい時、前記第 1 中間電圧レベルは前記電源供給電圧レベルの半分であり、前記第 2 中間電圧レベルは前記電源供給電圧レベルの半分であることを特徴とする請求項 18 記載の液晶表示。

【請求項 20】

前記第 1 中間電圧レベルおよび前記第 2 中間電圧レベルが等しくない時、前記第 1 中間電圧レベルは前記接地レベルよりも大きく、前記電源供給電圧レベルの半分に等しいかそれより小さいとともに、前記第 2 中間電圧レベルは前記電源供給電圧レベルの半分に等しいかそれより大きく、前記電源供給電圧レベルより小さいことを特徴とする請求項 18 記載の液晶表示。

20

【請求項 21】

前記正極性の前記アナログ回路は、デジタル/アナログ変換器および出力バッファを備えることを特徴とする請求項 18 記載の液晶表示。

【請求項 22】

前記出力バッファは、単一利得と負フィードバックの OP アンプを備える前記正極性の出力バッファであることを特徴とする請求項 21 記載の液晶表示。

【請求項 23】

前記負極性の前記アナログ回路は、デジタル/アナログ変換器および出力バッファを備えることを特徴とする請求項 18 記載の液晶表示。

30

【請求項 24】

前記出力バッファは、単一利得と負フィードバックの OP アンプを備える前記負極性の出力バッファであることを特徴とする請求項 23 記載の液晶表示。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、低消費電力のソースドライバーに関し、特に、液晶表示 (LCD) における低消費電力のソースドライバーに関する。

【背景技術】

【0002】

図 1 は、LCD の構造図である。図 1 を参照すると、LCD はスイッチとして薄膜トランジスタ 100 を使用する。ゲートドライバー 104 が信号を出力して薄膜トランジスタ 100 を開く時、ソースドライバー 102 は液晶に画像データを出力し、画像データに基づいて液晶の状態を変化させる。

40

【0003】

図 2 は、図 1 のソースドライバーのブロック図である。図 2 を参照すると、LCD のソースドライバー 102 は、シフトレジスタ 200、ラッチ 202、レベルシフター 204、デジタル/アナログ変換器 (DAC) 206 および出力バッファ 208 を備える。シフトレジスタ 200 は、デジタル画像データをラッチ 202 に順番に書き込む。ラッチ 202 に保存された画像データが水平線を十分に表示できる時、ラッチ 202 は画像デ

50

ータをレベルシフター 204 に出力する。レベルシフター 204 は、デジタル画像データの電圧レベルを変化させた後、画像データを DAC 206 に出力する。DAC 206 は、デジタル画像データを受信した後、アナログ画像データを出力バッファ 208 に出力する。最後に、出力バッファ 208 は画像データを液晶に書き込む。出力バッファ 208 は、単一利得と負フィードバックの OP アンプにより構成される。

【0004】

液晶をイオンの影響から防ぐため、液晶に適用する電圧信号の極性を継続的に変化させる必要がある。それゆえに、DAC や出力バッファといった駆動回路の一部は、例えば図 3 の正極性のアナログ回路 306 および負極性のアナログ回路 308 のように、正タイプと負タイプとに分類される。従来技術では、正と負の駆動回路は同じ駆動電圧を有するが、正と負の駆動回路において、駆動電圧の範囲は異なる必要がある。

10

【0005】

異なる極性を有する回路を正常に作動させるため、従来技術の作動電圧の範囲は、単一極性を有する駆動回路の 2 倍を有する。従来技術における欠点は、以下の通りである：

1、シフトレジスタ 302 および 304 は、入力信号の電圧を同じ電圧に増加させる。入力信号の電圧レベルが変化する時、消費電力は増加する ($P = f \cdot C \cdot V^2$)。例えば、電圧が 2 倍に増加すると、消費電力は 4 倍に増加する。

【0006】

2、異なる極性を有する DAC が同じ作動電圧を使用する時、動的消費電力もまた寄生コンデンサー C_{gs} および C_{gd} を考慮して増加する。

20

【0007】

3、異なる極性を有する DAC が同じ作動電圧を使用する時、静的消費電力 ($P = I \cdot V$) もまた増加する。例えば、電圧が 2 倍に増加すると、静的消費電力は 2 倍に増加する。

【発明の開示】

【発明が解決しようとする課題】

【0008】

上記課題を解決するため、この発明は、低消費電力のソースドライバを提供し、異なる極性を有するレベルシフターおよびアナログ回路の作動電圧の振幅を減少させる。したがって、この発明は消費電力を減少させることができるとともに、さらに回路のコストを減少させることも可能となる。

30

【課題を解決するための手段】

【0009】

この発明は、LCD において複数の薄膜トランジスタのソースに適用するソースドライバを提供する。

【0010】

この発明はさらに、LCD において複数の薄膜トランジスタのソースに適用する低消費電力のソースドライバを提供する。

【0011】

この発明にかかる好適な実施例に基づいて説明すると、ソースドライバは、デジタル画像データを受信するシフトレジスタと、シフトレジスタに連結され、シフトレジスタからデジタル画像データを受信するラッチと、ラッチに連結され、ラッチからデジタル画像データを受信するとともにデジタル画像データの電圧レベルをシフトするレベルシフターと、レベルシフターに連結され、デジタル画像データを受信してデジタル画像データに対応するアナログ画像データに転換するとともに、アナログ画像データを複数のソースに出力するアナログ回路とを備える。電源供給電圧レベルおよび接地電圧レベルはレベルシフターおよびアナログ回路に供給され、電源供給電圧レベルおよび接地電圧レベルの間の少なくとも 1 つの中間電圧レベルがレベルシフターおよびアナログ回路に供給される。

40

【0012】

50

この発明にかかる好適な実施例において、それぞれのレベルシフターおよびアナログ回路は、正極性と負極性とを有する。電源供給電圧レベルおよび中間電圧レベルは、正極性のレベルシフターおよび正極性のアナログ回路に提供される。中間電圧レベルおよび接地電圧レベルは、負極性のレベルシフターおよび負極性のアナログ回路に提供される。

【0013】

この発明にかかる好適な実施例において、2つ以上の中間電圧レベルが存在する場合、正極性のレベルシフターおよび正極性のアナログ回路に提供される中間電圧レベルは、接地レベルより大きく、電源供給電圧レベルの半分に等しいかそれより小さい。負極性のレベルシフターおよび負極性のアナログ回路に提供される中間電圧レベルは、電源供給電圧レベルの半分に等しいかそれより大きく、電源供給電圧レベルより小さい。

10

【0014】

この発明にかかる好適な実施例において、ラッチはさらに第1レベルラッチと第2レベルラッチとを備える。第1レベルラッチは、デジタル画像データを順番に受信する。デジタル画像データは、順番に配列された複数の水平線の画像データを備える。第1レベルラッチが1つの水平線の画像データを完全に受信した時、第1レベルラッチは1つの水平線の画像データを第2レベルラッチに出力した後、継続して次の1つの水平線画像データを受信する。第2レベルラッチは、前の水平線の画像データをレベルシフターに出力する。

【0015】

この発明にかかる好適な実施例において、正極性のデジタル/アナログ変換器は、正極性の画像データ変換を提供する。負極性を有するデジタル/アナログ変換器は、負極性の画像データ変換を提供する。

20

【0016】

この発明にかかる好適な実施例において、正極性の出力バッファは、単一利得と負フィードバックのOPアンプである。負極性の出力バッファは、単一利得と負フィードバックのOPアンプである。

【0017】

この発明はまた、薄膜トランジスタのソースに適用するソースドライバーを提供する。この発明にかかる好適な実施例に基づき説明すると、ソースドライバーは、電源供給電圧レベルおよび第1中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信して画像データを対応のアナログ画像データに変換するとともに、アナログ画像データを複数のソースに出力する正極性のアナログ回路と、接地レベルおよび第2中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データを対応のアナログ画像データに変換するとともに、アナログ画像データを複数のソースに出力する負極性のアナログ回路と、電源供給電圧レベルおよび第1中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、デジタル画像データの電圧レベルを正極性のアナログ回路に出力する第1レベルシフターと、接地レベルおよび第2中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、デジタル画像データの電圧レベルを負極性のアナログ回路に出力する第2レベルシフターとを備える。

30

【0018】

この発明にかかる好適な実施例において、第1中間電圧レベルおよび第2中間電圧レベルが等しい時、第1中間電圧レベルは電源供給電圧レベルの半分であり、第2中間電圧レベルは電源供給電圧レベルの半分である。

40

この発明にかかる好適な実施例において、第1中間電圧レベルおよび第2中間電圧レベルが等しくない時、第1中間電圧レベルは接地レベルより大きく、電源供給電圧レベルの半分に等しいかそれより小さい。第2中間電圧レベルは電源供給電圧レベルの半分に等しいかそれより大きく、電源供給電圧レベルより小さい。

【0019】

この発明にかかる好適な実施例において、正極性のアナログ回路はさらに、デジタル/アナログ変換器および出力バッファを備える。出力バッファは、単一利得と負フィ

50

ドバックのOPアンプを備える正極性の出力バッファである。

【0020】

この発明にかかる好適な実施例において、負極性のアナログ回路はさらに、デジタル/アナログ変換器および出力バッファを備える。出力バッファは、単一利得と負フィードバックのOPアンプを備える負極性の出力バッファである。

【0021】

この発明は、さらに液晶表示を提供する。この発明にかかる好適な実施例に基づき説明すると、液晶表示は、それぞれがゲート、ソースおよびドレインを有する複数の薄膜トランジスタと、複数の薄膜トランジスタのゲートに連結され、信号を出力して複数の薄膜トランジスタを選択的に開くゲート駆動回路と、複数の薄膜トランジスタのソースに連結されたソース駆動回路とを備える。ソース駆動回路は、電源供給電圧レベルおよび第1中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データに対応するアナログ画像データに変換した後、アナログ画像データを複数のソースに出力する正極性のアナログ回路と、接地レベルおよび第2中間電圧レベルに連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データに対応するアナログ画像データに変換した後、アナログ画像データを複数のソースに出力する負極性のアナログ回路と、電源供給電圧レベルおよび第1中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換した後、デジタル画像データの電圧レベルを正極性のアナログ回路に出力する第1レベルシフターと、接地レベルおよび第2中間電圧レベルに連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、デジタル画像データの電圧レベルを負極性のアナログ回路に出力する第2レベルシフターとを備える。

【0022】

この発明にかかる好適な実施例において、第1中間電圧レベルおよび第2中間電圧レベルが等しい時、第1中間電圧レベルは電源供給電圧レベルの半分であり、第2中間電圧レベルは電源供給電圧レベルの半分である。

【0023】

この発明にかかる好適な実施例において、第1中間電圧レベルおよび第2中間電圧レベルが等しくない時、第1中間電圧レベルは接地レベルより大きく、電源供給電圧レベルの半分に等しいかそれより小さい。第2中間電圧レベルは電源供給電圧レベルの半分に等しいかそれより大きく、電源供給電圧レベルより小さい。

【0024】

この発明にかかる好適な実施例において、正極性のアナログ回路はさらに、デジタル/アナログ変換器および出力バッファを備える。出力バッファは、単一利得と負フィードバックのOPアンプを備える正極性の出力バッファである。

【0025】

この発明にかかる好適な実施例において、負極性のアナログ回路はさらに、デジタル/アナログ変換器および出力バッファを備える。出力バッファは、単一利得と負フィードバックのOPアンプを備える負極性の出力バッファである。

【0026】

この発明にかかる好適な実施例に基づき説明すると、ソースドライバーは、レベルシフターおよび出力バッファに対して1つ以上の中間電圧レベルを提供するために使用され、それゆえにレベルシフターの作動電圧の振幅が減少し、レベルシフターとDACの動的消費電力もまた大幅に減少させることができる。さらに、出力バッファの作動電圧の振幅が減少するとともに、出力バッファの静的消費電力もまた大幅に減少させることができる。

【発明の効果】

【0027】

したがって、レベルシフターの作動電圧の振幅を減少させることにより、レベルシフターおよびDACの動的消費電力が大幅に減少する。さらに、出力バッファの作動電圧の

振幅が減少するとともに、出力バッファの静的消費電力もまた大幅に減少させることができる。この発明は、回路の電圧振幅を減少させ、低耐電圧装置を使用することにより、さらに回路のコストを減少させることができる。

この発明の上記およびその他の目的、特徴および長所を明確に理解してもらうため、以下により好適な実施例ならびに図面を示し、詳細を説明する。

【発明を実施するための最良の形態】

【0028】

上記に述べたように、液晶をイオンの影響から防ぐために、液晶に適用する複数の電圧信号を継続的に変化させる必要がある。それゆえに、D A C や出力バッファといった駆動回路は、正極性と負極性とに分類される。従来の技術では、例えば接地 G N D と電源供給 V D D とといった正と負の駆動回路の駆動電圧は同じである。異なる極性を有する回路を正常に作動させるため、従来の作動電圧の範囲は、単一極性を有する回路の2倍である。

10

【0029】

それゆえに、レベルシフターと D A C の動的消費電力を増加させるだけでなく、出力バッファの静的消費電力も増加させる結果となる。先行技術の消費電力の問題を解決するために、この発明はさらに、接地 G N D および電源供給 V D D に対して少なくとも1つの中間電圧を提供して、作動電圧の振幅を減少させる。

【0030】

さらに、上記ラッチは2レベルのラッチである。第1レベルラッチは、デジタル画像データを順番に受信する。デジタル画像データは、複数の水平線画像データを順番に備える。第1レベルラッチが1つの水平線の画像データを完全に受信した時、第1レベルラッチは1つの水平線の画像データを第2レベルラッチに出力した後、継続して次の水平線の画像データを受信する。第2レベルラッチは画像データをレベルシフターに出力する。

20

【0031】

図4は、この発明にかかる好適な実施例に基づき、ソースドライバの一部を示すブロック図である。図4に示したように、ソースドライバは、電源供給電圧レベル V D D および第1中間電圧レベル V M 1 に連結され、ガンマ電圧およびデジタル画像データを受信して画像データに対応のアナログ画像データに変換するとともに、アナログ画像データをソースに出力する正極性のアナログ回路406と、接地レベル G N D および第2中間電圧レベル V M 2 に連結され、ガンマ電圧およびデジタル画像データを受信してデジタル画像データに対応のアナログ画像データに変換するとともに、さらにアナログ画像データを複数のソースに出力する負極性のアナログ回路408と、電源供給電圧レベル V D D および第1中間電圧レベル V M 1 に連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、デジタル画像データの電圧レベルを正極性のアナログ回路406に出力する第1レベルシフター402と、接地レベル G N D および第2中間電圧レベル V M 2 に連結され、入力データを受信してデジタル画像データの電圧レベルを変換するとともに、デジタル画像データの電圧レベルを負極性のアナログ回路408に出力する第2レベルシフター404とを備える。

30

【0032】

正極性のアナログ回路406および負極性のアナログ回路408は、出力段410を經由して、それぞれ奇数のデータラインおよび偶数のデータラインを出力する。タイミングコントローラの制御を經由すると(図示せず)、予め定められた期間の後、正極性のアナログ回路406および負極性のアナログ回路408の出力は逆転する。すなわち、正極性のアナログ回路406および負極性のアナログ回路408は、出力段410を經由して、それぞれ偶数のデータラインおよび奇数のデータラインを出力する。この変化を繰り返すことにより、L C D パネルは画像データの表示を行う。

40

上記の正極性のアナログ回路は、正極性のデジタル/アナログ変換器および正極性の出力バッファを備える。正極性の出力バッファは、単一利得と負フィードバックの O P アンプである。上記の負極性のアナログ回路は、負極性のデジタル/アナログ変換器および負極性の出力バッファを備える。負極性の出力バッファは、単一利得と負フィード

50

バックのOPアンプである。

【0033】

上記に述べたように、正極性のアナログ回路406および第1レベルシフター402の電源は、電源供給電圧レベルVDDと第1中間電圧レベルVM1との間にあるため、変動幅度VDD - VM1は、従来のVDD - GNDと比べはるかに小さい。さらに、負極性のアナログ回路408および第2レベルシフター404の電源は、電源供給電圧レベルVDDと第2中間電圧レベルVM2との間にあるため、変動幅度VDD - VM2は、従来のVDD - GNDと比べはるかに小さい。それゆえに、正極性のアナログ回路406および負極性のアナログ回路408と、第1レベルシフター402および第2レベルシフター404の操作電圧の変動幅度は大幅に減少する。

10

【0034】

この発明にかかる好適な実施例に基づき説明すると、中間電圧レベルは以下のように設定される。中間電圧レベルが単一電源である場合、すなわち、第1中間電圧レベルVM1および第2中間電圧レベルVM2が同じ場合、第1中間電圧レベルと第2中間電圧レベルVM1 = VM2は、VDD / 2として設定される。2つ以上の電源がある場合、すなわち、第1中間電圧レベルVM1が第2中間電圧レベルVM2と同じでない場合、第1中間電圧レベルVM1は接地レベルGNDより大きく、VDD / 2に等しいかそれより小さい。また、第2中間電圧レベルはVDD / 2に等しいかそれより大きく、電源供給電圧レベルVDDより小さい。異なる極性によってレベルシフターの出力電圧の振幅が減少する時、DACの作動電圧の範囲は大きく減少する。

20

【0035】

動的消費電力は $P = f \cdot C \cdot V^2$ (fは信号の作動回数、Cはコンデンサー負荷、Vは作動電圧の振幅)である。それゆえに、作動電圧の振幅の減少によって、レベルシフターおよびアナログ変換器の動的消費電力を減少させることができる。出力バッファーに関しては、作動電圧の静的消費電力は $P = I \cdot V$ (Iは電流、Vは作動電圧)である。それゆえに、作動電圧の振幅の減少によって、出力バッファーの静的消費電力を減少させることができる。

以上のごとく、この発明を好適な実施例により開示したが、もとより、この発明を限定するためのものではなく、当業者であれば容易に理解できるように、この発明の技術思想の範囲内において、適当な変更ならびに修正が当然なされうるものであるから、その特許権保護の範囲は、特許請求の範囲および、それと均等な領域を基準として定めなければならない。

30

【図面の簡単な説明】

【0036】

【図1】LCDの構造図である。

【図2】図1のソースドライバのブロック図である。

【図3】従来の駆動回路の回路図である。

【図4】この発明にかかる好適な実施例に基づき、ソースドライバの一部を示すブロック図である。

【符号の説明】

40

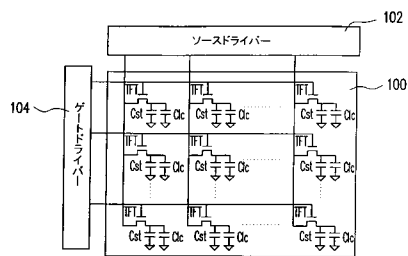
【0037】

- 100 薄膜トランジスタ
- 102 ソースドライバ
- 104 ゲートドライバ
- 200 シフトレジスタ
- 202 ラッチ
- 204 レベルシフター
- 206 デジタル/アナログ変換器(DAC)
- 208 出力バッファ
- 302 シフトレジスタ

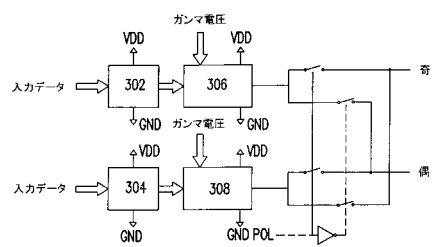
50

- 3 0 4 シフトレジスタ
- 3 0 6 正極性のアナログ回路
- 3 0 8 負極性のアナログ回路
- 4 0 2 第1レベルシフター
- 4 0 4 第2レベルシフター
- 4 0 6 正極性のアナログ回路
- 4 0 8 負極性のアナログ回路
- 4 1 0 出力段

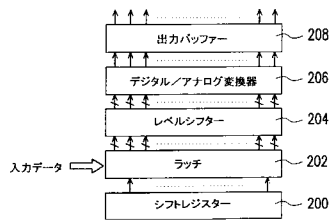
【 図 1 】



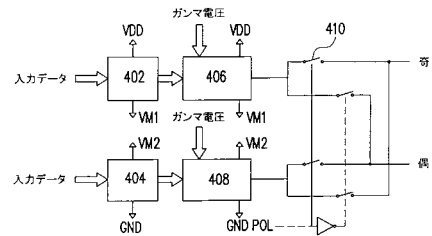
【 図 3 】



【 図 2 】



【 図 4 】



 フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 1 B
	G 0 9 G 3/20	6 2 1 L
	G 0 9 G 3/20	6 2 3 B
	G 0 9 G 3/20	6 2 3 F

(74)代理人 100121186

弁理士 山根 広昭

(72)発明者 曾 徳源

台湾桃園縣八德市建國路502巷48弄19號

(72)発明者 許 智信

台湾新竹市高峰路194巷6弄63號

Fターム(参考) 2H093 NA16 NA31 NC05 NC11 NC22 NC26 NC34 ND39 ND54 NE10
 5C006 AC11 AC21 AF83 BC12 BF03 BF04 FA46 FA47 FA51
 5C080 AA10 BB05 DD26 DD27 FF01 FF11 JJ02

专利名称(译)	源极驱动器和液晶显示器件		
公开(公告)号	JP2005266738A	公开(公告)日	2005-09-29
申请号	JP2004171670	申请日	2004-06-09
[标]申请(专利权)人(译)	RENEI KAGI古坟YUGENKOSHI		
申请(专利权)人(译)	联咏科技股▲心▲有限公司		
[标]发明人	曾德源 許智信		
发明人	曾 德源 許 智信		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G09G5/00		
CPC分类号	G09G3/3688 G09G3/3614 G09G2310/0289		
FI分类号	G09G3/36 G02F1/133.520 G02F1/133.525 G02F1/133.550 G09G3/20.611.A G09G3/20.621.B G09G3/20.621.L G09G3/20.623.B G09G3/20.623.F		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NC05 2H093/NC11 2H093/NC22 2H093/NC26 2H093/NC34 2H093/ND39 2H093/ND54 2H093/NE10 5C006/AC11 5C006/AC21 5C006/AF83 5C006/BC12 5C006/BF03 5C006/BF04 5C006/FA46 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD27 5C080/FF01 5C080/FF11 5C080/JJ02 2H193/ZA04 2H193/ZP20		
代理人(译)	田中 秀佳 熊野刚		
优先权	093107214 2004-03-18 TW		
外部链接	Espacenet		

摘要(译)

目的提供一种用于液晶显示器的低功耗源驱动器。在电平移位器和输出缓冲器中提供了一个或多个中间电压电平，以除了电源电压电平VDD和地电平GND之外，还为不同极性的图像数据提供不同的电压电平。因此，可以减小具有不同极性的电平转换器和模拟电路的工作电压的幅度，并且可以显著减小电平转换器和DAC的动态功耗。此外，可以通过减小电路的电压摆幅并使用低耐压装置来降低电路成本。 [选择图]图4

