

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-70801

(P2005-70801A)

(43) 公開日 平成17年3月17日(2005.3.17)

(51) Int.Cl.⁷

G09G 3/36
G02F 1/133
G09G 3/20

F I

G09G 3/36
G02F 1/133 550
G09G 3/20 611A
G09G 3/20 621B
G09G 3/20 621L

テーマコード (参考)

2H093
5C006
5C080

審査請求 有 請求項の数 10 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2004-309274 (P2004-309274)
(22) 出願日 平成16年10月25日 (2004.10.25)
(62) 分割の表示 特願平7-292941の分割
原出願日 平成7年11月10日 (1995.11.10)
(31) 優先権主張番号 1995 P 5129
(32) 優先日 平成7年3月13日 (1995.3.13)
(33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
三星電子株式会社
大韓民国京畿道水原市靈通区梅灘洞 4 1 6
(74) 代理人 100094145
弁理士 小野 由己男
(74) 代理人 100106367
弁理士 稲積 朋子
(72) 発明者 文 勝煥
大韓民国ソウル特別市瑞草区蠶院洞 6 3 -
3 ハンシンロイヤルアパート 1 - 5 0 5
号
Fターム (参考) 2H093 NA16 NC09 NC34 NC35 ND39
ND49

最終頁に続く

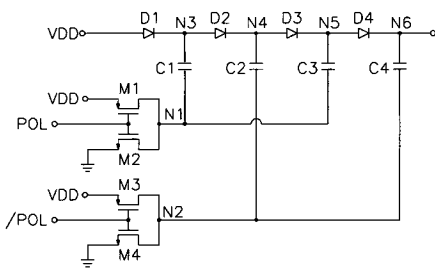
(54) 【発明の名称】 薄膜トランジスタ液晶表示装置の駆動装置

(57) 【要約】

【課題】 アナログスイッチと演算増幅器とプッシュプル回路を使用しないことによって、消費電力を大きく節減する。

【解決手段】 液晶表示装置の薄膜トランジスタをターンオンさせるための駆動装置が、スイッチング信号に従って反転共通電圧信号を発生させて出力する第1スイッチング手段と；反転スイッチング信号に従って共通電圧信号を発生させて出力する第2スイッチング手段と；前記反転共通電圧信号と共通電圧信号とを利用して薄膜トランジスタをターンオンさせるためのレベルの電位を生成して出力する第1レベルシフト回路とからなる。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

液晶表示装置の薄膜トランジスタをターンオンさせるための駆動装置であって、

高電位の電源端子に接続された第 1 P M O S トランジスタと低電位の電源端子に接続された第 1 N M O S トランジスタとが直列接続されて構成され、前記第 1 P M O S トランジスタ及び第 1 N M O S トランジスタのゲート端子に共通に入力されるスイッチング信号に従って反転共通電圧信号を発生させて出力する第 1 スwitching 手段と、

高電位の電源端子に接続された第 2 P M O S トランジスタと低電位の電源端子に接続された第 2 N M O S トランジスタとが直列接続されて構成され、前記第 2 P M O S トランジスタ及び第 2 N M O S トランジスタのゲート端子に共通に入力される、前記スイッチング信号の反転信号である反転スイッチング信号に従って共通電圧信号を発生させて出力する第 2 スwitching 手段と、

10

直列に接続される複数のダイオードと、前記第 1 スwitching 手段の出力に一端が接続され、他端がいずれかの前記ダイオードの第 1 カソード端子に接続される 1 または複数の第 1 キャパシタと、前記第 2 スwitching 手段の出力に一端が接続され、他端が前記第 1 カソード端子と異なるいずれかの前記ダイオードの第 2 カソード端子に接続される 1 または複数の第 2 キャパシタとを有し、前記反転共通電圧信号と前記共通電圧信号とを利用して薄膜トランジスタをターンオンさせるためのレベルの電位を生成して出力する第 1 レベルシフト回路と、

を備えた薄膜トランジスタ液晶表示装置の駆動装置。

20

【請求項 2】

前記第 1 スwitching 手段は、スイッチング信号に従って電源電圧 (VDD) と 0V とを出力する、請求項 1 に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【請求項 3】

前記第 2 スwitching 手段は、反転スイッチング信号に従って電源電圧 (VDD) と 0V とを出力する、請求項 1 に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【請求項 4】

前記第 1 レベルシフト回路は、直列に連結された 4 つのダイオードと、前記ダイオードのカソード端子にそれぞれ連結されている 4 つのキャパシタとからなる、請求項 1 に記載の薄膜トランジスタ液晶表示装置の駆動装置。

30

【請求項 5】

前記第 1 レベルシフト回路は、前記第 1 スwitching 手段と第 2 スwitching 手段から印加される電圧を昇圧させる、請求項 4 に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【請求項 6】

液晶表示装置の薄膜トランジスタをターンオフさせるための駆動装置であって、

高電位の電源端子に接続された第 3 P M O S トランジスタと低電位の電源端子に接続された第 3 N M O S トランジスタとが直列接続されて構成され、前記第 3 P M O S トランジスタ及び第 3 N M O S トランジスタのゲート端子に共通に入力されるスイッチング信号に従って反転共通電圧信号を発生させて出力する第 3 スwitching 手段と、

40

高電位の電源端子に接続された第 4 P M O S トランジスタと低電位の電源端子に接続された第 4 N M O S トランジスタとが直列接続されて構成され、前記第 4 P M O S トランジスタ及び第 4 N M O S トランジスタのゲート端子に共通に入力される、前記スイッチング信号の反転信号である反転スイッチング信号に従って共通電圧信号を発生させて出力する第 4 スwitching 手段と、

直列に接続される複数のダイオードと、前記第 3 スwitching 手段の出力に一端が接続され、他端がいずれかの前記ダイオードの第 1 アノード端子に接続される 1 または複数の第 3 キャパシタと、前記第 4 スwitching 手段の出力に一端が接続され、他端が前記第 1 アノード端子と異なるいずれかの前記ダイオードの第 2 アノード端子に接続される 1 または複数の第 4 キャパシタとを有し、前記反転共通電圧信号と前記共通電圧信号とを利用し

50

て薄膜トランジスタをターンオフさせるためのレベルの電位を生成して出力する第2レベルシフト回路と、

を備えた薄膜トランジスタ液晶表示装置の駆動装置。

【請求項7】

前記第3スイッチング手段は、スイッチング信号に従って電源電圧(VDD)と0Vとを出力する、請求項6に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【請求項8】

前記第4スイッチング手段は、反転スイッチング信号に従って電源電圧(VDD)と0Vとを出力する、請求項6に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【請求項9】

前記第2レベルシフト回路は、直列に連結された4つのダイオードと、前記ダイオードのアノード端子にそれぞれ連結されている2つのキャパシタとからなる、請求項6に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【請求項10】

前記第2レベルシフト回路は、前記第3スイッチング手段と第4スイッチング手段から印加される電圧を下げて出力する、請求項9に記載の薄膜トランジスタ液晶表示装置の駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ液晶表示装置の駆動装置に関するものであって、より詳しく説明すると、消費電力を大きく節減できる薄膜トランジスタ液晶表示装置の駆動装置に関する。

【背景技術】

【0002】

電子製品の軽薄短小化趨勢に応じるために、陰極線管(Cathode Ray Tube, CRT)に取って代わる平板表示装置に対する研究と開発が相当な水準に至っている実情である。

前記平板表示の中でも液晶表示装置(Liquid Crystal Display, LCD)は低電圧、低電力駆動ができ、LSIドライバーを使用して駆動させられ、また薄型・軽量であるため、多くの製造メーカーがその実用化と技術開発に力を傾けてきた。

薄膜トランジスタ(Thin Film Transistor, TFT)液晶表示装置は液晶ディスプレイ各画素にトランジスタを配合した液晶である。

【0003】

前記のトランジスタはガラス基板上に非晶質シリコンなどの薄膜で形成される。液晶材料としてはTN(Twisted Nematic)液晶が使用される。

薄膜トランジスタ液晶表示は各画素のトランジスタを動作させ、信号を入力する画素のみをオンさせられるため、クロストーク(crosstalk)が発生しないメリットがある。また、各画素には薄膜で制作された貯蔵容量を置いているため、ここで電荷を蓄積することで非選択期間にも表示を保存できる長所がある。

以下、添付した図面を参考として従来の薄膜トランジスタ液晶表示装置の駆動装置について説明する。

【0004】

図1は前段ゲート方式の薄膜トランジスタ液晶表示装置の画素回路の構成図である。

図1に例示されている通り、前段ゲート方式の薄膜トランジスタ液晶表示装置の画素回路の構成は、スイッチングトランジスタ(TFT)と、前記スイッチングトランジスタ(TFT)のドレン端子と共通電極との間に連結されている液晶(Clc)と、前記スイッチングトランジスタ(TFT)のドレン端子と前段スイッチングトランジスタのゲート端子との間に連結されている貯蔵キャパシタ(Cst)とからなる。

前記前段ゲート方式の薄膜トランジスタ液晶表示装置の画素回路の特徴は、貯蔵キャパシタの一方の電極が前段のスイッチングトランジスタのゲート端子に連結される点である

10

20

30

40

50

。

【 0 0 0 5 】

前記構成による前段ゲート方式の薄膜トランジスタ液晶表示装置の画素回路を駆動するためにはAC共通駆動方法が一般的に使用される。

AC共通駆動方法とは、液晶(Clc)と連結されている共通電極に交流波型の共通電圧信号(Vcom)を印加し、スイッチングトランジスタ(TFT)を周期的にターンオンさせるためのゲートオン電圧信号(Von)とスイッチングトランジスタを周期的にターンオフさせるためのゲートオフ電圧信号(Voff)をスイッチングトランジスタのゲート端子に印加する方法である。

【 0 0 0 6 】

前記の場合、共通電圧信号(Vcom)とゲートオン電圧信号(Von)とゲートオフ電圧信号(Voff)は互いに同位相でなければならないが、その理由は次の通りである。

第一に、共通電圧信号(Vcom)とゲートオフ電圧信号(Voff)の間には貯蔵キャパシタ(Cst)及び液晶(Clc)が連結されており、共通電圧信号(Vcom)とゲートオフ電圧信号が同位相、同振幅にならないと時間によって変わるVoff-Vcomの電位差により容量成分(Cst, Clc)から漏洩電流が発生し、全体的に消費電力を増加させると同時に不安定な表示特性を示すためである。

【 0 0 0 7 】

第二に、液晶表示装置においてはキックバック(Kick back)電圧を同一に維持しなければならないが、前記キックバック電圧は $Von - |Voff|$ に比例するので、同一なキックバック電圧を得るためには $Von - |Voff|$ が常に一定でなければならないからである。もし、キックバック電圧が一定でなければ、フリッカ(flicker)のような異常表示特性が発生するようになる。

従来の薄膜トランジスタ液晶表示装置の駆動装置では前記ゲートオン電圧信号(Von)を発生させるために図2に図示されている同一の回路構成を使用するが、これに対して詳細に説明すると次の通りである。

【 0 0 0 8 】

図2は従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の回路構成図である。

図2に図示されているように従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の構成はスイッチング信号線(POL, /POL)とゲートオン電圧信号(Von1, Von2)と電源電圧(VEE)に入力端子が連結されているアナログスイッチIC(AS)と、前記アナログスイッチIC(AS)の出力端子に非反転入力端子が連結されている演算増幅器と、前記の演算増幅器の出力端子と電源電圧に入力端子が連結されているプッシュプル回路からなる。

【 0 0 0 9 】

前記構成による従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の動作は次のとおりである。

共通電圧信号(Vcom)の位相を決定するスイッチング(POL, /POL)がアナログスイッチIC(AS)に入力されると、アナログスイッチIC(AS)はこれによりハイ状態のゲートオン電圧信号(Von1)とロー状態のゲートオン電圧信号(Von2)を交互に出力する。

アナログスイッチIC(AS)から出力された信号は、演算増幅器とプッシュプル回路で構成されているインピーダンス分離回路を経ることにより、図3に示されているような負荷条件とは独立的なゲートオン電圧信号(Von)が生成されて出力される。

【 0 0 1 0 】

この場合、ハイ状態のゲートオン電圧信号(Von1)とロー状態のゲートオン電圧信号(Von2)のレベルは、キックバック電圧を同一に維持するため ' $Von1 - Von2$ ' が ' $Vcom1 - Vcom2$ ' と同一に設定されていなければならない。

そして、出力波形がハイ状態のゲートオン電圧信号(Von1)のレベルとなるためにアナログスイッチ(AS)、演算増幅器、プッシュプル回路の電源電圧(VEE)は次のような関係を満たす必要がある。

10

20

30

40

50

【 0 0 1 1 】

【 数 1 】

$$V_{EE} > V_{on1} + V_{BE} + V_{OS}$$

ここで、 V_{BE} はプッシュプル回路の電圧降下分であり、 V_{OS} は演算増幅器の電源電圧対比出力可能な最大出力と電源電圧(V_{EE})との間のオフセット電圧である。

一般的に、薄膜トランジスタ液晶表示装置においては、電源電圧(V_{EE})はDC/DCコンバータから生成される。

【 発 明 の 開 示 】

【 発 明 が 解 決 し よ う と す る 課 題 】

【 0 0 1 2 】

前記のような従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部には、次のような問題点がある。

第一に、ゲートオン電圧信号(V_{on1}, V_{on2})のレベルを共通電圧信号(V_{com})の振幅と同一に調整するのに困難がある。特に、薄膜トランジスタ液晶表示装置モジュールの量産の際には、部品の誤差によってモジュール別に少しずつ共通電圧(V_{com})が異なるためゲートオン電圧信号(V_{on1}, V_{on2})を一々調整しなければならないので、生産性を落とすという問題点がある。

【 0 0 1 3 】

第二に、電源電圧(V_{EE})が相当に高電圧(+20V以上)でなければならないという問題点があり、かつアナログスイッチ(AS)、演算増幅器、プッシュプル回路による消費電力のため、携帯性を求める薄膜トランジスタ液晶表示装置モジュールの全体的な消費電力が多過ぎるという問題点がある。

第三に、電源電圧(V_{EE})を発生させるためにはDC/DCコンバータを必要とすることによって製品の原価を上昇させるという問題点がある。

次に、従来の薄膜トランジスタ液晶表示装置の駆動装置は、前述したゲートオフ電圧信号(V_{off})を発生させるためには図4に図示されているような回路構成を用いるが、これに対して詳細に説明すると次のとおりである。

【 0 0 1 4 】

図4は、従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の回路構成図である。

図4に図示されているとおり、従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の構成は、スイッチング信号線(POL/POL)とゲートオフ電圧信号線(V_{off1}, V_{off2})と電源電圧(V_{SS})に端子が連結されているアナログスイッチIC(AS)と、前記アナログスイッチIC(AS)の出力端子に非反転入力端子が連結されている演算増幅器と、前記演算増幅器の出力端子と電源電圧(V_{SS})に端子が連結されているプッシュプル回路とからなる。

【 0 0 1 5 】

前記構成による従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の動作は次のとおり行われる。

共通電圧信号(V_{com})の位相を決定するスイッチング信号(POL/POL)がアナログスイッチIC(AS)に入力されれば、アナログスイッチIC(AS)はこれに従ってハイ状態のゲートオフ電圧信号(V_{off1})とロー状態のゲートオフ電圧信号(V_{off2})を交互に出力させる。

アナログスイッチIC(AS)から出力された信号は、演算増幅器とプッシュプル回路で構成されているインピーダンス分離回路を経ることによって、図5に図示されているような負荷条件とは独立的なゲートオフ電圧信号(V_{off})が生成されて出力される。一般的に、薄膜トランジスタのターンオフ電圧は-2V以下であるので、ゲートオフ電圧信号(V_{off})は-7V~-2Vのレベルを有する。

10

20

30

40

50

【 0 0 1 6 】

しかしながら、前記のような従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部には次のような問題点がある。

第一に、電圧調整が難しいという問題点がある。すなわち、ハイ状態のゲートオフ電圧信号(Voff1)とロー状態のゲートオフ電圧信号(Voff2)は共通電圧信号(Vcom)の振幅に依存するが、回路部品の偏差によって生じる共通電圧信号(Vcom)の振幅の誤差によりゲートオフ電圧信号(Voff1,Voff2)を一々調整しなければならないので生産性を低下させる要因となる。

【 0 0 1 7 】

第二に、消費電力が大きいという問題点がある。ゲートオフ電圧信号(Voff)のレベルの - 7 V の電位を発生させるためにはアナログスイッチ(AS)、演算増幅器、プッシュプル回路用の - 7 V 以下の電源が必要である。 - 7 V 以下の電圧は、DC/DCコンバータを通じて得られる。ところが、携帯性を求める液晶表示装置においては、低消費電力が必須要件であるが、アナログスイッチ(AS)、演算増幅器、プッシュプル回路自体の消費電力が大きくなると共にDC/DCコンバータの電力変換効率は70%以下であるので全体的な消費電力が増加するという問題点が生じる。

【 0 0 1 8 】

前記のような問題点を解決するため、アナログスイッチの数を減らし消費電力の大きい演算増幅器とプッシュプル回路を使用しないことによって消費電力を大きく減らすことができる技術が韓国出願出願番号第95-2511号(出願日:1995年2月11日)の“TFT液晶表示装置駆動回路”で開示されている。

【課題を解決するための手段】

【 0 0 1 9 】

本発明は前記“TFT液晶表示装置駆動回路”の技術を進歩的に改良したものであって、前記のような従来の問題点を解決するため、アナログスイッチと演算増幅器とプッシュプル回路を使用しないことによって消費電力を大きく節減できる薄膜トランジスタ液晶表示装置の駆動装置を提供する。

上記課題を解決するために、本願第1発明は、液晶表示装置の薄膜トランジスタをターンオンさせるための駆動装置であって、高電位の電源端子に接続された第1PMOSトランジスタと低電位の電源端子に接続された第1NMOSトランジスタとが直列接続されて構成され、前記第1PMOSトランジスタ及び第1NMOSトランジスタのゲート端子に共通に入力されるスイッチング信号に従って反転共通電圧信号を発生させて出力する第1スイッチング手段と、高電位の電源端子に接続された第2PMOSトランジスタと低電位の電源端子に接続された第2NMOSトランジスタとが直列接続されて構成され、前記第2PMOSトランジスタ及び第2NMOSトランジスタのゲート端子に共通に入力される、前記スイッチング信号の反転信号である反転スイッチング信号に従って共通電圧信号を発生させて出力する第2スイッチング手段と、直列に接続される複数のダイオードと、前記第1スイッチング手段の出力に一端が接続され、他端がいずれかの前記ダイオードの第1カソード端子に接続される1または複数の第1キャパシタと、前記第2スイッチング手段の出力に一端が接続され、他端が前記第1カソード端子と異なるいずれかの前記ダイオードの第2カソード端子に接続される1または複数の第2キャパシタとを有し、前記反転共通電圧信号と前記共通電圧信号とを利用して薄膜トランジスタをターンオンさせるためのレベルの電位を生成して出力する第1レベルシフト回路とを備えた薄膜トランジスタ液晶表示装置の駆動装置を提供する。

【 0 0 2 0 】

本願第2発明は、第1発明において、前記第1スイッチング手段は、スイッチング信号に従って電源電圧(VDD)と0Vとを出力する薄膜トランジスタ液晶表示装置の駆動装置を提供する。

本願第3発明は、第1発明において、前記第2スイッチング手段は、反転スイッチング信号に従って電源電圧(VDD)と0Vとを出力する薄膜トランジスタ液晶表示装置の駆動装置

を提供する。

本願第4発明は、第1発明において、前記第1レベルシフト回路は、直列に連結された4つのダイオードと、前記ダイオードのカソード端子にそれぞれ連結されている4つのキャパシタとからなる薄膜トランジスタ液晶表示装置の駆動装置を提供する。

【0021】

本願第5発明は、第4発明において、前記第1レベルシフト回路は、前記第1スイッチング手段と第2スイッチング手段から印加される電圧を昇圧させる薄膜トランジスタ液晶表示装置の駆動装置を提供する。

上記の液晶表示装置においては、前記共通電圧波形(Vcom)及び反転共通電圧波形(1Vcom)が、ダイオードとキャパシタからなる第1レベルシフト回路に出力されることによって、第1レベルシフト回路によって薄膜トランジスタをターンオンさせられるレベルまで順次的に電圧が上昇される。また、共通電圧信号(Vcom)と同位相、同振幅のターンオン電圧(ゲートオン電圧信号(Von))を別途に調整しなくても得られるため、製品の量産の際有利であり、かつキックバック電圧が均一になるため安定な画質が得られ、ゲートオン電圧信号(Von)を作る過程において電流を消費しないことになるため消費電力の少ない液晶表示装置を製造することができ、DC/DCコンバータが不要であるので製品の原価を落とすことができる。

【0022】

本願第6発明は、液晶表示装置の薄膜トランジスタをターンオフさせるための駆動装置であって、高電位の電源端子に接続された第3PMOSトランジスタと低電位の電源端子に接続された第3NMOSトランジスタとが直列接続されて構成され、前記第3PMOSトランジスタ及び第3NMOSトランジスタのゲート端子に共通に入力されるスイッチング信号に従って反転共通電圧信号を発生させて出力する第3スイッチング手段と、高電位の電源端子に接続された第4PMOSトランジスタと低電位の電源端子に接続された第4NMOSトランジスタとが直列接続されて構成され、前記第4PMOSトランジスタ及び第4NMOSトランジスタのゲート端子に共通に入力される、前記スイッチング信号の反転信号である反転スイッチング信号に従って共通電圧信号を発生させて出力する第4スイッチング手段と、直列に接続される複数のダイオードと、前記第3スイッチング手段の出力に一端が接続され、他端がいずれかの前記ダイオードの第1アノード端子に接続される1または複数の第3キャパシタと、前記第4スイッチング手段の出力に一端が接続され、他端が前記第1アノード端子と異なるいずれかの前記ダイオードの第2アノード端子に接続される1または複数の第4キャパシタとを有し、前記反転共通電圧信号と前記共通電圧信号とを利用して薄膜トランジスタをターンオフさせるためのレベルの電位を生成して出力する第2レベルシフト回路と、を備えた薄膜トランジスタ液晶表示装置の駆動装置を提供する。

【0023】

本願第7発明は、第6発明において、前記第3スイッチング手段は、スイッチング信号に従って電源電圧(VDD)と0Vとを出力する薄膜トランジスタ液晶表示装置の駆動装置を提供する。

本願第8発明は、第6発明において、前記第4スイッチング手段は、反転スイッチング信号に従って電源電圧(VDD)と0Vとを出力する薄膜トランジスタ液晶表示装置の駆動装置を提供する。

本願第9発明は、第6発明において、前記第2レベルシフト回路は、直列に連結された4つのダイオードと、前記ダイオードのアノード端子にそれぞれ連結されている2つのキャパシタとからなる薄膜トランジスタ液晶表示装置の駆動装置を提供する。

【0024】

本願第10発明は、第9発明において、前記第2レベルシフト回路は、前記第3スイッチング手段と第4スイッチング手段から印加される電圧を下げて出力する薄膜トランジスタ液晶表示装置の駆動装置を提供する。

上記の液晶表示装置においては、前記共通電圧波形(Vcom)及び反転共通電圧波形(1Vcom)

)は、ダイオードとキャパシタからなる第2レベルシフト回路に出力されることによって第2レベルシフト回路により薄膜トランジスタをターンオフさせられるレベルまで順次的に電圧が降下する。また、共通電圧信号(Vcom)と同位相、同振幅のターンオフ電圧(ゲートオフ電圧信号(Voff))が得られるので電圧調整が不要であり、キャパシタ(Cst,Clc)による漏洩電流を最小化できるので安定な表示特性が得られ、ゲートオフ電圧信号(Voff)を得る過程で自体消費電力がないため低消費電力型液晶表示装置を具現することができ、高価なDC/DCコンバータ部品が不要であるため製品の製造原価をおとすことができ、電圧調整過程がないため生産性を向上させられる。

【発明の効果】

【0025】

10

以上の通り、本発明の実施の形態に於いて、アナログスイッチと演算増幅器とプッシュプル回路を使用しないことによって消費電力を大きく節減できる効果を有する薄膜トランジスタ液晶表示装置の駆動装置を提供することができる。本発明のかかる効果は低消費電力型液晶表示装置分野において利用され得る。

【発明を実施するための最良の形態】

【0026】

以下、本発明の属する技術分野における通常の知識を有する者が本発明を容易に実施できる程度に詳細に説明するため、本発明の最も好ましい実施の形態を添付の図面を参照して説明する。

図6は、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の回路構成図であり、図7は図6の主要波形図である。 20

図6に示されているとおり、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の回路構成は、電源電圧(VDD)にソース端子が連結されておりスイッチング信号線(POL)にゲート端子が連結されている第1トランジスタ(M1)と、接地にソース端子が連結されておりスイッチング信号線(POL)にゲート端子が連結されている第2トランジスタ(M2)と、電源電圧(VDD)にソース端子が連結されており反転スイッチング信号線(/POL)にゲート端子が連結されている第3トランジスタ(M3)と、接地にソース端子が連結されており反転スイッチング信号線(/POL)にゲート端子が連結されている第4トランジスタ(M4)と、電源電圧(VDD)に順方向に直列連結されたダイオード(D1~D4)と、第1及び第2トランジスタ(M1,M2)の接続点とダイオード(D1,D2)の接続点との間に連結されているキャパシタ(C1)と、第1及び第2トランジスタ(M1,M2)の接続点とダイオード(D3,D4)の接続点との間に連結されているキャパシタ(C3)と、第3及び第4トランジスタ(M3,M4)の接続点とダイオード(D2,D3)の接続点との間に連結されているキャパシタ(C2)と、第3及び第4トランジスタ(M3,M4)の接続点とダイオード(D4)のカソードの間に連結されているキャパシタ(C4)とからなる。 30

【0027】

前記構成による本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置駆動装置のゲートオン電圧発生部の作用は次のとおりである。

電源電圧(VDD)が印加されれば、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置駆動装置のゲートオン電圧発生部の動作が始まる。動作が始まると、第1及び第2トランジスタ(M1,M2)はスイッチング信号(POL)に従って反転共通電圧信号(/Vcom)を生成して出力し、第3及び第4トランジスタ(M3,M4)は反転スイッチング信号(/POL)に従って共通電圧信号(Vcom)を生成して出力する。 40

【0028】

これを図7の波形を利用して説明すると次のとおりである。

まず、スイッチング信号(POL)がVDDレベルである時、第2トランジスタ(M2)がターンオンされることによってN1ノードには0Vレベルが出力され、スイッチング信号(POL)が0Vレベルである時、第1トランジスタ(M1)がターンオンされることによってN1ノードにはVDDレベルが出力されて、N1ノードは図7に図示されているような反転共通電圧波形(/Vcom)を出力する。

50

次に、反転スイッチング信号 (/POL)が0Vレベルである時、第3トランジスタ(M3)がターンオンされることによってN2ノードにはVDDレベルが出力され、反転スイッチング信号 (/POL)がVDDレベルである時、第4トランジスタ(M4)がターンオンされることによってN2ノードには0Vレベルが出力されて、N2ノードは図7に図示されているような共通電圧波形(Vcom)を出力する。

【0029】

前記共通電圧波形(Vcom)及び反転共通電圧波形(/Vcom)は、ダイオード(D1~D4)とキャパシタ(C1~C4)からなるレベルシフト回路に出力されることによって、レベルシフト回路によって薄膜トランジスタをターンオンさせられるレベルまで順次的に電圧が上昇される。これをより細部的に説明すると次の通りである。

10

まず、N3ノードについて説明する。N1ノードの反転共通電圧信号(/Vcom)が0Vレベルである時、電源電圧(VDD)においてダイオード電圧(VD)だけ降下した電圧(VDD-VD)がキャパシタ(C1)に印加されることによってキャパシタ(C1)には $C1^*$ (VDD-VD)の電荷量が充電される。前記状態において、N1ノードの反転共通電圧信号(/Vcom)がVDDレベルとなれば、N3ノードの電圧は次の通りになる。

【0030】

【数2】

$$VDD + \frac{Q1}{C1} = VDD + \frac{C1 * (VDD - VD)}{C1} = 2VDD - VD$$

20

ここで、VDはダイオード電圧降下を示す。

したがって、N3ノードは図7に図示されているような波形を出力する。次は、N4ノードについて説明する。

N2ノードの共通電圧信号(Vcom)が0Vレベルである時、N3ノードの電圧(2VDD-VD)でダイオード電圧(VD)だけ降下した電圧(2VDD-2VD)がキャパシタ(C2)に印加されることによってキャパシタ(C2)には $C2^*$ (2VDD-2VD)の電荷量(Q2)が充電される。

【0031】

30

前記状態において、N2ノードの共通電圧信号(Vcom)がVDDレベルとなると、N4ノードの電圧は次の通りになる。

【0032】

【数3】

$$VDD + \frac{Q2}{C2} = VDD + \frac{C2 * (2VDD - 2VD)}{C2} = 3VDD - 2VD$$

40

従って、N4ノードは図7に図示されているような波形を出力する。

次は、N5ノードについて説明する。

N1ノードの反転共通電圧信号(/Vcom)が0Vレベルである時、N4ノードの電圧(3VDD-2VD)でダイオード電圧(VD)だけ降下した電圧(3VDD-3VD)がキャパシタ(C3)に印加されることによってキャパシタ(C3)には $C3^*$ (3VDD-3VD)の電荷量(Q3)が充電される。

前記状態において、N1ノードの反転共通電圧信号(/Vcom)がVDDレベルとなると、N5ノードの電圧は次の通りである。

【0033】

【数 4】

$$VDD + \frac{Q3}{C3} = VDD + \frac{C3 * (3VDD - 3VD)}{C3} = 4VDD - 3VD$$

従って、N5ノードは図 7 に図示されているような波形を出力する。

次は、最終出力である N6 ノードについて説明する。

N2 ノードの共通電圧信号 (Vcom) が 0V レベルである時、N5 ノードの電圧 (4VDD-3VD) においてダイオード電圧 (VD) だけ降下した電圧 (4VDD-4VD) がキャパシタ (C4) に印加されることによってキャパシタ (C4) には $C4 * (4VDD-4VD)$ 電荷量 (Q4) が充電される。

前記状態に於いて、N2 ノードの共通電圧信号 (Vcom) が VDD レベルとなると、N6 ノードの電圧はつぎの通りになる。

【0034】

【数 5】

$$VDD + \frac{Q4}{C4} = VDD + \frac{C4 * (4VDD - 4VD)}{C4} = 5VDD - 4VD$$

20

従って、N6 ノードは図 7 に図示されているような波形を出力する。

すなわち、共通電圧信号 (Vcom) と同位相、同振幅を有しながら、4VDD-4VD と 5VDD-4VD の電位を繰り返す球形波が N6 ノードから出力される。

電源電圧 (VDD) を 5 V とし、ダイオード電圧 (VD) を 0.6 V とした時、N6 ノードの電位は 17.6 V と 22.6 V を繰り返し、かかる電位は薄膜トランジスタを十分にターンオンさせられるレベルとなる。

【0035】

従って、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部によれば、共通電圧信号 (Vcom) と同位相、同振幅のゲートオン電圧信号 (Von) を別途に調整しなくても得られるため、製品の量産の際有利であり、かつキックバック電圧が均一になるため安定な画質が得られ、ゲートオン電圧信号 (Von) を作る過程において電流を消費しないことになるため消費電力の少ない液晶表示装置を製造することができ、DC/DC コンバータが不要であるので製品の原価を落とすことができる。

図 8 は本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の回路構成図であり、図 9 は図 8 の主要波形図である。

【0036】

図 8 に図示されているとおり、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の構成は、電源電圧 (VDD) にソース端子が連結されており、スイッチング信号線 (POL) にゲート端子が連結されている第 5 トランジスタ (M5) と、接地にソース端子が連結されており、スイッチング信号線 (POL) にゲート端子が連結されている第 6 トランジスタ (M6) と、電源電圧 (VDD) にソース端子が連結されており、反転スイッチング信号線 (/POL) にゲート端子が連結されている第 7 トランジスタ (M7) と、接地にソース端子が連結されており、反転スイッチング信号線 (/POL) にゲート端子が連結されている第 8 トランジスタ (M8) と、接地に逆方向に直列連結されているダイオード (D5 ~ D8) と、第 5 及び第 6 トランジスタ (M5, M6) の接続点とダイオード (D6, D7) の接続点の間に連結されているキャパシタ (C5) と、第 7 及び第 8 トランジスタ (M7, M8) の接続点とダイオード (D8) のアノードとの間に連結されているキャパシタ (C6) とからなる。

【0037】

50

前記構成による、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の作用は次の通りである。電源電圧(VDD)が印加されれば、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の動作が始まる。動作が始まると、第5及び第6トランジスタ(M5,M6)はスイッチング信号(POL)に従って反転共通電圧信号(/Vcom)を生成して出力し、第7及び第8トランジスタ(M7,M8)は反転スイッチング信号(/POL)に従って共通電圧信号(Vcom)を生成して出力する。

【0038】

これを図9の波形を利用して説明すると次の通りである。

まず、スイッチング信号(POL)がVDDレベルである時、第6トランジスタ(M6)がターンオンされることによってN7ノードには0Vレベルが出力され、スイッチング信号(POL)が0Vレベルである時、第5トランジスタ(M5)がターンオンされることによってN7ノードにはVDDレベルが出力されて、N7ノードは図9に図示されているような反転共通電圧波形(/Vcom)を出力する。

次に、反転スイッチング信号(/POL)が0Vレベルである時、第7トランジスタ(M7)がターンオンされることによってN8ノードにはVDDレベルが出力され、反転スイッチング信号(/POL)がVDDレベルである時、第8トランジスタ(M8)がターンオンされることによってN8ノードには0Vレベルが出力されて、N8ノードは図9に図示されているような共通電圧波形(Vcom)を出力する。

【0039】

前記共通電圧波形(Vcom)及び反転共通電圧波形(/Vcom)は、ダイオード(D5~D8)とキャパシタ(C5,C6)からなるレベルシフト回路に出力されることによってレベルシフト回路によって薄膜トランジスタをターンオフさせられるレベルまで順次的に電圧が降下する。

これをより細部的に説明すると次の通りである。

まず、N9ノードについて説明する。

N7ノードの反転共通電圧信号(/Vcom)がVDDレベルである時、N9ノードには2VDの電圧が印加されており、キャパシタ(C5)の両端には(2VD-VDD)程の電圧が印加される。よって、キャパシタ(C5)には $C5^*$ (2VD-VDD)の電荷量(Q5)が充電される。前記状態において、N7ノードの反転共通電圧信号(/Vcom)が0Vレベルとなれば、N9ノードの電圧は次の通りになる。

【0040】

【数6】

$$0V + \frac{Q5}{C5} = 0V + \frac{C5 * (2VD - VDD)}{C5} = 2VD - VDD$$

ここで、VDはダイオードの電圧降下を示す。

従って、N9ノードは図9に図示されているような波形を出力する。次は、N10ノードについて説明する。N8ノードの反転共通電圧信号(/Vcom)がVDDレベルである時、N10ノードには(4VD-VDD)の電圧が印加されており、キャパシタ(C6)の両端には(4VD-2VDD)程の電圧が印加されることによって、キャパシタ(C6)には $C6^*$ (4VD-2VDD)の電荷量(Q6)が充電される。

【0041】

前記状態に於いて、N8ノードの共通電圧信号(Vcom)が0Vレベルとなれば、N10ノードの電圧は次の通りになる。

【0042】

【数 7】

$$OV + \frac{Q6}{C6} = OV + \frac{C6 * (4VD - 2VDD)}{C6} = 4VD - 2VDD$$

従って、N10ノードは図9に図示されているような波形を出力する。すなわち、共通電圧信号(Vcom)と同位相、同振幅を有しながら、4VD-VDDと4VD-2VDDの電位を繰り返す球形波がN10ノードから出力される。

10

電源電圧(VDD)を5Vとし、ダイオード電圧(VD)を0.75Vとした時、N10ノードの電位は-2Vと-7Vとを繰り返し、かかる電位は薄膜トランジスタを十分にターンオンさせられるレベルとなる。

【0043】

従って、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部によれば、共通電圧信号(Vcom)と同位相、同振幅のゲートオフ電圧信号(Voff)が得られるので電圧調整が不要であり、キャパシタ(Cst,Cic)による漏洩電流を最小化できるので安定な表示特性が得られ、ゲートオフ電圧信号(Voff)を得る過程で自体消費電力がないため低消費電力型液晶表示装置を具現することができ、高価なDC/DCコンバータ部品が不要であるため製品の製造原価をおとすことができ、電圧調整過程がないため生産性を向上させられる。

20

【図面の簡単な説明】

【0044】

【図1】図1は、前段ゲート方式の薄膜トランジスタ液晶表示装置の画素回路の構成図である。

【図2】図2は、従来の薄膜トランジスタ液晶表示装置のゲートオン電圧発生部の回路構成図である。

【図3】図3は、図2の回路の主要波形図である。

【図4】図4は、従来の薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の回路構成図である。

30

【図5】図5は、図4の回路の主要波形図である。

【図6】図6は、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオン電圧発生部の回路構成図である。

【図7】図7は、図6の回路の主要波形図である。

【図8】図8は、本発明の実施の形態に基づいた薄膜トランジスタ液晶表示装置の駆動装置のゲートオフ電圧発生部の回路構成図である。

【図9】図9は、図8の主要波形図である。

【符号の説明】

【0045】

VDD：電源電圧

40

VD：ダイオード電圧

POL：スイッチング信号線

/POL：反転スイッチング信号線

M1～M8：トランジスタ

D1～D8：ダイオード

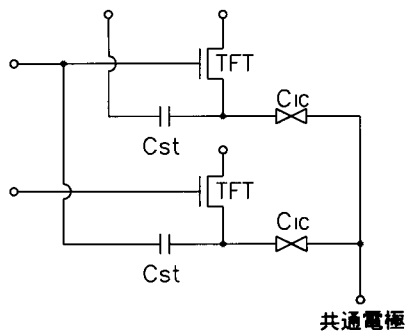
C1～C6：キャパシタ

Vcom：共通電圧信号

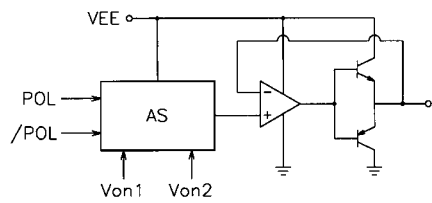
/Vcom：反転共通電圧信号

N1～N10：ノード

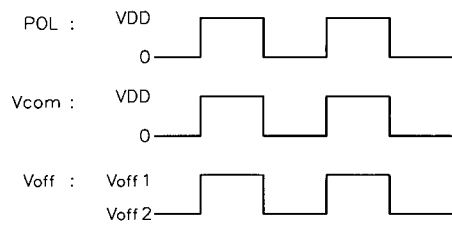
【図 1】



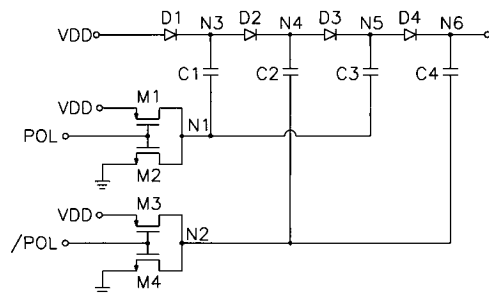
【図 2】



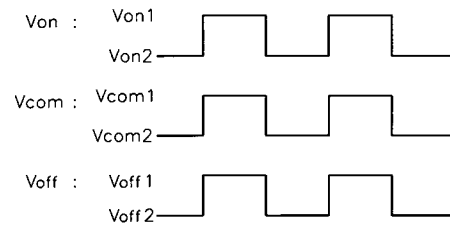
【図 5】



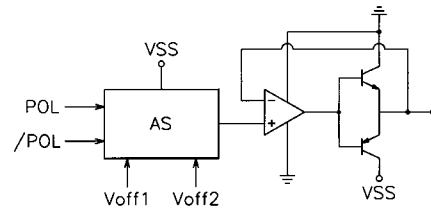
【図 6】



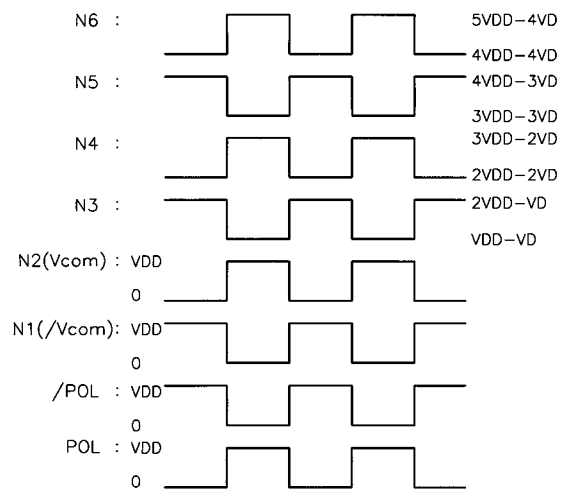
【図 3】



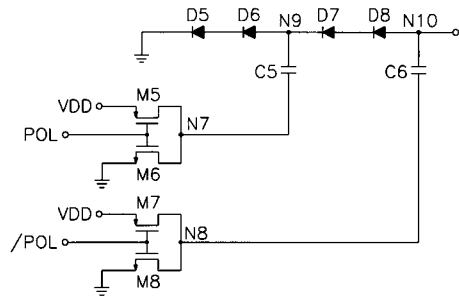
【図 4】



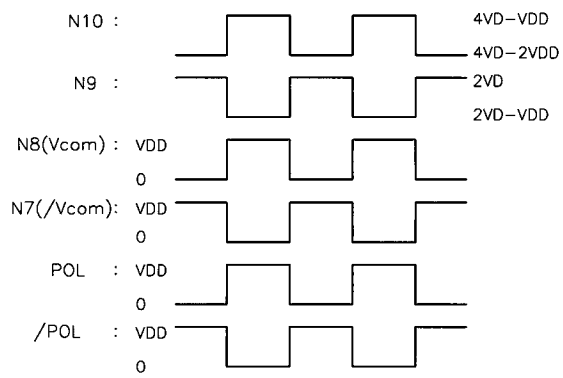
【図 7】



【 図 8 】



【 図 9 】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 4 B

F ターム(参考) 5C006 AC11 AC25 AC26 AF51 AF71 AF84 BB16 BC03 BC11 BC20
BF46 EB04 EB05 FA36 FA47
5C080 AA10 BB05 DD26 FF11 JJ03 JJ04

专利名称(译)	薄膜晶体管液晶显示装置的驱动装置		
公开(公告)号	JP2005070801A	公开(公告)日	2005-03-17
申请号	JP2004309274	申请日	2004-10-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	文勝煥		
发明人	文 勝煥		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H02M3/07 H04N5/66		
CPC分类号	H02M3/073 G09G3/3655 G09G3/3696 G09G2330/021		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.621.B G09G3/20.621.L G09G3/20.624.B		
F-TERM分类号	2H093/NA16 2H093/NC09 2H093/NC34 2H093/NC35 2H093/ND39 2H093/ND49 5C006/AC11 5C006/AC25 5C006/AC26 5C006/AF51 5C006/AF71 5C006/AF84 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF46 5C006/EB04 5C006/EB05 5C006/FA36 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11 5C080/JJ03 5C080/JJ04 2H193/ZA04		
优先权	1995 P 5129 1995-03-13 KR		
外部链接	Espacenet		

摘要(译)

通过不使用模拟开关，运算放大器和推挽电路来显著降低功耗。驱动装置，其用于使液晶显示装置的薄膜晶体管导通，以及第一开关单元，其用于根据开关信号来生成并输出反相的公共电压信号；以及根据反相的开关信号来生成并输出公共电压信号。第二开关装置；以及第一电平移位电路，其通过使用反相的公共电压信号和公共电压信号来产生并输出具有用于导通薄膜晶体管的电平的电势。[选择图]图6

