

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-212991

(P2004-212991A)

(43) 公開日 平成16年7月29日(2004.7.29)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G09G 3/36	G09G 3/36	2H092
G02F 1/133	G02F 1/133 550	2H093
G02F 1/1368	G02F 1/1368	5C006
G09G 3/20	G09G 3/20 621A	5C080
	G09G 3/20 622E	
審査請求 未請求 請求項の数 4 O L (全 7 頁)		

(21) 出願番号	特願2003-428459 (P2003-428459)	(71) 出願人	303016487
(22) 出願日	平成15年12月24日 (2003.12.24)		ビオイ ハイディス テクノロジー カン
(31) 優先権主張番号	2002-088267		パニー リミテッド
(32) 優先日	平成14年12月31日 (2002.12.31)		大韓民国京畿道利川市夫鉢邑牙美里山 1 3
(33) 優先権主張国	韓国 (KR)		6-1
		(74) 代理人	110000051
			特許業務法人共生国際特許事務所
		(72) 発明者	柳 世 鍾
			大韓民国 京畿道 安城市 孔道面 龍頭
			3里 157-1 孔道聯立 202
		(72) 発明者	金 天 弘
			大韓民国 ソウル市 松坡區 石村洞 2
			93-10番地 301
		Fターム(参考)	2H092 GA59 JA24 KA05 NA25 PA06
		最終頁に続く	

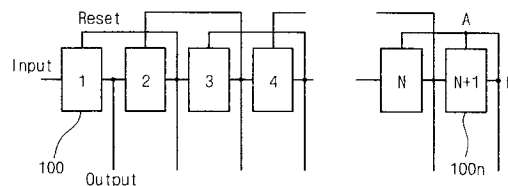
(54) 【発明の名称】 集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置

(57) 【要約】

【課題】 信号歪曲問題を解決した集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置を提供する。

【解決手段】 少なくとも1つ以上のシフトレジスタを集積した状態でクロック周期に従ってゲート駆動パルスをゲートライン方向に位相偏移させてリセット信号を使用する薄膜トランジスタ液晶表示装置において、前記シフトレジスタの最後の段にダミー機能を有する1ビットシフトレジスタをもう1つさらに集積して形成する。あるいは、少なくとも1つ以上のシフトレジスタを集積した状態でクロック周期に従ってゲート駆動パルスをゲートライン方向に位相偏移させてリセット信号を使用する薄膜トランジスタ液晶表示装置において、前記シフトレジスタ列の最後の段に位置したシフトレジスタのリセット信号を、駆動パルスの入力信号として使用する

【選択図】 図3



【特許請求の範囲】

【請求項 1】

少なくとも 1 つ以上のシフトレジスタを集積した状態でクロック周期に従ってゲート駆動パルスをゲートライン方向に位相偏移させてリセット信号を使用する薄膜トランジスタ液晶表示装置において、

前記シフトレジスタの最後の段にダミー機能を有する 1 ビットシフトレジスタをもう 1 つさらに集積して形成することを特徴とする集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置。

【請求項 2】

前記最後の 1 ビットシフトレジスタの出力は、その前段のシフトレジスタと自らのリセット端子に同時に連結されることを特徴とする請求項 1 に記載の集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置。 10

【請求項 3】

少なくとも 1 つ以上のシフトレジスタを集積した状態でクロック周期に従ってゲート駆動パルスをゲートライン方向に位相偏移させてリセット信号を使用する薄膜トランジスタ液晶表示装置において、

前記シフトレジスタ列の最後の段に位置したシフトレジスタのリセット信号を、駆動パルスの入力信号として使用することを特徴とする集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置。

【請求項 4】

前記シフトレジスタ列の最後の段のリセット端子に入力信号を印加してリセット動作を実現させるために入力信号の周期は、クロックパルスの偶数倍にすることを特徴とする請求項 3 に記載の集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置。 20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は薄膜トランジスタドライブ列を有する液晶表示装置に関するものであり、より詳細にはアモルファスシリコン系 (a-si) 薄膜トランジスタを使用する液晶表示装置で液晶表示パネル内にシフトレジスタを集積して駆動 IC を代えて提供される集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置に関するものである。 30

【背景技術】

【0002】

一般的に、TFT (Thin Film Transistor) - LCD (Liquid Crystal Display) はスイッチング素子である TFT、上・下板電極との間に充填される液晶により形成されるキャパシタ (capacitor) 及び補助キャパシタ (auxiliary capacitor)、TFT のオン／オフを管理するゲート電極、及び映像信号電極とで構成されて、外部の周辺回路によって画素をなしている TFT のゲートに電圧を印加してトランジスタをターンオン (turn-on) 状態にして、液晶に映像電圧を入力することができる状態になるようにした後に、映像電圧を印加して液晶に映像情報を保存した後トランジスタをターンオフ (turn-off) して、液晶キャパシタ及び補助キャパシタに蓄積された電荷が保存されるようにして一定の時間の間、映像イメージを表示している。そして、液晶に電圧を印加すると液晶の配列に変化が生じるようになるが、この状態の液晶を光が透過しようとする回折が起こり、従って、この回折した光を偏光板に透過させて望みの映像を得ることができる。 40

【0003】

しかしながら、このような LCD は、ゲートラインに駆動パルスを供給するためにゲート PCB 側に駆動 IC を使用するために、その駆動 IC を装着するためのパッド部及び配線連結部 (fan-out) が必要となり LCD を小型化に製造すること困難であり、ま 50

た、駆動 I C の使用による費用増加と製品の重量が増加するという問題点があった。

【0004】

これに伴い、図 1 に示す従来のチップオンフィルム (C O F : C h i p O n F i l m) 方式の L C D パネルに図示されたもののよう C O F 方式で P C B を除去する方式を使用するか (例えば、特許文献 1 参照)、

または図 2 に示す駆動回路をパネル内部に集積させることにより駆動 I C に取って代わる a - S i T F T 列 (r o w) ドライバを集積させる方式の L C D パネルを使用して、上述した問題点を解決して小型化が可能なるようにして、それに伴う費用節減及び重さを減少させることが提案されてきた。

【0005】

そのような方式により駆動回路を L C D 内に集積するためには、ゲート駆動パルスゲートライン方向にクロック周期に従って位相偏移させるためにシフトレジスタが必須として要求されるが、この時駆動回路は 4 個のトランジスタ (T r a n s i s t e r) と 2 個のキャパシタンス (C a p a c i t a n c e) を使用し、またリセット端子を使用してロープ電位を安定化させる方式を利用している。

【0006】

【特許文献 1】特開 2002-287655 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、上述した従来技術には L C D パネルの最後の段でのリセットを実行してやらないと、ゲート駆動周期が反復されるほど願わない信号歪曲現象が発生するために、シフトレジスタとして正常動作が遂行できないという問題点があった。

【0008】

そこで、本発明は上記従来の液晶表示装置における問題点に鑑みてなされたものであって、本発明の目的は、a - s i 薄膜トランジスタを使用する液晶表示装置でシフトレジスタの最後の段のリセット動作が、前段リセット動作と自らのリセット動作とが同時に行われるようにすることによって、信号歪曲問題を解決した集積アモルファスシリコン系薄膜トランジスタドライブレ列を有する液晶表示装置を提供することにある。

【課題を解決するための手段】

【0009】

上記目的を達成するためになされた本発明による集積アモルファスシリコン系薄膜トランジスタドライブレ列を有する液晶表示装置は、少なくとも 1 つ以上のシフトレジスタを集積した状態でクロック周期に従ってゲート駆動パルスをゲートライン方向に位相偏移させてリセット信号を使用する薄膜トランジスタ液晶表示装置において、前記シフトレジスタの最後の段にダミー機能を有する 1 ビットシフトレジスタをもう 1 つさらに集積して形成することを特徴とする。

【0010】

また、上記目的を達成するためになされた本発明による集積アモルファスシリコン系薄膜トランジスタドライブレ列を有する液晶表示装置は、少なくとも 1 つ以上のシフトレジスタを集積した状態でクロック周期に従ってゲート駆動パルスをゲートライン方向に位相偏移させてリセット信号を使用する薄膜トランジスタ液晶表示装置において、前記シフトレジスタ列の最後の段に位置したシフトレジスタのリセット信号を、駆動パルスの入力信号として使用することを特徴とする。

【発明の効果】

【0011】

本発明による集積アモルファスシリコン系薄膜トランジスタドライブレ列を有する液晶表示装置によれば、L C D パネル内部に集積されたシフトレジスタ回路で回路の最後の段に 1 ビットシフトレジスタをもう 1 つさらに集積して信号歪曲を防止することでき、これにより別のリセット配線の必要がなく、L C D パネルを最小に小型化させて設計することが

10

20

30

40

50

できるという効果がある。

【0012】

また、入力リセット信号を最後の段リセット信号として使用する場合には別のリセット信号を使用しないという効果がある。

【発明を実施するための最良の形態】

【0013】

以下、次に、本発明に係る集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0014】

図3は、本発明の第1の実施例による集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置を示した概略的なブロック構成図である。

図4は、図3で最後の段に付加したシフトレジスタ自身のリセット動作にともなう出力波形図である。

図5は、本発明の第2の実施例によってシフトレジスタ列で入力信号を最後の段リセット信号として使用していることを示した概略的なブロック構成図である。

図6は、図5で示した出力波形図である。

【実施例1】

【0015】

まず、本発明の第1の実施例による集積アモルファスシリコン系薄膜トランジスタドライブ列を有する液晶表示装置は、図3に示すように、LCDパネル内部に集積されたシフトレジスタ回路100-100nで回路の最後の段にダミー機能を有する1ビットシフトレジスタ（最後のシフトレジスタ）100nをもう1つさらに集積して形成する。そして、最後のシフトレジスタ100nの出力Bはその前段のシフトレジスタ100n-1と自らのリセット端子Aとに同時に連結される。

【0016】

上記のような構成によるLCDは、ゲートラインに駆動パルスが供給されると、最後のシフトレジスタ100nはその前段にあるシフトレジスタをリセットさせる動作と合わせて、最後のシフトレジスタ100n自身もリセットする動作を行うようにしてリセット信号が未印加になることによって信号が歪曲されることを防止した。

【0017】

これは、最後のシフトレジスタ100nの出力を作る出力TFTの幅がリセットTFTの幅に比べて十分に大きいように設計することで、前段にあるシフトレジスタにリセット信号を印加した後、最後のシフトレジスタ100n自身がリセットされるように実行するものである。

【0018】

図4は、最後のシフトレジスタ100n自身のリセット動作にともなう出力波形図であり、最後の段にリセット信号が未印加である図4(a)と、最後の段にリセット信号が印加された状態の図4(b)を参照するとそれぞれの出力波形に相異が発生することを分かる。

【実施例2】

【0019】

一方、図5は本発明の第2の実施例による入力信号をシフトレジスタ列の最後の段のリセット信号として使用しているものを示した概略的なブロック構成図である。

【0020】

図5に示すように、本発明の第2の実施例では、最後の段のシフトレジスタ200nのリセット信号Cを駆動パルスの入力信号として使用している。

【0021】

すなわち、図6を参照すると、初期ゲートパルスの開始入力信号を最後の段をリセットするための最後の段のリセット信号として入力されるようにして、最後の段をリセットさ

10

20

30

40

50

せることが反復されてもシフトレジスタ全体の出力信号に歪曲が発生しないようにしている。

【0022】

そしてこの時、最後の段のリセット端子に入力信号を印加してリセット動作を実現するためには、入力信号の周期はクロックパルスの偶数倍にならない。

【0023】

尚、本発明は、上述の実施例に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【0024】

10

【図1】従来のチップオンフィルム（COF : Chip On Film）方式のLCDパネルの平面図である。

【図2】従来の一般的なa-Si TFT 列ドライバを集積させる方式のLCDパネルの平面図である。

【図3】本発明の第1の実施例による集積アモルファスシリコン系薄膜トランジスタドライバ列を有する液晶表示装置を示した概略的なブロック構成図である。

【図4】図3で最後の段に付加したシフトレジスタ自身のリセット動作による出力波形図であり、（a）は最後の段にリセット信号が未印加である状態、（b）は最後の段にリセット信号が印加された状態である。

【図5】本発明の第2の実施例による入力信号をシフトレジスタ列の最後の段のリセット 20 信号として使用しているものを示した概略的なブロック構成図である。

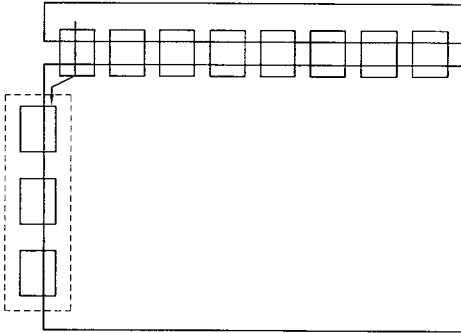
【図6】図5で示した最後の段のシフトレジスタでの出力波形図である。

【符号の説明】

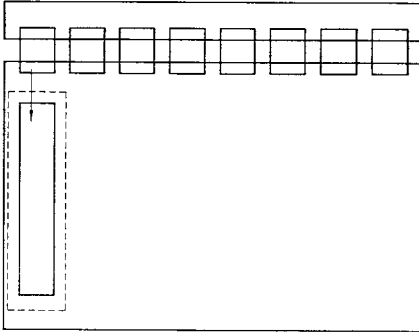
【0025】

- | | |
|---------|--------------|
| 100、200 | シフトレジスタ |
| 100n | 最後のシフトレジスタ |
| 200n | 最後の段のシフトレジスタ |

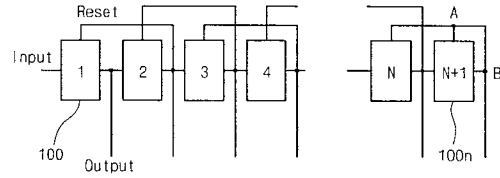
【図 1】



【図 2】

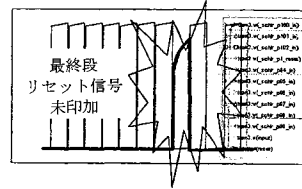


【図 3】

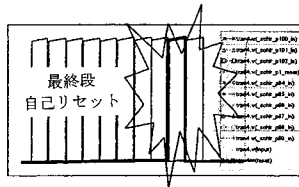


【図 4】

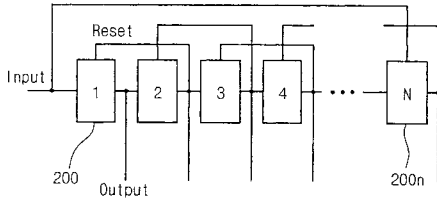
(a)



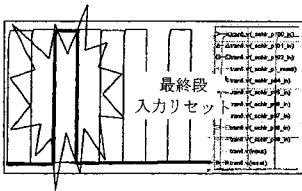
(b)



【図 5】



【図 6】



フロントページの続き

Fターム(参考) 2H093 NA16 NC09 NC11 NC22 NC34 ND31 ND60
5C006 AF59 AF71 BB16 BC03 BC20 BF03 BF34 EB05 FA16
5C080 AA10 BB05 DD09 FF11 JJ02 JJ04 JJ06

专利名称(译)	集成非晶硅薄膜晶体管驱动行的液晶显示器件		
公开(公告)号	JP2004212991A	公开(公告)日	2004-07-29
申请号	JP2003428459	申请日	2003-12-24
[标]申请(专利权)人(译)	Bioi高盘科技有限公司		
申请(专利权)人(译)	Bioi Heidis科技有限公司		
[标]发明人	柳世鍾 金天弘		
发明人	柳 世 鍾 金 天 弘		
IPC分类号	G02F1/1368 G02F1/133 G02F1/136 G09G3/20 G09G3/36		
CPC分类号	G09G3/3674		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1368 G09G3/20.621.A G09G3/20.622.E G11C19/00 G11C19/00.J		
F-TERM分类号	2H092/GA59 2H092/JA24 2H092/KA05 2H092/NA25 2H092/PA06 2H093/NA16 2H093/NC09 2H093/NC11 2H093/NC22 2H093/NC34 2H093/ND31 2H093/ND60 5C006/AF59 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC20 5C006/BF03 5C006/BF34 5C006/EB05 5C006/FA16 5C080/AA10 5C080/BB05 5C080/DD09 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H192/AA24 2H192/CB35 2H192/FB03 2H193/ZA04 5B074/AA10 5B074/CA01 5B074/DA03		
优先权	1020020088267 2002-12-31 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有集成非晶硅薄膜晶体管驱动阵列的液晶显示装置，其解决了信号失真问题。解决方案：在薄膜晶体管液晶显示装置中，通过在至少一个或多个移位寄存器被集成的同时根据时钟周期在栅极线方向上移位栅极驱动脉冲的相位来使用复位信号，再一次1位移位具有伪功能的寄存器被堆叠并形成在移位寄存器的最后阶段。或者，在集成至少一个或多个1位移位寄存器的同时，通过根据时钟周期在栅极线方向上移位栅极驱动脉冲的相位来使用复位信号的薄膜晶体管液晶显示装置使用复位信号位于移位寄存器阵列最后一级的移位寄存器的一部分作为驱动脉冲的输入信号。Ž

