

(19)日本国特許庁 ( J P )

(12) 公 開 特 許 公 報 ( A ) (11)特許出願公開番号

特開2002 - 162645

(P2002 - 162645A)

(43)公開日 平成14年6月7日(2002.6.7)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコード <sup>*</sup> ( 参考 )
G 0 2 F 1/1368		G 0 2 F 1/1335 520	2 H 0 9 1
1/1335	520	G 0 3 F 7/20 501	2 H 0 9 2
G 0 3 F 7/20	501	G 0 2 F 1/136 500	2 H 0 9 7
H 0 1 L 21/027		H 0 1 L 21/30 502 P	5 F 0 4 6
29/786		570	5 F 1 1 0

審査請求 未請求 請求項の数 13 O L ( 全 10数 ) 最終頁に続く

(21)出願番号 特願2000 - 361069(P2000 - 361069)

(22)出願日 平成12年11月28日(2000.11.28)

(31)優先権主張番号 特願2000 - 281023(P2000 - 281023)

(32)優先日 平成12年9月14日(2000.9.14)

(33)優先権主張国 日本(JP)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 藤野 昌宏

東京都品川区北品川6丁目7番35号 ソニー

株式会社内

(74)代理人 100095588

弁理士 田治米 登 ( 外 1 名 )

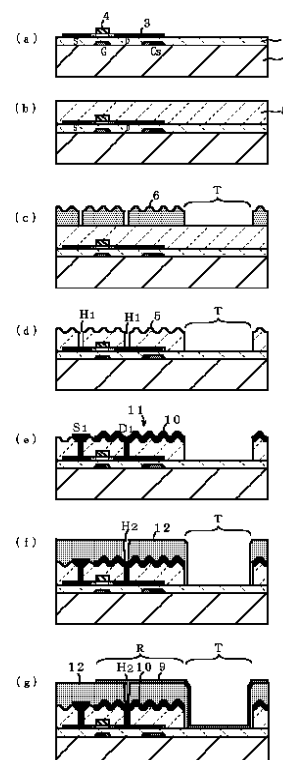
最終頁に続く

(54)【発明の名称】 半透過型液晶表示装置

(57)【要約】

【課題】 アクティブマトリクス型半透過型液晶表示装置の製造工程を簡略化し、生産性を向上させる。

【解決手段】 アクティブマトリクス型半透過型液晶表示装置の製造方法において、層間絶縁膜の形成・加工工程として、工程A．TFTのソースS及びドレインDが形成されているシリコン膜3上に層間絶縁膜5を形成する工程、工程B．層間絶縁膜5上にフォトレジスト層6を形成する工程、工程C．フォトレジスト層6のフォトマスク20として、反射電極10の形成部位に解像度限界以下のパターンが形成されているマスクを使用して、フォトレジスト層6を特定のパターンにパターニングする工程、工程D．工程Cでパターニングしたフォトレジスト層6をエッチングマスクとして層間絶縁膜5をエッチングする工程を行う。工程Dの後には、金属膜11の成膜により、ソース電極S<sub>1</sub>、信号配線、ドレイン電極D<sub>1</sub>、反射電極10を同時に形成する。



## 【特許請求の範囲】

【請求項 1】 TFT のソース及びドレインが形成されているシリコン膜上に層間絶縁膜を有し、画素の反射部において層間絶縁膜上に表面凹凸が形成された反射電極を有し、画素の透過部に透明導電膜からなる透明電極を有するアクティブマトリクス型半透過型液晶表示装置の製造方法であって、層間絶縁膜の形成・加工工程として、次の工程 A ～ D

A . TFT のソース及びドレインが形成されているシリコン膜上に層間絶縁膜を形成する工程、  
B . 層間絶縁膜上にフォトレジスト層を形成する工程、  
C . フォトレジスト層をフォトリソグラフ法によりパターンニングする工程であって、ソース又はドレイン上の層間絶縁膜に形成するコンタクトホール形成部位と画素の透過部に対応したフォトレジスト層は完全に除去でき、反射電極の形成部位に対応したフォトレジスト層には表面凹凸が形成されるように、フォトレジスト層のフォトマスクとして、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用する工程、  
D . 工程 C でパターンニングしたフォトレジスト層をエッチングマスクとして、コンタクトホール形成部位及び画素の透過部の層間絶縁膜は完全に開口し、反射電極の形成部位の層間絶縁膜には表面凹凸が形成されるように層間絶縁膜をエッチングする工程、を有する液晶表示装置の製造方法。

【請求項 2】 工程 C でパターンニングしたフォトレジスト層をリフローし、工程 D のエッチングマスクとする請求項 1 記載の液晶表示装置の製造方法。

【請求項 3】 反射電極の反射率を特定方向で高くする表面凹凸が層間絶縁膜に形成されるように、工程 C において、その表面凹凸の形状に対応したパターンのフォトマスクを使用する請求項 1 記載の液晶表示装置の製造方法。

【請求項 4】 工程 D の後、E . 金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

F . 画素の透過部及び反射部を含む領域に保護膜を形成し、ドレイン電極上のコンタクトホール形成部位及び画素の透過部形成部位が開口するように保護膜をパターンニングする工程、

G . 画素の透過部及び反射部を含むパターンとなるように透明導電膜を形成し、コンタクトホールを介して透明導電膜と反射電極とを導通させる工程、を順次行う請求項 1 記載の液晶表示装置の製造方法。

【請求項 5】 工程 F において、保護膜をフォトレジストから形成し、保護膜をパターンニングする工程において、ドレイン電極上のコンタクトホール形成部位及び画素の透過部に対応した保護膜は完全に除去でき、反射

\*電極の形成部位に対応した保護膜には表面凹凸が形成されるように、保護膜のフォトマスクとして、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用してフォトリソグラフ法によりパターンニングする請求項 4 記載の液晶表示装置の製造方法。

【請求項 6】 液晶表示セルのセルギャップが画素の透過部で  $1/2$ 、反射部で  $1/4$  となるように、保護膜の膜厚が調整されている請求項 4 又は 5 記載の液晶表示装置の製造方法。

10 【請求項 7】 工程 D の後、  
E . 金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

G<sub>y</sub> . 画素の透過部及び反射部を含むパターンとなるように透明導電膜を形成し、透明導電膜と反射電極とを導通させる工程、を順次行う請求項 1 記載の液晶表示装置の製造方法。

20 【請求項 8】 工程 D の後、  
E<sub>x</sub> . 透明導電膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、並びにコンタクトホールを介してドレインと導通するドレイン電極、画素の反射部及び透過部を含むパターンを同時に形成する工程、

G<sub>x</sub> . 金属膜の成膜により反射電極を形成し、反射電極と透明導電膜とを導通させる工程、を順次行う請求項 1 記載の液晶表示装置の製造方法。

30 【請求項 9】 TFT のソース及びドレインが形成されているシリコン膜上に絶縁層を有し、画素の反射部において前記絶縁層上に、表面凹凸が形成された反射電極を有し、画素の透過部に透明導電膜からなる透明導電膜を有するアクティブマトリクス型半透過型液晶表示装置であって、前記絶縁層が一層の絶縁膜から形成されている液晶表示装置。

【請求項 10】 画素の透過部の透明導電膜が反射電極上に延設され、透明導電膜と反射電極とが導通している請求項 9 記載の液晶表示装置。

【請求項 11】 反射電極と透明導電膜との間に保護膜が設けられ、液晶表示セルのセルギャップが画素の透過部で  $1/2$ 、反射部で  $1/4$  に設定されている請求項 10 記載の液晶表示装置。

【請求項 12】 反射電極上の透明導電膜に表面凹凸が形成されている請求項 11 記載の液晶表示装置。

【請求項 13】 画素の反射部において絶縁層上に透明導電膜及び反射電極が順次積層され、反射電極と透明導電膜とが導通している請求項 9 記載の液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半透過型液晶表示装置の製造工程において、TFT のソース及びドレイン

が形成されているシリコン膜上の層間絶縁膜に、反射電極の表面凹凸形状と画素の透過部を形成する開口部とを同時に形成することにより製造工程の短縮を図る技術に関する。

#### 【0002】

【従来の技術】従来、画素の反射部に、表面凹凸が形成され反射拡散板となる反射電極を有し、画素の透過部に透明導電膜からなる透明電極を有するアクティブマトリクス型半透過型液晶表示装置の駆動側 TFT 基板は、図 12 に示すように製造される。なお、図 12 は、ボトムゲート構造の TFT を画素構造に有する液晶表示装置について製造工程を示しているが、トップゲート構造の TFT を画素構造に有するものも基本的に同様の工程で製造される。

【0003】まず、図 12 (a) に示すように、透明基板 1 上に金属膜を成膜し、フォトリソグラフ法を用いてドライエッチングすることによりゲート G 及び補助容量電極 Cs を形成し、ゲート絶縁膜 2 を積層し、さらにポリシリコン膜 3 を形成する。

【0004】次に、ソース領域及びドレイン領域への不純物ドーピング時のチャンネル部への不純物注入防止のため、チャンネル部となるポリシリコン膜 3 の上にストッパ 4 をゲート G に対して自己整合的に形成し、ソース領域及びドレイン領域に不純物ドーピングを行う。

【0005】その後、ポリシリコン膜 3 をフォトリソスト工程とエッチング工程を用いてアイランド状に分離し、低温ポリシリコン薄膜トランジスタ (TFT) を形成する。

【0006】次に、層間絶縁膜 5 を形成する (図 12 (b))。そしてこの層間絶縁膜 5 にコンタクトホール及び画素の透過部の開口部を形成するため、まず、層間絶縁膜 5 上にフォトリソ層 6 を形成し、フォトマスクとして、コンタクトホールの形成部位及び画素の透過部 T が開口しているパターンのマスクを用いてフォトリソグラフ法によりフォトリソ層 6 をパターニングし (図 12 (c))、これをエッチングマスクとして層間絶縁膜 5 をエッチングし、層間絶縁膜 5 にコンタクトホール H<sub>1</sub> と画素の透過部 T の開口部を形成する (図 12 (d))。

【0007】次に、金属膜をスパッタ等で成膜し、エッチング処理を施すことにより、コンタクトホール H<sub>1</sub> を介して TFT のソース S と通じるソース電極 S<sub>1</sub> と信号配線、及びコンタクトホール H<sub>1</sub> を介して TFT のドレイン D と通じるドレイン電極 D<sub>1</sub> を形成する (図 12 (e))。

【0008】次に、反射拡散能を有する反射電極の表面凹凸形状の下地となる凹凸形状を、フォトリソ材料からなる二つの層を用いて次のように形成する。まず、凹凸形状の基本構造を形成する第一層 7 を、フォトリソ材料を用いてフォトリソグラフ法により形成する

(図 12 (f))。このときフォトマスクとしては、ソース電極 S<sub>1</sub> 又はドレイン電極 D<sub>1</sub> と導通をとるための第 2 のコンタクトホール H<sub>2</sub> と画素の透過部 T を開口するものを用いる。次に、反射特性を改善する第二層 8 を、第一層 7 と同様なフォトリソ材料を用いてフォトリソグラフ法により形成する (図 12 (g))。このときマスクとしては、第一層 7 と同様に、ドレイン電極 D<sub>1</sub> と導通をとるための第 3 のコンタクトホール H<sub>3</sub> と画素の透過部 T を開口するものを用いる。こうして第一層 7 と第二層 8 の 2 層構造からなる表面凹凸形状を形成する。

【0009】次に、画素の透過部 T の透明電極を形成する透明導電膜 9 をスパッタ法等を用いて成膜する。この透明導電膜 9 はドレイン電極 D<sub>1</sub> とコンタクトホール H<sub>3</sub> によって接続する (図 12 (h))。なお、図 12 (h) に示したように、透明導電膜 9 は画素の反射部にも形成し、反射電極の下地として用いてもよい。

【0010】次に、画素の反射部 R に Al、Ag 等の反射率の高い金属膜を成膜し、フォトリソグラフ法を用いて反射電極 10 を形成する (図 12 (i))。

【0011】こうして、駆動側 TFT 基板が完成する。この TFT 基板と、カラーフィルタと対向透明電極が形成された対向基板とに配向膜を塗布し、配向処理を行い、双方の基板が適当なギャップを保つようにギャップ材を使用して双方の基板をシール材で貼り合わせ、液晶を注入し、封止することにより液晶表示パネルが得られる。

#### 【0012】

【発明が解決しようとする課題】図 12 に示した従来のアクティブマトリクス型半透過型液晶表示装置の駆動側 TFT 基板の製造方法では、反射電極 10 に所定の表面凹凸形状を付与するために、フォトリソ材料からなる第一層 7 と第二層 8 を形成し、それぞれフォトリソグラフ法でパターニングする工程が必要であるため、最終的に TFT のソース S 及びドレイン D が形成されているシリコン膜と反射電極 10 との間には、層間絶縁膜 5 を含めて合計 3 層の絶縁層が形成されることとなり、また、ソース電極 S<sub>1</sub> やドレイン電極 S<sub>2</sub> と反射電極 10 とも別工程で形成されるなど、工程数が多く、製造コストが高いという問題がある。

【0013】そこで、本発明は、アクティブマトリクス型半透過型液晶表示装置の製造工程を簡略化し、生産性を向上させることを目的とする。

#### 【0014】

【課題を解決するための手段】本発明者は、半透過型液晶表示装置の製造工程において、TFT のソース及びドレインが形成されているシリコン膜上の層間絶縁膜にフォトリソ層を設け、そのフォトリソ層を特定のフォトマスクを用いてフォトリソグラフ法でパターニングすることにより、フォトリソ層に、画素の透過部

に対応した開口部と画素の反射部の反射電極の表面凹凸に対応した形状とを同時に形成し、次いでそのフォトレジスト層をエッチングマスクとして層間絶縁膜をエッチングすることにより、層間絶縁膜に画素の透過部を形成する開口部と画素の反射部の反射電極の表面凹凸形状とを同時に形成することができ、これにより液晶表示装置の製造工程を大幅に短縮できることを見出した。

【0015】即ち、本発明は、TFTのソース及びドレインが形成されているシリコン膜上に層間絶縁膜を有し、画素の反射部において層間絶縁膜上に表面凹凸が形成された反射電極を有し、画素の透過部に透明導電膜からなる透明電極を有するアクティブマトリクス型半透過型液晶表示装置の製造方法であって、層間絶縁膜の形成・加工工程として、次の工程A～D

A．TFTのソース及びドレインが形成されているシリコン膜上に層間絶縁膜を形成する工程、

B．層間絶縁膜上にフォトレジスト層を形成する工程、

C．フォトレジスト層をフォトリソグラフィによりパターンニングする工程であって、ソース又はドレイン上の層間絶縁膜に形成するコンタクトホール

の形成部位と画素の透過部に対応したフォトレジスト層は完全に除去でき、反射電極の形成部位に対応したフォトレジスト層には表面凹凸が形成されるように、フォトレジスト層のフォトマスクとして、反射電極の形成部位に解像度限界以下のパターンが形成されているマスクを使用する工程、  
D．工程Cでパターンニングしたフォトレジスト層をエッチングマスクとして、コンタクトホールの形成部位及び画素の透過部の層間絶縁膜は完全に開口し、反射電極の形成部位の層間絶縁膜には表面凹凸が形成されるように層間絶縁膜をエッチングする工程、を有する液晶表示装置の製造方法を提供する。

【0016】特に、この製造方法において、工程Dの後、

E．金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

F．画素の透過部及び反射部を含む領域に保護膜を形成し、ドレイン電極上のコンタクトホールの形成部位及び画素の透過部の形成部位が開口するように保護膜をパターンニングする工程、

G．画素の透過部及び反射部を含むパターンとなるように透明導電膜を形成し、コンタクトホールを介して透明導電膜と反射電極とを導通させる工程、を順次行う方法を提供し、さらに工程Fにおいて、保護膜をフォトレジストから形成し、保護膜をパターンニングする工程において、ドレイン電極の形成部位及び画素の透過部に対応した保護膜は完全に除去でき、反射電極の形成部位に対応した保護膜には表面凹凸が形成されるように、保護膜のフォトマスクとして、反射電極の形成部位に解像度限界

以下のパターンが形成されているマスクを使用してフォトリソグラフィによりパターンニングする方法を提供する。

【0017】また、上述の製造方法において、工程Dの後、

E．金属膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、及びコンタクトホールを介してドレインと導通するドレイン電極と反射電極を同時に形成する工程、

G<sub>y</sub>．画素の透過部及び反射部を含むパターンとなるように透明導電膜を形成し、透明導電膜と反射電極とを導通させる工程、を順次行う方法を提供する。

【0018】さらに、上述の製造方法において、工程Dの後、

E<sub>x</sub>．透明導電膜の成膜により、コンタクトホールを介してソースと導通するソース電極と信号配線、並びにコンタクトホールを介してドレインと導通するドレイン電極、画素の反射部及び透過部を含むパターンを同時に形成する工程、

G<sub>x</sub>．金属膜の成膜により反射電極を形成し、反射電極と透明導電膜とを導通させる工程、を順次行う方法を提供する。

【0019】また、本発明は、TFTのソース及びドレインが形成されているシリコン膜上に絶縁層を有し、画素の反射部において前記絶縁層上に、表面凹凸が形成された反射電極を有し、画素の透過部に透明導電膜からなる透明導電膜を有するアクティブマトリクス型半透過型液晶表示装置であって、前記絶縁層が一層の絶縁膜から形成されている液晶表示装置を提供する。

【0020】特に、この液晶表示装置において、画素の透過部の透明導電膜が反射電極上に延設され、透明導電膜と反射電極とが導通している態様、さらに、反射電極と透明導電膜との間に保護膜が設けられ、液晶表示セルのセルギャップが画素の透過部で1/2、反射部で1/4に設定されている態様、またこの態様において、反射電極上の透明導電膜に表面凹凸が形成されている態様を提供する。

【0021】また本発明は、上述の液晶表示装置において、画素の反射部において絶縁層上に透明導電膜及び反射電極が順次積層され、反射電極と透明導電膜とが導通している態様を提供する。

【0022】

【発明の実施の形態】以下、図面を参照しつつ、本発明を詳細に説明する。なお、各図中、同一符号は、同一又は同等の構成要素を表している。

【0023】図1は、ボトムゲート構造のTFTの画素構造を有する液晶表示装置を製造する本発明の一態様の一例の工程図である。

【0024】この方法ではまず、図1(a)に示すように、透明基板1上にMO、Cr、Al、Ta、W等の金

属膜を成膜し、フォトリソグラフ法を用いてドライエッチングすることによりゲートG及び補助容量電極Csを形成し、スパッタ法又はCVD法によりゲート絶縁膜2として窒化シリコン膜又は酸化シリコン膜、これらの積層膜等を形成し、さらにポリシリコン膜3を形成する。このポリシリコン膜3の形成方法としては、例えば、まず、ゲート絶縁膜2上にアモルファス半導体層を形成し、次に、半導体層の水素濃度を下げるために高温処理の脱水素工程を行い、エキシマレーザによる結晶化を行い、半導体層をポリシリコン膜に変換する。なお、水素濃度が1atom%以下である場合、脱水素工程は省いても良い。また、膜質を安定化させるために、ゲート絶縁膜とアモルファス半導体層とは連続成膜することが好ましい。

【0025】次に、ソース領域及びドレイン領域への不純物ドーピング時の注入防止のため、チャンネル部となるポリシリコン膜3の上にストッパ4をゲートGに対して自己整合的に形成する。ここで、ストッパ4は、ゲート絶縁膜2上に酸化シリコンからなるストッパ膜を成膜し、その上にレジストを塗布し、このレジスト層をゲートGをマスクとして裏面露光することにより、ゲートGと自己整合的にチャンネル形成部分にレジストをパターンニングし、さらにこのレジストをマスクとしてストッパ膜をエッチングし、チャンネル形成部分にストッパ膜を残すことにより形成する。

【0026】その後、イオンインプランテーション法やイオンドーピング法を用いてソース領域及びドレイン領域に不純物ドーピングを行って、ソースS及びドレインDを形成する。そして、ポリシリコン膜をフォトレジスト工程とエッチング工程を用いてアイランド状に分離し、TFEを形成する。なお、以上のTFEの形成方法は、低温ポリシリコン薄膜トランジスタの形成方法であるが、本発明の製造方法は、アモルファスシリコン薄膜トランジスタを形成する場合にも同様に適用される。

【0027】次に、層間絶縁膜の形成・加工工程として、次の工程A～Dを行う。

【0028】工程A．CVD法又はスパッタ法により、窒化シリコン膜、酸化シリコン膜、これらの積層膜等の無機絶縁物質からなる層間絶縁膜5を形成する(図1(b))。

【0029】工程B．層間絶縁膜5にフォトレジスト層6を形成する。

【0030】工程C．フォトレジスト層6をフォトリソグラフ法によりパターンニングする(図1(c))。この場合、ソースS又はドレインD上の層間絶縁膜5に形成するコンタクトホールH<sub>1</sub>の形成部位と画素の透過部Tに対応したフォトレジスト層6は完全に除去でき、反射電極の形成部位に対応したフォトレジスト層6には表面凹凸が形成されるように、フォトレジスト層6のフォトマスクとして、反射電極の形成部位にステッパーの解像

度限界以下のパターンが形成されているマスクを使用する。

【0031】フォトマスクのより具体的な形状は、フォトマスクのパターンと、フォトレジスト層の膜厚の減少量と露光時間との関係を実験的に求めることにより定めることができる。例えば、ステッパーで図5に示すようなライン/スペース(以下、L/Sと略する)のパターンを露光する場合、フォトレジスト層の膜厚の減少量と露光時間との関係は、図6に示すように、L/Sに応じて変化する。なお、図6において、グラフ枠外のWindowは、Sが露光機の解像度以上である場合を示しており、×等の符号の右側の数値は、L(μm)/S(μm)を示している。図6から、フォトレジスト層のコンタクトホールの形成部位が完全に開口する露光量が1200msecの場合、L=0.25μm、S=0.50μmに選ぶと、フォトレジスト層の膜厚の減少量を0.6μmにできることがわかる。

【0032】このように実験的にフォトレジスト層の膜厚の減少量を求める場合に、図5のL/Sのパターンに代えて、図7に示すようなドットパターンを用いてもよい。

【0033】この他、フォトマスクのより具体的な形状は、光学系の定数から計算することができ、フォトマスクの実効透過率によって、フォトレジスト層の膜厚を制御することができる。

【0034】フォトマスクの実際のパターンとしては、ステッパーが解像できないパターンを段階的又は連続的に設ける。例えば、図8のフォトマスク20に示したように、露光によりフォトレジスト層を完全に開口させる部分21と、フォトレジスト層に表面凹凸を形成する部分を形成する場合に、表面凹凸を形成する個々のパターン部分22は、図9(a)に示すパターン22aのように、ステッパーが解像できない細かい複数の同心円状の環状パターンとすることができる。このようなフォトマスクを用いてフォトレジスト層を露光し、現像することにより、フォトレジスト層に、完全に開口した部分と表面凹凸形状が形成された部分とを作ることができるが、現像後、さらに加熱しリフローすることにより、図9(b)に示すように、フォトレジスト層6の表面凹凸を形成する個々のパターンの形状を滑らかにすることができる。

【0035】フォトマスクのパターンとしては、反射電極の反射率を特定方向で高くする表面凹凸が層間絶縁膜5に形成されるように、その表面凹凸の形状に対応した特定のパターンとしてもよい。例えば、図10(a)に示すように、複数の環状パターンを偏心させる。このフォトマスクを用いてフォトレジスト層6を露光し、現像し、さらに必要に応じてリフローすることにより、図10(b)に示すように、フォトレジスト層6の表面凹凸を形成する個々のパターンの形状において、一方の側面

の傾斜を急にし、他方の側面の傾斜を緩やかにすることができる。

【0036】また、反射電極の反射率は、図11に示すようにフォトレジスト層6に形成するパターンの段差に依存し、パターンの段差は、フォトマスクのパターン形状、露光量等によるので、フォトマスクのパターンやフォトレジスト層6の露光量は、反射電極が所定の反射率を得られる段差に形成されるように適宜設定する。

【0037】こうしてパターンニングしたフォトレジスト層6をエッチングマスクとして、層間絶縁膜5をドライエッチングすると、フォトレジスト層6の形状は、層間絶縁膜5に転写される。そこで、本発明では、次の工程Dを行う。

【0038】工程D：上述の工程Cでパターンニングしたフォトレジスト層を6エッチングマスクとして、コンタクトホール $H_1$ の形成部位及び画素の透過部の層間絶縁膜は完全に開口し、反射電極の形成部位の層間絶縁膜には表面凹凸が形成されるように、RIE法又はICP法等のレジスト後退法のドライエッチング法により層間絶縁膜5をエッチングする(図1(d))。

【0039】こうして工程Dで層間絶縁膜5を形成した後は、反射電極の表面凹凸形状を形成するために、さらに絶縁膜を積層することは不要である。したがって、この層間絶縁膜5上に金属膜を成膜して反射電極を形成し、一方、画素の透過部には透明導電膜からなる透明電極を形成する限り、簡便に駆動側TFT基板を得、アクティブマトリクス型半透過型液晶表示装置を製造することができる。この場合、反射電極や透明電極の形成方法や形成手順は任意であり、さらに必要に応じて保護層等の任意の層を付加してもよい。また、このTFT基板を用いて常法により液晶表示パネルを作製し、液晶表示装置を製造することができる。

【0040】こうして製造される液晶表示装置は、TFTのソースS及びドレインDが形成されているシリコン膜上に絶縁層を有し、画素の反射部において前記絶縁層上に、表面凹凸が形成され反射拡散板となる反射電極を有し、画素の透過部に透明導電膜からなる透明導電膜を有する点では、公知のアクティブマトリクス型半透過型液晶表示装置と同様であるが、シリコン膜と反射電極との間の絶縁層が一層の絶縁膜から形成されていることが特徴的となる。したがって、本発明は、かかる構造の液晶表示装置も包含する。

【0041】工程Dより後の工程も含めた本発明の液晶表示装置の製造方法としては、例えば、工程Dに引き続き、図1(e)～図1(g)に示すように、次の工程E～工程Gを順次行う。

【0042】工程E：Al、Ag、Al合金、Ag合金等の反射率の高い金属をスパッタ法等を用いて成膜することにより金属膜11を形成し、次いでフォトリソグラフィによりパターンニングし、エッチングすることによ

り、コンタクトホール $H_1$ を介してソースSと導通するソース電極 $S_1$ と信号配線、及びコンタクトホール $H_1$ を介してドレインDと導通するドレイン電極 $D_1$ と反射電極10を同時に形成する(図1(e))。この場合、金属膜11としては、Al、Ag、Al合金、Ag合金等の反射率の高い導電性膜とCr、Mo、Ti、Ta、W等の金属膜との多層構造としてもよい。

【0043】工程F：画素の透過部及び反射部を含む領域にフォトレジストならかる保護膜12を形成し、その保護膜12を、ドレイン電極 $D_1$ の形成部位及び画素の透過部Tが開口するようにパターンニングする(図1(f))。なお、この保護膜12の形成方法としては、シリコン酸化物等を成膜し、フォトリソグラフィ工程とエッチング工程によりパターンニングしてもよいが、本工程Fのように、フォトレジストを成膜し、それをフォトリソグラフィ工程のみでパターンニングすることが工程の短縮化の点から好ましい。

【0044】また、保護膜12の厚さは、液晶表示セルのセルギャップが画素の透過部で $1/2$ 、反射部で $1/4$ となるように設定することが好ましい。なお、このような液晶表示セルのセルギャップは、画面を明るくする点から一般に要請されているが、本発明においては、保護膜12の厚さを調整することにより、容易にかかるセルギャップに形成することができる。

【0045】工程G：図1(g)に示すように、画素の透過部及び反射部を含むパターンとなるように透明導電膜9を形成し、TFT基板を得る。この透明導電膜9は、例えば、ITOをスパッタ法により成膜し、フォトリソグラフィ工程とエッチング工程によりパターンニングすることにより形成する。透明導電膜9のパターンは、画素の透過部、及び画素の透過部と反射部とのコンタクト部にのみ形成してもよいが、画素の透過部を形成する透明導電膜9をコンタクト部だけでなく、反射電極10上にまで延設し、透明導電膜9と反射電極10とをコンタクトホール $H_2$ を介して電氣的に導電位に接続することにより、液晶表示セルにおいて、反射電極10を形成するAgが対向基板に転写される析出現象を防止できる。

【0046】液晶表示パネルは、こうして得られたTFT基板と、カラーフィルタと対向透明電極が形成された対向基板とに配向膜を塗布し、配向処理を行い、双方の基板が適当なギャップを保つようにギャップ材を使用して双方の基板をシール材で貼り合わせ、液晶を注入し、封止することにより得られる。

【0047】本発明の他の製造方法としては、上述の工程Fの保護膜12をパターンニングする工程において、前述の工程Cのフォトレジスト層6のパターンニング工程に準じて、フォトレジストからなる保護膜12の、ドレイン電極 $D_1$ 上のコンタクトホール $H_2$ の形成部位及び画素の透過部Tは完全に除去でき、反射電極10の形成部位には表面凹凸が形成されるように、保護膜12のフォ

マスクとして、反射電極 10 の形成部位にステッパーの解像度限界以下のパターンが形成されているマスクを使用して保護膜 12 を露光し、現像してもよい。これにより、図 2 (a) のように保護膜 12 をパターンニングすることができる。

【0048】保護膜 12 をパターンニングした後は、前述の工程 G のように、画素の透過部 T 及び反射部 R を含むパターンとなるように透明導電膜 9 を形成し、TFT 基板を得る。こうして得られた TFT 基板によれば、保護膜 12 と透明導電膜 9 との屈折率の差により、反射電極 10 の表面凹凸の底部の平面反射に近い部分に入射する外光が散乱され、反射電極 10 の平面部に入射する外光の割合が低減し、また、反射電極 10 で反射された光がさらに散乱するので、画素の反射部 R の反射特性を向上させることができる。

【0049】さらに、本発明の異なる製造方法としては、前述の工程 E でソース電極  $S_1$ 、信号配線、ドレイン電極  $D_1$  及び反射電極 10 を形成した後、保護膜 12 を画素領域に形成することなく、工程 G と同様に透明導電膜 9 の形成を行い (工程  $G_y$ )、図 3 に示すような TFT 基板を製造してもよい。

【0050】また、工程 D で層間絶縁膜 5 をエッチングした後、工程  $E_x$ 、透明導電膜 9 の成膜により、コンタクトホール  $H_1$  を介してソース S と導通するソース電極  $S_1$  と信号配線、並びにコンタクトホール  $H_1$  を介してドレイン D と導通するドレイン電極  $D_1$ 、画素の反射部 R 及び透過部 T を含むパターンを同時に形成する工程、及び工程  $G_x$ 、Al、Ag、Al 合金、Ag 合金等の金属膜の成膜により、反射電極 10 を形成し、反射電極 10 と透明導電膜 9 とを導通させる工程、を順次行い、図 4 に示すように、透明導電膜 9 上に反射電極 10 が積層されている TFT 基板を製造してもよい。ここで、透明導電膜 9 として ITO を成膜する場合、ITO 膜上に予め Mo 又は Ti を成膜し、その後金属膜 11 を成膜することが好ましい。

【0051】以上、図面を参照しつつ本発明を説明したが、本発明は、さらに種々の態様をとることができる。例えば、図では、ボトムゲート構造の TFT を画素構造に有する液晶表示装置について示したが、本発明は、トップゲート構造の TFT を画素構造に有する液晶表示装置にも同様に適用することができる。

【0052】

【発明の効果】本発明によれば、アクティブマトリクス型半透過型液晶表示装置の製造方法において、TFT のソース及びドレインが形成されているシリコン膜上の層間絶縁膜にフォトリソ層を設け、そのフォトリソ層を特定のフォトリソマスクを用いてパターンニングすることにより、フォトリソ層に、画素の透過部に対応した開口部と画素の反射部の反射電極の表面凹凸に対応し

\*た形状とを同時に形成し、次いでそのフォトリソ層をエッチングマスクとして層間絶縁膜をエッチングすることにより、層間絶縁膜に画素の透過部を形成する開口部と画素の反射部の反射電極の表面凹凸形状とを同時に形成する。したがって、従来のアクティブマトリクス型半透過型液晶表示装置において、反射電極の表面凹凸形状の形成のために必要とされていたフォトリソ層の積層工程を削減し、また、従来別工程で形成されていたソース電極、信号配線、ドレイン電極と、反射電極とを一つの金属膜の成膜とパターンニングにより同時に形成することができるので、液晶表示装置の製造工程を大幅に簡略化し、生産性を向上させることができる。

【0053】また、本発明において、画素の透過部の透明導電膜が反射電極上に延設され、透明導電膜と反射電極とが電氣的に導電位に接続されている態様によれば、液晶表示セルで反射電極を形成する Ag が対向基板に転写される析出現象を防止することができる。

【0054】さらに、本発明において、反射電極と透明導電膜との間に保護膜を設ける態様によれば、その保護膜の形成厚の調整により、画素の透過部と反射部との光学特性の最適化を容易に図ることができる。

【図面の簡単な説明】

【図 1】 本発明の液晶表示装置の製造方法の工程説明図である。

【図 2】 本発明の液晶表示装置の製造方法の工程説明図である。

【図 3】 本発明の製造方法により得られる TFT 基板の断面図である。

【図 4】 本発明の製造方法により得られる TFT 基板の断面図である。

【図 5】 L/S パターンを有するフォトリソマスクの平面図である。

【図 6】 フォトリソ層のフォトリソグラフ工程における、フォトリソマスクの L/S と、露光時間と、フォトリソ層の膜厚の減少量との関係図である。

【図 7】 ドットパターンを有するフォトリソマスクの平面図である。

【図 8】 フォトリソ層に使用するフォトリソマスクの平面図である。

【図 9】 フォトリソ層に表面凹凸を形成するフォトリソマスクのパターンの平面図 (同図 (a)) 及びそのマスクを用いて形成されるフォトリソ層の表面凹凸の側面図 (同図 (b)) である。

【図 10】 フォトリソ層に表面凹凸を形成するフォトリソマスクのパターンの平面図 (同図 (a)) 及びそのマスクを用いて形成されるフォトリソ層の表面凹凸の側面図 (同図 (b)) である。

【図 11】 反射電極の表面凹凸の段差と反射率との関係図である。

【図 12】 従来のアクティブマトリクス型半透過型液

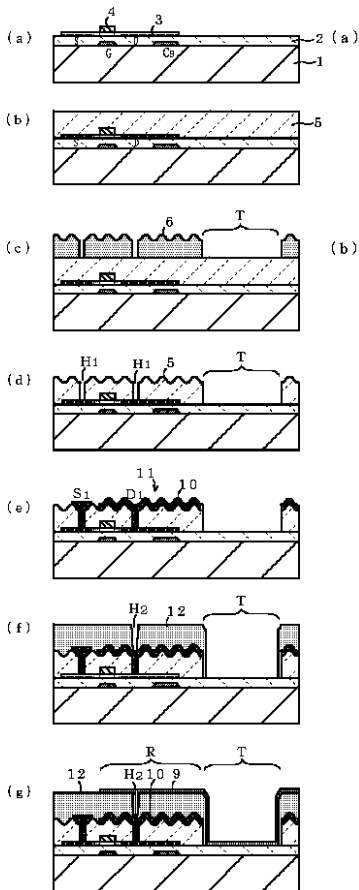
晶表示装置の製造工程図である。

【符号の説明】

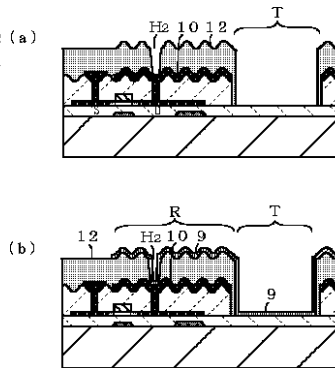
1...透明基板、 2...ゲート絶縁膜、 3...ポリシリコン膜、 4...ストッパ、 5...層間絶縁膜、 6...フォトリソレジスト層、 7...第一層、 8...第二層、 9...透明導

\*電膜、 10...反射電極、 11...金属膜、 12...保護膜、 20...フォトマスク、 D...ドレイン、  $D_1$ ...ドレイン電極、 G...ゲート、 S...ソース、  $S_1$ ...ソース電極、 T...層間絶縁膜の開口部

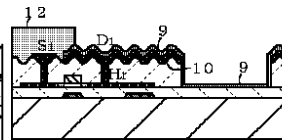
【図1】



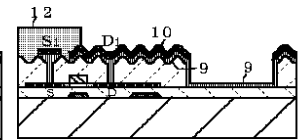
【図2】



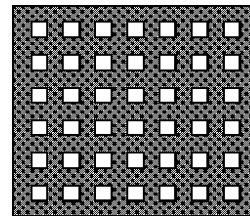
【図3】



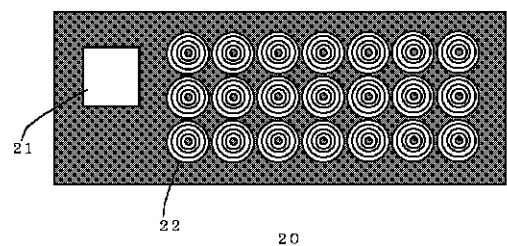
【図4】



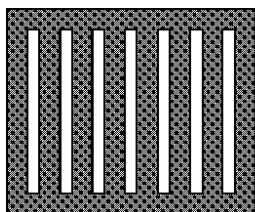
【図7】



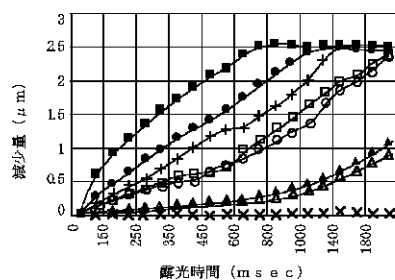
【図8】



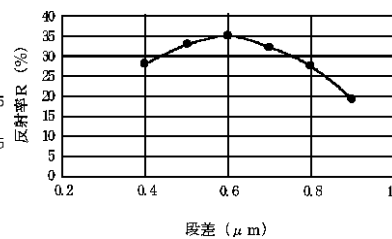
【図5】



【図6】

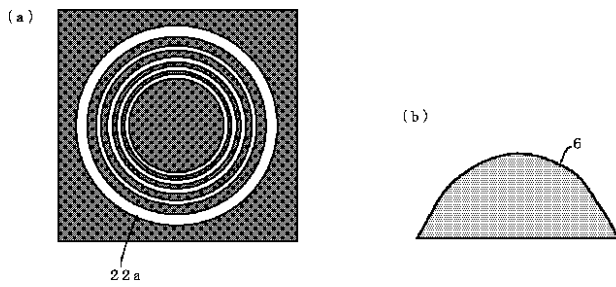


【図11】

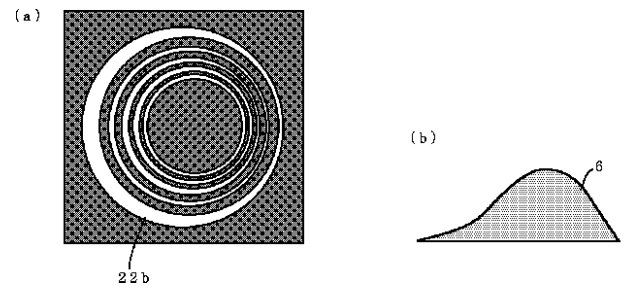




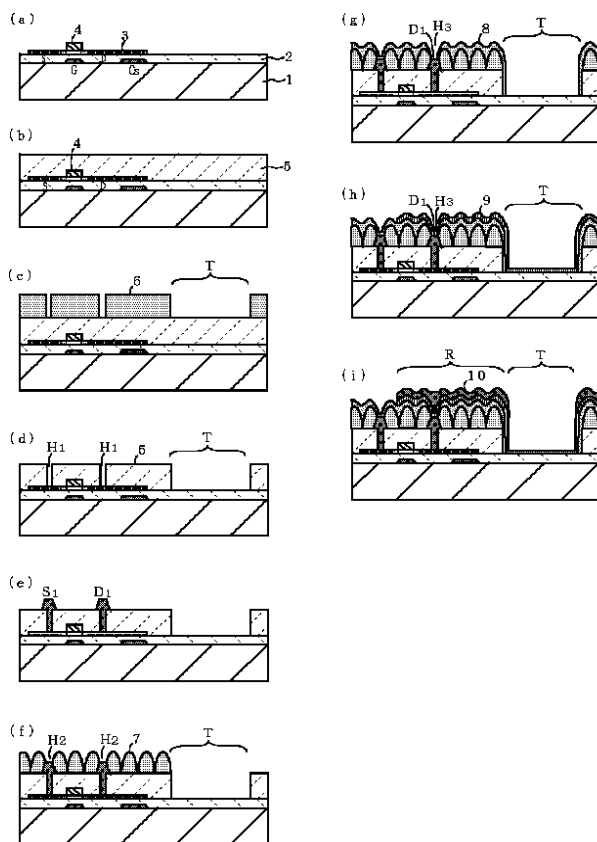
【図 9】



【図 10】



【図 12】



フロントページの続き

(51)Int.Cl.<sup>7</sup>

識別記号

F I  
H 0 1 L 29/78

テ-マ-コ-ド' (参考)  
6 1 9 A

F ターム(参考) 2H091 FA14Z GA02 GA07 GA13  
KA04 LA12  
2H092 GA05 HA06 JA24 JA46 KA04  
KA05 KA12 KB04 KB24 KB25  
MA05 MA15 MA19 NA27 NA29  
PA12  
2H097 LA12  
5F046 AA20 AA26 BA03 DA02 LA18  
5F110 BB02 CC08 EE03 EE04 FF02  
FF03 FF09 FF28 FF29 GG02  
GG13 HJ12 HJ13 HJ18 HL02  
HL03 HL06 NN03 NN12 NN23  
NN24 NN34 NN35 NN42 NN43  
NN46 NN47 NN72 NN73 PP03  
PP35 QQ02 QQ12

专利名称(译)	半透过型液晶表示装置		
公开(公告)号	<a href="#">JP2002162645A</a>	公开(公告)日	2002-06-07
申请号	JP2000361069	申请日	2000-11-28
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	藤野昌宏		
发明人	藤野 昌宏		
IPC分类号	G02F1/1335 G02F1/136 G02F1/1362 G02F1/1368 G03F7/20 H01L21/027 H01L29/786		
CPC分类号	G02F1/133555 G02F1/136227		
FI分类号	G02F1/1335.520 G03F7/20.501 G02F1/136.500 H01L21/30.502.P H01L21/30.570 H01L29/78.619.A G02F1/1368 G03F7/20.521		
F-TERM分类号	2H091/FA14Z 2H091/GA02 2H091/GA07 2H091/GA13 2H091/KA04 2H091/LA12 2H092/GA05 2H092/HA06 2H092/JA24 2H092/JA46 2H092/KA04 2H092/KA05 2H092/KA12 2H092/KB04 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA15 2H092/MA19 2H092/NA27 2H092/NA29 2H092/PA12 2H097/LA12 5F046/AA20 5F046/AA26 5F046/BA03 5F046/DA02 5F046/LA18 5F110/BB02 5F110/CC08 5F110/EE03 5F110/EE04 5F110/FF02 5F110/FF03 5F110/FF09 5F110/FF28 5F110/FF29 5F110/GG02 5F110/GG13 5F110/HJ12 5F110/HJ13 5F110/HJ18 5F110/HL02 5F110/HL03 5F110/HL06 5F110/NN03 5F110/NN12 5F110/NN23 5F110/NN24 5F110/NN34 5F110/NN35 5F110/NN42 5F110/NN43 5F110/NN46 5F110/NN47 5F110/NN72 5F110/NN73 5F110/PP03 5F110/PP35 5F110/QQ02 5F110/QQ12 2H191/FA34Y 2H191/FA35Y 2H191/FA43Y 2H191/FA45Y 2H191/FB14 2H191/FC10 2H191/FC36 2H191/GA05 2H191/GA10 2H191/GA19 2H191/KA05 2H191/LA13 2H191/NA13 2H191/NA29 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/BC83 2H192/CB05 2H192/CB72 2H192/EA66 2H192/HA33 2H192/HA36 2H192/HA44 2H192/HA47 2H197/AA06 2H197/AA50 2H197/BA11 2H197/CD45 2H197/DB06 2H197/HA05 2H197/JA05 2H291/FA34Y 2H291/FA35Y 2H291/FA43Y 2H291/FA45Y 2H291/FB14 2H291/FC10 2H291/FC36 2H291/GA05 2H291/GA10 2H291/GA19 2H291/KA05 2H291/LA13 2H291/NA13 2H291/NA29 2H291/NA34 2H291/NA37 5F146/AA20 5F146/AA26 5F146/BA03 5F146/DA02 5F146/LA18		
优先权	2000281023 2000-09-14 JP		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

解决的问题：简化有源矩阵型半透射液晶显示装置的制造工艺并提高生产率。在有源矩阵型半透射型液晶显示装置的制造方法中，作为形成和处理层间绝缘膜的步骤，在步骤A中，在形成有TFT的源极S和漏极D的硅膜3上形成层间绝缘膜。形成膜5的步骤，步骤B。在层间绝缘膜5上形成光致抗蚀剂层6的步骤，步骤C。作为光致抗蚀剂层6的光掩模20，在反射电极10的形成部位具有分辨率极限以下的图案。使用其中形成有光致抗蚀剂层6的掩模，将光致抗蚀剂层6构图为特定图案的步骤，步骤D。使用在步骤C中构图的光致抗蚀剂层6作为蚀刻掩模来蚀刻层间绝缘膜5的步骤。。在步骤D之后，通过形成金属膜11同时形成源电极S1，信号布线，漏电极D1和反射电极10。

