

(19)日本国特許庁（J P）

(12) 公 開 特 許 公 報

(A) (11)特許出願公開番号

特開2002－148588
(P2002－148588A)

(43)公開日 平成14年5月22日(2002.5.22)

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 F 1/133	560	G 0 2 F 1/133	2 H 0 8 9
	545		2 H 0 9 3
1/1347		1/1347	5 C 0 0 6
G 0 9 G 3/20	622	G 0 9 G 3/20	5 C 0 8 0
	650		650 E
審査請求 未請求 請求項の数 10 O L (全 13数) 最終頁に続く			

(21)出願番号 特願2000－338095(P2000－338095)

(22)出願日 平成12年11月6日(2000.11.6)

(71)出願人 000006079
ミノルタ株式会社
大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル
(72)発明者 米田 修司
大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル ミノルタ株式会社内
(72)発明者 将積 直樹
大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル ミノルタ株式会社内
(74)代理人 100091432
弁理士 森下 武一

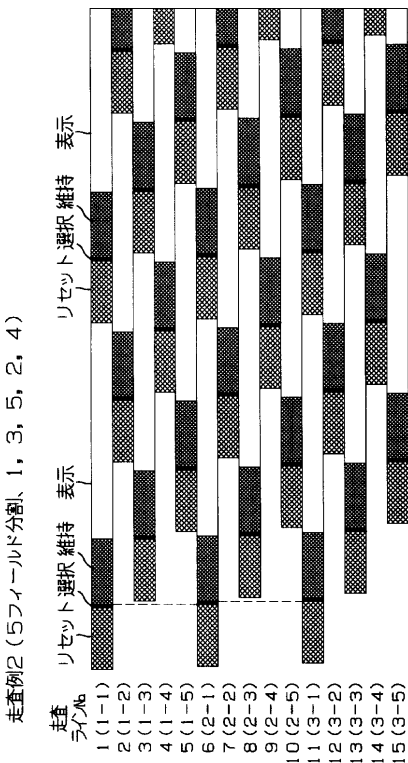
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 メモリ性を有する液晶からなる表示素子の画面をインターレース走査によって書き換える際に、ブラックアウトによる縞模様の発生を極力抑えて画面を見やすくできる液晶表示装置を得る。

【解決手段】 マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子と、1フレームを4フィールド以上に分割してインターレース走査を行う駆動手段とを備えた液晶表示装置。駆動手段は、1フレームを構成する各フィールドの走査順序が少なくとも1度不連続となるように駆動する。例えば、第1フィールド、第3フィールド、第5フィールド、第2フィールド、第4フィールドの順に駆動する。



【特許請求の範囲】

【請求項1】 マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子と、1フレームを4フィールド以上に分割してインターレース走査を行う駆動手段とを備え、

前記駆動手段は1フレームを構成する各フィールドの走査順序が少なくとも1度不連続となるように駆動すること、

を特徴とする液晶表示装置。

【請求項2】 前記駆動手段は各走査ラインを液晶の状態をリセットするリセット期間、液晶の最終的な表示状態を選択するための選択期間、該選択期間で選択された状態を確立するための維持期間を持つ駆動波形で駆動することを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記駆動手段は各フィールドをその走査順序が常に不連続となるように駆動することを特徴とする請求項1又は請求項2記載の液晶表示装置。

【請求項4】 前記駆動手段は各フィールドの奇数ラインを順次走査した後偶数ラインを順次走査することを特徴とする請求項1又は請求項2記載の液晶表示装置。

【請求項5】 前記駆動手段は以下の式に従って各走査ラインを走査すること、

$$S = a + nk$$

S：フィールド数に対応して複数の群に分割される連続した複数の走査ラインについて、各フィールドにおいて駆動対象となる走査ライン

a：初期値は1で、Sがフィールド数を超えるごとに1加算される変数

n：初期値は0で、1フィールドの走査ごとに1加算される変数であって、Sがフィールド数を超えるごとに初期値に戻る変数

k：2以上の整数

を特徴とする請求項1又は請求項2記載の液晶表示装置。

【請求項6】 前記液晶表示素子は複数の液晶層が積層されてなり、各液晶層をそれぞれ前記駆動手段にて走査することを特徴とする請求項1、請求項2、請求項3、請求項4又は請求項5記載の液晶表示装置。

【請求項7】 前記液晶表示素子に含まれる液晶はメモリ性を有するものであることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5又は請求項6記載の液晶表示装置。

【請求項8】 前記液晶は室温でコレステリック相を示すものであることを特徴とする請求項7記載の液晶表示装置。

【請求項9】 前フィールドのいずれかの走査ラインのリセット期間終了タイミングに基いて次フィールドの走査を開始することを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7又は請求項8記載の液晶表示装置。

【請求項10】 マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子と、1フレームを複数のフィールドに分割してインターレース走査を行う駆動手段とを備え、

前記駆動手段は、液晶の状態をリセットするリセット期間、液晶の最終的な表示状態を選択するための選択期間、該選択期間で選択された状態を確立するための維持期間を持つ駆動波形で各走査ラインを駆動すると共に、前フィールドのいずれかの走査ラインのリセット期間終了タイミングに基いて次フィールドの走査を開始すること、

を特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置、特に、マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子を備えた液晶表示装置に関する。

【0002】

【従来の技術とその課題】近年、室温でコレステリック相を示すカイラルネマティック液晶を用いた液晶表示素子が、電力の供給を停止しても表示状態を維持するメモリ性を有することから、小型・軽量で省エネルギーな素子として注目されている。

【0003】しかしながら、この種の液晶表示素子では、液晶を一旦リセットしてから画像を書き込む必要があり、TFT液晶等に比較して表示が完成するまでに時間を要し、動画や変化の速い画像の表示（例えば、入力文字の表示、画面のスクロール）には不向きであるとされていた。また、画面の書換えが完成するまでの間、書換え対象部分は素子の背景である光吸収層が黒線として観察され（ブラックアウト）、画面が見にくくなるという問題点も残されていた。

【0004】本発明者は、マトリクス状に配置された複数の画素を有する液晶層を、1フレームを複数のフィールドに分割するインターレース走査で駆動することにより、高速での画面の書換えを可能にし、かつ、画面の見にくさを解消できる可能性に着目した。しかし、単に各フィールドを順次走査駆動していくと、やはり前記ブラックアウト部分が縞模様として表れることが判明した。

【0005】そこで、本発明の目的は、高速での画面書換えを可能とすることは勿論、画面の書換え時にブラックアウトによる縞模様の発生を極力抑えることのできる液晶表示装置を提供することにある。

【0006】

【発明の構成、作用及び効果】以上の目的を達成するため、本願第1の発明に係る液晶表示装置は、マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子と、1フレームを4フィールド以上に分割してインターレース走査を行う駆動手段とを備え、該駆動手

段は1フレームを構成する各フィールドの走査順序が少なくとも1度不連続となるように駆動することを特徴とする。

【0007】以上の構成からなる液晶表示装置によれば、画面の書換えは、走査ラインを1又は複数のラインを飛び越して書込み走査を行うインターレース走査によって駆動されるため、短時間で表示が完了すると共に、各フィールドの走査順序が少なくとも1度不連続となるように駆動されるため、ブラックアウトする走査ラインが太くなることが極力防止され、画面が見やすくなる。

【0008】第1の発明に係る液晶表示装置にあっては、前記駆動手段は各走査ラインを液晶の状態をリセットするリセット期間、液晶の最終的な表示状態を選択するための選択期間、該選択期間で選択された状態を確立するための維持期間を持つ駆動波形で駆動すること、即ち、相転移駆動方式を採用することが好ましい。

【0009】また、各フィールドをその走査順序が常に不連続となるように駆動してもよく、あるいは、各フィールドの奇数ラインを順次走査した後偶数ラインを順次走査するようにしてもよい。

【0010】一般的には、以下の式に従って各走査ラインを走査することができる。

$$S = a + nk$$

S：フィールド数に対応して複数の群に分割される連続した複数の走査ラインについて、各フィールドにおいて駆動対象となる走査ライン

a：初期値は1で、Sがフィールド数を超えるごとに1加算される変数

n：初期値は0で、1フィールドの走査ごとに1加算される変数であって、Sがフィールド数を超えるごとに初期値に戻る変数

k：2以上の整数

【0011】例えば、1フレームを7フィールドに分割したインターレース走査において、kを3とすると、1、4、7、2、5、3、6の各ライン順に走査することになる。また、4フィールドに分割したインターレース走査において、kを2とすると、1、3、2、4の各ライン順に走査することになる。

【0012】さらに、第1の発明に係る液晶表示装置において、液晶表示素子が複数の液晶層を積層してなるものであり、各液晶層をそれぞれ前記駆動手段にて走査するようにしてもよい。複数の液晶層を積層することでフルカラーでの表示が可能になる。

【0013】また、前フィールドのいずれかの走査ラインのリセット期間終了タイミングに基いて次フィールドの走査を開始することにより、必ずリセット期間にある走査ラインに隣り合って表示期間にある走査ラインが存在するので画面更新に伴う太い黒線が生じにくい。

【0014】そして、前記液晶表示素子に含まれる液晶はメモリ性を有するものであること、とりわけ室温で

レステリック相を示すものであることが好ましい。このような液晶を用いた表示素子は、小型・軽量で薄型でもあり、表示駆動の終了後は電力の供給を停止しても表示状態を維持できるので消費電力が少ない利点を有している。また、高速駆動のために前記インターレース走査で駆動しても、書込み対象でない走査ライン上の液晶は表示状態が継続されており、見やすさを確保するうえでも好ましい。

【0015】本願第2の発明に係る液晶表示装置は、マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子と、1フレームを複数のフィールドに分割してインターレース走査を行う駆動手段とを備え、前記駆動手段は、液晶の状態をリセットするリセット期間、液晶の最終的な表示状態を選択するための選択期間、該選択期間で選択された状態を確立するための維持期間を持つ駆動波形で各走査ラインを駆動すると共に、前フィールドのいずれかの走査ラインのリセット期間終了タイミングに基いて次フィールドの走査を開始するのである。

【0016】第2の発明においては、必ずリセット期間にある走査ラインに隣り合って表示期間にある走査ラインが存在するので画面更新に伴う太い黒線が生じにくい。

【0017】

【発明の実施の形態】以下、本発明に係る液晶表示装置の実施形態について、添付図面を参照して説明する。

【0018】（液晶表示素子、図1参照）まず、液晶表示装置を構成するコレストリック相を示す液晶層を有する液晶表示素子について説明する。

【0019】図1は単純マトリクス駆動方式による反射型のフルカラー液晶表示素子を示す。この液晶表示素子100は、光吸収層121の上に、赤色の選択反射と透明状態の切換えにより表示を行う赤色表示層111Rを配し、その上に緑色の選択反射と透明状態の切換えにより表示を行う緑色表示層111Gを積層し、さらに、その上に青色の選択反射と透明状態の切換えにより表示を行う青色表示層111Bを積層したものである。

【0020】各表示層111R、111G、111Bは、それぞれ透明電極113、114を形成した透明基板112間に樹脂製柱状構造物115、液晶116及びスペーサ117を挟持したものである。透明電極113、114上には必要に応じて絶縁膜118、配向制御膜119が設けられる。また、基板112の外周部（表示領域外）には液晶116を封止するためのシール材120が設けられる。

【0021】透明電極113、114はそれぞれ駆動IC131、132（図2参照）に接続されており、透明電極113、114の間にそれぞれ所定のパルス電圧が印加される。この印加電圧にตอบสนองして、液晶116が可視光を透過する透明状態と特定波長の可視光を選択的に

反射する選択反射状態との間で表示が切り換えられる。

【0022】各表示層111R, 111G, 111Bに設けられている透明電極113, 114は、それぞれ微細な間隔を保って平行に並べられた複数の帯状電極となり、その帯状電極の並ぶ向きが互いに直角方向となるように対向させてある。これら上下の帯状電極に順次通電が行われる。即ち、各液晶116に対してマトリクス状に順次電圧が印加されて表示が行われる。これをマトリクス駆動と称し、電極113, 114が交差する部分が各画素を構成することになる。このようなマトリクス

駆動を各表示層ごとに行うことにより液晶表示素子100にフルカラー画像の表示を行う。

【0023】詳しくは、2枚の基板間にコレステリック相を示す液晶を挟持した液晶表示素子では、液晶の状態をプレーナ状態とフォーカルコニック状態に切り換えて表示を行う。液晶がプレーナ状態の場合、コレステリック液晶の螺旋ピッチをP、液晶の平均屈折率をnとすると、波長 $\lambda = P \cdot n$ の光が選択的に反射される。また、フォーカルコニック状態では、コレステリック液晶の選択反射波長が赤外光域にある場合には散乱し、それより

も短い場合には可視光を透過する。そのため、選択反射波長を可視光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態で選択反射色の表示、フォーカルコニック状態で黒の表示が可能になる。また、選択反射波長を赤外光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態では赤外光域の波長の光を反射するが可視光域の波長の光は透過するので黒の表示、フォーカルコニック状態で散乱による白の表示が可能になる。

【0024】各表示層111R, 111G, 111Bを

積層した液晶表示素子100は、青色表示層111B及び緑色表示層111Gを液晶がフォーカルコニック配列となった透明状態とし、赤色表示層111Rを液晶がプレーナ配列となった選択反射状態とすることにより、赤色表示を行うことができる。また、青色表示層111Bを液晶がフォーカルコニック配列となった透明状態とし、緑色表示層111G及び赤色表示層111Rを液晶がプレーナ配列となった選択反射状態とすることにより、イエローの表示を行うことができる。同様に、各表示層の状態を透明状態と選択反射状態とを適宜選択することにより赤色、緑色、青色、白色、シアン、マゼンタ、イエロー、黒色の表示が可能である。さらに、各表示層111R, 111G, 111Bの状態として中間の選択反射状態を選択することにより中間色の表示が可能となり、フルカラー表示素子として利用できる。

【0025】液晶116としては、室温でコレステリック相を示すものが好ましく、特に、ネマティック液晶にカイラル材を添加することによって得られるカイラルネマティック液晶が好適である。

【0026】カイラル材は、ネマティック液晶に添加さ

れた場合にネマティック液晶の分子を振る作用を有する添加剤である。カイラル材をネマティック液晶に添加することにより、所定の振れ間隔を有する液晶分子の螺旋構造が生じ、これによりコレステリック相を示す。

【0027】なお、メモリ性液晶自体は必ずしもこの構成に限定されるわけではなく、従来公知の高分子の3次元網目構造のなかに液晶が分散された、あるいは、液晶中に高分子の3次元網目構造が形成された、いわゆる高分子分散型の液晶複合膜として液晶表示層を構成することも可能である。

【0028】(駆動回路、図2参照)前記液晶表示素子100の画素構成は、図2に示すように、それぞれ複数本の走査電極R1, R2~Rmと信号電極C1, C2~Cn (m, nは自然数)とのマトリクスで表される。走査電極R1, R2~Rmは走査駆動IC131の出力端子に接続され、信号電極C1, C2~Cnは信号駆動IC132の出力端子に接続されている。

【0029】なお、説明を簡単にするために、図2には一つの液晶層を駆動するための1系統の駆動回路についてのみ記載してあるが、実際には三つの液晶層を駆動するための3系統の駆動回路が設けられており、後述する駆動方法が各液晶層に対して実行される。走査電極又は信号電極を各液晶層で共通化してもよく、例えば、各液晶層の走査電極を共通化し、各液晶層の走査駆動ICを兼用してもよい。

【0030】走査駆動IC131は、走査電極R1, R2~Rmのうち所定のものに選択信号を出力して選択状態とする一方、その他の電極には非選択信号を出力して非選択状態とする。走査駆動IC131は、所定の時間間隔で電極を切り換えながら順次各走査電極R1, R2~Rmに選択信号を印加してゆく。一方、信号駆動IC132は、選択状態にある走査電極R1, R2~Rm上の各画素を書き換えるべく、画像データに応じた信号を各信号電極C1, C2~Cnに同時に出力する。例えば、走査電極Raが選択されると(aは $a \leq m$ を満たす自然数)、この走査電極Raと各信号電極C1, C2~Cnとの交差部分の画素L Ra-C1~L Ra-Cnが同時に書き換えられる。これにより、各画素における走査電極と信号電極との電圧差が画素の書換え電圧となり、各画素がこの書換え電圧に応じて書き換えられる。

【0031】駆動回路は中央処理装置135、画像処理装置136、画像メモリ137、コントローラ133, 134及び駆動IC(ドライバ)131, 132にて構成されている。画像メモリ137に記憶された画像データに基づいてコントローラ133, 134が駆動IC131, 132を制御し、液晶表示素子100の各走査電極及び信号電極間に順次電圧を印加し、液晶表示素子100に画像を書き込む。

【0032】ここで、コレステリック相を示す液晶の振れを解くための第1の閾値電圧をVth1とすると、電圧

V_{th1}を十分な時間印加した後に電圧を第1の閾値電圧V_{th1}よりも小さい第2の閾値電圧V_{th2}以下に下げるとプレーナ状態になる。また、V_{th2}以上でV_{th1}以下の電圧を十分な時間印加するとフォーカルコニック状態になる。この二つの状態は電圧印加を停止した後でも安定に維持される。また、V_{th1}～V_{th2}間の電圧を印加することにより、中間調の表示、即ち、階調表示が可能である。

【0033】なお、部分的に書換えを行う場合は、書き換えたい部分を含むように特定の走査ラインのみを順次選択するようにすればよい。これにより、必要な部分のみを短時間で書き換えることができる。

【0034】（駆動方法1、駆動原理、図3、4参照）以下、前記液晶表示素子100に適用可能な駆動方法の一例について説明する。まず、本駆動方法の駆動原理について説明する。なお、ここでは、交流化されたパルス波形を用いた具体例を挙げて説明するが、駆動方法がこの波形に限定されないことはいうまでもない。ここで一例として挙げる駆動方法は、図3に示すように、大きく分けて、リセット期間T_rと選択期間T_sと維持期間T_eと表示期間T_dとから構成されている。

【0035】なお、図3において、図の上段にはある一画素の液晶（LCD1）に印加される駆動波形を示し、図の下段には、各期間における液晶の状態を模式的に示している。図3に示すように、本例ではリセット期間T_rが選択期間T_sの2倍、維持期間T_eが選択期間T_sの3倍の長さに設定されている。従って、選択期間T_sの6倍の期間で1ラインの書換えが完了することになり、線順次駆動した場合には6ライン分の帯状の暗部が走って見えることになる。

【0036】リセット期間T_rでは、まず最初に、書込みを行う走査電極上の画素に絶対値V_Rの電圧を印加することにより、この走査電極上の画素はホメオトロピック状態にリセットされる（図3中a参照）。

【0037】選択期間T_sはさらに三つの期間（前選択期間T_{s1}、選択パルス印加期間T_{s2}、後選択期間T_{s3}）から構成されている。前選択期間T_{s1}では、書込みを行う走査電極上の画素に作用する電圧をゼロにする。このとき、液晶は捻れが少しだけ戻った状態（第1遷移状態）になると考えられる（図3中b参照）。次に、表示しようとする画像に応じた選択パルスを印加する（選択パルス印加期間T_{s2}）。この選択パルス印加期間T_{s2}では、最終的にプレーナ状態を選択したい画素とフォーカルコニック状態を選択したい画素とでは、印加するパルスの形状が異なる。そこで、選択パルス印加期間T_{s2}以降については、プレーナ状態を選択する場合と、フォーカルコニック状態を選択する場合とに分けて説明する。

【0038】プレーナ状態を選択する場合には、選択パルス印加期間T_{s2}に絶対値V_{se1}の選択パルスを印

加し、再び液晶をホメオトロピック状態にする（図3中c1参照）。その後、後選択期間T_{s3}で電圧をゼロにすると、液晶は捻れが少しだけ戻った状態になる（図3中d1参照）。この状態は先の第1遷移状態にほぼ等しいと考えられる。

【0039】その後の維持期間T_eでは、まず最初に、書込みを行う走査電極上の画素に絶対値V_eのパルス電圧を印加する。先の選択期間T_sで捻れが少しだけ戻った状態になった液晶は、このパルス電圧V_eの印加で再び捻れが解け、ホメオトロピック状態になる（図3中e1参照）。

【0040】表示期間T_dでは、液晶に印加される電圧をゼロにする。ホメオトロピック状態の液晶は電圧をゼロにすることにより、プレーナ状態となる（図3中f1参照）。このようにして、プレーナ状態が選択される。

【0041】一方、最終的にフォーカルコニック状態を選択したい場合には、選択パルス印加期間T_{s2}に、液晶にかかる電圧をゼロにする。これにより、液晶の捻れがさらに戻った状態（第2遷移状態）となる（図3中c2参照）。そして、後選択期間T_{s3}は、プレーナ状態を選択する場合と同様に、液晶にかかる電圧をゼロにする。こうすることにより、液晶は捻れが戻って、ヘリカルピッチが2倍程度に広がった状態（第3遷移状態）になるものと考えられる（図3中d2参照）。なお、この状態は、米国特許第5,748,277号明細書に記載されているトランジェントプレーナと呼ばれる状態に近いと考えられる。

【0042】その後の維持期間T_eでは、プレーナ状態を選択する場合と同様に、書込みを行う走査ライン上の画素に絶対値V_eのパルス電圧を印加する。先の選択期間T_sで捻れが戻ってきた液晶は、このパルス電圧V_eの印加でフォーカルコニック状態へと遷移する（第4遷移状態、図3中e2参照）。

【0043】表示期間T_dでは、プレーナ状態を選択する場合と同様に、液晶に印加される電圧をゼロにする。フォーカルコニック状態の液晶は電圧をゼロにしても、フォーカルコニック状態のまま固定される。このようにして、フォーカルコニック状態が選択される（図3中f2参照）。

【0044】前述のように、選択期間T_sの中央の短い時間、即ち、選択パルス印加期間T_{s2}に印加する選択パルスにより、最終的な液晶の表示状態が選択できる。また、この選択パルスのパルス幅を調整することにより、具体的には、信号電極に印加するパルスの形状を画像データに応じて変化させることにより、中間調の表示が可能である。

【0045】前選択期間T_{s1}及び後選択期間T_{s3}に液晶に印加する電圧値は、ゼロに近い値であって実質的に電圧が作用しない程度の電圧値の範囲内であってもよい。

【0046】図4は、マトリクス状に配された複数画素の中のある画素の液晶にかかる駆動電圧波形と、この波形を得るための走査電極（ロウ）と信号電極（カラム）の波形の一例を示す。図4において、ロウとは走査電極上の1ラインを意味し、カラムとは信号電極上の1ラインを意味する。また、LCDとは前記ロウとカラムとが交差する部分の一画素分の液晶層を意味する。

【0047】図4に示すように、マトリクス駆動の場合は、維持期間 T_e を経過した後も他の走査電極上の画素にデータを書き込むため、所定電圧がクロストーク電圧として信号電極から印加される。このクロストーク電圧が印加される期間をクロストーク期間 T_d' と称する。このクロストーク電圧はパルス幅が小さくてエネルギーが小さいため、液晶の状態にはほとんど影響を及ぼさない。

【0048】全ての走査電極の選択が完了し、最後に選択された走査電極の維持期間 T_e が終了すると、他の走査電極のクロストーク期間 T_d' が全て終了し、全走査電極及び信号電極への印加電圧をゼロにして表示期間 T_d となる。そして、次の書換えまでこの状態が継続される。

【0049】なお、図4では、簡略化のため、リセット期間 T_r 、選択期間 T_s 、維持期間 T_e 及びクロストーク期間 T_d' の長さを全て等しくして図示している。また、同じ理由で図4ではカラムの信号は全てプレーナ状態を選択するためのパルスとして描いている。

【0050】（駆動方法）以下、マトリクス駆動方法の具体例について説明する。なお、以下に示す具体例において、ロウ1～3とは順に選択される3本の走査電極を意味し、カラムとは前記各走査電極に交差する1本の信号電極を意味し、LCD1～3とはロウ1～3とカラムとの交差部に形成される三つの画素に相当する液晶層を意味する。

【0051】（マトリクス駆動例1、図5参照）先に述べたように、本実施形態の駆動方法においては、リセット期間、選択期間、維持期間及びクロストーク期間を有する。さらに、選択期間は、前選択期間、選択パルス印加期間及び後選択期間の三つに分かれており、選択期間のうちの一部分にのみ選択パルスが印加される。

【0052】選択パルスは書込み対象画素に表示させる画像データにより形状を変える必要があり、カラムには画像データに応じて異なる形状の選択パルスを印加しなければならない。一方、前選択期間及び後選択期間では、常に画素内の液晶には電圧ゼロを印加するので、電圧ゼロを得られるような、ロウ、カラムともにある決まったパルス波形の組合せを用いることができる。図5に示す駆動例1では、このことを利用して、複数の走査電極上の画素に対して、リセットと維持と表示とを同時に行っている。

【0053】例えば、LCD2が前選択期間にあると

き、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。このとき、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加すると、LCD3には電圧 $\pm V_R = \pm V_1$ のリセットパルスが、LCD2には電圧ゼロが、LCD1には電圧 $\pm V_e = \pm V_1/2$ の維持パルスが印加される。

【0054】LCD2が選択パルス印加期間にあるときは、カラムからは画像データによって異なる形状のデータパルス（電圧 $+V_1$ ）が印加されるため、ロウ1、ロウ3ともに電圧 $+V_1/2$ のパルスを印加して、LCD1、LCD3には $\pm V_1/2$ の電圧がかかるようにする。ロウ2には電圧 $+V_1$ のパルスを印加し、カラムに印加するデータパルスとの電圧差（ $\pm V_1$ 又はゼロ）が、電圧 $\pm V_{sel}$ の選択パルスとしてLCD2に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0055】後選択期間では、前選択期間と同様のことを行う。即ち、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。そして、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加することにより、LCD3に電圧 $\pm V_R = \pm V_1$ のリセットパルス、LCD2に電圧ゼロ、LCD1に電圧 $\pm V_e = \pm V_1/2$ の維持パルスを印加する。

【0056】リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、他の走査電極の前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧 $+V_1/2$ のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧 $\pm V_1/2$ のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0057】以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。各走査電極の選択は後述するようにインターレース走査で行う。任意の走査電極に前記リセットパルス、選択パルス、維持パルスを印加することができるので、部分書換えを行うこともできる。

【0058】なお、例1では、駆動ICに必要な出力電圧数は、ロウ側が3値（ V_1 、 $V_1/2$ 、GND）、カラム側が2値（ V_1 、GND）となる。このように、ロウ側3値、カラム側2値のドライバを使用することで、駆動ICコストを低減することができる。

【0059】（マトリクス駆動例2、図6参照）前記駆動例1では、選択期間全体の長さを基準として走査を行っていたのに対して、ここで説明する駆動例2では、選

択パルス印加期間を基準として走査を行うようにしている。具体的には、選択パルスをパルス幅変調しており、液晶が最も高い反射率を示す状態にするための最大のパルス幅を基準として走査を行うようにしている。ここでは、信号電極には順に、透過、中間調、全反射をそれぞれ選択するような信号電圧が入力されている。

【0060】この駆動例2では、先に述べたように、選択期間は選択パルス印加時間とその前後の前選択時間及び後選択時間とに分かれている。前選択時間と後選択時間の長さは選択パルス幅（選択パルス印加時間）の整数10倍（図6では1倍）にする。

【0061】この場合、各走査電極（ロウ1, 2, 3）にはリセット電圧 $\pm V_1$ が、選択電圧 $\pm V_2$ が、維持電圧 $\pm V_3$ が印加され、リセット期間及び維持期間の長さは、それぞれ選択パルス印加時間の整数倍（図6では2倍）にする。また、表示（クロストーク）期間は電圧0Vとされる。一方、信号電極（カラム）には画像データに応じて位相をシフトさせた電圧 $\pm V_4$ のパルス波形が印加される。

【0062】この駆動例2では、カラムへの印加電圧 $\pm V_4$ の位相及び電圧値と選択電圧 $\pm V_2$ とに基いて選択パルスの波形が決められ、電圧 $\pm V_4$ の位相が選択電圧 $\pm V_2$ と同じ場合は、 $\pm(V_2 - V_4)$ の選択パルスとなり透過（フォーカルコニック状態）が選択され、逆位相の場合は $\pm(V_2 + V_4)$ の選択パルスとなり選択反射（プレーナ状態）が選択される。なお、電圧 V_2 及び V_4 の値は透過と反射を選択するのに適当な値とし、また、クロストークとなる電圧 V_4 の値は液晶の状態を変化させる所定の閾値以内の値としている。

【0063】なお、駆動例2においては、選択パルス印30加時間の分だけずらして走査を行っている（即ち、選択パルス印加時間が走査時間に等しい）が、前選択時間や後選択時間を設ける場合、前選択時間や後選択時間を含めた選択期間の分だけずらして走査を行うようにしてもよい（即ち、選択期間が走査時間に等しい）。

【0064】（インターレース走査）以下、インターレース走査による駆動方法について走査例1～5を挙げて説明する。インターレース走査とは、線順次走査に對置されるもので、1フレーム（1画像）を複数のフィールドに分割し、1又は複数の走査ラインを飛び越して走査40する形態を言う。

【0065】（走査例1、図7参照）この走査例1では、1フレームを4フィールドに分割し、まず、第1フィールドの各走査ライン（即ち、フィールド数に対応して走査ラインを複数の群に分割したとき、各群の先頭の走査ライン）に対して順次書込みを行い、次に、第3フィールド（即ち、前記各群の3番目の走査ライン）、第2フィールド（即ち、前記各群の2番目の走査ライン）、第4フィールド（即ち、前記各群の4番目の走査ライン）の順で各走査ラインに対して順次書込みを行50

い、1フレームの画像を表示する。各走査ラインにおける書込みは、図3, 4に示したように、リセット期間 T_r 、選択期間 T_s 及び維持期間 T_e で構成され、これらの三つの期間にあっては液晶表示素子は裏面の光吸収層が目視されるブラックアウト状態となる（図8参照）。その後、液晶は表示状態 T_d を維持する。

【0066】このように、走査例1においては、1フレームの走査中に、第1フィールドから第3フィールド、第2フィールドから第4フィールドの計2回の不連続がある。従って、第1フィールド、第2フィールド、第3フィールド、第4フィールドというように順に走査する場合に比べて、走査対象となる走査ラインが信号ライン方向に分散されることになる。従って、太い黒線が生じにくい。

【0067】また、前フィールドの最終走査ラインのリセット期間終了タイミングに基いて次フィールドの走査が開始されるので、必ずリセット期間に隣り合う表示期間が発生するので太い黒線が生じにくい。

【0068】特に、走査例1では、多くの期間で、一つの分割単位において、表示期間にある走査ラインが2本、ブラックアウトしている走査ラインが2本（1本はリセット期間、もう1本は維持期間）となる。従って、1フレームの表示において、画面の輝度変化が小さくなる。

【0069】なお、マトリクス駆動の場合、選択ラインのパルスにより非選択ライン上の画素にクロストークが生じるので、図8の表示期間には実際には画面の書換え中はクロストークが生じクロストーク期間 T_d' となる。

【0070】また、液晶の種類等によっては維持期間終了後直ちに表示が現れない場合もあり得るので、この場合は維持期間終了から表示が現れるまでの遅延期間を予め測定しておき、実際に駆動を行う際にこの遅延時間を反映させるようにすればよい。この点は以下の各走査例でも同様である。

【0071】（走査例2、図9参照）この走査例2では、1フレームを5フィールドに分割し、まず、第1フィールドの各走査ラインに対して順次書込みを行い、次に、第3フィールド、第5フィールド、第2フィールド、第4フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。

【0072】本走査例2においては、走査例1の効果に加えて、ブラックアウトしている走査ラインが全く隣り合わないで太い黒線が生じない。

【0073】（走査例3、図10参照）この走査例3では、1フレームを5フィールドに分割し、まず、第1フィールドの各走査ラインに対して順次書込みを行い、次に、第4フィールド、第2フィールド、第5フィールド、第3フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。

【0074】本走査例3においては、走査例2と同様に、ブラックアウトしている走査ラインが全く隣り合わないで太い黒線が生じない。

【0075】(走査例4、図11参照)この走査例4では、1フレームを7フィールドに分割し、まず、第1フィールドの各走査ラインに対して順次書込みを行い、次に、第3フィールド、第5フィールド、第7フィールド、第2フィールド、第4フィールド、第6フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。

【0076】本走査例4においては、走査例2、3と同様に、ブラックアウトしている走査ラインが全く隣り合わないで太い黒線が生じない。

【0077】(走査例5、図12参照)この走査例5は、1フレームを7フィールドに分割し、まず、第1フィールドの各走査ラインに対して順次書込みを行い、次に、第4フィールド、第7フィールド、第2フィールド、第5フィールド、第3フィールド、第6フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。

【0078】本走査例5においては、走査例4と同様に、ブラックアウトしている走査ラインが全く隣り合わないで太い黒線が生じない。

【0079】(走査順序の一般的な説明)具体的な走査例として前記走査例1～5を挙げて説明したが、本発明に係る液晶表示装置でのインターレース走査は、以下の式に従って各走査ラインを走査することができる。

$$S = a + nk$$

S：フィールド数に対応して複数の群に分割される連続した複数の走査ラインについて、各フィールドにおいて 30 駆動対象となる走査ライン

a：初期値は1で、Sがフィールド数を超えるごとに1加算される変数

n：初期値は0で、1フィールドの走査ごとに1加算される変数であって、Sがフィールド数を超えるごとに初期値に戻る変数

k：2以上の整数

【0080】図7に示した走査例1は、フィールド分割数が4で、kを2とした場合である。図9に示した走査例2は、フィールド分割数が5で、kを2とした場合で 40 ある。図10に示した走査例3は、フィールド分割数が

5で、kを3とした場合である。図11に示した走査例4は、フィールド分割数が7で、kを2とした場合である。図12に示した走査例5は、フィールド分割数が7で、kを3とした場合である。

【0081】(他の実施形態)なお、本発明に係る液晶表示装置は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0082】特に、液晶表示素子の構成、材料、製造方法や、駆動回路の構成等は任意である。また、駆動方法、走査例ともに前記実施形態に示したもの以外に種々の態様を採用することができる。

【0083】さらに、前記実施形態における走査ラインの数、信号ラインの数、フィールド分割数などはいずれも一例であり、本発明はこれに限定されることなく、種々変更可能である。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置に使用される液晶表示素子の一例を示す断面図。

【図2】前記液晶表示素子の駆動回路を示すブロック図。

【図3】前記液晶表示素子の駆動方法1の原理を示す説明図。

【図4】前記駆動方法1における基本的な駆動波形を示すチャート図。

【図5】駆動例1における駆動波形を示すチャート図。

【図6】駆動例2における駆動波形を示すチャート図。

【図7】インターレース走査例1を示すチャート図。

【図8】1画素への書込み期間を示すチャート図。

【図9】インターレース走査例2を示すチャート図。

【図10】インターレース走査例3を示すチャート図。

【図11】インターレース走査例4を示すチャート図。

【図12】インターレース走査例5を示すチャート図。

【符号の説明】

100…液晶表示素子

111R, 111G, 111B…液晶表示層

R1, R2～Rm…走査電極

C1, C2～Cn…信号電極

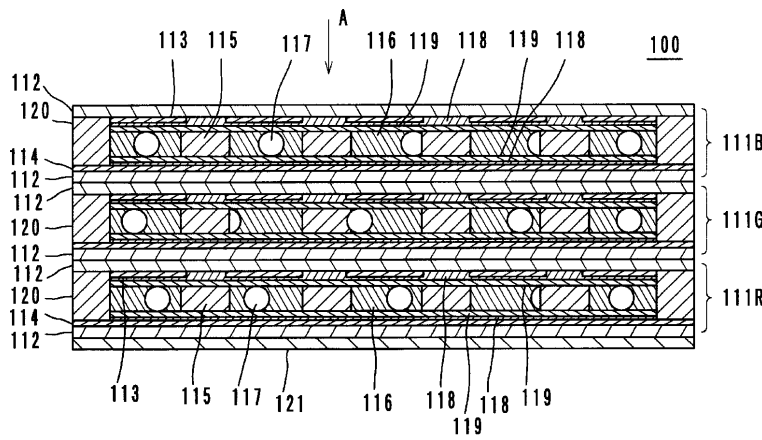
131…走査駆動IC

132…信号駆動IC

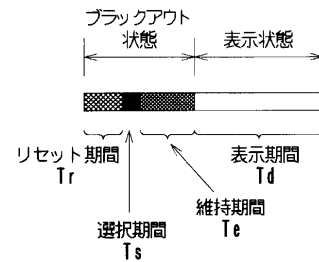
133, 134…コントローラ

135…CPU

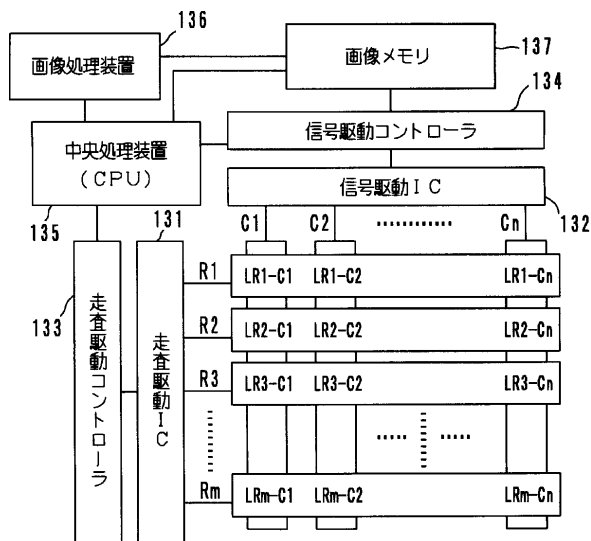
【図1】



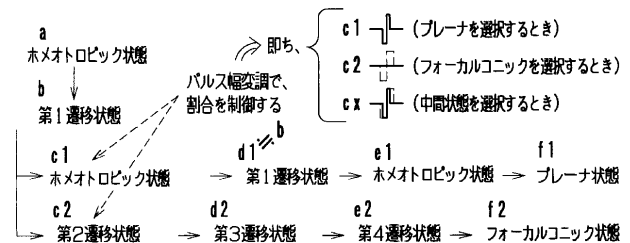
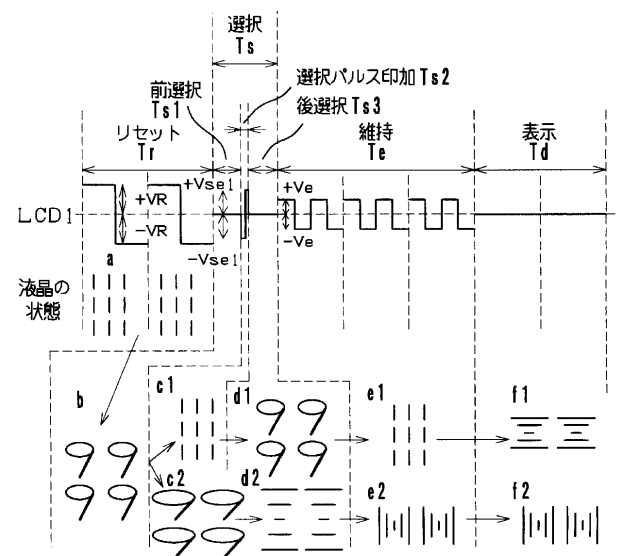
【図8】



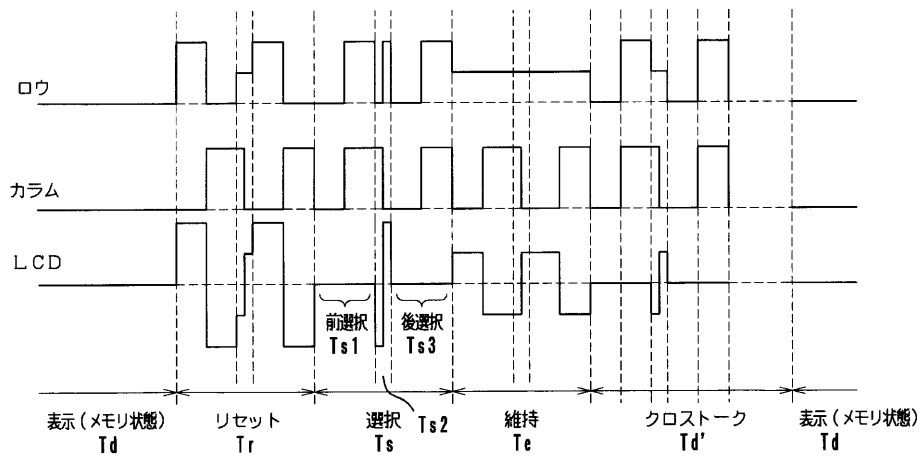
【図2】



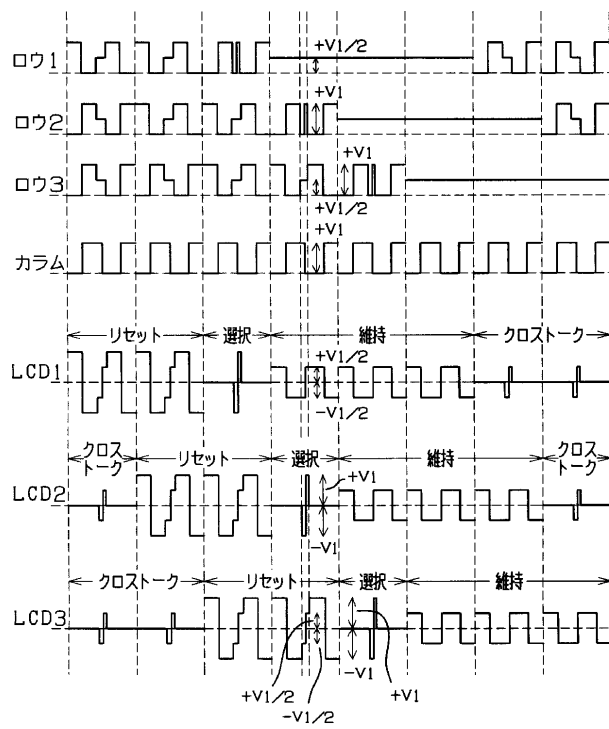
【図3】



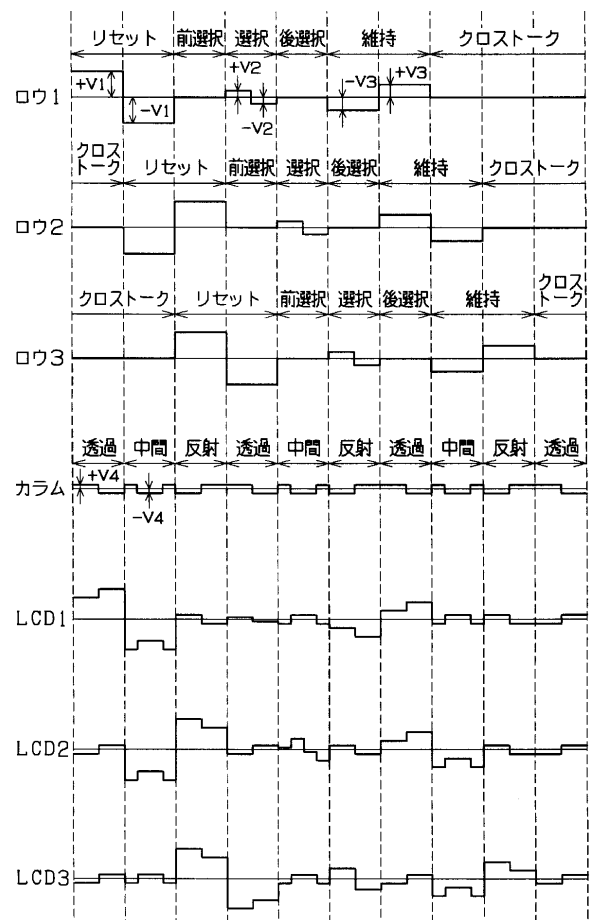
【図4】



【図5】

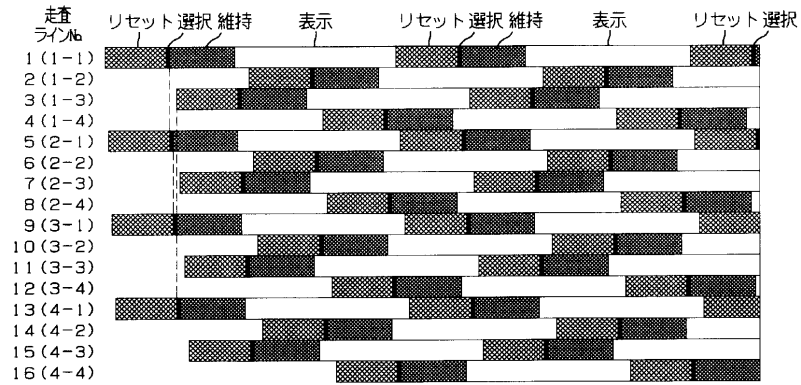


【図6】



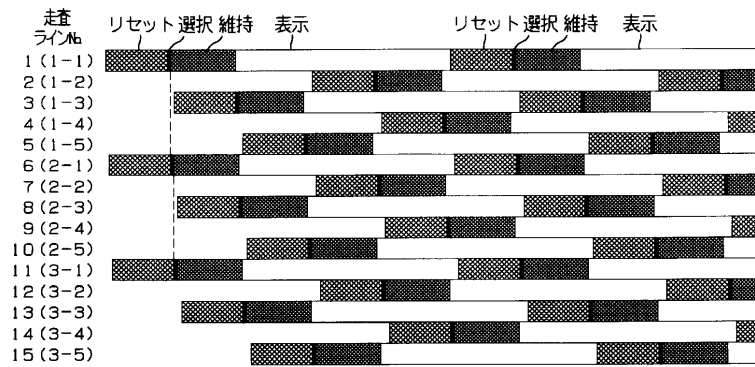
【図7】

走査例1 (4フィールド分割、1, 3, 2, 4)



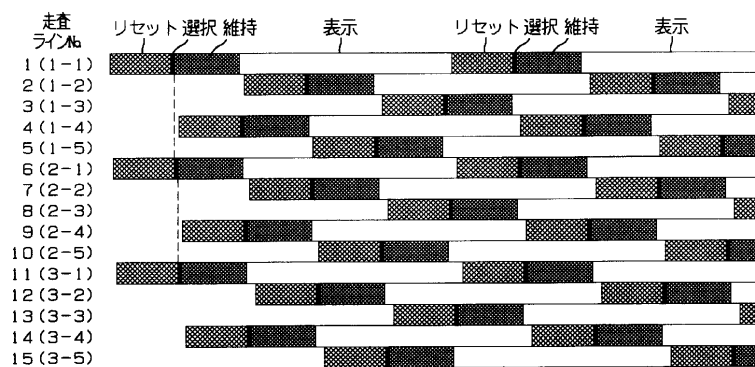
【図9】

走査例2 (5フィールド分割、1, 3, 5, 2, 4)



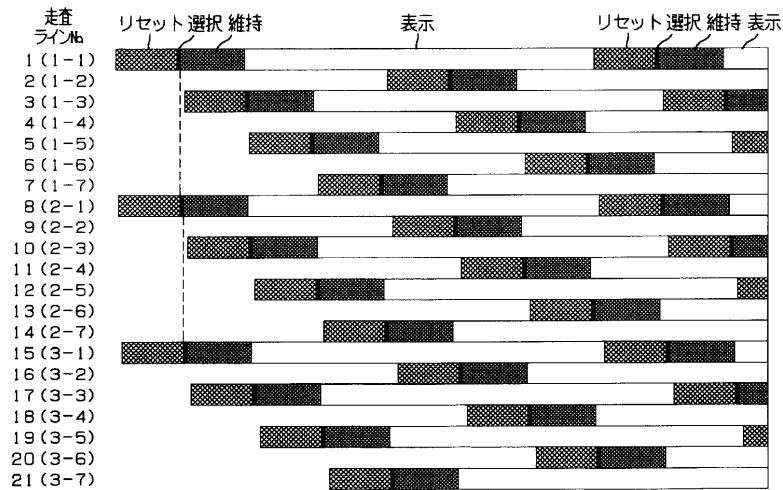
【図10】

走査例3 (5フィールド分割、1, 4, 2, 5, 3)



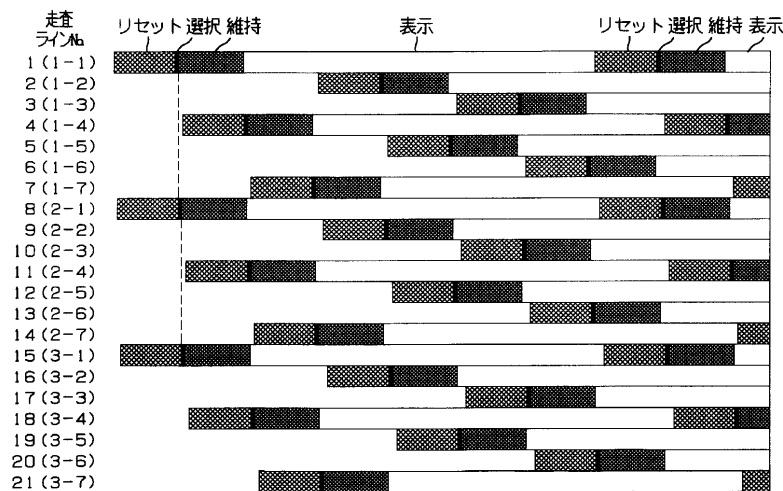
【図11】

走査例4 (7フィールド分割、1, 3, 5, 7, 2, 4, 6)



【図12】

走査例5 (7フィールド分割、1, 4, 7, 2, 5, 3, 6)



フロントページの続き

(51)Int.Cl.⁷G 0 9 G 3/20
3/36

識別記号

6 8 0

F I

G 0 9 G 3/20
3/36テーマコード^{*} (参考)

6 8 0 F

Fターム(参考) 2H089 HA21 HA32 QA16 RA12 SA15
TA07
2H093 NA15 NA25 NA44 ND01 NF16
NH06 NH15
5C006 AA16 AC15 AC24 AF01 AF42
AF44 BA11 BB14 BF02 FA00
FA23
5C080 AA10 BB05 CC03 DD03 DD30
EE29 FF12 GG12 JJ02 JJ04
JJ06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002148588A	公开(公告)日	2002-05-22
申请号	JP2000338095	申请日	2000-11-06
[标]申请(专利权)人(译)	美能达株式会社		
申请(专利权)人(译)	美能达有限公司		
[标]发明人	米田修司 将穰直樹		
发明人	米田 修司 将穰 直樹		
IPC分类号	G02F1/1347 G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3629 G09G3/2022 G09G2300/0486 G09G2310/0227 G09G2320/0209		
FI分类号	G02F1/133.560 G02F1/133.545 G02F1/1347 G09G3/20.622.N G09G3/20.650.E G09G3/20.680.F G09G3/36		
F-TERM分类号	2H089/HA21 2H089/HA32 2H089/QA16 2H089/RA12 2H089/SA15 2H089/TA07 2H093/NA15 2H093/NA25 2H093/NA44 2H093/ND01 2H093/NF16 2H093/NH06 2H093/NH15 5C006/AA16 5C006/AC15 5C006/AC24 5C006/AF01 5C006/AF42 5C006/AF44 5C006/BA11 5C006/BB14 5C006/BF02 5C006/FA00 5C006/FA23 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD30 5C080/EE29 5C080/FF12 5C080/GG12 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H189/AA32 2H189/AA33 2H189/AA34 2H189/CA36 2H189/DA04 2H189/DA31 2H189/HA16 2H189/JA15 2H193/ZA21 2H193/ZA36 2H193/ZE20 2H193/ZQ18 2H193/ZQ21		
其他公开文献	JP4284857B2		
外部链接	Espacenet		

摘要(译)

解决的问题：获得一种液晶显示装置，其中当通过隔行扫描重写由具有记忆特性的液晶制成的显示元件的屏幕时，尽可能地抑制由于停电引起的条纹图案。液晶显示装置包括：液晶显示元件，其包括：具有以矩阵状排列的多个像素的液晶层；以及驱动单元，其将一帧分为四个场以上，并进行隔行扫描。驱动单元进行驱动，使得形成一帧的每个场的扫描顺序至少不连续一次。例如，以该顺序驱动第一场，第三场，第五场，第二场和第四场。

