

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002 - 40433

(P2002 - 40433A)

(43)公開日 平成14年2月6日 (2002.2.6)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ト* (参考)
G 0 2 F 1/1337	505	G 0 2 F 1/1337	2 H 0 8 8
	1/1343		2 H 0 9 0
	1/139	1/139	2 H 0 9 2

審査請求 有 請求項の数 6 O L (全 7 数)

(21)出願番号 特願2001 - 147524(P2001 - 147524)

(22)出願日 平成13年5月17日(2001.5.17)

(31)優先権主張番号 89113066

(32)優先日 平成12年6月30日(2000.6.30)

(33)優先権主張国 台湾(TW)

(71)出願人 501090788

瀚宇彩晶股 ぶん 有限公司

台湾台北市民生東路三段115号5樓

(72)発明者 王 義方

台湾彰化市精誠路43号

(74)代理人 100082072

弁理士 清原 義博

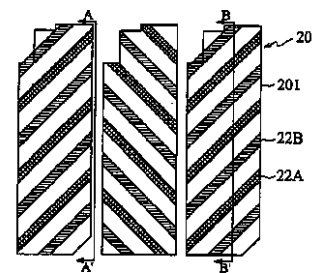
F タ-ム (参考) 2H088 GA02 HA02 JA10 MA06 MA07
 MA10 MA18 MA20
 2H090 HA16 HD14 KA04 LA01 MA01
 MA07 MA15 MB14
 2H092 GA14 NA03 NA04 NA05 NA29
 QA09

(54)【発明の名称】 M V A 型液晶表示器

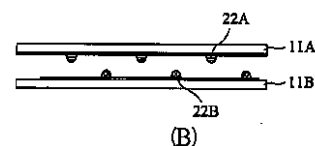
(57)【要約】

【課題】 ディスクリネーションを減らし、透過率を上げ、応答時間を短縮し、さらに、色ずれを防止し、製造工程の歩留まりを高める、構造の簡単なMVA型液晶表示器を提供する。

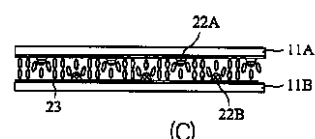
【解決手段】 上基板と、下基板と、前記下基板上において複数の走査線と複数のデータ線で区切られた、少なくとも一つの画素ユニットを有する複数の画素領域と、から構成されるMVA型液晶表示器において、各画素ユニットに、互いに対応し平行且つ交差する第1液晶分子チルト制御装置と第2液晶分子チルト制御装置が設けられることによってディスクリネーションを減らし、透過率を上げ、応答時間を短縮する。更に、第1液晶分子チルト制御装置と第2液晶分子チルト制御装置は、そのチルト方向がサイクリック鏡像反射式に配向されているため、視角が大きい時の色ずれを防止することができる。



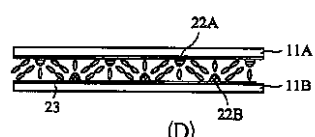
(A)



(B)



(C)



(D)

【特許請求の範囲】

【請求項1】 上基板と、下基板と、前記下基板上に複数の走査線と複数のデータ線で区切られ、少なくとも一つの画素ユニットを有する複数の画素領域と、から構成されるMVA型液晶表示器において、前記画素ユニット

は、更に、

前記の各画素ユニットに同ギャップで且つ平行して配置されている複数の第1液晶分子チルト制御装置と、

前記上基板上に第1液晶分子チルト制御装置と対応し平行且つ交差して配置されている、複数の第2液晶分子チルト制御装置と、を備え、

隣接する前記各画素ユニット上に設けられた第1液晶分子チルト制御装置と第2液晶分子チルト制御装置は、そのチルト方向が一对一、二対二、又は三対三といったサイクリック鏡像反射式に配向されていることを特徴とするMVA型液晶表示器。

【請求項2】 前記第1液晶分子チルト制御装置と前記第2液晶分子チルト制御装置は、同ギャップで且つ平行している斜め方向のバンプであることを特徴とする請求項1に記載のMVA型液晶表示器。

【請求項3】 更に前記第2液晶分子チルト制御装置の各バンプ両端に、画素ユニットの境界に沿って画素ユニットの境界電界の不均一性を解消するためのバンプを形成することを特徴とする請求項2に記載のMVA型液晶表示器。

【請求項4】 前記第1液晶分子チルト制御装置と前記第2液晶分子チルト制御装置は、同ギャップで且つ平行している斜め方向のスリットであることを特徴とする請求項1に記載のMVA型液晶表示器。

【請求項5】 更に前記第2液晶分子チルト制御装置の各バンプ両端に、画素ユニットの境界に沿って、画素ユニットの境界電界の不均一性を解消するためのバンプを形成することを特徴とする請求項4に記載のMVA型液晶表示器。

【請求項6】 更に、前記第2液晶分子チルト制御装置に、液晶分子のITOスリット端部での配向の不均一性を解消するためのバンプを形成することを特徴とする請求項5に記載のMVA型液晶表示器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、広視角を有するMVA (Multi-domain Vertical Alignment) 型液晶表示器に関し、特に液晶分子のディスクリネーション (disclination lines) を防ぎ応答時間を短縮するMVA型液晶表示器に関する。

【0002】

【従来の技術】現在のMVA技術において、バンプ (Bump)、ITOスリット (ITO slit)、又はITO電極の端部に電圧を印加したことで発生する不均一電界により、液晶分子を複数の異なる方向にチルトさせ、一つの画素 (pi

xel) を複数のドメイン (domain) に分ける。電圧を印加した後の液晶分子のチルト方向は主に四つのドメインに分けられる。

【0003】例えば、ヨーロッパ特許EP0884626に開示されている従来のMVA液晶表示器には、図1に示すように、のこぎり状バンプ11A、11Bが配置される。それらのバンプ11A、11Bは、各画素12に連続的に配置することにより、両基板間にある液晶分子13を四つの方向にチルトさせ、四つのドメインが形成されるため、視角の対称性が向上されると共に、視角が大きい時の色ずれ (color shift) が解消される。しかし、バンプ11A、11Bの先端部で液晶分子13のディスクリネーションが発生してしまう。このディスクリネーションにより、透過率を落とすことになる。さらに、バンプ11A、11Bの先端部の電界は、電圧を加え始める時、不安定な状態にあるため、液晶分子13は、直ちに所定の方向にチルトできず、応答時間 (response time) が長くなる。即ち、ドメインが多ければ多いほど、色ずれが解消され、視角の対称性が向上されるが、ディスクリネーションもそれによって多くなる。

【0004】ディスクリネーションを防ぎ、応答時間を短縮するために、バック露光式 (back-side exposure, BSE) MVA型液晶表示器が提供された。しかし、バック露光式MVA型液晶表示器では、上下両基板にバンプを形成しなければならず、しかもカラーフィルタ基板側のバンプ構造が一般のバンプより複雑なため、特殊な製造工程で制御する必要があり、製造工程の歩留まりが影響される。

【0005】

【発明が解決しようとする課題】本発明は、上述した問題を鑑みてなされたものであり、ディスクリネーションを減らし、透過率を上げ、応答時間を短縮し、さらに、色ずれを防止し、製造工程の歩留まりを高める、構造の簡単なMVA型液晶表示器を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明は、それぞれ上基板と下基板の画素ユニットに、互いに連結しない第1液晶分子チルト制御装置と第2液晶分子チルト制御装置構造をそれぞれ配置することにより、ディスクリネーションを減らし、輝度を上げ、応答時間を短縮することができる。さらに、第1液晶分子チルト制御装置と第2液晶分子チルト制御装置において、そのチルト方向は、一对一、二対二又は三対三といったサイクリック鏡像反射式に配向しているため、色ずれを防止するとともに、一般のMVA型液晶表示器の高コントラスト及び広視角の特性を保つことができる。

【0007】また、本発明は、製造工程の歩留まりを高める構造の簡単なバンプ又はITOスリット構造を提供することを目的とする。本発明のバンプ又はITOスリット構造は、単一画素を設計の単位としているため、各サイ

ズの商品に適用し、パンプ又はITOスリットの構造設計を変える必要がない。

【0008】

【発明の実施の形態】実施形態1

図7は、本発明の実施形態1による液晶分子チルト制御装置における一対一のサイクリック鏡像反射の配向形式を示す図である。画素ユニット201毎に設けられた第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aは、そのチルト方向が全て隣接する上下左右の画素ユニット201の液晶分子チルト制御装置のチルト方向と鏡像反射の配向になり、しかも順次に一対一のサイクルを成し、視角が大きい時の色ずれを防止することができる。このような配向形式は、本発明の他の実施形態でも可能である。

【0009】図8は、本発明の実施形態1による液晶分子チルト制御装置における二対二のサイクリック鏡像反射の配向形式を示す図である。二つの画素ユニット201毎に設けられた第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aは、そのチルト方向が全て隣接する上下左右の二つの画素ユニット201の液晶分子チルト制御装置のチルト方向と鏡像反射の配向になり、しかも順次に二対二のサイクルを成し、視角が大きい時の色ずれを防止することができる。このような配向形式は、本発明の他の実施形態でも可能である。

【0010】図9は、本発明の実施形態1による液晶分子チルト制御装置における三対三のサイクリック鏡像反射の配向形式を示す図である。三つの画素ユニット201毎に設けられた第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aは、そのチルト方向が全て隣接する上下左右の三つの画素ユニット201の液晶分子チルト制御装置のチルト方向と鏡像反射の配向になり、しかも順次に三対三のサイクルを成し、視角が大きい時の色ずれを防止することができる。このような配向形式は、本発明の他の実施形態でも可能である。

【0011】図2(A)は、本発明の実施形態1における一つの画素領域を示す平面図である。図2(B)は、図2(A)のAA'方向に沿った断面図である。図2(C)と図2(D)は、図2(A)のBB'方向に沿った断面図であり、図2(C)は液晶分子に電界を印加していない状態を示し、図2(D)は液晶分子に電界を印加した状態を示す。図2(A)に示すように、画素領域20の上基板11Aと下基板11B上には、それぞれ複数の同ギャップで且つ平行する斜め方向の第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aが配置されている。第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aは、互いに平行且つ交差して配向されているパンプである(図2(B)参照)。さらに、上基板11Aと下基板11Bとの間に負の誘電率をもつ異方性の配向式液晶分子23が封入される。

【0012】上基板11Aと下基板11Bに電界を印加していない場合に、図2(C)に示すように、第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aのパンプ表面に隣接する液晶分子を除き、液晶分子23は、ほぼ上基板11Aと下基板11Bに互いに垂直となっている。

【0013】一方、上基板11Aと下基板11Bに所定の電界を印加すると、図2(D)に示すように、液晶分子23は、ほぼ上基板11Aと下基板11Bに平行する方向にチルトする。画素領域20の間にある第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aは、互いに図1に示すようなこぎり状に連なっていないため、従来の技術のように液晶分子がのこぎり状の先端部でディスクリネーションを発生せず、輝度を上げることができる。また、第1液晶分子チルト制御装置22Bと第2液晶分子チルト制御装置22Aは、のこぎり状の先端を持たないため、応答時間を短縮することができる。したがって、本発明によるMVA型液晶表示器は、高コントラスト及び広視角を同時に備える。

【0014】実施形態2

図3(A)は、本発明の実施形態2における一つの画素領域を示す平面図である。図3(B)は、図3(A)のAA'方向に沿った断面図である。図3(C)と図3(D)は、図3(A)のBB'方向に沿った断面図であり、図3(C)は液晶分子に電界を印加していない状態を示し、図3(D)は液晶分子に電界を印加した状態を示す。下基板11Bに設けられた第1液晶分子チルト制御装置32Bと上基板11Aに設けられた第2液晶分子チルト制御装置32Aは、互いに連結していないパンプである。さらに、第2液晶分子チルト制御装置32Aの両端に、画素領域30の各画素ユニット301の境界に沿ってパンプ34を形成することにより、画素ユニット301の境界電界の不均一性を解消し、画素ユニット301の境界上に発生するディスクリネーションを減らし、輝度を上げることが達成する。

【0015】実施形態3

図4(A)は、本発明の実施形態3における一つの画素領域を示す平面図である。図4(B)は、図4(A)のAA'方向に沿った断面図である。図4(C)と図4(D)は、図4(A)のBB'方向に沿った断面図であり、図4(C)は液晶分子に電界を印加していない状態を示し、図4(D)は液晶分子に電界を印加した状態を示す。下基板11Bに設けられた第1液晶分子チルト制御装置42Bは、ITOスリットであり、上基板11Aに設けられた第2液晶分子チルト制御装置42Aは、パンプである。ITOのエッチングのパターンのみを変えることにより、前述したパンプ液晶チルト装置と同様な目的を達成し、且つパンプ液晶チルト装置と比べて、その製造工程の数を減らすことができる。

50 【0016】実施形態4

図5(A)は、本発明の実施形態4における一つの画素領域を示す平面図である。図5(B)は、図5(A)のAA'方向に沿った断面図である。図5(C)と図5(D)は、図5(A)のBB'方向に沿った断面図であり、図5(C)は液晶分子に電界を印加していない状態を示し、図5(D)は液晶分子に電界を印加した状態を示す。下基板11Bに設けられた第1液晶分子チルト制御装置52Bは、ITOスリットであり、上基板11Aに設けられた第2液晶分子チルト制御装置52Aは、バンクである。第2液晶分子チルト制御装置52Aの両端に、画素領域50の各画素ユニット501の境界に沿ってバンク54を形成することにより、画素ユニット501の境界電界の不均一性を解消し、各画素ユニット501の境界上に発生するディスクリネーションを減らし、輝度を上げることを達成する。

【0017】実施形態5

図6(A)は、本発明の実施形態5における一つの画素領域を示す平面図である。図6(B)は、図6(A)のAA'方向に沿った断面図である。図6(C)は、図6(A)のBB'方向に沿った断面図である。図6(D)と図6(E)は、図6(A)のCC'方向に沿った断面図であり、図6(D)は液晶分子に電界を印加していない状態を示し、図6(E)は液晶分子に電界を印加した状態を示す。下基板11Bに設けられた第1液晶分子チルト制御装置62Bは、ITOスリットであり、上基板11Aに設けられた第2液晶分子チルト制御装置62Aは、バンクである。さらに、第2液晶分子チルト制御装置62Aの両端に画素領域60の各画素ユニット601の境界に沿ってバンク64を形成することにより、画素ユニット601の境界電界の不均一性を解消する。また、第1液晶分子チルト制御装置62Bに対応する下基板11Bの端部にバンク65を形成することにより、第1液晶分子チルト制御装置62Bに発生した液晶分子配向の不均一性を解消する。

【0018】また、上述した本発明の実施形態において、第1液晶分子チルト制御装置と第2液晶分子チルト制御装置は、その長軸方向と画素境界の最適角度が45度である。

【0019】上に述べたものは、本発明を説明する便宜上での好適実施例であり、本発明は前記好適実施例に狭義的に制限されない。本発明を基とするあらゆる変更は、すべて本発明の特許請求の範囲に属する。

【0020】

【発明の効果】本発明のMVA型液晶表示器によれば、それぞれ上基板と下基板の画素ユニットに、互いに連結しない第1液晶分子チルト制御装置と第2液晶分子チルト制御装置構造をそれぞれ配置することにより、ディスクリネーションを減らし、輝度を上げ、応答時間を短縮することができる。さらに、上記第1液晶分子チルト制御装置と上記第2液晶分子チルト制御装置において、その

チルト方向がサイクリック鏡像反射的に配向しているため、色ずれを防止するとともに、高コントラスト及び広視角の特性を保つことができる。

【図面の簡単な説明】

【図1】従来のMVA型液晶表示器を示す平面図である。

【図2】(A)は本発明の実施形態1における一つの画素領域を示す平面図であり、(B)は(A)のAA'方向に沿った断面図であり、(C)は液晶分子に電界を印加していない状態での(A)のBB'方向に沿った断面図であり、(D)は液晶分子に電界を印加した状態での(A)のBB'方向に沿った断面図である。

【図3】(A)は本発明の実施形態2における一つの画素領域を示す平面図であり、(B)は(A)のAA'方向に沿った断面図であり、(C)は液晶分子に電界を印加していない状態での(A)のBB'方向に沿った断面図であり、(D)は液晶分子に電界を印加した状態での(A)のBB'方向に沿った断面図である。

【図4】(A)は本発明の実施形態3における一つの画素領域を示す平面図であり、(B)は(A)のAA'方向に沿った断面図であり、(C)は液晶分子に電界を印加していない状態での(A)のBB'方向に沿った断面図であり、(D)は液晶分子に電界を印加した状態での(A)のBB'方向に沿った断面図である。

【図5】(A)は本発明の実施形態4における一つの画素領域を示す平面図であり、(B)は(A)のAA'方向に沿った断面図であり、(C)は液晶分子に電界を印加していない状態での(A)のBB'方向に沿った断面図であり、(D)は液晶分子に電界を印加した状態での(A)のBB'方向に沿った断面図である。

【図6】(A)は本発明の実施形態5における一つの画素領域を示す平面図であり、(B)は(A)のAA'方向に沿った断面図であり、(C)は(A)のBB'方向に沿った断面図であり、(D)は、液晶分子に電界を印加していない状態での(A)のCC'方向に沿った断面図であり、(E)は液晶分子に電界を印加した状態での(A)のCC'方向に沿った断面図である。

【図7】本発明の実施形態1による液晶分子チルト制御装置における一対一のサイクリック鏡像反射の配向形式を示す図である。

【図8】本発明の実施形態1による液晶分子チルト制御装置における二対二のサイクリック鏡像反射の配向形式を示す図である。

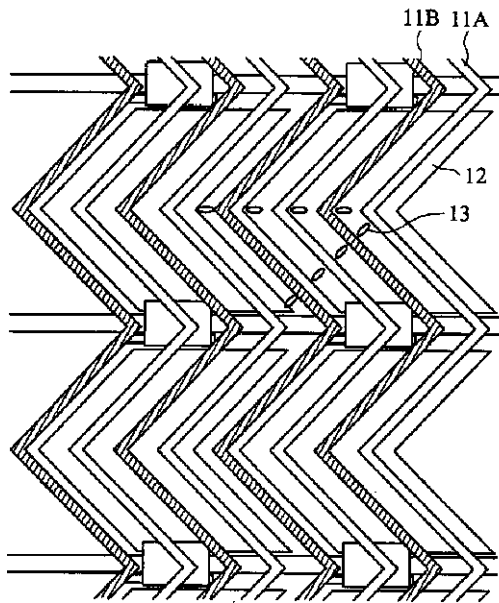
【図9】本発明の実施形態1による液晶分子チルト制御装置における三対三のサイクリック鏡像反射の配向形式を示す図である。

【符号の説明】

11A	下基板バンク
11B	上基板バンク
12	画素
13	液晶分子

- 2 0 画素領域
- 2 0 1 画素ユニット
- 2 2 A 第 2 液晶分子チルト制御装置
- 2 2 B 第 1 液晶分子チルト制御装置
- 2 3 液晶分子
- 3 0 画素領域
- 3 0 1 画素ユニット
- 3 2 A 第 2 液晶分子チルト制御装置
- 3 2 B 第 1 液晶分子チルト制御装置
- 3 3 液晶分子
- 3 4 画素ユニット境界バンプ
- 4 0 画素領域
- 4 0 1 画素ユニット
- 4 2 A 第 2 液晶分子チルト制御装置
- 4 2 B 第 1 液晶分子チルト制御装置

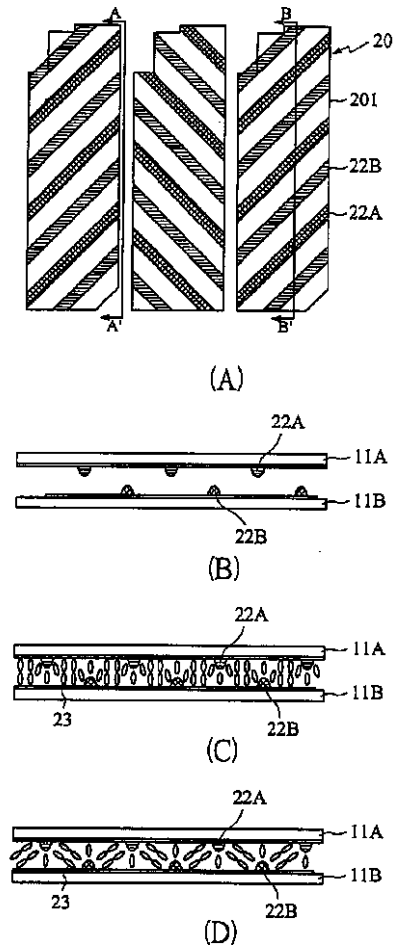
【図 1】



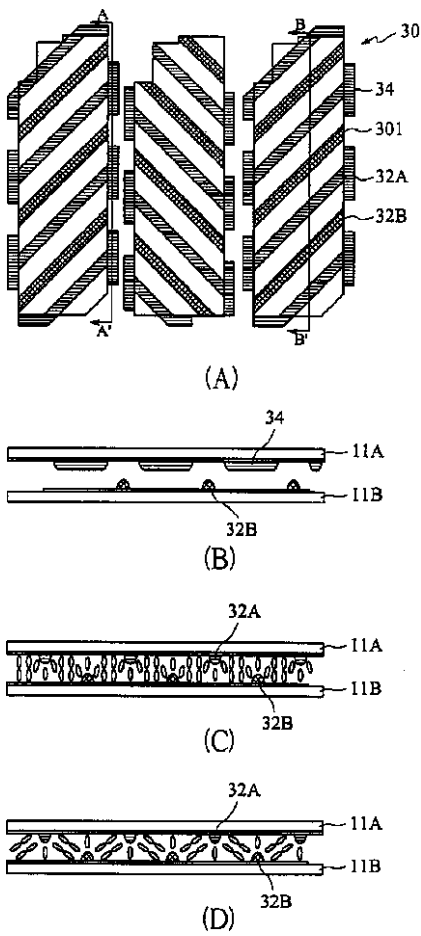
- * 4 3 液晶分子
- 5 0 画素領域
- 5 0 1 画素ユニット
- 5 2 A 第 2 液晶分子チルト制御装置
- 5 2 B 第 1 液晶分子チルト制御装置
- 5 3 液晶分子
- 5 4 画素ユニット境界バンプ
- 6 0 画素領域
- 6 0 1 画素ユニット
- 10 6 2 A 第 2 液晶分子チルト制御装置
- 6 2 B 第 1 液晶分子チルト制御装置
- 6 3 液晶分子
- 6 4 画素ユニット境界バンプ
- 6 5 IT0スリットバンプ

*

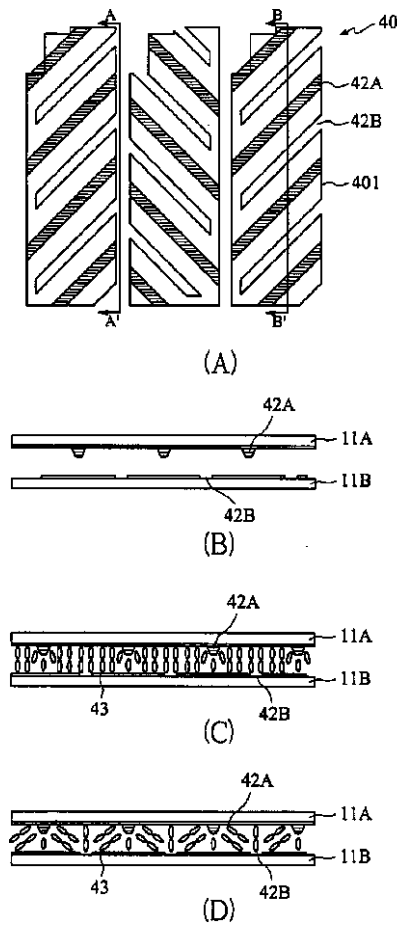
【図 2】



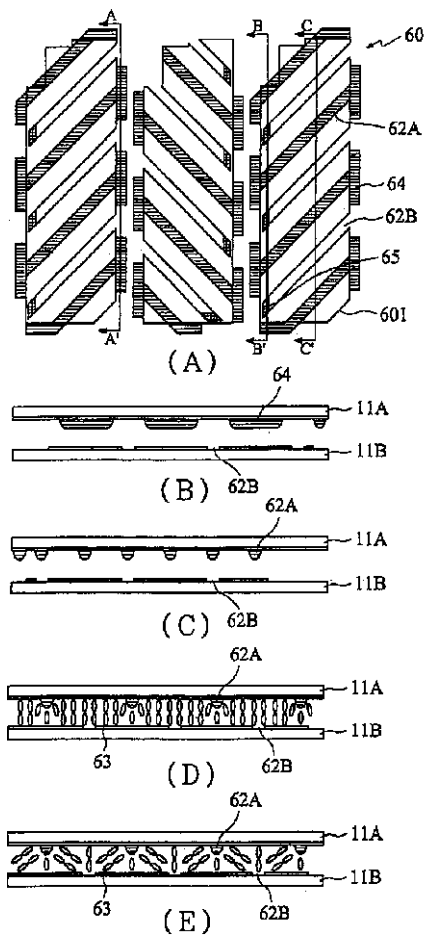
【図3】



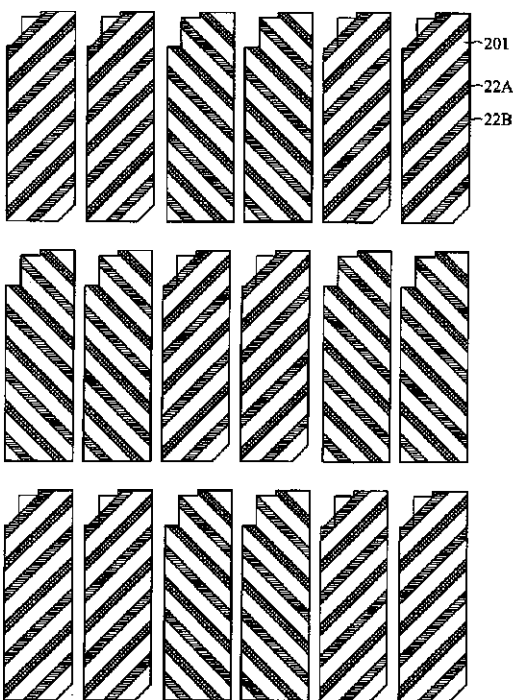
【図4】



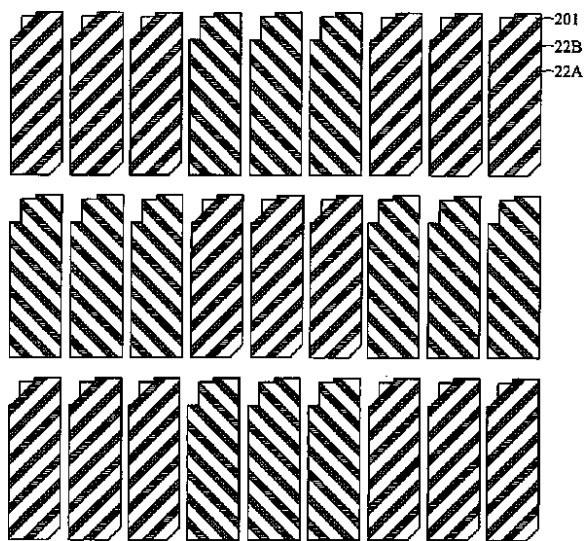
【図6】



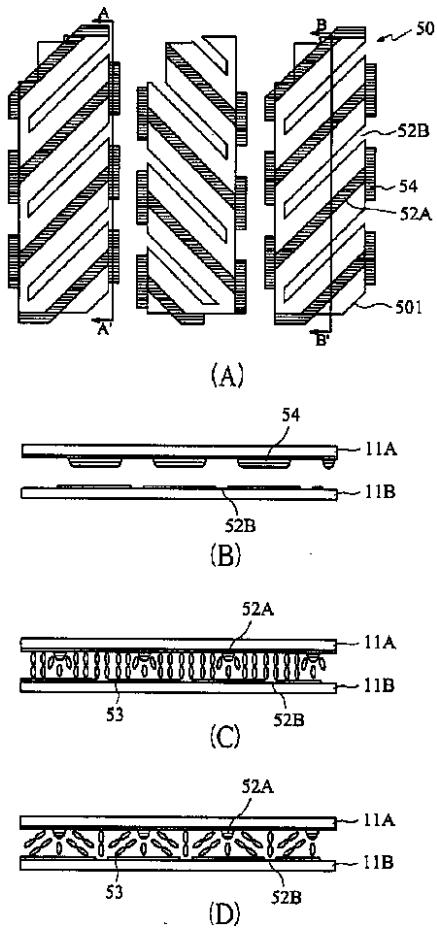
【図8】



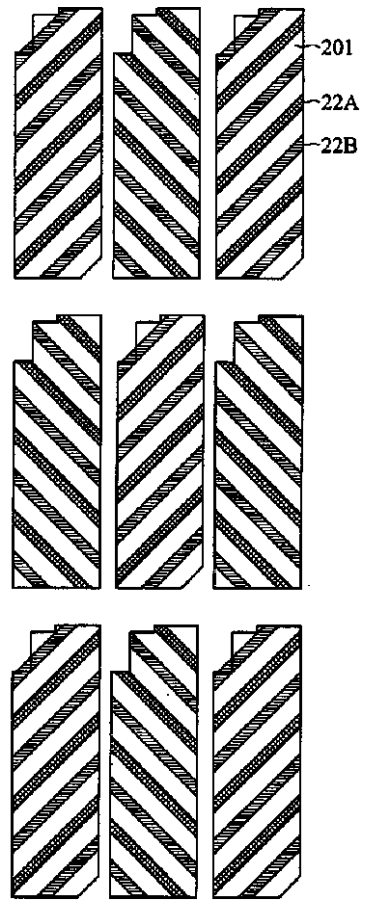
【図9】



【図5】



【図7】



专利名称(译)	MVA型液晶表示器		
公开(公告)号	JP2002040433A	公开(公告)日	2002-02-06
申请号	JP2001147524	申请日	2001-05-17
[标]申请(专利权)人(译)	瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股▲心▼有限公司		
[标]发明人	王義方		
发明人	王 義方		
IPC分类号	G02F1/1333 G02F1/1337 G02F1/1343 G02F1/139		
CPC分类号	G02F1/1393 G02F1/133707		
FI分类号	G02F1/1337.505 G02F1/1343 G02F1/139		
F-TERM分类号	2H088/GA02 2H088/HA02 2H088/JA10 2H088/MA06 2H088/MA07 2H088/MA10 2H088/MA18 2H088/MA20 2H090/HA16 2H090/HD14 2H090/KA04 2H090/LA01 2H090/MA01 2H090/MA07 2H090/MA15 2H090/MB14 2H092/GA14 2H092/NA03 2H092/NA04 2H092/NA05 2H092/NA29 2H092/QA09 2H290/AA33 2H290/BB24 2H290/BB33 2H290/BB44		
优先权	089113066 2000-06-30 TW		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种具有简单结构的MVA型液晶显示器，其中减少了旋错，增加了透射率，缩短了响应时间，防止了色偏并防止了制造过程中的成品率。一种MVA型，包括上基板，下基板以及具有至少一个像素单元的多个像素区域，这些像素区域由下基板上的多条扫描线和多条数据线隔开。在液晶显示器中，每个像素单元设置有彼此平行且交叉的第一液晶分子倾斜控制装置和第二液晶分子倾斜控制装置，从而减少了旋错，增加了透射率并改善了响应时间。缩短。此外，由于第一液晶分子倾斜控制装置和第二液晶分子倾斜控制装置的倾斜方向被定向为周期性镜面反射型，因此可以防止视角大时的色偏。

