

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5074220号
(P5074220)

(45) 発行日 平成24年11月14日 (2012.11.14)

(24) 登録日 平成24年8月31日 (2012.8.31)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G09G 3/20 (2006.01)	G09G 3/20 621B
G02F 1/133 (2006.01)	G09G 3/20 624C
	G09G 3/20 641C
	G09G 3/20 621F
請求項の数 9 (全 12 頁) 最終頁に続く	

(21) 出願番号	特願2008-16831 (P2008-16831)	(73) 特許権者	505227076
(22) 出願日	平成20年1月28日 (2008.1.28)		群康科技 (深▲セン▼) 有限公司
(65) 公開番号	特開2008-186018 (P2008-186018A)		中華人民共和国広東省深▲セン▼市寶安区
(43) 公開日	平成20年8月14日 (2008.8.14)		龍華鎮富士康科技工業園イー区の4棟の1階
審査請求日	平成22年3月29日 (2010.3.29)	(73) 特許権者	510138796
(31) 優先権主張番号	096103140		奇美電子股▲ふん▼有限公司
(32) 優先日	平成19年1月29日 (2007.1.29)		台湾苗栗県竹南鎮新竹科学園区科学路160号
(33) 優先権主張国	台湾 (TW)	(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100108453
			弁理士 村山 靖彦
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

データドライバと、共通電圧生成回路と、複数のデータラインと、複数の画素電極と、共通電極と、を備える液晶表示装置であって、

前記データドライバは、前記複数のデータラインを介して前記複数の画素電極にデータ電圧を供給し、

前記共通電圧生成回路は、交流電圧を生成するヒステリシス比較器と、周期的に変化する直流電圧を生成する直流電圧調整回路と、を備え、前記交流電圧と前記直流電圧とが重なって形成され、フレーム毎に正負が反転する共通電圧を前記共通電極に供給し、

前記直流電圧調整回路は、隣接する何れか2つのフレームで2つの共通電圧の振幅値の絶対値に一定の差が生じるように、前記直流電圧を変化させることを特徴とする液晶表示装置。

【請求項 2】

前記ヒステリシス比較器は、第一抵抗素子と、第二抵抗素子と、第三抵抗素子と、第一コンデンサーと、第一オペアンプと、を備え、

前記第一コンデンサーの一端は、外界信号を受信し、他端は、前記第一抵抗素子を介して前記第一オペアンプの同相入力端子に接続され、

前記第一オペアンプの逆相入力端子は、前記第二抵抗素子を介して接地されるとともに、前記第三抵抗素子を介して該第一オペアンプの出力端に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

10

20

【請求項 3】

前記直流電圧調整回路は、第四抵抗素子と、第五抵抗素子と、第六抵抗素子と、第七抵抗素子と、可変抵抗素子と、第一トランジスタと、第二トランジスタと、電源入力端と、第一信号入力端と、第二信号入力端と、を備え、

前記電源入力端は、直流電圧を受信するとともに、前記第五抵抗素子、前記第四抵抗素子、前記可変抵抗素子、前記第六抵抗素子、及び前記第七抵抗素子を順に介して接地され、

前記第一トランジスタのゲート電極は、第一信号入力端であり、ドレイン電極及びソース電極は、前記第四抵抗素子に並列接続され、

前記第二トランジスタのゲート電極は、第二信号入力端であり、ドレイン電極及びソース電極は、第六抵抗素子に並列接続されることを特徴とする請求項 1 に記載の液晶表示装置。

10

【請求項 4】

前記第四抵抗素子と第六抵抗素子との抵抗値が同じであることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記直流電圧調整回路は、第一ダイオード及び第二ダイオードをさらに備え、

前記第四抵抗素子と前記可変抵抗素子との間の接続点は、前記第一ダイオードの正極及び負極を介して前記第四抵抗素子と第五抵抗素子との間の接続点に接続され、

前記第六抵抗素子と第七抵抗素子との間の接続点は、前記第二ダイオードの正極及び負極を介して前記可変抵抗素子と第六抵抗素子との間の接続点に接続されていることを特徴とする請求項 4 に記載の液晶表示装置。

20

【請求項 6】

前記共通電圧生成回路は、バッファ回路及び共通電圧出力端を更に備え、

前記ヒステリシス比較器から生成された交流電圧は、前記バッファ回路を介して前記直流電圧調整回路からの直流電圧と重なって、前記共通電圧出力端で共通電圧を出力することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記バッファ回路は、第二オペアンプ及び第二コンデンサーを備え、

前記第二オペアンプの同相入力端子は、前記ヒステリシス比較器の出力端に接続され、

前記第二オペアンプの逆相入力端子は、該第二オペアンプの出力端に接続されるとともに、前記第二コンデンサーを介して前記共通電圧出力端に接続されることを特徴とする請求項 6 に記載の液晶表示装置。

30

【請求項 8】

データドライバと、共通電圧生成回路と、複数のデータラインと、複数の画素電極と、共通電極と、を備える液晶表示装置の駆動方法において、

前記データドライバは、前記複数のデータラインを介して前記複数の画素電極にデータ電圧を供給し、

前記共通電圧生成回路は、前記共通電極に、フレーム毎に正負が反転する共通電圧を供給し、

40

何れか 1 つのフレームで、前記共通電圧は、交流変化する主共通電圧と周期的に変化する副共通電圧とが重なって形成され、

前記副共通電圧は、隣接する何れか 2 つのフレームで 2 つの共通電圧の振幅値の絶対値に一定の差が生じるように変化し、

第 $n - 2$ フレームから第 $n + 1$ フレームをまでを一周期と定義し、

第 $n - 2$ フレームで、前記主共通電圧は負電圧 V_{com1} であり、前記副共通電圧はゼロであり、何れか 1 つの画素の画素電極はデータ電圧 V_{data1} を印加し、

第 $n - 1$ フレームで、前記主共通電圧は正電圧 V_{com2} であり、 $V_{com2} = -V_{com1}$ であり、前記副共通電圧は $-V_a$ であり、前記画素の画素電極はデータ電圧 V_{data2} を印加し、前記 $V_{data2} = -V_{data1}$ 、 $V_{com2} > V_{data2}$ であり

50

第 n フレームで、前記主共通電圧は V_{com1} であり、前記副共通電圧はゼロであり、前記画素の画素電極はデータ電圧 V_{data1} を印加し、

第 $n + 1$ フレームで、前記主共通電圧は V_{com2} であり、前記副共通電圧は $+V_a$ であり、前記画素の画素電極はデータ電圧 V_{data2} を印加することを特徴とする液晶表示装置の駆動方法。

【請求項 9】

前記副共通電圧は、何れか 1 つのフレームの主共通電圧の絶対値の 20 % より小さいことを特徴とする請求項 8 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、液晶表示装置及び前記液晶表示装置の駆動方法に関するものである。

【背景技術】

【0002】

液晶表示装置は、軽く、薄く、電力の消耗が小さく・輻射が少ないという特徴を有するので、広く使用されている。

【0003】

図 1 は、従来の液晶表示装置の構造を示す図である。前記液晶表示装置 10 は、第一基板 11 と、共通電極 12 と、第一配向層 13 と、液晶層 14 と、第二配向層 15 と、複数の画素電極 16 と、第二基板 17 と、を備える。前記第一基板 11 は、前記第二基板 17 と相対に配置され、前記液晶層 14 は、前記第一基板 11 と前記第二基板 17 との間に配置されている。前記共通電極 12 及び前記第一配向層 13 は、前記第一基板 11 の内表面に順に配置され、前記画素電極 16 及び第二配向層 15 は、前記第二基板 17 の内表面に順に配置されている。1 つの画素電極 16 と、前記画素電極 16 に対応する液晶分子と、前記画素電極 16 に対応する一部分の共通電極 12 とが、1 つの画素を構成する。

20

【0004】

データ駆動回路が前記複数の画素電極 16 にデータ電圧を供給し、共通電圧生成回路が前記共通電極 12 に共通電圧を供給する。前記画素電極 16 及び前記共通電極 12 にデータ電圧及び共通電圧が印加されるとき、前記画素電極 16 と前記共通電極 12 との間に電場が生じる。前記電場は、液晶の配向状態を変化させることを通して光の通過を制御し、且つ、通過する光の量の差によりパターンを表示する。

30

【0005】

図 2 は、図 1 に示す液晶表示装置の 1 つの画素に印加されたデータ電圧及び共通電圧の波形図である。第 $n - 1$ フレームで、前記画素の画素電極 16 にデータ電圧 V_{data1} を印加し、前記共通電極 12 に負電圧 V_{com1} を印加する。ここで、 $V_{data1} > V_{com1}$ である。第 n フレームで、前記画素の画素電極 16 にデータ電圧 V_{data2} を印加し、前記共通電極 12 に正電圧 V_{com2} を印加する。ここで、 $V_{com2} > V_{data2}$ であり、 $V_{com2} = -V_{com1}$ であり、且つ $V_{com2} - V_{data2} = V_{data1} - V_{com1}$ である。第 $n + 1$ フレームで、前記画素の画素電極 16 にデータ電圧 V_{data1} を印加し、前記共通電極 12 に負電圧 V_{com1} を印加する。ここで、 $V_{data1} > V_{com1}$ である。即ち、第 $n + 1$ フレームの状態と第 $n - 1$ フレームが同じであり、規則的な循環を実施する。

40

【0006】

上述した駆動過程において、隣接した 2 つのフレームで、前記画素の画素電極 16 及び前記共通電極 12 に印加した電圧の極性が変わるが、前記共通電極 12 及び画素電極 16 に印加される電圧の絶対値が変わらなく、且つ、共通電極 12 及び画素電極 16 に印加される電圧絶対値の差も変わらない。即ち、前期画素電極 16 と前記共通電極 12 との間の電場の方向はフレームに従って変わるが、電場の強度は変わらない。

【0007】

50

液晶分子に対して、電場の方向が変わり、電場の強度が変わらないと、電場による液晶分子の回転が同じになる。実際製品中において、液晶表示装置 10 の液晶層 14 に存在する不純なイオンが、有機材料から製造する第一配向膜 13 及び第二配向膜 15 に付着する可能性がある。前記画素電極 16 と前記共通電極 12 との間の電場強度が不変であるとき、液晶分子が回転する角度も不変である。即ち、液晶分子は同じ位置に停止している。液晶分子は不純なイオンに対する摩擦力が小さいので、前記液晶層 14 中の不純なイオンが前記第一配向膜 13 及び第二配向膜 15 に大量に付着し、前記第一配向膜 13 と第二配向膜 15 との間に直流電場が生じる。前記画素電極 16 と共通電極 12 との間の電場が変化するとき、前記第一配向膜 13 と第二配向膜 15 との間に形成される直流電場が相変わらず存在するので、液晶分子が他の方向へ回転するか、全く回転しない。従って、液晶表示装置の映像が停止する状況が現れる可能性がある。

10

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明の第一の目的は、上述した課題を解決し、画像が停止する問題を有効に改善することができる液晶表示装置を提供することである。

【0009】

本発明の第二の目的は、上述した課題を解決し、画像が停止する問題を有効に改善することができる液晶表示装置の駆動方法を提供することである。

【課題を解決するための手段】

20

【0010】

前記第一の目的を達成するため、本発明は、データドライバと、共通電圧生成回路と、複数のデータラインと、複数の画素電極と、共通電極と、を備える液晶表示装置であって、前記データドライバは、前記複数のデータラインを介して前記複数の画素電極にデータ電圧を供給し、前記共通電圧生成回路は、交流電圧を生成するヒステリシス比較器と、周期的に変化する直流電圧を生成する直流電圧調整回路と、を備え、前記交流電圧と前記直流電圧とが重なって形成される共通電圧が前記共通電極に作用し、隣接する何れか 2 つのフレームで 2 つの共通電圧幅値の絶対値の差が小さいことを特徴とする液晶表示装置を提供する。

【0011】

30

前記第二の目的を達成するため、本発明の液晶表示装置の駆動方法は、データドライバと、共通電圧生成回路と、複数のデータラインと、複数の画素電極と、共通電極と、を備える液晶表示装置の駆動方法において、前記データドライバは、前記複数のデータラインを介して前記複数の画素電極にデータ電圧を供給し、前記共通電圧生成回路は、前記共通電極に共通電圧を供給し、何れか 1 つのフレームで、前記共通電圧は、交流変化する主共通電圧と周期的に変化する副共通電圧とが重なって形成され、隣接する何れか 2 つのフレームで 2 つの共通電圧幅値の絶対値の差が小さいことを特徴とする液晶表示装置の駆動方法を提供する。

【発明の効果】

【0012】

40

本発明の液晶表示装置において、共通電圧とデータ電圧との間の差値を少し変化させると、画素電極と共通電極との間の電場強度も少し変化し、液晶分子が回転する角度も少し変化する。ただし、このような微小な変化は、人の目で感ずることができないので、表示効果に影響を与えない。液晶分子が少し回転するので、液晶層中の不純なイオンが互いに無規則にぶつかる確率が増加し、第一配向膜及び第二配向膜に吸着される不純なイオンの濃度が減少する。且つ、前記第一配向膜と第二配向膜との間に形成される直流電場も少し変化するので、液晶表示装置 20 の画像が停止する状況を改善することができる。

【0013】

本発明の液晶表示装置の駆動方法において、共通電圧とデータ電圧との間の差値を少し変化させると、画素電極と共通電極との間の電場強度も少し変化し、液晶分子が回転する

50

角度も少し変化する。ただし、このような微小な変化は、人の目で感ずることができないので、表示効果に影響を与えない。液晶分子が少し回転するので、液晶層中の不純なイオンが互いに無規則にぶつかる確率が増加し、第一配向膜及び第二配向膜に吸着される不純なイオンの濃度が減少する。且つ、前記第一配向膜と第二配向膜との間に形成される直流電場も少し変化するので、液晶表示装置の画像が停止する状況を改善することができる。

【発明を実施するための最良の形態】

【0014】

図3は、本発明の第一実施形態に係る液晶表示装置の構成を示す図である。前記液晶表示装置20は、第一基板21と、共通電極22と、第一配向層23と、液晶層24と、第二配向層25と、複数の画素電極26と、第二基板27と、を備える。前記第一基板21は、前記第二基板27と相対に配置され、前記液晶層24は、前記第一基板21と前記第二基板27との間に位置している。前記共通電極22及び前記第一配向層23は、前記第一基板21の内表面に順に配置され、前記画素電極26及び第二配向層25は、前記第二基板27の内表面に順に配置されている。各画素電極26と、前記画素電極26に対応する液晶分子と、前記画素電極26に対応する部分共通電極22とは、1つの画素を構成する。

10

【0015】

図4は、図3に示す液晶表示装置の回路構造を示す図である。前記液晶表示装置20は、制御回路31と、走査ドライバ32と、データドライバ33と、共通電圧生成回路34と、互いに平行する複数のゲートライン201と、互いに平行し、且つ前記複数のゲートライン201に絶縁的に互いに交差する複数のデータライン202と、前記ゲートライン201及びデータライン202が交差する個所に隣接する複数の薄膜トランジスタ203と、複数の画素電極26と、前記複数の画素電極26に相対に配置される共通電極22と、を備える。前記走査ドライバ32は、前記複数のゲートライン201を駆動し、前記データドライバ33は、前記複数のデータライン202を駆動し、前記共通電圧生成回路34は、前記共通電極22を駆動する。前記薄膜トランジスタ203のゲート電極は、それぞれ前記ゲートライン201に接続され、前記薄膜トランジスタ203のソース電極は、それぞれ前記データライン202に接続され、前記薄膜トランジスタ203のドレイン電極は、それぞれ前記画素電極26に接続されている。

20

【0016】

外界の信号が前記制御回路31へ入力されると、前記制御回路31は制御信号を出力して、前記走査ドライバ32と、前記データドライバ33と、前記共通電圧生成回路34とが正常に作業するように制御する。前記走査ドライバ32のゲート電圧が前記複数のゲートライン201を介して、対応する薄膜トランジスタ203のゲート電極に印加され、薄膜トランジスタ203がオンされる。前記データドライバ33のデータ電圧が前記データライン202を介して、対応する薄膜トランジスタ203のソース電極に印加される。この時、もし薄膜トランジスタ203オンされると、前記データ電圧が薄膜トランジスタ203のドレイン電極に送信され、且つ画素電極26に印加される。同時に、前記共通電圧生成回路34で生じる共通電圧が前記共通電極22に印加されるので、前記画素電極26と前記共通電極22との間に液晶分子の回転を制御する電場が生じ、画像の表示を実現することができる。

30

40

【0017】

図5は、図3に示す液晶表示装置の1つ画素に印加されたデータ電圧及び共通電圧の波形図である。第 $n-2$ フレームで、前記画素の画素電極26はデータ電圧 V_{data1} を印加し、前記画素の共通電極22は共通電圧 V_{com1} を印加する。ここで、前記共通電圧 V_{com1} は負電圧であり、 $V_{data1} > V_{com1}$ である。第 $n-1$ フレームで、前記画素の画素電極26はデータ電圧 V_{data2} を印加し、前記共通電極22は共通電圧 $V_{com2} - V_a$ を印加する。ここで、共通電圧 $V_{com2} - V_a$ は正電圧であり、 $V_{com2} = -V_{com1}$ 、 $V_{data2} = -V_{data1}$ であり、 $V_{com2} > V_{data2}$ であり、 V_a は前記共通電圧 V_{com2} の20%より小さい。第 n フレームで、前記

50

画素の画素電極 26 はデータ電圧 V_{data1} を印加し、前記画素の共通電極 22 は共通電圧 V_{com1} を印加する。ここで、前記共通電圧 V_{com1} は負電圧である。第 $n+1$ フレームで、前記画素の画素電極 26 はデータ電圧 V_{data2} を印加し、前記共通電極 22 は共通電圧 $V_{com2} + V_a$ を印加する。ここで、前記共通電圧 $V_{com2} + V_a$ は正電圧である。第 $n+2$ フレームで、前記画素の画素電極 26 はデータ電圧 V_{data1} を印加し、前記共通電極 22 は共通電圧 V_{com1} を印加する。ここで、前記共通電圧 V_{com1} は負電圧である。即ち、第 $n+2$ フレームの状態と第 $n-2$ フレームが完全に同じであり、規則的な循環を実施する。

【0018】

図 6 は、図 4 に示す共通電圧生成回路の具体的な回路構造を示す図である。前記共通電圧生成回路 34 は、ヒステリシス比較器 (Hysteresis Comparator) 341 と、バッファ回路 342 と、直流電圧調整回路 343 と、共通電圧出力端 349 と、を備える。

【0019】

前記ヒステリシス比較器 341 は、第一抵抗素子 R_1 と、第二抵抗素子 R_2 と、第三抵抗素子 R_3 と、第一コンデンサ (Capacitor) C_1 と、第一オペアンプ (Operational amplifier, op amp と略称) 344 と、を備える。前記第一オペアンプ 344 は、正負電源を提供するオペアンプである。前記第一コンデンサ C_1 の一端は、信号を受信し、他端は、前記第一抵抗素子 R_1 を介して前記第一オペアンプ 344 の同相入力端子に接続されている。前記第一オペアンプ 344 の逆相入力端子は、前記第二抵抗素子 R_2 を介して接地されると同時に、前記第三抵抗素子 R_3 を介して前記第一オペアンプ 344 の出力端に接続されている。前記第一オペアンプ 344 の出力端は、前記ヒステリシス比較器 341 の出力端である。

【0020】

前記バッファ回路 342 は、第二オペアンプ 345 及び第二コンデンサ C_2 を備える。前記第二オペアンプ 345 も正負電源を提供するオペアンプであり、前記第二コンデンサ C_2 は、電解コンデンサである。前記第二オペアンプ 345 の同相入力端子は、前記ヒステリシス比較器 341 の出力端に接続され、逆相入力端子は、この第二オペアンプ 345 の出力端と、前記第二コンデンサ C_2 の正極に接続されている。前記第二コンデンサ C_2 の負極は、前記共通電圧出力端 349 に接続されている。前記バッファ回路 342 は、前記ヒステリシス比較器 341 で生じる鋭波を有効に除いて、前記ヒステリシス比較器 341 から出力される電圧をさらに緩衝する。

【0021】

前記直流電圧調整回路 343 は、第四抵抗素子 R_4 と、第五抵抗素子 R_5 と、第六抵抗素子 R_6 と、第七抵抗素子 R_7 と、可変抵抗素子 R_8 と、第一トランジスタ Q_1 と、第二トランジスタ Q_2 と、第一ダイオード D_1 と、第二ダイオード D_2 と、電源入力端 346 と、第一信号入力端 347 と、第二信号入力端 348 と、を備える。前記第四抵抗素子 R_4 と第六抵抗素子 R_6 との抵抗値は同じである。前記電源入力端 346 の一端は、直流電圧 V_{dd} を受信し、他端は、前記第五抵抗素子 R_5 、前記第四抵抗素子 R_4 、前記可変抵抗素子 R_8 、前記第六抵抗素子 R_6 、及び前記第七抵抗素子 R_7 を順に介して接地されている。前記第四抵抗素子 R_4 と第五抵抗素子 R_5 との間の接続点は、前記第一ダイオード D_1 の負極及び前記第一トランジスタ Q_1 のドレイン電極にそれぞれ接続されている。前記第一ダイオード D_1 の正極及び前記第一トランジスタ Q_1 のソース電極は、皆前記第四抵抗素子 R_4 と前記可変抵抗素子 R_8 との間の接続点に接続されている。前記第一トランジスタ Q_1 のゲート電極は、前記第一信号入力端 347 である。前記可変抵抗素子 R_8 と第六抵抗素子 R_6 との間の接続点は、前記第二ダイオード D_2 の負極及び前記第二トランジスタ Q_2 のドレイン電極にそれぞれ接続されている。前記第二ダイオード D_2 の正極及び前記第二トランジスタ Q_2 のソース電極は、皆前記第六抵抗素子 R_6 と第七抵抗素子 R_7 との間の接続点に接続されている。前記第二トランジスタ Q_2 のゲート電極は、前記第二信号入力端 348 である。前記第四抵抗素子 R_4 と第五抵抗素子 R_5 との間の接続点は

、前記直流電圧調整回路 343 の出力端であり、前記共通電圧出力端 349 に接続されている。ここで、前記第一ダイオード D1 及び第二ダイオード D2 は、電流を安定させて、第一トランジスタ Q1 及び第二トランジスタ Q2 にとても大きい電流が流れることを防止する。

【0022】

前記共通電圧 Vcom を形成する過程は、以下の記述と同じである。前記ヒステリシス比較器 341 は、前記制御回路 31 が出力した信号を調整した後、出力端から正負幅値を持つ交流電圧を出力する。この正負幅値は、前記ヒステリシス比較器 341 の第一オペアンプ 344 の正電源、負電源の電圧によって決める。本実施形態で、前記第一オペアンプ 344 の正電源電圧は 5 ボルトであり、負電源電圧は -10 ボルトであるので、前記交流電圧の正幅値は 5 ボルトであり、負幅値は -10 ボルトである。前記直流電圧調整回路 343 は、外界からの信号が前記第一信号入力端 347 及び第二信号入力端 348 に入力されることによって、前記第一トランジスタ Q1 及び第二トランジスタ Q2 のオン/オフを制御する。従って前記直流電圧調整回路 343 の出力端から周期的に変化する直流電圧を出力する。ここで、前記直流電圧は、2.5 ボルトを基準にし、幅値が 2.5 ボルトより小さいインパルス電圧である。前記交流電圧と前記直流電圧とが重なって、前記共通電圧出力端 349 の出力端から共通電圧 Vcom を出力する。

【0023】

図 7 は、前記第一信号入力端 347 に入力される制御信号と、第二信号入力端子 348 に入力される制御信号との波形図である。第 n-2 フレームで、前記第一制御信号は高レベルの電位であり、前記第二制御信号は低レベルの電位である。前記トランジスタ Q1 がオンされ、且つ前記トランジスタ Q2 がオフされると、第四抵抗素子 R4 がショートされる。この時、前記直流電圧調整回路 343 の出力端子から出力する電圧値は、

【数 1】

$$V_{out} = \frac{(R6 + R7 + R8) \times V_{dd}}{R5 + R6 + R7 + R8}$$

である。

即ち、Vout は 2.5 ボルトであり、前記共通電圧出力端 349 が出力した Vcom は 7.5 ボルトである。

【0024】

第 n-1 フレームで、前記第一制御信号は高レベルの電位であり、前記第二制御信号も高レベルの電位である。前記第一トランジスタ Q1 がオンされ、且つ前記第二トランジスタ Q2 がオンされると、前記第四抵抗素子 R4 及び第六抵抗素子 R6 がショートされる、この時、前記直流電圧調整回路 343 の出力端子が出力した電圧値は、

【数 2】

$$V_{out} = \frac{(R7 + R8) \times V_{dd}}{R5 + R7 + R8}$$

である。

即ち、Vout は (2.5 - Va) ボルトであり、前記共通電圧出力端 349 が出力した Vcom - Va は (7.5 - Va) ボルトである。

【0025】

第 n フレームで、前記第一制御信号は低レベルの電位であり、前記第二制御信号は高レベルの電位である。前記第一トランジスタ Q1 がオフされ、且つ前記第二トランジスタ Q2 がオンされると、前記第六抵抗素子 R6 がショートされる、この時、前記直流電圧調整回路 343 の出力端子が出力した電圧値は、

【数 3】

$$V_{out} = \frac{(R4 + R7 + R8) \times V_{dd}}{R4 + R5 + R7 + R8}$$

である。

即ち、 V_{out} は 2.5 ボルトであり、前記共通電圧出力端 349 が出力した V_{com1} は 7.5 ボルトである。

【0026】

第 $n + 1$ フレームで、前記第一制御信号は低レベルの電位であり、前記第二制御信号は低レベルの電位である。前記第一トランジスタ $Q1$ がオフされ、且つ前記第二トランジスタ $Q2$ がオフされた時、前記直流電圧調整回路 343 の出力端子が出力した電圧値は、

10

【数 4】

$$V_{out} = \frac{(R4 + R6 + R7 + R8) \times V_{dd}}{R4 + R5 + R6 + R7 + R8}$$

である。

即ち、 V_{out} は $(2.5 + V_a)$ ボルトであり、前記共通電圧出力端 349 が出力した $V_{com2} + V_a$ は $(7.5 + V_a)$ ボルトである。第 $n + 2$ フレームの状況は、第 $n - 2$ フレームの状況と完全に、同じである。

20

【0027】

本発明の液晶表示装置の駆動方法において、共通電圧とデータ電圧との間の差値を少し変化させると、画素電極 26 と共通電極 22 との間の電場強度も少し変化し、液晶分子が回転する角度も少し変化する。ただし、このような微小な変化は、人の目で感ずることができないので、表示効果に影響を与えない。液晶分子が少し回転するので、液晶層 24 中の不純なイオンが互いに無規則にぶつかる確率が増加し、第一配向膜 23 及び第二配向膜 25 に吸着される不純なイオンの濃度が減少する。且つ、前記第一配向膜 23 と第二配向膜 25 との間に形成される直流電場も少し変化するので、液晶表示装置 20 の画像が停止する状況を改善することができる。

30

【0028】

本発明の液晶表示装置の共通電極に印加された共通電圧の波形は上述した内容に限定されるものでなく、適宜に形状を採用することができる。例えば、図 8 に示すように、第 $n - 2$ フレームで、前記画素の画素電極 26 はデータ電圧 V_{data1} を印加し、前記共通電極 22 は共通電圧 $V_{com1} - V_b$ を印加する。ここで、前記共通電圧 $V_{com1} - V_b$ は負電圧であり、 V_b は前記共通電圧 V_{com1} の絶対値の 20% より小さく、 $V_{data1} > V_{com1}$ である。第 $n - 1$ フレームで、前記画素の画素電極 26 はデータ電圧 V_{data2} を印加し、前記共通電極 22 は共通電圧 $V_{com2} - V_b$ を印加する。ここで、前記共通電圧 $V_{com2} - V_b$ は正電圧であり、 $V_{com2} > V_{data2}$ であり、 $V_{com2} = -V_{com1}$ 、 $V_{data2} = -V_{data1}$ である。第 n フレームで、前記画素の画素電極 26 はデータ電圧 V_{data1} を印加し、前記共通電極 22 は共通電圧 $V_{com} + V_b$ を印加する。ここで、前記共通電圧 $V_{com} + V_b$ は負電圧である。第 $n + 1$ フレームで、前記画素の画素電極 26 はデータ電圧 V_{data2} を印加し、前記共通電極 22 は共通電圧 $V_{com2} + V_b$ を印加する。ここで、前記共通電圧 $V_{com2} + V_b$ は正電圧である。第 $n + 2$ フレームで、前記画素の画素電極 26 はデータ電圧 V_{data1} を印加し、前記共通電極 22 は共通電圧 $V_{com1} - V_b$ を印加する。ここで、前記共通電圧 $V_{com1} - V_b$ は負電圧である。即ち、第 $n + 2$ フレームの状態は第 $n - 2$ フレームと同じであり、規則的な循環を実施する。

40

【0029】

前記共通電圧の変化は以下のような規則がある。前記共通電圧は、交流変化する主共通

50

電圧 (V_{com1} 又は V_{com2}) と周期的に変化する副共通電圧 (V_a 又は V_b) とが重なって構成され、前記副共通電圧 (V_a 又は V_b) の値は、何れか 1 つのフレーム中の主共通電圧 (V_{com1} 又は V_{com2}) の絶対値の 20% より小さい。即ち、 V_a 、 V_b は、皆 $1/5 |V_{com1}|$ 又は $1/5 |V_{com2}|$ より小さく、前記副共通電圧 (V_a 又は V_b) の値は、前記主共通電圧 (V_{com1} 又は V_{com2}) と該フレームで前記画素電極に印加されたデータ電圧との差の絶対値より小さい。換言すれば、 V_a 、 V_b は、皆 $|V_{com1} - V_{data1}|$ 又は $|V_{com2} - V_{data2}|$ より小さく、隣接する 2 つのフレームで、前記共通電圧 (V_{com}) の幅値の絶対値は、微小な差値 (V_a 又は $2V_b$) がある。

【図面の簡単な説明】

10

【0030】

【図1】従来の液晶表示装置の構造を示す図である。

【図2】図1に示す液晶表示装置の 1 つの画素に印加されたデータ電圧及び共通電圧の波形図である。

【図3】本発明の第 1 の実施形態に係る液晶表示装置の構成を示す断面図である。

【図4】本発明の液晶表示装置の回路構造を示す図である。

【図5】図3に示す液晶表示装置の 1 つの画素に印加されたデータ電圧及び共通電圧の波形図である。

【図6】図4に示す共通電圧生成回路の具体回路構造を示す図である。

【図7】前記第一信号入力端に入力される制御信号と第二信号入力端子 348 に入力される制御信号との波形図である。

20

【図8】本発明の液晶表示装置の共通電極に印加された共通電圧の波形図である。

【符号の説明】

【0031】

20 液晶表示装置

21 第一基板

22 共通電極

23 第一配向層

24 液晶層

25 第二配向層

26 画素電極

27 第二基板

31 制御回路

32 走査ドライバ

33 データドライバ

34 共通電圧生成回路

201 ゲートライン

202 データライン

203 薄膜トランジスタ

341 ヒステリシス比較器

342 バッファ回路

343 直流電圧調整回路

344 第一オペアンプ

345 第二オペアンプ

346 電源入力端

347 第一信号入力端

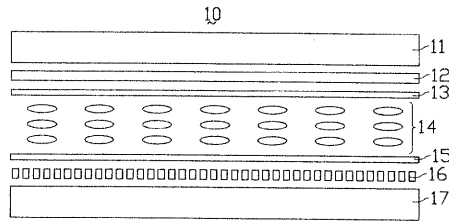
348 第二信号入力端

349 共通電圧出力端

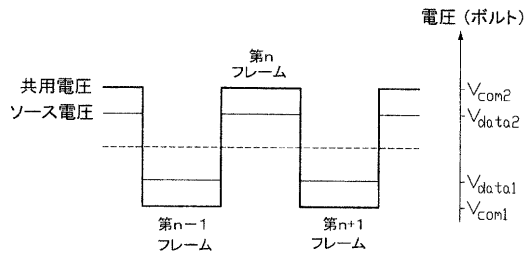
30

40

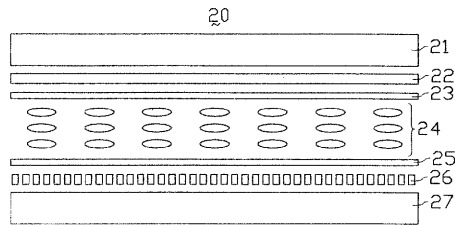
【図 1】



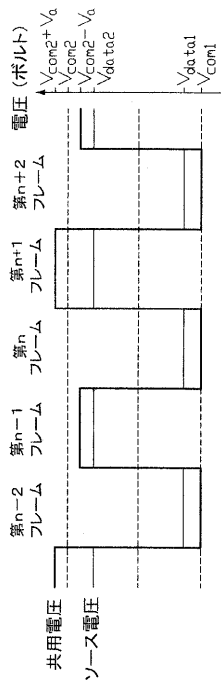
【図 2】



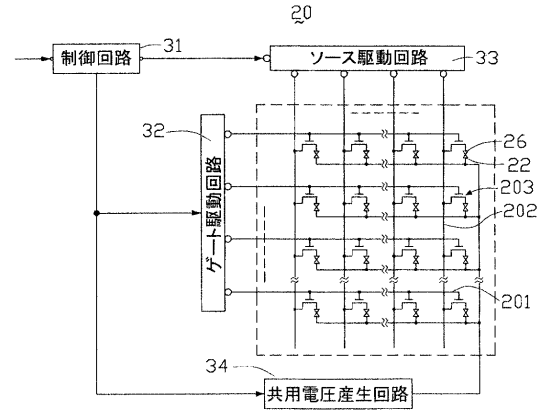
【図 3】



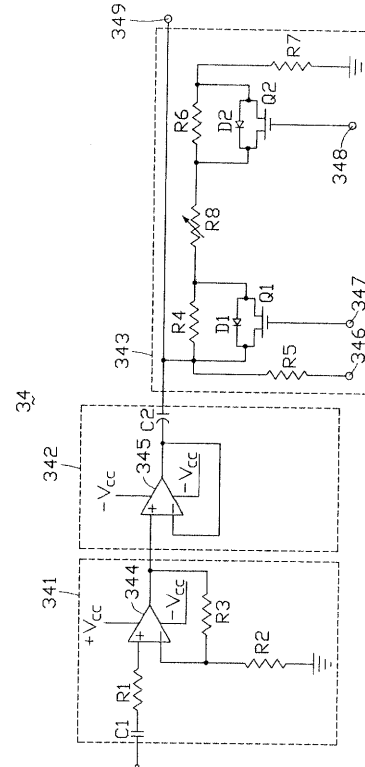
【図 5】



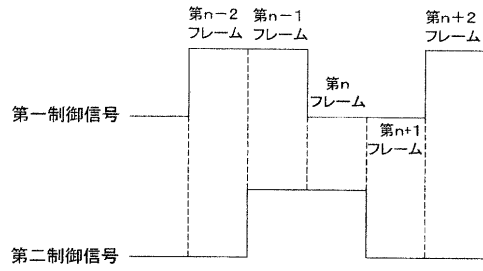
【図 4】



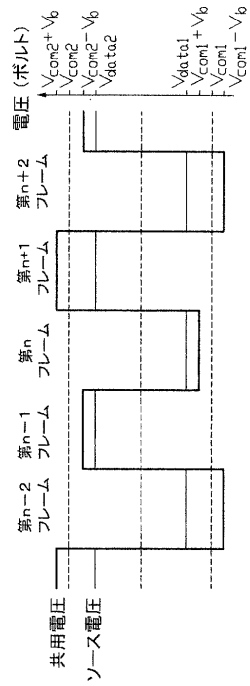
【図 6】



【図 7】



【図 8】



 フロントページの続き

(51)Int.Cl. F I
 G 0 2 F 1/133 5 0 5
 G 0 2 F 1/133 5 2 5
 G 0 2 F 1/133 5 5 0

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 童 建凡

台湾苗栗縣竹南鎮新竹科学園区科学路160号

(72)発明者 黄 順明

中華人民共和国広東省深▲セン▼市宝安区龍華鎮富士康科技工業園イー区の4棟の1階

審査官 西島 篤宏

(56)参考文献 特開平09-096794(JP,A)
 特開2008-146080(JP,A)
 特開2002-277853(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 3 8
 G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP5074220B2	公开(公告)日	2012-11-14
申请号	JP2008016831	申请日	2008-01-28
[标]申请(专利权)人(译)	群康科技深セン 集团Sohikaridenko粪便		
申请(专利权)人(译)	群康科技(深▲セン▼)有限公司 群创光电股▲ふん▼有限公司		
当前申请(专利权)人(译)	群康科技(深▲セン▼)有限公司 奇美电子股▲ふん▼有限公司		
[标]发明人	童建凡 黄順明		
发明人	童 建 凡 黄 順 明		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3655 G09G3/3614 G09G2320/0204		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.624.C G09G3/20.641.C G09G3/20.621.F G02F1/133.505 G02F1/133.525 G02F1/133.550		
F-TERM分类号	2H093/NA33 2H093/NC10 2H093/NC12 2H093/NC18 2H093/NC21 2H093/NC25 2H093/NC34 2H093/ /ND35 2H093/ND60 2H093/NE03 2H093/NE04 2H093/NH12 2H093/NH18 2H193/ZA04 2H193/ZC15 2H193/ZF22 2H193/ZF36 2H193/ZF59 2H193/ZP03 2H193/ZP04 5C006/AA16 5C006/AC28 5C006/ /BB16 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
代理人(译)	渡边 隆 村山彦		
优先权	096103140 2007-01-29 TW		
其他公开文献	JP2008186018A		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种能够有效改善图像残留现象的液晶显示装置及其驱动方法。一种驱动本发明的液晶显示装置的方法，包括数据驱动器，公共电压产生电路，多条数据线，多个像素电极和公共电极，公共电压产生电路向公共电极提供公共电压，并且在任何一帧中，公共电压从AC变化变化通过重叠主公共电压和周期性变化的子公共电压来形成，并且在任何两个相邻帧中两个公共电压宽度值的绝对值之间的差异很小。点域6

【図 2】

