

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4632522号
(P4632522)

(45) 発行日 平成23年2月16日(2011.2.16)

(24) 登録日 平成22年11月26日(2010.11.26)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

請求項の数 8 (全 18 頁)

(21) 出願番号	特願2000-364559 (P2000-364559)	(73) 特許権者	303018827
(22) 出願日	平成12年11月30日(2000.11.30)		N E C 液晶テクノロジー株式会社
(65) 公開番号	特開2002-169171 (P2002-169171A)		神奈川県川崎市中原区下沼部 1 7 5 3 番地
(43) 公開日	平成14年6月14日(2002.6.14)	(74) 代理人	100080816
審査請求日	平成19年10月10日(2007.10.10)		弁理士 加藤 朝道
		(72) 発明者	桜井 洋
			東京都港区芝五丁目7番1号 日本電気株式会社社内
		(72) 発明者	池野 英徳
			東京都港区芝五丁目7番1号 日本電気株式会社社内
		(72) 発明者	山口 裕一
			東京都港区芝五丁目7番1号 日本電気株式会社社内

最終頁に続く

(54) 【発明の名称】 反射型液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

(a) 絶縁性基板上に金属層を堆積し、第1のマスクを用いて、少なくともソース電極、ドレイン電極、及び、前記ドレイン電極に接続されたドレインバスラインを含むソースノドレイン配線を形成する工程と、

(b) 前記ソースノドレイン配線を含む前記絶縁性基板上にシリコン層、ゲート絶縁膜及びゲート電極層の順に積層し、第2のマスクを用いて、薄膜トランジスタ領域、及び、少なくともゲート電極及びゲートバスラインを含むゲート配線を形成する工程と、

(c) 前記ソースノドレイン配線、前記薄膜トランジスタ領域及び前記ゲート配線を含む前記絶縁性基板上にパッシベーション膜を堆積し、第3のマスクを用いて、前記ソース電極上の所定の位置に前記パッシベーション膜を貫通するトランジスタ用の開口部を形成する工程と、

(d) 前記パッシベーション膜上に層間絶縁膜を堆積し、第4のマスクを用いて、前記層間絶縁膜の表面に凹凸面を形成するとともに前記パッシベーション膜のトランジスタ用の開口部と対応する位置に前記層間絶縁膜を貫通するトランジスタ用の開口部を形成する工程と、

(e) 前記層間絶縁膜の凹凸面に沿って反射性の金属を堆積し、第5のマスクを用いて、前記パッシベーション膜及び前記層間絶縁膜それぞれのトランジスタ用の開口部を通して前記ソース電極と電氣的に接続する反射電極を形成する工程と、
を含むことを特徴とする反射型液晶表示装置の製造方法。

10

20

【請求項 2】

(a) 絶縁性基板上に金属層を堆積し、第1のマスクを用いて、少なくともソース電極、ドレイン電極、及び、前記ドレイン電極に接続されたドレインバスラインを含むソースノドレイン配線を形成する工程と、

(b) 前記ソースノドレイン配線を含む前記絶縁性基板上にシリコン層、ゲート絶縁膜及びゲート電極層の順に積層し、第2のマスクを用いて、薄膜トランジスタ領域、及び、少なくともゲート電極及びゲートバスラインを含むゲート配線を形成する工程と、

(c) 前記ソースノドレイン配線、前記薄膜トランジスタ領域及び前記ゲート配線を含む前記絶縁性基板上にパッシベーション膜及び層間絶縁膜の順に堆積し、第3のマスクを用いて、前記層間絶縁膜の表面に凹凸面を形成するとともに、前記ソース電極上の所定の位置に前記層間絶縁膜を貫通するトランジスタ用の開口部を形成する工程と、

(d) 前記層間絶縁膜をマスクを用いて、前記層間絶縁膜のトランジスタ用の開口部と対応する位置に前記パッシベーション膜を貫通するトランジスタ用の開口部を形成する工程と、

(e) 前記層間絶縁膜の凹凸面に沿って反射性の金属を堆積し、第4のマスクを用いて、前記パッシベーション膜及び前記層間絶縁膜それぞれのトランジスタ用の開口部を通して前記ソース電極と電氣的に接続する反射電極を形成する工程と、

を含むことを特徴とする反射型液晶表示装置の製造方法。

【請求項 3】

前記層間絶縁膜の凹凸面及びトランジスタ用の開口部は、ハーフトーン露光法又は2回露光法により形成されることを特徴とする請求項1又は2記載の反射型液晶表示装置の製造方法。

【請求項 4】

前記層間絶縁膜の凹凸面及びトランジスタ用の開口部は、光の透過量が制御された露光マスクを用いて形成されることを特徴とする請求項3記載の反射型液晶表示装置の製造方法。

【請求項 5】

前記ソースノドレイン配線を形成する際に、容量電極を形成し、

前記薄膜トランジスタ領域及び前記ゲート配線を形成する際に、前記容量電極を含む前記絶縁性基板上に前記ゲート配線を形成し、

前記層間絶縁膜及び前記パッシベーション膜それぞれのトランジスタ用の開口部を形成する際に、前記容量電極上の所定の位置に前記層間絶縁膜及び前記パッシベーション膜を貫通する蓄積容量部用の開口部を形成し、

前記反射電極を形成する際に、前記パッシベーション膜及び前記層間絶縁膜それぞれの蓄積容量部用の開口部を通して前記容量電極と電氣的に接続するようにして前記反射電極を形成する、

ことを特徴とする請求項1乃至4のいずれかーに記載の反射型液晶表示装置の製造方法。

【請求項 6】

前記ソースノドレイン配線を形成する際に、保護回路用のソースノドレイン配線を形成し、

前記薄膜トランジスタ領域及び前記ゲート配線を形成する際に、保護電極及び保護バスラインを形成し、

前記パッシベーション膜及び前記層間絶縁膜を形成する際に、前記保護回路用のソースノドレイン配線、前記保護電極及び前記保護バスラインを含む前記絶縁性基板上に前記パッシベーション膜及び前記層間絶縁膜を形成し、

前記層間絶縁膜及び前記パッシベーション膜のそれぞれのトランジスタ用の開口部を形成する際に、前記ドレインバスライン、前記保護回路用のソースノドレイン配線、前記保護電極、及び前記保護バスライン上の所定の位置に前記パッシベーション膜及び前記層間絶縁膜を貫通した保護回路用の開口部を形成し、

前記反射電極を形成する際に、前記反射性の金属によって同時に、所定の前記保護回路

10

20

30

40

50

用の開口部を通して前記保護回路用のソース／ドレイン配線と前記保護バスラインとを電氣的に接続する第1短絡配線を形成するとともに、所定の前記保護回路用の開口部を通して前記ドレインバスラインと前記保護電極とを電氣的に接続する第2短絡配線を形成する、

ことを特徴とする請求項1乃至5のいずれかに記載の反射型液晶表示装置の製造方法。

【請求項7】

前記層間絶縁膜の凹凸面を形成した後であって、前記反射性の金属を堆積する前ににおいて、少なくとも前記層間絶縁膜の凹凸面を熱処理する工程を含むことを特徴とする請求項1乃至6のいずれかに記載の反射型液晶表示装置の製造方法。

【請求項8】

前記ソース／ドレイン配線を形成した後であって、シリコン層、ゲート絶縁膜及びゲート電極層の順に積層する前ににおいて、少なくとも前記ソース／ドレイン配線を PH_3 処理する工程を含むことを特徴とする請求項1乃至7のいずれかに記載の反射型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、反射型液晶表示装置の製造方法に関し、特に、PR工程を削減しても良好な表示機能を有する反射型液晶表示装置の製造方法に関する。

【0002】

【従来の技術】

反射型液晶表示装置は、携帯端末用の表示装置として利用されている。この反射型液晶表示装置は、外部から入射した光を装置内部に備えられた反射板で反射させ、この反射光を表示光源として利用することで、光源にバックライトを不要としている。その結果、反射型液晶表示装置は、透過型液晶表示装置よりも低消費電力化、薄型化、軽量化を達成するのに有効である。

【0003】

反射型液晶表示装置の基本構造は、TN（ツイステッドネマティック）方式、一枚偏光板方式、STN（スーパーツイステッドネマティック）方式、GH（ゲストホスト）方式、PDL（高分子分散）方式、コレステリック方式等を用いた液晶と、これをスイッチングするための素子と、液晶セル内部あるいは外部に設けた反射板とからなる。

【0004】

このような反射型液晶表示装置は、薄膜トランジスタあるいは金属／絶縁膜／金属構造ダイオードをトランジスタとして用いたアクティブマトリクス駆動方式を採用することによって、高精細・高画質も実現できる。

【0005】

また、最適な反射特性を有する反射板を備えると、広い角度からの入射光に対し表示画面に垂直な方向へ散乱する光の強度を増加させるのに有効であり、より明るい表示を得ることができる。

【0006】

【発明が解決しようとする課題】

従来において明るく高品位の表示が可能な反射型液晶表示装置を製造するには、高性能のトランジスタと高性能の反射板とを同一絶縁性基板上に形成することが要求され、多くの成膜工程、フォトリソグラフィ工程（PR工程）及びエッチング工程等が必要となっている。

【0007】

より明るい表示を得るための反射板の作製方法の従来の一例として、層間絶縁膜で覆ってその表面を凹凸に形成し、さらにこの凹凸を有する膜上に銀等の反射膜を形成して反射板とする方法が考案されている（例えば、特開平10-319422号公報参照）。このような反射型液晶表示装置の製造方法における工程を示す。図18は、従来の一例に係る反

10

20

30

40

50

射型液晶表示装置におけるアクティブマトリクス基板の製造方法を示したフローチャートである。

【 0 0 0 8 】

図 1 8 を参照すると、この反射型液晶表示装置におけるアクティブマトリクス基板の製造方法では、P R 工程を要する工程として、s 1 工程のゲートバス配線及びゲート電極の形成で 1 P R、s 3 工程のコンタクト層及び半導体層の形成で 2 P R、s 4 工程のソース電極、ドレイン電極及びソースバス配線の形成で 1 P R、s 6 工程のコンタクトホール形成で 1 P R、s 7 工程のレジスト塗布及びそのパターニングで 1 P R、s 8 工程の凸部の形成で 1 P R、s 9 工程の反射電極の形成で 1 P R であり、計 8 P R 工程を必要とする。このように P R 工程が多いと、反射型液晶表示装置の製造コストが高く、従って単価が高いといった問題がある。

10

【 0 0 0 9 】

以上のような事情に照らして、P R 工程数の削減により製造コストの低下を実現し、かつ、高輝度及び高品位表示性能を実現することで、高輝度反射型液晶表示装置を低価格で提供することが要望されている。

【 0 0 1 0 】

本発明の目的は、P R 工程を削減しても良好な表示機能を有する反射型液晶表示装置及びその製造方法を提供することである。

【 0 0 1 1 】

【課題を解決するための手段】

20

本発明の第 1 の視点においては、反射型液晶表示装置の製造方法において、(a) 絶縁性基板上に金属層を堆積し、第 1 のマスクを用いて、少なくともソース電極、ドレイン電極、及び、前記ドレイン電極に接続されたドレインバスラインを含むソースノドレイン配線を形成する工程と、(b) 前記ソースノドレイン配線を含む前記絶縁性基板上にシリコン層、ゲート絶縁膜及びゲート電極層の順に積層し、第 2 のマスクを用いて、薄膜トランジスタ領域、及び、少なくともゲート電極及びゲートバスラインを含むゲート配線を形成する工程と、(c) 前記ソースノドレイン配線、前記薄膜トランジスタ領域及び前記ゲート配線を含む前記絶縁性基板上にパッシベーション膜を堆積し、第 3 のマスクを用いて、前記ソース電極上の所定の位置に前記パッシベーション膜を貫通するトランジスタ用の開口部を形成する工程と、(d) 前記パッシベーション膜上に層間絶縁膜を堆積し、第 4 のマスクを用いて、前記層間絶縁膜の表面に凹凸面を形成するとともに前記パッシベーション膜のトランジスタ用の開口部と対応する位置に前記層間絶縁膜を貫通するトランジスタ用の開口部を形成する工程と、(e) 前記層間絶縁膜の凹凸面に沿って反射性の金属を堆積し、第 5 のマスクを用いて、前記パッシベーション膜及び前記層間絶縁膜それぞれのトランジスタ用の開口部を通して前記ソース電極と電気的に接続する反射電極を形成する工程と、を含むことを特徴とする。

30

【 0 0 1 2 】

本発明の第 2 の視点においては、反射型液晶表示装置の製造方法において、(a) 絶縁性基板上に金属層を堆積し、第 1 のマスクを用いて、少なくともソース電極、ドレイン電極、及び、前記ドレイン電極に接続されたドレインバスラインを含むソースノドレイン配線を形成する工程と、(b) 前記ソースノドレイン配線を含む前記絶縁性基板上にシリコン層、ゲート絶縁膜及びゲート電極層の順に積層し、第 2 のマスクを用いて、薄膜トランジスタ領域、及び、少なくともゲート電極及びゲートバスラインを含むゲート配線を形成する工程と、(c) 前記ソースノドレイン配線、前記薄膜トランジスタ領域及び前記ゲート配線を含む前記絶縁性基板上にパッシベーション膜及び層間絶縁膜の順に堆積し、第 3 のマスクを用いて、前記層間絶縁膜の表面に凹凸面を形成するとともに、前記ソース電極上の所定の位置に前記層間絶縁膜を貫通するトランジスタ用の開口部を形成する工程と、(d) 前記層間絶縁膜をマスクを用いて、前記層間絶縁膜のトランジスタ用の開口部と対応する位置に前記パッシベーション膜を貫通するトランジスタ用の開口部を形成する工程と、(e) 前記層間絶縁膜の凹凸面に沿って反射性の金属を堆積し、第 4 のマスクを用い

40

50

て、前記パッシベーション膜及び前記層間絶縁膜それぞれのトランジスタ用の開口部を通して前記ソース電極と電氣的に接続する反射電極を形成する工程と、を含むことを特徴とする。

【0013】

また、前記反射型液晶表示装置の製造方法において、前記層間絶縁膜の凹凸面及びトランジスタ用の開口部の形成は、ハーフトーン露光法又は2回露光法により形成することが好ましい。

【0014】

また、前記反射型液晶表示装置の製造方法において、前記層間絶縁膜の凹凸面及びトランジスタ用の開口部の形成は、光の透過量が制御された露光マスクを用いて形成することが好ましい。

【0015】

本発明の第3の視点においては、前記反射型液晶表示装置の製造方法において、前記ソース/ドレイン配線を形成する際に、容量電極を形成し、前記薄膜トランジスタ領域及び前記ゲート配線を形成する際に、前記容量電極を含む前記絶縁性基板上に前記ゲート配線を形成し、前記層間絶縁膜及び前記パッシベーション膜それぞれのトランジスタ用の開口部を形成する際に、前記容量電極上の所定の位置に前記層間絶縁膜及び前記パッシベーション膜を貫通する蓄積容量部用の開口部を形成し、前記反射電極を形成する際に、前記パッシベーション膜及び前記層間絶縁膜それぞれの蓄積容量部用の開口部を通して前記容量電極と電氣的に接続するようにして前記反射電極を形成することを特徴とする。

【0016】

本発明の第4の視点においては、前記反射型液晶表示装置の製造方法において、前記ソース/ドレイン配線を形成する際に、保護回路用のソース/ドレイン配線を形成し、前記薄膜トランジスタ領域及び前記ゲート配線を形成する際に、保護電極及び保護バスラインを形成し、前記パッシベーション膜及び前記層間絶縁膜を形成する際に、前記保護回路用のソース/ドレイン配線、前記保護電極及び前記保護バスラインを含む前記絶縁性基板上に前記パッシベーション膜及び前記層間絶縁膜を形成し、前記層間絶縁膜及び前記パッシベーション膜のそれぞれのトランジスタ用の開口部を形成する際に、前記ドレインバスライン、前記保護回路用のソース/ドレイン配線、前記保護電極、及び前記保護バスライン上の所定の位置に前記パッシベーション膜及び前記層間絶縁膜を貫通した保護回路用の開口部を形成し、前記反射電極を形成する際に、前記反射性の金属によって同時に、所定の前記保護回路用の開口部を通して前記保護回路用のソース/ドレイン配線と前記保護バスラインとを電氣的に接続する第1短絡配線を形成するとともに、所定の前記保護回路用の開口部を通して前記ドレインバスラインと前記保護電極とを電氣的に接続する第2短絡配線を形成する、ことを特徴とする。

【0017】

また、前記反射型液晶表示装置の製造方法において、前記層間絶縁膜の凹凸面を形成した後であって、前記反射性の金属を堆積する前において、少なくとも前記層間絶縁膜の凹凸面を熱処理する工程を含むことが好ましい。

【0018】

また、前記反射型液晶表示装置の製造方法において、前記ソース/ドレイン配線を形成した後であって、シリコン層、ゲート絶縁膜及びゲート電極層の順に積層する前において、少なくとも前記ソース/ドレイン配線を PH_3 処理する工程を含むことが好ましい。

【0023】

【発明の実施の形態】

反射型液晶表示装置の製造方法において、(a)絶縁性基板上に金属層を堆積し、第1のマスクを用いて、少なくともソース電極、ドレイン電極、及び、前記ドレイン電極に接続されたドレインバスラインを含むソース/ドレイン配線を形成する工程と、(b)前記ソース/ドレイン配線を含む前記絶縁性基板上にシリコン層、ゲート絶縁膜及びゲート電極層の順に積層し、第2のマスクを用いて、薄膜トランジスタ領域、及び、少なくともゲ

ート電極及びゲートバスラインを含むゲート配線を形成する工程と、(c)前記ソース/ドレイン配線、前記薄膜トランジスタ領域及び前記ゲート配線を含む前記絶縁性基板上にパッシベーション膜を堆積し、第3のマスクを用いて、前記ソース電極上の所定の位置に前記パッシベーション膜を貫通するトランジスタ用の開口部を形成する工程と、(d)前記パッシベーション膜上に層間絶縁膜を堆積し、第4のマスクを用いて、前記層間絶縁膜の表面に凹凸面を形成するとともに前記パッシベーション膜のトランジスタ用の開口部と対応する位置に前記層間絶縁膜を貫通するトランジスタ用の開口部を形成する工程と、(e)前記層間絶縁膜の凹凸面に沿って反射性の金属を堆積し、第5のマスクを用いて、前記パッシベーション膜及び前記層間絶縁膜それぞれのトランジスタ用の開口部を通して前記ソース電極と電氣的に接続する反射電極を形成する工程と、を含むことにより、ソース/ドレイン配線の形成から反射電極の形成までにおいて計5PRで済み、従来の製造方法におけるPR工程より大幅に削減することができる。

10

【0024】

また、反射型液晶表示装置の製造方法において、(a)絶縁性基板上に金属層を堆積し、第1のマスクを用いて、少なくともソース電極、ドレイン電極、及び、前記ドレイン電極に接続されたドレインバスラインを含むソース/ドレイン配線を形成する工程と、(b)前記ソース/ドレイン配線を含む前記絶縁性基板上にシリコン層、ゲート絶縁膜及びゲート電極層の順に積層し、第2のマスクを用いて、薄膜トランジスタ領域、及び、少なくともゲート電極及びゲートバスラインを含むゲート配線を形成する工程と、(c)前記ソース/ドレイン配線、前記薄膜トランジスタ領域及び前記ゲート配線を含む前記絶縁性基板上にパッシベーション膜及び層間絶縁膜の順に堆積し、第3のマスクを用いて、前記層間絶縁膜の表面に凹凸面を形成するとともに、前記ソース電極上の所定の位置に前記層間絶縁膜を貫通するトランジスタ用の開口部を形成する工程と、(d)前記層間絶縁膜をマスクを用いて、前記層間絶縁膜のトランジスタ用の開口部と対応する位置に前記パッシベーション膜を貫通するトランジスタ用の開口部を形成する工程と、(e)前記層間絶縁膜の凹凸面に沿って反射性の金属を堆積し、第4のマスクを用いて、前記パッシベーション膜及び前記層間絶縁膜それぞれのトランジスタ用の開口部を通して前記ソース電極と電氣的に接続する反射電極を形成する工程と、を含むことにより、ソース/ドレイン配線の形成から反射電極の形成までにおいて計4PRで済み、さらにPR工程を削減することができる。

20

30

【0025】

また、PR工程を増やすことなく同時に容量電極部や保護回路を形成することも可能である。

【0026】

【実施例】

本発明の実施例1を図面を用いて説明する。図1は、本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の回路図であり、図2～6は、本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造工程を模式的に示した上面図であり、1画素を抜き出したものである。また、図7は、本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板のトランジスタ部の製造工程を模式的に示した工程断面図であり、図2～図6のA-A'線における断面を示したものである。また、図8は、本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板のストレージキャパシタ部の製造工程を模式的に示した工程断面図であり、図2～図6のB-B'線における断面を示したものである。

40

【0027】

実施例1に係るアクティブマトリクス基板は、液晶をアクティブマトリクス基板に設けた反射電極と、対向する対向基板に設けた透明電極と、で駆動する反射型液晶表示装置用の基板である。このアクティブマトリクス基板は、順スタガー型(トップゲート型)の薄膜トランジスタ(TFT)を備えている。

【0028】

50

アクティブマトリクス基板 1 は、図 1 の回路図に示されるように、絶縁性基板 10 上に交互に交差する複数のゲートバスライン 51 と複数のドレインバスライン 21、これらが交差する箇所に配置された複数のトランジスタ部 2、及び反射電極（図示せず）を備えている。さらに、複数のゲートバスライン 51 とドレインバスライン 21 の終端は、絶縁性基板 10 の周辺部にそれぞれ配置され、基板外部から駆動信号が供給されるゲート端子部 53 及びドレイン端子部 25 がそれぞれ形成されている。さらに、絶縁性基板 10 には、その角部にコモン電位供給端子 91 が形成されている。このコモン電位供給端子 91 は、このアクティブマトリクス基板 1 と対向し液晶 81 を挟持する対向基板（図示せず）に形成されるコモン電極 92 に電位を供給するためのものである。さらに、各トランジスタ部 2 と隣接するゲートバスライン 51 との間にはストレージキャパシタ部（蓄積容量部）3 が形成されている。ストレージキャパシタ部 3 は、画素に書き込まれた電位を 1 フレーム時間一定に保つために用いられる。

10

【0029】

実施例 1 におけるアクティブマトリクス基板のトランジスタ部の構造は、図 7 に示すように、絶縁性基板 10 上の所定の位置にソース電極 22 及びドレイン電極 23 を有し、ソース電極 22 及びドレイン電極 23 の一部、及び絶縁性基板 10 の上に活性層となるシリコン層 30、ゲート絶縁膜 40 及びゲート電極 52 が略重なるように堆積された積層体を有し、ソース/ドレイン電極 22、23、シリコン層 30、ゲート絶縁膜 40 及びゲート電極 52 によって形成されたトランジスタ部 2 を含む絶縁性基板 10 上を覆うパッシベーション膜 61 を有し、パッシベーション膜 61 上に表面が凹凸の層間絶縁膜 62 を有し、ソース電極 22 上の所定の位置にパッシベーション膜 61 及び層間絶縁膜 62 を貫通するコンタクトホール 63 を有し、層間絶縁膜 62 上にコンタクトホール 63 を通ってソース電極 22 と電気的に接続する反射電極 71 を有する。なお、図 3 ~ 図 6 におけるゲートバスライン 51 及びゲート電極 52 が配された位置には、シリコン層 30、ゲート絶縁膜 40、及び、ゲートバスライン 51 又はゲート電極 52 が略重なるように堆積している。ドレイン電極 23 は、ドレインバスライン 21 に接続されている。

20

【0030】

次に、図 2 ~ 図 8 を参照して、実施例 1 に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造方法を説明する。

【0031】

30

まず、図 2、図 7 (a) 及び図 8 (a) に示すように、 SiO_2 などの絶縁性基板 10 の上に、Cr、Mo、Ta などの低抵抗の金属からなるソース/ドレイン電極層を約 150 nm (1500 Å) の厚さで成膜し、PR 工程及びエッチング工程によってソース/ドレイン配線（ソース電極 22、ドレイン電極 23、ドレインバスライン 21、及び、これらと分離した容量電極 24 を含む）を形成する。なお、ソース/ドレイン電極層は、例えば、スパッタ法を用いて Ar ガスを 100 sccm の流量で供給し、Cr を温度：150 °C、圧力：0.3 Pa、パワー：7 kW の条件で成膜することができる。また、ソース/ドレイン配線（ソース電極 22、ドレイン電極 23、ドレインバスライン 21、及び、容量電極 24 を含む）は、例えば、ウェットエッチング法を用いて Cr 膜を硝酸第 2 セリウムアンモニウム 5 %、硝酸 20 %、40 % の溶液で 100 秒間処理することにより形成することができる。

40

【0032】

次に、ソース/ドレイン配線（ソース電極 22、ドレイン電極 23、ドレインバスライン 21、及び、容量電極 24 を含む）を形成した後に、図面上には現われていないが、 PH_3 処理を行なってソース/ドレイン配線（ソース電極 22、ドレイン電極 23、ドレインバスライン 21、及び、容量電極 24 を含む）を PH_3 処理することが好ましい。 PH_3 処理の条件として、例えば、プラズマ CVD 法を用いて PH_3 ガスを 1000 sccm の流量で供給し、RF：50 W、圧力：150 Pa、温度：250 °C で 60 秒間処理する。 PH_3 処理を行なうことにより、ソース/ドレイン配線（メタル）上に選択的にリンが堆積し、後で a-Si を成膜した際、メタル/a-Si 界面で $\text{n}^+\text{a-Si}$ 層が形成される

50

ことにより良好な接続状態が得られるとともに、メタル/a-Si界面における抵抗を低くすることができる。

【0033】

次に、図3、図7(b)及び図8(b)に示すように、絶縁性基板10上にソース/ドレイン配線(ソース電極22、ドレイン電極23、ドレインバスライン21、及び、容量電極24を含む)を覆うようにして、a-Si等からなるシリコン層30を約30nm(300)の厚さで成膜し、続いてシリコン層30上にSiN_x又はSiO₂などからなるゲート絶縁膜40を約50nm(500)の厚さで成膜し、続いてゲート絶縁膜40上にCr、Mo、Taなどの金属からなるゲート電極層52を成膜し、PR工程及びエッチング工程によって不要な領域のシリコン層、ゲート絶縁膜及びゲート電極層を除去して、シリコン層30、ゲート絶縁膜40及びゲート電極52が略重なるように堆積した積層体(ゲートバスライン51を含む)を形成する。ここで、PH₃処理、シリコン層の成膜及びゲート絶縁膜の成膜は、この順で連続的に行なわれる。また、シリコン層の形成及びゲート絶縁膜の形成もこの順で連続的に行なわれる。このようにシリコン薄膜の成膜後連続してゲート絶縁膜40を成膜することにより、シリコン層30の成膜直後にエッチングするもの(逆スタガー型構造の場合)に比べてシリコン層30の汚染を防止できる点で利点がある。また、このような連続的エッチングを行なうことにより、シリコン層30、ゲート絶縁膜40及びゲート電極層52からなる積層体の形成が1PRですみ、製造工程を簡略化することができる。

【0034】

ここで、シリコン層の成膜条件として、例えば、プラズマCVD法を用いてSiH₄ガスを300sccm及びH₂ガスを800sccmの流量で供給し、RF:50W、圧力:100Pa、温度:250の条件で処理することによりa-Si層が成膜できる。

【0035】

また、ゲート絶縁膜の成膜条件として、例えば、プラズマCVD法を用いてSiH₄ガスを30sccm、NH₃ガスを80sccm及びN₂ガスを850sccmの流量で供給し、RF:500W、圧力:200Pa、温度:250の条件で処理することによりSiN_x層が成膜できる。

【0036】

また、ゲート電極層の成膜条件として、例えば、スパッタ法を用いてArガスを100sccmの流量で供給し、Crを温度:150、圧力:0.3Pa、パワー:7kWの条件で成膜することにより達成できる。

【0037】

また、ゲート電極等の形成条件として、例えば、ウェットエッチング法を用いてCr膜を硝酸第2セリウムアンモニウム5%、硝酸20%、40の溶液で100秒間処理することにより達成できる。

【0038】

また、ゲート絶縁膜の形成条件として、例えば、ドライエッチング法を用いてSF₄ガスを50sccm及びHeガスを150sccmの流量で供給し、SiN_x層をRF:1200W、圧力:30Paで500秒間処理することにより達成できる。

【0039】

また、シリコン層の形成条件として、例えば、ドライエッチング法を用いてSF₄ガスを200sccm、Heガスを300sccm及びHClガスを200sccmの流量で供給し、a-Si層をRF:850W、圧力:30Paで100秒間処理することにより達成できる。

【0040】

次に、図4、図7(c)及び図8(c)に示すように、絶縁性基板10上にトランジスタ部2、ドレインバスライン21及びゲートバスライン51を覆うようにして、SiN_xなどからなるパッシベーション膜61を約250nm(2500)の厚さで成膜し、フォトリソグラフィ工程及びエッチング工程によってソース電極22及び容量電極24それぞ

れの上の所定の位置にパッシベーション膜 6 1 を貫通したコンタクトホール 6 3、6 4 を形成する。

【0041】

ここで、パッシベーション膜の成膜条件として、例えば、プラズマ CVD 法を用いて SiH₄ ガスを 200 sccm、NH₃ ガスを 1000 sccm、H₂ ガスを 1000 sccm 及び N₂ ガスを 600 sccm の流量で供給し、RF: 1200 W、圧力: 180 Pa、温度: 250 の条件で処理することにより SiN_x 層が成膜できる。

【0042】

また、パッシベーション膜のコンタクトホールの形成条件として、例えば、ドライエッチング法を用いて SF₄ ガスを 50 sccm 及び He ガスを 150 sccm の流量で供給し、SiN_x 層を RF: 1200 W、圧力: 7 Pa で 100 秒間処理することにより達成できる。なお、本実施例では工程管理上の都合と現実性からゲート絶縁膜とパッシベーション膜を同じ組成のものとしたが、必要に応じ、これらはその所要特性に応じて変更できる。

10

【0043】

次に、図 5、図 7 (d) 及び図 8 (d) に示すように、パッシベーション膜 6 1 上に感光性のアクリル樹脂、ポリイミド樹脂などの有機材料からなる層間絶縁膜 6 2 を約 3 μm の厚さ (最大厚さ) で成膜し、例えば、ハーフトーン露光法又は 2 回露光法等によるフォトリソグラフィ工程及びエッチング工程によって層間絶縁膜 6 2 の表面を凹凸に形成するとともにソース電極 2 2 及び容量電極 2 4 それぞれの上の所定の位置に層間絶縁膜 6 2 を貫通したコンタクトホール 6 3、6 4 を形成する。

20

【0044】

ここで、層間絶縁膜の成膜条件として、例えば、材料: 感光性アクリル樹脂 (JSR 社製 339L) を 500 rpm で回転塗布し、温度: 90 で 240 秒間ブリベ - クし、その後露光器 (Canon 製 MPA 3000 W) でスキャンスピード: 15 mm/sec で露光することにより達成できる。

【0045】

また、層間絶縁膜の凹凸面及びコンタクトホールの形成条件として、例えば、ハーフトーン露光法として、光の透過量が制御された露光マスクを用いて、TMAH: 0.2%、温度: 25、100 秒間処理することにより達成できる。ここでの露光マスクは、例えば、遮光材には膜厚により光の透過量を変化できるアモルファスシリコン膜 (光学的バンドギャップが 1.8 eV の膜) を用い、このアモルファスシリコン膜の形成にはプラズマ化学気相堆積法 (PECVD 法) を使用し、マスク基板にはガラス基板を使用し、その上部に PECVD 法により 0.15 μm 成膜し、その後、フォトリソ及びエッチング工程により所望のマスク形状を形成 (前記アモルファスシリコン膜厚を 0 ~ 1.5 μm の範囲で調整することで、436 nm の波長光の透過率を 100 ~ 0.1% 程度まで制御できる) することである。マスクサイズとして、例えば、反射板表面に作成するための所望の凹凸形状、ピッチ 2 ~ 30 μm、平面形状は円形、断面は傾斜角度 30 度以下に設定する。

30

【0046】

また、2 回露光法による層間絶縁膜の凹凸面及びコンタクトホールの形成では、感光性膜を半分程除去できる程度の露光量で、1 枚目のマスクを用いて 1 回目の露光、2 枚目のマスクを用いて 2 回目の露光、を行なう。1 回目、2 回目共に感光した部分は膜が完全に除去され、1 回目又は 2 回目のいずれかのみ感光した部分は半分程度の膜厚が除去される。このようにして階段形状の残膜を得る。

40

【0047】

また、凹凸形成後、層間絶縁膜がアクリル樹脂であれば 220 で 1 時間の熱処理を行なって、凹凸の表面を滑らかにすることが好ましい。なお、層間絶縁膜の凹凸面形成は、上記以外の任意の方法 (公知と未公知によらず) によることができるが、最低の PR 数のものが工程経済上は望まれる。

【0048】

50

次に、図 6、図 7 (e) 及び図 8 (e) に示すように、層間絶縁膜 6 2 上に、A l、銀などの高反射材料からなる反射電極層 7 1 を約 3 0 0 n m (3 0 0 0) の厚さ (層間絶縁膜 6 2 の凹凸部の表面からの厚さ) でコンタクトホール 6 3、6 4 を通ってドレイン電極 2 3 及び容量電極 2 4 と接続するようにして成膜し、フォトリソグラフィ工程及びエッチング工程によって反射電極 7 1 を形成する。この反射電極 7 1 は少なくとも液晶パネルの開口部に形成される。反射電極 7 1 の周辺は、トランジスタ部 2、ゲートバスライン 5 1、ドレインバスライン 2 1 と一部重なるように形成してもよい。以上のようにしてアクティブマトリクス基板が製造できる。

【 0 0 4 9 】

ここで、反射電極層の成膜条件として、例えば、スパッタ法を用いて A r ガスを 1 0 0 s c c m の流量で供給し、A l を温度 : 2 0 0 、圧力 : 0 . 3 P a、パワー : 5 k W の条件で成膜することにより達成できる。

【 0 0 5 0 】

また、反射電極等の形成条件として、例えば、ウェットエッチング法を用いて A l 膜をリン酸 7 9 %、硝酸 0 . 5 %、4 0 の溶液で 6 0 秒間処理することにより達成できる。

【 0 0 5 1 】

最終的には、透明電極及びカラーフィルタを備えた対向基板及びアクティブマトリクス基板のそれぞれに配向膜を形成した後、アクティブマトリクス基板と対向基板とを貼り合せ、これらの基板間に液晶を封入して液晶層を形成し、これにより、反射型液晶表示装置が製造される (図示せず) 。

【 0 0 5 2 】

次に、本発明の実施例 2 を図面を用いて説明する。図 9 は、本発明の実施例 2 に係る反射型液晶表示装置におけるアクティブマトリクス基板の回路図であり、図 1 0 は、本発明の実施例 2 に係る反射型液晶表示装置におけるアクティブマトリクス基板のトランジスタ部の製造工程を模式的に示した工程断面図であり、図 1 1 ~ 1 6 は、本発明の実施例 2 に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した上面図であり、図 1 7 は、本発明の実施例 2 に係る反射型液晶表示装置におけるアクティブマトリクス基板の層間絶縁膜の表面処理工程を模式的に示した工程断面図である。この反射型液晶表示装置に用いられるアクティブマトリクス基板は、図 9 を参照すると、実施例 1 におけるストレジキャパシタ部をなくし、保護回路 (保護素子部 4、保護端子部 5 6 及び保護バスライン 5 4) を設けたものであり、トランジスタ部 2 の構造は実施例 1 と同様であるが、コンタクトホールの形成の際の工程が実施例 1 と異なる。保護回路は、静電気等により外部より過電流が入力された際に、保護素子部 4 が O N になって保護バスライン 5 4 に電流を逃がすことにより表示に関わる内部素子の破壊を防ぐものである。

【 0 0 5 3 】

次に、図 1 0 ~ 1 7 を参照して、実施例 2 に係る反射型液晶表示装置におけるアクティブマトリクス基板のトランジスタ部の製造方法を説明する。

【 0 0 5 4 】

まず、図 1 0 (a) 及び図 1 1 に示すように、実施例 1 のときと同様に、S i O₂ などの絶縁性基板 1 0 の上に、ソース / ドレイン配線 (ソース電極 2 2、ドレイン電極 2 3、及び、ドレインバスライン 2 1 を含む) 及び保護回路用のソース / ドレイン配線 2 6 を形成する。ソース / ドレイン配線 (ソース電極 2 2、ドレイン電極 2 3、ドレインバスライン 2 1、及び、容量電極 2 4 を含む) 及び保護回路用のソース / ドレイン配線 2 6 を形成した後に、図面上には現われていないが、P H₃ 処理を行なってソース / ドレイン電極等の表面にリン層を形成することが好ましい。なお、ストレ~~ー~~ジキャパシタ部も同時に形成する場合は、この工程で容量電極を形成する。

【 0 0 5 5 】

次に、図 1 0 (b) 及び図 1 2 に示すように、実施例 1 のときと同様に、絶縁性基板 1 0 上にソース / ドレイン配線 (ソース電極 2 2、ドレイン電極 2 3、及び、ドレインバス

ライン 2 1 を含む) 及び保護回路用のソース/ドレイン配線 2 6 それぞれの一部を覆うようにして、シリコン層 3 0、ゲート絶縁膜 4 0、ゲート電極 5 2 (ゲートバスラインを含む) 及び保護電極 5 5 (保護バスライン 5 4 を含む) を形成する。これにより、トランジスタ部 2 及び保護素子部 4 ができる。なお、ストレージキャパシタ部も同時に形成する場合は、この工程で容量電極上を通るようにゲートバスラインを形成する。

【 0 0 5 6 】

次に、図 1 0 (c) 及び図 1 3 に示すように、実施例 1 のときと同様に、絶縁性基板 1 0 上にトランジスタ部、ドレインバスライン 2 1、ゲートバスライン、保護電極 5 5 及び保護バスライン 5 4 を覆うようにして、スパッタリングまたは C V D 法などを用いて、Si N_x などからなるパッシベーション膜 6 1 を成膜する。実施例 2 では、パッシベーション膜 6 1 の成膜後すぐにはコンタクトホール形成を行なわない点で、実施例 1 のときと異なる。なお、ストレージキャパシタ部も同時に形成する場合は、この工程でストレージキャパシタ部上にもパッシベーション膜を成膜する。

10

【 0 0 5 7 】

次に、図 1 0 (d)、図 1 4 及び図 1 7 (a) ~ (c) に示すように、パッシベーション膜 6 1 上に感光性のアクリル樹脂、ポリイミド樹脂などの有機材料からなる層間絶縁膜 6 2 を成膜し、例えば、ハーフトーン露光法又は 2 回露光法等によるフォトリソグラフィ工程及びエッチング工程によって層間絶縁膜 6 2 の表面を凹凸に形成するとともにソース電極 2 2、ドレインバスライン 2 1、保護電極 5 5 及び保護バスライン 5 4 上であってパッシベーション膜 6 1 上の所定の位置に層間絶縁膜 6 2 を貫通したコンタクトホール 6 3、6 5 を形成する。実施例 2 では、パッシベーション膜 6 1 にコンタクトホールを形成する前に層間絶縁膜 6 2 にコンタクトホール (開口部) を形成する点で、実施例 1 のときと異なる。なお、ストレージキャパシタ部も同時に形成する場合は、この工程で容量電極上の層間絶縁膜を貫通したコンタクトホールを形成する。

20

【 0 0 5 8 】

次に、図 1 0 (e)、図 1 5 及び図 1 7 (d) に示すように、コンタクトホールを形成した層間絶縁膜 6 2 をマスクに用い、エッチング工程によって層間絶縁膜 6 2 のコンタクトホールに対応するソース電極 2 2、ドレインバスライン 2 1、保護電極 5 5 及び保護バスライン 5 4 上の所定の位置にパッシベーション膜 6 1 を貫通したコンタクトホール 6 3、6 5 を形成する。このような手法を用いることによって実施例 1 のときよりもさらに 1 P R 削減することができる。なお、ストレージキャパシタ部も同時に形成する場合は、この工程で容量電極上のパッシベーション膜を貫通したコンタクトホールを形成する。

30

【 0 0 5 9 】

次に、図 1 0 (f) 及び図 1 6 に示すように、実施例 1 のときと同様に、層間絶縁膜 6 2 上の所定の位置に反射電極 7 1 及び短絡配線 7 2 を形成する。反射電極 7 1 はソース電極 2 2 と電氣的に接続する。短絡配線 7 2 は、所定のコンタクトホール 6 5 を通って保護回路用のソース/ドレイン配線 2 6 と保護バスライン 5 4 と電氣的に接続し、これと分離する別の短絡配線 7 2 は、所定のコンタクトホール 6 5 を通ってドレインバスライン 2 1 と保護電極 5 5 と電氣的に接続する。反射電極 7 1 は少なくとも液晶パネルの開口部に形成される。反射電極 7 1 の周辺は、トランジスタ部、ゲートバスライン、ドレインバスラインと一部重なるように形成してもよい。以上のようにしてアクティブマトリクス基板が製造できる。なお、ストレージキャパシタ部も同時に形成する場合は、反射電極を容量電極と電氣的に接続する。

40

【 0 0 6 0 】

最終的には、透明電極及びカラーフィルタを備えた対向基板及びアクティブマトリクス基板のそれぞれに配向膜を形成した後、アクティブマトリクス基板と対向基板とを貼り合せ、これらの基板間に液晶を封入して液晶層を形成し、これにより、反射型液晶表示装置が製造される (図示せず) 。

【 0 0 6 1 】

【 発明の効果 】

50

本発明によれば、従来技術と比較して、ソース/ドレイン配線の形成から反射電極の形成までにおいてPR工程数が大幅に削減されており（8PR→5又は4PR）、製造時間の短縮、低コストが実現できる。その理由は、シリコン層、パッシベーション膜及びゲート電極層を1PRで連続的にエッチングしているからである。また、パッシベーション膜と層間絶縁膜について表面の凹凸及びコンタクトホールそれぞれの形成を1PR化するという新プロセスを導入しているからである。さらに、層間絶縁膜をマスクとしてパッシベーション膜をエッチングしているので、パッシベーション膜エッチング用のPR工程を削除できるからである。

【0062】

また、本発明では層間絶縁膜の表面をハーフトーン露光法によるPR工程及びエッチング工程により凹凸形成すれば、自由に凹凸の形状を制御することができ、良好な反射特性を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の回路図である。

【図2】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造工程を模式的に示した第1の上面図である。

【図3】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造工程を模式的に示した第2の上面図である。

【図4】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造工程を模式的に示した第3の上面図である。

【図5】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造工程を模式的に示した第4の上面図である。

【図6】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造工程を模式的に示した第5の上面図である。

【図7】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板のトランジスタ部の製造工程を模式的に示した工程断面図（A-A'間）である。

【図8】本発明の実施例1に係る反射型液晶表示装置におけるアクティブマトリクス基板のストレージキャパシタ部の製造工程（B-B'間）を模式的に示した工程断面図である。

【図9】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の回路図である。

【図10】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板のトランジスタ部の製造工程を模式的に示した工程断面図である。

【図11】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した第1の上面図である。

【図12】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した第2の上面図である。

【図13】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した第3の上面図である。

【図14】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した第4の上面図である。

【図15】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した第5の上面図である。

【図16】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の保護回路部の製造工程を模式的に示した第6の上面図である。

【図17】本発明の実施例2に係る反射型液晶表示装置におけるアクティブマトリクス基板の層間絶縁膜の表面処理工程を模式的に示した工程断面図である。

【図18】従来の一例に係る反射型液晶表示装置におけるアクティブマトリクス基板の製造方法を示したフローチャートである。

10

20

30

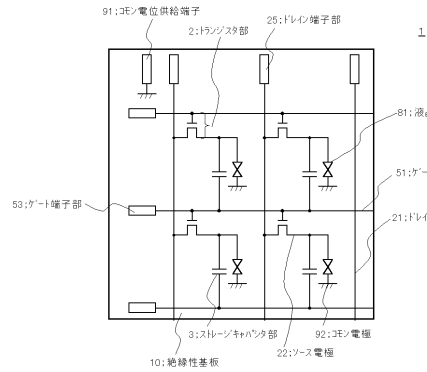
40

50

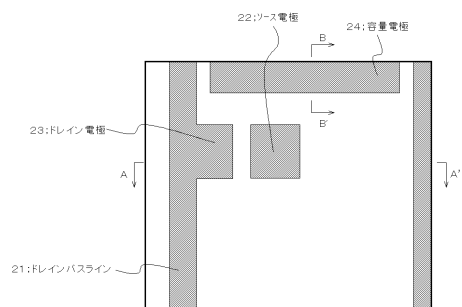
【符号の説明】

1	アクティブマトリクス基板	
2	トランジスタ部	
3	ストレージキャパシタ部（蓄積容量部）	
4	保護素子部	
10	絶縁性基板	
21	ドレインバスライン	
22	ソース電極（ソース電極層）	
23	ドレイン電極	
24	容量電極	10
25	ドレイン端子部	
26	ソース／ドレイン配線（保護回路用）	
30	シリコン層	
40	ゲート絶縁膜	
51	ゲートバスライン	
52	ゲート電極（ゲート電極層）	
53	ゲート端子部	
54	保護バスライン	
55	保護電極	
56	保護端子部	20
61	パッシベーション膜	
62	層間絶縁膜	
63	ドレイン電極用コンタクトホール	
64	容量電極用コンタクトホール	
65	保護電極用コンタクトホール	
71	反射電極（反射電極層）	
72	短絡配線	
81	液晶	
91	コモン電位供給端子	
92	コモン電極	30

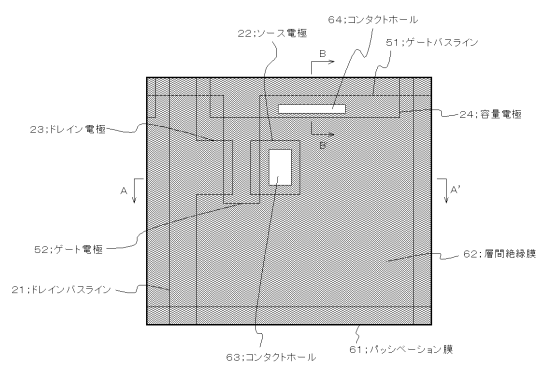
【図 1】



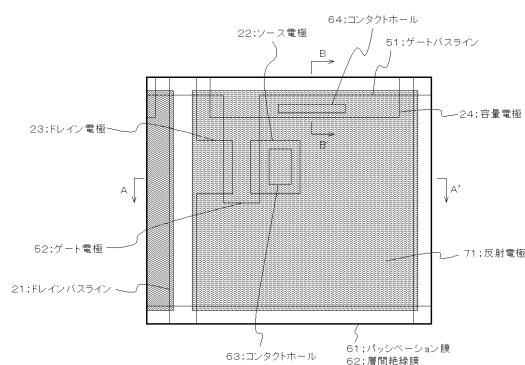
【図 2】



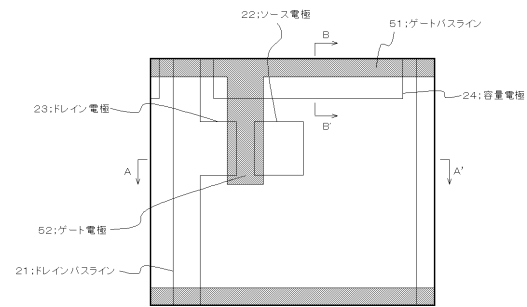
【図 5】



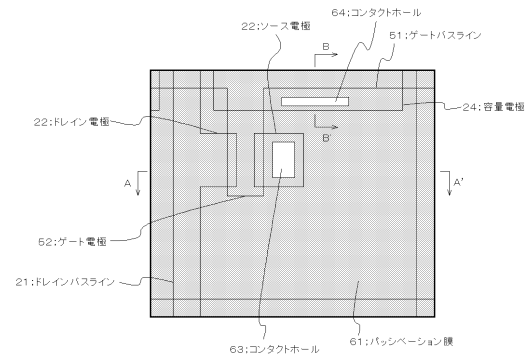
【図 6】



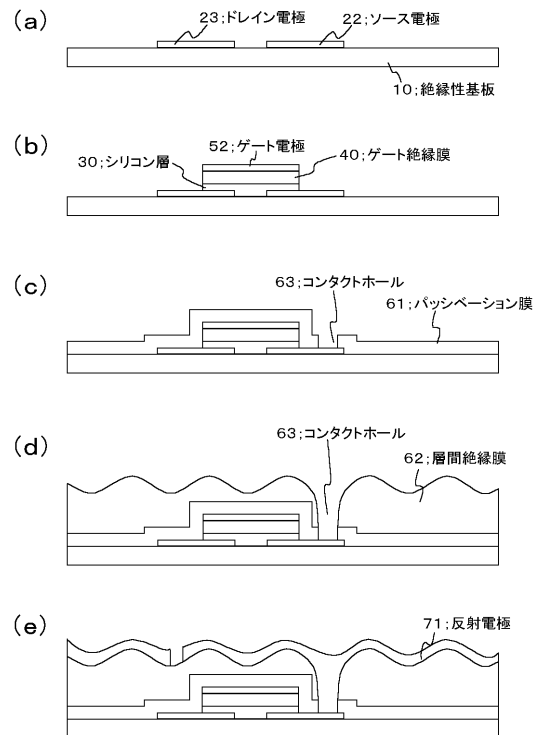
【図 3】



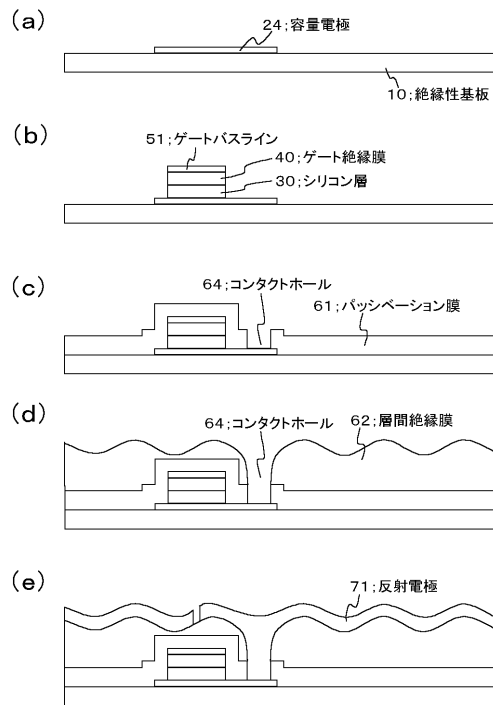
【図 4】



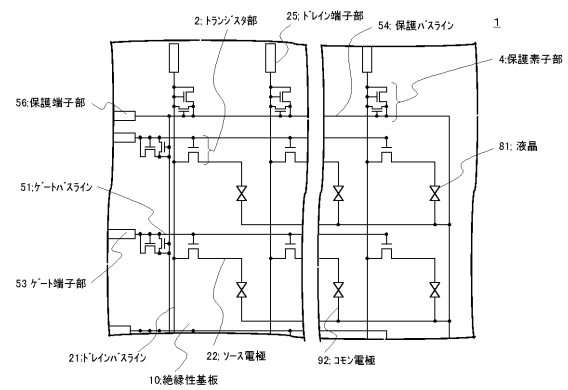
【図 7】



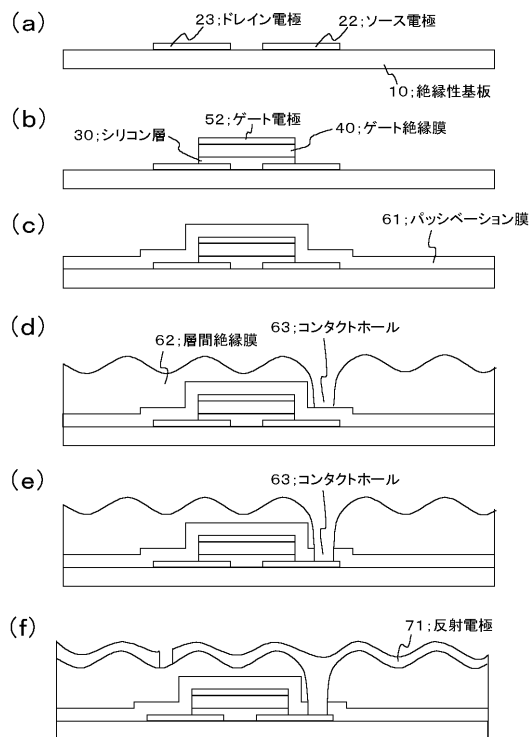
【図 8】



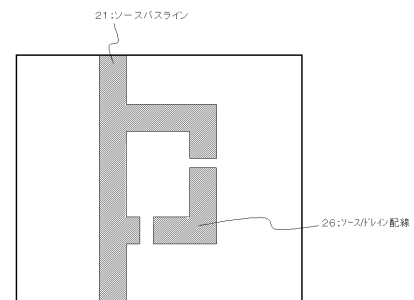
【図 9】



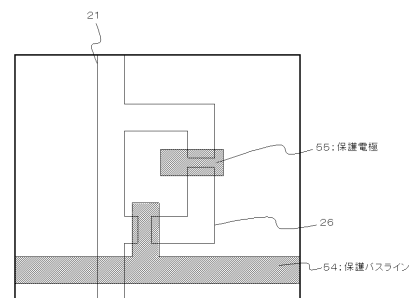
【図 10】



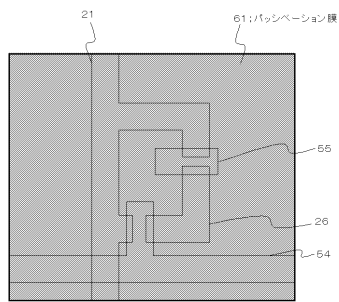
【図 11】



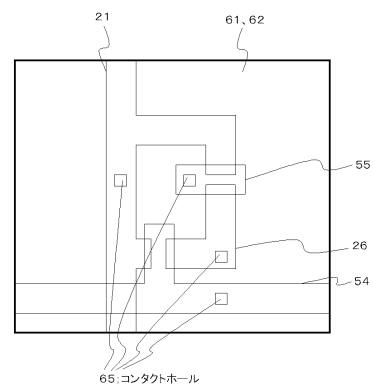
【図 12】



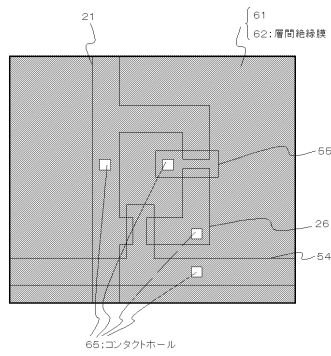
【図 13】



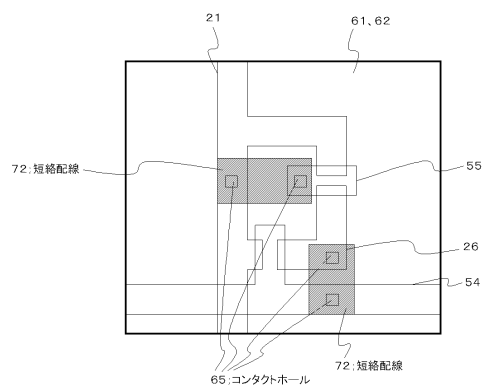
【図 15】



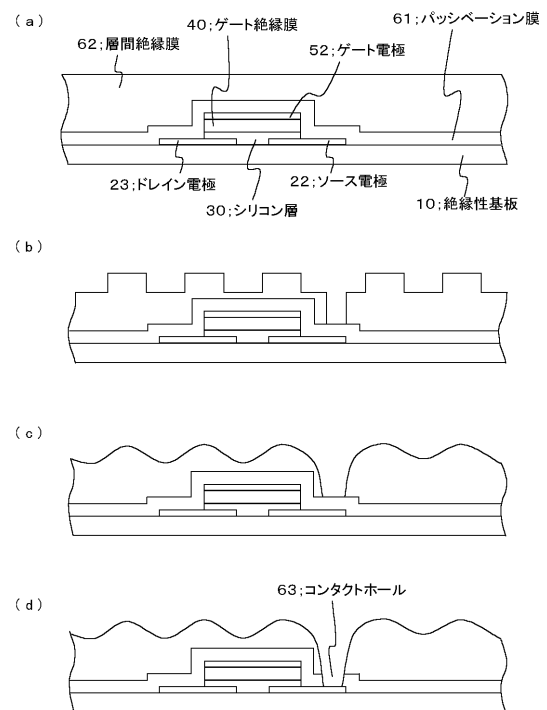
【図 14】



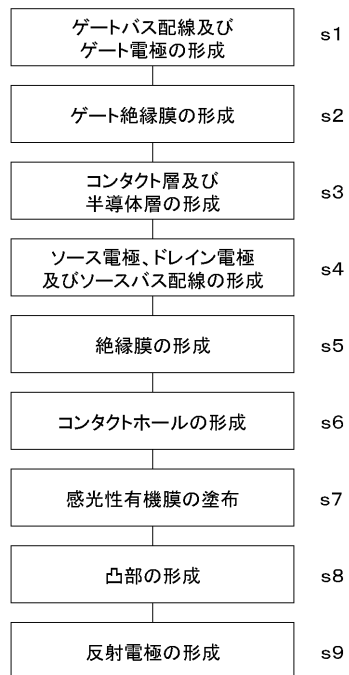
【図 16】



【図 17】



【図 18】



フロントページの続き

(72)発明者 加納 博司
東京都港区芝五丁目7番1号 日本電気株式会社内

審査官 吉田 英一

(56)参考文献 特開平10-048669(JP,A)
特開平11-258596(JP,A)
特開平09-054318(JP,A)
特開2000-206541(JP,A)
特開平09-181014(JP,A)
特開平11-330483(JP,A)
特開平11-233778(JP,A)

(58)調査した分野(Int.Cl., DB名)
G02F 1/1368

专利名称(译)	反射型液晶显示装置的制造方法		
公开(公告)号	JP4632522B2	公开(公告)日	2011-02-16
申请号	JP2000364559	申请日	2000-11-30
申请(专利权)人(译)	NEC公司		
当前申请(专利权)人(译)	NEC LCD科技有限公司		
[标]发明人	桜井洋 池野英徳 山口裕一 加納博司		
发明人	桜井 洋 池野 英徳 山口 裕一 加納 博司		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1333 G02F1/1335 G02F1/136 G02F1/1362 H01L21/336 H01L29/786		
CPC分类号	G02F1/136227 G02F1/133553 G02F2001/136231 G02F2001/136236 G02F2202/103 G02F2203/02 H01L27/1248 H01L27/13		
FI分类号	G02F1/1368 G02F1/1343 G02F1/136.500 H01L29/78.612.D		
F-TERM分类号	2H092/GA19 2H092/HA05 2H092/JA25 2H092/JA46 2H092/JB57 2H092/JB58 2H092/KA07 2H092/KA12 2H092/KA18 2H092/KB13 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA08 2H092/MA14 2H092/MA17 2H092/MA22 2H092/NA27 2H092/PA08 2H192/AA24 2H192/BC31 2H192/BC72 2H192/BC82 2H192/CB03 2H192/DA02 2H192/DA42 2H192/EA43 2H192/EA66 2H192/GA15 2H192/HA33 2H192/HA44 2H192/HA47 2H192/HA81 5F110/AA16 5F110/BB01 5F110/CC05 5F110/DD01 5F110/EE04 5F110/EE44 5F110/FF02 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG25 5F110/GG45 5F110/HK04 5F110/HK33 5F110/HK42 5F110/HL02 5F110/HL03 5F110/HL23 5F110/NN03 5F110/NN04 5F110/NN24 5F110/NN27 5F110/NN34 5F110/NN35 5F110/NN36 5F110/NN73 5F110/QQ02 5F110/QQ09		
审查员(译)	吉田荣一		
其他公开文献	JP2002169171A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有优异显示功能的反射型液晶显示装置，即使消除了PR（光刻）工艺，也提供了制造该装置的方法。

解决方案：制造反射型液晶显示装置的方法包括（a）通过使用第一掩模形成源极/漏极线的工艺，（b）通过使用形成薄膜晶体管区域和栅极线的工艺第二掩模，（c）通过使用第三掩模在钝化膜中形成晶体管的开口的工艺，（d）通过半色调形成层间绝缘膜中的晶体管的凹凸表面和开口的工艺通过使用第四掩模的曝光方法，和（e）形成反射电极的工艺，该反射电极通过使用第五掩模通过用于钝化膜中的晶体管的每个开口和层间绝缘膜中的源极线电连接。

