

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-78944

(P2010-78944A)

(43) 公開日 平成22年4月8日(2010.4.8)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/139 (2006.01)	G02F 1/139 500	2H189
G09F 9/30 (2006.01)	G09F 9/30 320	5C094
	G09F 9/30 338	

審査請求 未請求 請求項の数 6 O L (全 15 頁)

(21) 出願番号	特願2008-247508 (P2008-247508)	(71) 出願人	304053854
(22) 出願日	平成20年9月26日 (2008.9.26)		エプソンイメージングデバイス株式会社
			長野県安曇野市豊科田沢6925
		(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	平井 恭子
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
		(72) 発明者	遠藤 正樹
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
			最終頁に続く

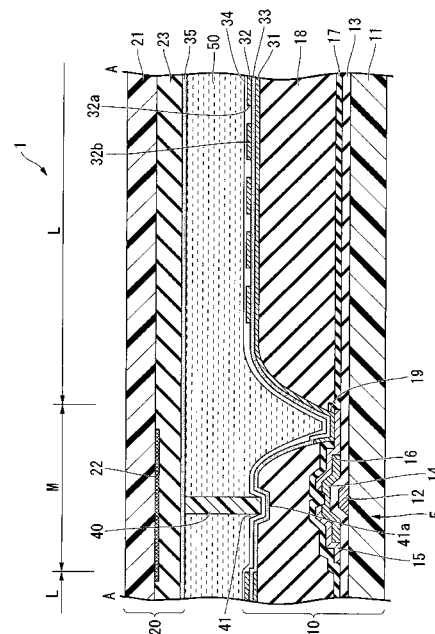
(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【要約】

【課題】柱状スペーサが画素領域側に侵入することを防ぎ、光漏れを防ぐことで表示不良を防止しうる、高開口率の構造を提供する。

【解決手段】 FFS方式の液晶表示装置1であって、一方の基板10に、データ線と走査線とスイッチング素子5とを少なくとも覆う平坦化膜18と、平坦化膜18上に形成された第1電極31と、第1電極31を覆う絶縁膜33と、絶縁膜33上に形成され、第1電極31との間に生じる電界によって液晶層50を構成する液晶分子を駆動する第2電極32と、が設けられ、一対の基板10、20のうちの他方の基板20には、データ線、走査線、スイッチング素子5の少なくともいずれか一つと平面的に重なる位置に、一対の基板10、20間の間隔を保持する柱状スペーサ40が設けられ、一方の基板10の表面に、平坦化膜18を窪ませて形成された凹部41が設けられ、柱状スペーサ40の一部が凹部41の内部に収容されている。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

対向配置された一对の基板間に液晶層が挟持され、前記一对の基板のうちの一方の基板に、互いに交差する複数のデータ線及び複数の走査線と、前記データ線及び前記走査線に電氣的に接続された複数のスイッチング素子と、が設けられた液晶表示装置であって、

前記一方の基板に、前記データ線と前記走査線と前記スイッチング素子とを少なくとも覆う平坦化膜と、前記平坦化膜上に形成された第 1 電極と、前記第 1 電極を覆う絶縁膜と、前記絶縁膜上に形成され、前記第 1 電極との間に生じる電界によって前記液晶層を構成する液晶分子を駆動する第 2 電極と、が設けられ、

前記一对の基板のうちの他方の基板には、前記データ線、前記走査線、前記スイッチング素子の少なくともいずれか一つと平面的に重なる位置に、前記一对の基板間の間隔を保持する柱状スペーサが設けられ、

前記一方の基板の表面に、前記平坦化膜を窪ませて形成された凹部が設けられ、前記柱状スペーサの一部が前記凹部の内部に収容されていることを特徴とする液晶表示装置。

【請求項 2】

前記データ線と前記走査線とによって囲まれた画素領域内に少なくとも反射表示領域を有し、前記反射表示領域における前記平坦化膜上に反射膜が形成され、前記反射膜の下層側にあたる前記平坦化膜の表面に、光散乱用の凹凸が形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記柱状スペーサが、前記データ線もしくは前記走査線と平面的に重なる位置に設けられていることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

前記凹部が、前記データ線もしくは前記走査線に沿う方向に長手方向を有することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記柱状スペーサが、前記スイッチング素子と平面的に重なる位置に設けられていることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 6】

請求項 1～5 のいずれか一項に記載の液晶表示装置を備えていることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及び電子機器に関するものである。

【背景技術】

【0002】

近年、高開口率化に伴い、FFS (Fringe Field Switching) 方式の液晶表示装置の開発が盛んに行われている。FFS 方式の液晶表示装置は、画素領域における電極間に補助容量が構成されるため、従来の TN (Twisted Nematic) 方式や VA (Vertical Alignment) 方式に比べて、画素領域の周囲の遮光領域を効率良く削減でき、開口率を高めることができる。

【0003】

また、これらの液晶表示装置を構成する一对の基板の間には、基板間の距離（セルギャップ）を一定に保つために柱状スペーサが設けられている。しかしながら、柱状スペーサは、製造工程においてガラス転移点を越えた状態でその先端が溶けることが多く、焼成後の形状にバラツキが発生してしまう。そのため、セルギャップを一定に保つことができず、液晶表示装置の表示不良が生じる場合がある。

【0004】

このような問題点を解決するために、例えば特許文献 1 では、柱状スペーサを一方の基

10

20

30

40

50

板に形成された凸部の端縁に重なるように設けることで、柱状スペーサの先端と基板との接触面積を拡大し、荷重に対する柱状スペーサ及び基板の強度を向上させている。これにより、柱状スペーサの形状の変形を抑制してセルギャップを一定に保持し、液晶表示装置の表示不良の防止を可能にしている。

【特許文献1】特開2005-62589号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1では、柱状スペーサが凸部を構成する信号線やTFT（Thin Film Transistor）に重なるように設けられているため、加圧試験を行う際に、荷重が加わったことによって柱状スペーサが画素領域側に侵入してしまう場合がある。また、柱状スペーサの画素領域側への侵入は通常使用時における基板の歪みやたわみによっても起こりうる。これにより、配向膜の表面に傷が付き、液晶分子の配向乱れが引き起こされ、黒表示となるべき箇所の光漏れが生じ、液晶表示装置の表示不良が発生してしまう恐れがある。

【0006】

本発明はこのような事情に鑑みてなされたものであって、FFS方式の液晶表示装置において、荷重が加わった場合に柱状スペーサが画素領域側に侵入することを防ぎ、光漏れを防ぐことで表示不良を防止しうる、高開口率の液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記の課題を解決するため、対向配置された一对の基板間に液晶層が挟持され、前記一对の基板のうちの一方の基板に、互いに交差する複数のデータ線及び複数の走査線と、前記データ線及び前記走査線に電気的に接続された複数のスイッチング素子と、が設けられた液晶表示装置であって、前記一方の基板に、前記データ線と前記走査線と前記スイッチング素子とを少なくとも覆う平坦化膜と、前記平坦化膜上に形成された第1電極と、前記第1電極を覆う絶縁膜と、前記絶縁膜上に形成され、前記第1電極との間に生じる電界によって前記液晶層を構成する液晶分子を駆動する第2電極と、が設けられ、前記一对の基板のうちの他方の基板には、前記データ線、前記走査線、前記スイッチング素子の少なくともいずれか一つと平面的に重なる位置に、前記一对の基板間の間隔を保持する柱状スペーサが設けられ、前記一方の基板の表面に、前記平坦化膜を窪ませて形成された凹部が設けられ、前記柱状スペーサの一部が前記凹部の内部に収容されていることを特徴とする。

この構成によれば、柱状スペーサは、平坦化膜に少なくとも底部を設けられた凹部の内部に収容されるので、荷重が加わっても画素領域側に侵入することがない。一般に、FFS方式の液晶表示装置において、第1電極及び第2電極は、平らな平坦化膜の上に形成される。この理由としては、第1電極及び第2電極が、一方の基板におけるTFT等の凹凸を反映した層間絶縁膜の上に形成されると、歪んで形成されてしまうことが挙げられる。その結果、第1電極と第2電極との間に生じる電界に乱れが生じ、液晶分子の配向乱れが引き起こされ、表示不良が発生する問題がある。したがって、FFS方式の一方の基板におけるTFTの上には、十分な厚さの平坦化膜が形成されているので、この厚い平坦化膜に十分な深さの凹部を形成することができる。すなわち、柱状スペーサは、平坦化膜を窪ませて設けられた凹部に深く埋め込まれ、柱状スペーサの先端の凹部に対する嵌め合い代は十分に確保されるため、しっかりと収容されて配置される。例えば、平坦化膜の上にいくつかの膜が積層され、平坦化膜に設けられた凹部の内面に沿って多層の膜が積層された場合でも、凹部の底部は平坦化膜に十分な深さで形成されるので、柱状スペーサの先端の嵌め合い代は十分に確保される。したがって、FFS方式において荷重が加わった場合の柱状スペーサの画素領域側への侵入を防ぎ、表示性能に優れ、高開口率の液晶表示装置が提供できる。

【0008】

本発明においては、前記データ線と前記走査線とによって囲まれた画素領域内に少なくとも反射表示領域を有し、前記反射表示領域における前記平坦化膜上に反射膜が形成され、前記反射膜の下層側にあたる前記平坦化膜の表面に、光散乱用の凹凸が形成されていることが望ましい。

反射表示領域を有する液晶表示装置において、反射表示モードの表示品質を確保するために、反射膜の下層側に光散乱用の凹凸を形成することは有効である。この構成によれば、柱状スペーサは、反射膜に凹凸を付与するために平坦化膜に形成された光散乱用の凹凸と同一工程で、柱状スペーサを収容する凹部を形成できる。すなわち、柱状スペーサの収容のための凹部を形成するための工程を増やす必要がなく、凹部は光散乱用の凹凸と同一工程で形成されるので、特に製造工程を増やすことなく効率良く形成できる。したがって、反射型又は半透過反射型の液晶表示装置において、表示品質及び生産性に優れた液晶表示装置が提供できる。

【0009】

本発明においては、前記柱状スペーサが、前記データ線もしくは前記走査線と平面的に重なる位置に設けられていることが望ましい。

この構成によれば、柱状スペーサが、データ線もしくは走査線によって遮光される遮光領域と平面的に重なるので、遮光の効果を格段に高めることが可能となる。

【0010】

本発明においては、前記凹部が、前記データ線もしくは前記走査線に沿う方向に長手方向を有することが望ましい。

この構成によれば、柱状スペーサは荷重がかけられても画素領域に侵入することがない。凹部の大きさは、柱状スペーサの先端をしっかりと固定して収容可能な大きさに限らず、柱状スペーサの先端が移動可能な大きさに形成されていてもよい。すなわち、柱状スペーサは荷重が加わったことにより凹部の内部で移動する場合、平坦化膜のデータ線もしくは走査線に沿って設けられた凹部の延在する方向に優先的に移動するので、画素領域に向かって移動することがない。したがって、配向膜の表面に傷が付き、液晶分子の配向乱れが引き起こされ、黒表示となるべき箇所の光漏れが生じることによる表示不良を防止することが可能となる。

【0011】

本発明においては、前記柱状スペーサが、前記スイッチング素子と平面的に重なる位置に設けられていることが望ましい。

この構成によれば、柱状スペーサは、データ線もしくは走査線と重なる領域よりも面積の大きいスイッチング素子と重なる領域に配置されるので、凹部の内部に柱状スペーサをはめ込むときの精度は粗くても良い。また、凹部の内部に柱状スペーサがはめ込まれなかった場合に、具体的には設計上のセルギャップよりも大きく仕上がることにより発生するコントラスト低下等の表示品位の低下を確実に防ぐことが可能となる。

【0012】

本発明の電子機器は、前述した本発明の液晶表示装置を備えていることを特徴とする。

この構成によれば、柱状スペーサの画素領域側への侵入を防ぎ、表示性能に優れ、高開口率の電子機器が提供できる。

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して、本発明の実施の形態について説明する。かかる実施の形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。また、以下の図面においては、各構成をわかりやすくするために、実際の構造と各構造における縮尺や数等が異なっている。

【0014】

(第1実施形態)

図1は、本発明の第1実施形態に係る液晶表示装置の概略構成を示した平面図である。なお、液晶表示装置の各構成部材における液晶層側を内側と呼び、その反対側を外側と呼

10

20

30

40

50

ぶことにする。

【0015】

図1に示すように、本実施形態の液晶表示装置1は、TFTアレ基板10と対向基板20とがシール材52によって貼り合わされている。このシール材52によって区画された領域内に液晶層50が封入されている。シール材52の一部には液晶を注入する注入口54が設けられている。注入口54は封止材55により封止されている。シール材52の形成領域の内側の領域には、遮光性材料からなる遮光膜(周辺見切り)53が形成されている。周辺見切り53の内側の領域は、画像や動画等を表示する表示領域9になっている。表示領域9には、複数の画素Gがマトリクス状に設けられている。また、表示領域9には、格子状にブラックマトリクス22が設けられている。このブラックマトリクス22の開口部が画素領域Lとなっている。なお、画素領域Lの周囲に位置する領域は、対向基板20上に格子状のブラックマトリクス22が形成されており、遮光領域Mとなっている。

10

【0016】

TFTアレ基板10の周縁部は、対向基板20から張り出した張出領域となっている。この張出領域のうち図中下辺側には、データ線駆動回路201と、端子部202がTFTアレ基板10の一辺に沿って形成されている。この一辺に隣接する二辺に沿って走査線駆動回路104が形成されている。TFTアレ基板10の残る一辺(図中上辺側)には、表示領域9の両側に設けられた走査線駆動回路104の間を接続するための複数の引き回し配線105が設けられている。

20

【0017】

図2は、本実施形態の液晶表示装置1の画素領域Lを拡大して示した部分平面図である。液晶表示装置1の画素領域Lには、画素電極(第1電極)31と、画素電極31をスイッチング制御するためのTFT(スイッチング素子)5と、が形成されている。このTFT5は、ソースがデータ線駆動回路201から延在するデータ線15aに電氣的に接続されている。また、TFT5は、ゲートが走査線駆動回路104から延在する走査線12aに電氣的に接続されている。また、TFT5は、ドレインが画素電極31に電氣的に接続されている。

【0018】

また、データ線15aはY軸方向(図示縦方向)に延在しており、走査線12aはX軸方向(図示横方向)に延在している。したがって、データ線15a及び走査線12aが平面視で略格子状に配線されている。

30

【0019】

半導体層14は、走査線12aと部分的に重なる領域に形成されている。また、ソース電極15は、平面視で略逆L字状を有する配線であって、データ線15aから分岐して半導体層14と導通している。そして、ドレイン電極16は、後述する層間絶縁膜17及び平坦化膜18を貫通するコンタクトホール19を介して、画素電極31と電氣的に接続されている。これら、半導体層14、ソース電極15及びドレイン電極16によってTFT5が構成される。したがって、TFT5は、データ線15a及び走査線12aの交差部近傍に設けられている。

40

【0020】

画素電極31は、画素領域Lに対応して平面視で略矩形状を有しており、共通電極32と平面視で重なる領域に形成されている。画素電極31は、例えばITO(Indium Tin Oxide)等の透明導電材料で構成されている。

【0021】

共通電極32は、平面視で略梯子状に形成されている。共通電極32は、画素電極31と同様に、例えばITO等の透明導電材料で構成されている。また、共通電極32は、画素電極31との重なり部分においてスリット32aを有しており、隣接するスリット32aとスリット32aとの間が帯状の電極部32bを構成している。そして、スリット32aを介して画素電極31と共通電極32との間で印加される電界によって液晶分子を駆動

50

している。なお、本実施形態の液晶表示装置 1 は F F S 方式の液晶表示装置の構造の一例に挙げて説明している。

【0022】

柱状スペーサ 40 は、平面視で円形状に形成されている。柱状スペーサ 40 は、T F T 5 を構成する半導体層 4 と重なる領域に形成されている。なお、柱状スペーサ 40 を収容する凹部 41 が、柱状スペーサ 40 と同じ位置に形成されている。また、凹部 41 の大きさは、柱状スペーサ 40 の先端をしっかりと固定して収容可能な大きさに形成されている。

【0023】

ところで、一般的な液晶表示装置は、液晶表示装置を構成する一対の基板の間に、セルギャップを一定に保つために柱状スペーサを設けている。この柱状スペーサは、製造工程においてガラス転移点を越えた状態でその先端が溶けることが多く、焼成後の形状にバラツキが発生することが多い。その結果、セルギャップを一定に保つことができず、液晶表示装置の表示不良の問題が生じる場合がある。

【0024】

このような問題点を解決するために、特許文献 1 では、柱状スペーサを一方の基板に形成された凸部の端縁に重なるように設けることで、柱状スペーサの先端と基板との接触面積を拡大し、荷重に対する柱状スペーサ及び基板の強度を向上させ、柱状スペーサの形状の変形を抑制してセルギャップを一定に保持している。しかしながら、特許文献 1 では、柱状スペーサが凸部を構成する信号線や T F T に重なるように設けられているため、液晶表示装置の外側から加わる荷重によって柱状スペーサが凸部から外れて画素領域側に侵入してしまう可能性が高い。

【0025】

ここで、従来の液晶表示装置 1000 の表示不良の発生のメカニズムを説明する。図 3 (a) から図 3 (d) は、液晶表示装置 1000 の表示不良の発生のメカニズムを模式的に示した概略断面図である。液晶表示装置 1000 は、T F T アレイ基板 1011 (図示下側基板) と、対向基板 1021 (図示上側基板) と、配向膜 1034, 1035 と、液晶層 1050 と、ブラックマトリクス 1022 と、柱状スペーサ 1040 と、を備えている。ブラックマトリクス 1022 により覆われた領域が遮光領域 1000M となっている。また、遮光領域 1000M の外側に位置する領域が、画素領域 1000L となっている。

【0026】

次に、液晶表示装置 1 の表示不良の発生のメカニズムを図 3 (a) から図 3 (d) を用いて順に説明する。柱状スペーサ 1040 は、遮光領域 1000M における一対の基板 1011, 1021 の間に設けられている。まず、図 3 (a) に示すように、液晶表示装置 1000 に対して、対向基板 1021 を T F T アレイ基板側 1011 に押圧する方向に荷重が加わったとする。

【0027】

そのとき、図 3 (b) に示すように、液晶表示装置 1000 の対向基板 1021 (図示左側) が荷重により押し込まれ、左下がりに斜めに傾くように変形する。この対向基板 1021 の傾きに伴い、柱状スペーサ 1040 が圧縮されるように変形する。

【0028】

次に、図 3 (c) に示すように、柱状スペーサ 1040 の圧縮変形により、柱状スペーサ 1040 の T F T アレイ基板 1011 側 (底部) の位置が、遮光領域 1000M 側から画素領域 1000L 側の方へ移動する。そして、柱状スペーサ 1040 の移動に伴い、T F T アレイ基板 1011 側で柱状スペーサ 1040 と配向膜 1034 との摩擦により、擦れ領域 S が形成される。この擦れ領域 S において、配向膜 1034 の表面が乱れてしまう場合がある。

【0029】

次に、図 3 (d) に示すように、液晶表示装置 1000 に対して、対向基板 1021 の

図示左側上方からの荷重が開放される。すると、遮光領域 1000M から画素領域 1000L へ移動していた柱状スペーサ 1040 が、もとの位置に戻る。また、圧縮変形していた柱状スペーサ 1040 が、もとの形状に戻ろうとする復元力により、変形中の圧縮形状からもとの形状へもどる。

【0030】

このとき、TFT アレイ基板 1011 側に形成された擦れ領域 S では、柱状スペーサ 1040 と配向膜 1034 との間で往復分の摩擦が生じている。よって、擦れ領域 S における、往復分の摩擦による配向膜 1034 の乱れは、図 3 (c) で示した一方の移動分による配向膜 1034 の乱れよりも大きくなる。このような荷重が繰り返し加わることで、配向膜 1034 の乱れが一層大きくなる場合がある。具体的には、擦れ領域 S において、ラビングによって形成された所望の液晶分子配向が荒らされた状態であり、液晶層 1050 を構成する液晶分子の配向は無秩序状態となる。その結果、画素領域 1000L に対応する配向膜 1034 の乱れた擦れ領域 S から、黒表示となるべき箇所の光漏れ (図示矢印) が生じ、液晶表示装置 1000 の表示不良が発生してしまう場合がある。

10

【0031】

このような問題を解消すべく、本実施形態に係る液晶表示装置 1 においては、図 4 に示すように、遮光領域 M における平坦化膜 18 を窪ませて形成された凹部 41 が設けられ、この凹部 41 の内部に柱状スペーサ 40 を収容している。

【0032】

図 4 は、図 2 の A-A 線に沿う液晶表示装置 1 の断面図である。液晶表示装置 1 は、ガラス等の透明基板 11 からなる TFT アレイ基板 10 (図示下側基板) と、ガラス等の透明基板 21 からなる対向基板 20 (図示上側基板) とを有し、これら基板間に液晶層 50 を挟持している。

20

【0033】

遮光領域 M における TFT アレイ基板 10 を構成する透明基板 11 上には、TFT 5 が形成されている。TFT 5 は、透明基板 11 上に形成されたゲート電極 12 と、ゲート電極 12 を覆うように形成されたゲート絶縁膜 13 と、ゲート電極 12 上にゲート絶縁膜 13 を介して形成された半導体層 14 と、半導体層 14 の一方の端部上に形成されたソース電極 15 と、半導体層 14 の他方の端部上に形成されたドレイン電極 16 と、を有している。

30

【0034】

TFT 5 上には、層間絶縁膜 17 が形成されている。層間絶縁膜 17 上には、層間絶縁膜 17 の表面の凹凸を平坦にする平坦化膜 18 が形成されている。平坦化膜 18 は、感光性アクリル等の絶縁性透明樹脂から構成されている。

【0035】

層間絶縁膜 17 及び平坦化膜 18 を貫通して、ドレイン電極 16 の表面に達するコンタクトホール 19 が設けられている。そして、コンタクトホール 19 の内面及び平坦化膜 18 上に ITO 等の導電材料からなる画素電極 31 が形成されることにより、画素電極 31 とドレイン電極 16 とが電氣的に接続されている。

【0036】

平坦化膜 18 及び画素電極 31 の上には、FFS 絶縁膜 33 が形成されている。そして、画素領域 L における FFS 絶縁膜 33 上には、共通電極 32 がフリンジ状のスリット 32a を有して形成されている。TFT アレイ基板 10 の最上層で液晶層 50 に接する面には、配向膜 34 が設けられている。

40

【0037】

遮光領域 M における TFT アレイ基板 10 には、平坦化膜 18 を窪ませて形成された凹部 41 が設けられている。換言すると、凹部 41 は、平坦化膜に少なくとも底部 41a を有するように設けられている。柱状スペーサ 40 は、配向膜 34 の凹部 41 の内部に収容されている。具体的には、柱状スペーサ 40 の TFT アレイ基板 10 側の柱状スペーサ 40 の先端が、平坦化膜 18 の上に積層された配向膜 34 の凹部 41 の内部に収容されるよ

50

うになっている。

【0038】

一方、対向基板20には、透明基板21の内面側（液晶層50側）にカラーフィルタを構成する赤（R）、緑（G）、青（B）のいずれかの色材層23が画素G（図1参照）毎に形成されている。各色材層23の周囲には、画素G周辺の光漏れを防止するために、ブラックマトリクス22が形成されている。なお、このブラックマトリクス22により覆われた領域が遮光領域Mを構成している。また、色材層23を保護するとともに色材層23による段差を平坦化するためのオーバーコート層（図示略）が形成され、オーバーコート層上にTFTEレイ基板10側と同様の配向膜35が形成されラビング処理が施されている。

10

【0039】

なお、柱状スペーサ40は、一对の基板10, 20が貼り合わされ固定される前に、対向基板20の液晶層50の側に形成され、次いで、TFTEレイ基板10の液晶層50の側に設けられた凹部41に嵌め合わされる。

【0040】

このように、同一基板である透明基板11上に、FFS絶縁膜33を介して下部電極である画素電極31と上部電極である共通電極32を形成し、上部電極である共通電極32にスリット32aを形成して、下部電極である画素電極31との間に電圧を印加し、基板面に対し主に平行な横電界を発生させて配向膜34を介して液晶分子を駆動することができる。

20

【0041】

本実施形態の液晶表示装置1によれば、柱状スペーサ40は、平坦化膜18に少なくとも底部41aを設けられた凹部41の内部に收容されるので、荷重が加わっても画素領域L側に侵入することがない。一般に、FFS方式の液晶表示装置1において、第1電極31及び第2電極32は、平らな平坦化膜18の上に形成される。この理由としては、第1電極31及び第2電極32が、TFTEレイ基板10におけるTFTE5等の凹凸を反映した層間絶縁膜17の上に形成されると、歪んで形成されてしまうことが挙げられる。その結果、第1電極31と第2電極32との間に生じる電界に乱れが生じ、液晶分子の配向乱れが引き起こされ、表示不良が発生する問題がある。したがって、FFS方式のTFTEレイ基板10におけるTFTE5の上には、十分な厚さの平坦化膜18が形成されているので、この厚い平坦化膜18に十分な深さの凹部41を形成することができる。すなわち、柱状スペーサ40は、平坦化膜18を窪ませて設けられた凹部41に深く埋め込まれ、柱状スペーサ40の先端の凹部41に対する嵌め合い代は十分に確保されるため、しっかりと收容されて配置される。例えば、平坦化膜18の上にいくつかの膜が積層され、平坦化膜18に設けられた凹部41の内面に沿って多層の膜が積層された場合でも、凹部41の底部41aは平坦化膜18に十分な深さで形成されるので、柱状スペーサ40の先端の嵌め合い代は十分に確保される。したがって、FFS方式において荷重が加わった場合の柱状スペーサ40の画素領域L側への侵入を防ぎ、表示性能に優れ、高開口率の液晶表示装置1が提供できる。

30

【0042】

なお、本実施形態では、柱状スペーサ40が設けられる凹部41において、平坦化膜18の上には配向膜34のみの一つの膜が積層されているが、これに限らず、複数の膜が積層されていてもよい。すなわち、柱状スペーサ40を十分に收容できる凹部41の深さが備えられていればよい。また、逆に平坦化膜18の上に何も積層されておらず、平坦化膜18がむき出しになっていてもよい。

40

【0043】

（柱状スペーサと凹部の変形例1）

次に、柱状スペーサ40の形状と凹部41の形状との関係を詳細に説明する。図5は、本実施形態に係る液晶表示装置1の柱状スペーサ40の第1変形例を示した概略平面図である。本図は、図2に対応した、液晶表示装置1のデータ線15a、走査線12a及びT

50

F T 5 の周辺、及び柱状スペーサ 4 0 の配置の位置関係を示す図となっている。図 2 と同様の要素には同一の記号を付し、詳細な説明を省略する。なお、図 5 中では、画素電極 3 1 と、共通電極 3 2 の図示を省略している。

【0044】

データ線 1 5 a、走査線 1 2 a 及び T F T 5 を覆うように、ブラックマトリクス 2 2 が形成されている。このブラックマトリクス 2 2 の形成された領域が、遮光領域 M となっている。本変形例では、遮光領域 M において、図示上下方向に延在するデータ線 1 5 a と平面視で重なり合う領域に、柱状スペーサ 4 0 及び凹部 4 1 が形成されている。

【0045】

凹部 4 1 は、データ線 1 5 a の延在方向に長手を有する長円状に形成されている。この凹部 4 1 の形成領域に、平面視円形状の柱状スペーサ 4 0 が略中央に位置して収容されている。

【0046】

凹部 4 1 のデータ線 1 5 a の幅方向（図示横方向）の長さ 4 1 X は、柱状スペーサ 4 0 の径 4 0 D と略同じに、または、柱状スペーサ 4 0 の径 4 0 D よりも小さくなっている。また、凹部 4 1 のデータ線 1 5 a に延在する方向（図示縦方向）の長さ 4 1 Y は、柱状スペーサ 4 0 の径 4 0 D よりも、十分に大きくなっている。すなわち、柱状スペーサ 4 0 の凹部 4 1 に対するデータ線 1 5 a の延在する方向のクリアランスは、柱状スペーサ 4 0 の凹部 4 1 に対するデータ線 1 5 a の幅方向のクリアランスに比べて、柱状スペーサ 4 0 が十分に移動可能に大きくなっている。

【0047】

本変形例によれば、柱状スペーサ 4 0 が、データ線 1 5 a もしくは走査線 1 2 a によって遮光される遮光領域 M と平面的に重なるので、遮光の効果を格段に高めることが可能となる。

【0048】

また、本変形例によれば、柱状スペーサ 4 0 は荷重がかけられても画素領域 L に侵入することがない。凹部 4 1 の大きさは、柱状スペーサ 4 0 の先端をしっかりと固定して収容可能な大きさに限らず、柱状スペーサ 4 0 の先端が移動可能な大きさに形成されていてもよい。すなわち、柱状スペーサ 4 0 は荷重が加わったことにより凹部 4 1 の内部で移動する場合、平坦化膜 1 8 のデータ線 1 5 a もしくは走査線 1 2 a に沿って設けられた凹部 4 1 の延在する方向に優先的に移動するので、画素領域 L に向かって移動することがない。したがって、配向膜 3 4 の表面に傷が付き、液晶分子の配向乱れが引き起こされ、黒表示となるべき箇所の光漏れが生じることによる表示不良を防止することが可能となる。

【0049】

なお、本変形例では、柱状スペーサ 4 0 及び凹部 4 1 は、遮光領域 M におけるデータ線 1 5 a と平面視で重なり合う領域に設けられているが、これに限らず、遮光領域 M において、データ線 1 5 a と直交する方向に延在する走査線 1 2 a と平面視で重なり合う領域に設けられていてもよい。すなわち、遮光領域 M において、データ線 1 5 a もしくは走査線 1 2 a と重なり合う領域に設けられていればよい。

【0050】

（柱状スペーサと凹部の変形例 2）

図 6 は、本発明に係る液晶表示装置 1 の柱状スペーサ 4 0 の第 2 変形例を示した概略平面図である。本図は、図 5 に対応した、液晶表示装置 1 のデータ線 1 5 a、走査線 1 2 a 及び T F T 5 の周辺、及び柱状スペーサ 4 0 の配置の位置関係を示す図となっている。図 5 と同様の要素には同一の記号を付し、詳細な説明を省略する。

【0051】

本変形例では、遮光領域 M において、T F T 5 と平面視で重なり合う領域に、柱状スペーサ 4 0 及び凹部 4 1 が形成されている。凹部 4 1 は、平面視円形状に形成されている。柱状スペーサ 4 0 は平面視円形状に形成され、凹部 4 1 の形成領域の略中央に位置して収容されている。

【0052】

凹部41の径41Dは、柱状スペーサ40の径40Dよりも十分に大きくなっている。すなわち、柱状スペーサ40は、データ線15aもしくは走査線12aと重なり合う領域よりも、面積の大きい凹部41を形成できるTF T5と重なる領域の中で、十分に移動可能となっている。

【0053】

本変形例によれば、柱状スペーサ40は、データ線15aもしくは走査線12aと重なる領域よりも面積の大きいTF T5と重なる領域に配置されるので、凹部41の内部に柱状スペーサ40をはめ込むときの精度は粗くても良い。また、凹部41の内部に柱状スペーサ40がはめ込まれなかった場合に、具体的には設計上のセルギャップよりも大きく仕上がることにより発生するコントラスト低下等の表示品位の低下を確実に防ぐことが可能となる。

【0054】

(第2実施形態)

図7は、本発明に係る液晶表示装置の他の表示形態を有する第2実施形態の液晶表示装置1Aの画素領域Lを示した平面図である。本実施形態の液晶表示装置1Aは、第1実施形態の液晶表示装置1と異なり、一つの画素領域L内において透過表示と反射表示とをなす半透過反射型の液晶表示装置1Aである。本図は、図2に対応した、液晶表示装置1Aの画素領域Lを示す図となっている。図2と同様の要素には同一の記号を付し、詳細な説明を省略する。

【0055】

本実施形態の液晶表示装置1Aにおいて、画素領域LのTF T5側(図示上側)は透過表示領域Tとなっている。また、画素領域LのTF T5側と反対側(図示下側)は反射表示領域Rとなっている。透過表示領域Tと反射表示領域Rの境界部は、複数の帯状の電極部32bのうちの一つと重なるように位置している。

【0056】

図8は、図7のB-B線に沿う液晶表示装置1Aの断面図である。本図は、図4に対応した、液晶表示装置1Aの断面構成を示す図となっている。図4と同様の要素には同一の記号を付し、詳細な説明を省略する。

【0057】

反射表示領域RにおけるTF Tアレイ基板10を構成する平坦化膜18の表面には、光散乱用の凹凸42が形成されている。この光散乱用の凹凸42を覆って、例えばアルミニウム等の光反射性の高い金属膜や、屈折率の異なる誘電体膜を積層した誘電体積層膜から構成される反射膜36が形成されている。このような構成によって、反射膜36での反射光を散乱させることができ、反射表示の視認性を向上させることができる。

【0058】

反射膜36上には、画素電極31が形成されている。画素電極31は、反射表示領域Rと透過表示領域Tとの間(境界部)で一体に成形されている。また、反射表示領域Rにおける画素電極31は、反射膜36の凹凸に沿うように、凹凸に形成されている。また、反射表示領域Rにおける画素電極31上に形成されるFFS絶縁膜33及び、このFFS絶縁膜33上に形成される共通電極32についても、画素電極31と同様に凹凸に形成されている。

【0059】

一方、反射表示領域Rにおける対向基板20は、透明基板21の内面側(液晶層50側)に、マルチギャップ構造を形成するための液晶層厚調整層37が設けられている。この液晶層厚調整層37は、反射表示領域Rにおける液晶層50の層厚が、透過表示領域Tにおける液晶層50の層厚の半分程度になるように設定されている。これにより、反射表示領域R及び透過表示領域Tにおける液晶層50の位相差が略同一に設定されている。このように、液晶層厚調整層37によりマルチギャップ構造が実現されて、反射表示領域R及び透過表示領域Tにおいて均一な画像表示を得ることができるようになっている。

【0060】

また、反射表示領域Rに隣り合うTF T 5の形成位置に対応する領域は、遮光領域Mとなっている。この遮光領域MにおけるTF Tアレイ基板10を構成する平坦化膜18には、反射表示領域Rと同様に光散乱用の凹凸42が形成されている。この光散乱用の凹凸42を覆って反射膜36が凹凸に形成されている。

【0061】

また、遮光領域Mにおける平坦化膜18上に形成された反射膜36の凹部41には、柱状スペーサ40が設けられている。すなわち、平坦化膜18の光散乱用の凹凸42の中の一つの凹部が柱状スペーサ40を収容するための凹部41となっている。これにより、平坦化膜18における、反射膜36に凹凸を付与するための光散乱用の凹凸42の形成工程と、柱状スペーサ40を収容するための凹部41の形成工程と、を同一工程で形成することができる。

10

【0062】

そして、柱状スペーサ40のTF Tアレイ基板10側の柱状スペーサ40の先端が、平坦化膜18の上に積層された反射膜36、FFS絶縁膜33及び配向膜34の凹部41の内部に収容されるようになっている。

【0063】

本実施形態の液晶表示装置1Aによれば、柱状スペーサ40は、反射膜36に凹凸を付与するために平坦化膜18に形成された光散乱用の凹凸42と同一工程で、柱状スペーサ40を収容する凹部41を形成できる。すなわち、柱状スペーサ40の収容のための凹部41を形成するための工程を増やす必要がなく、凹部41は光散乱用の凹凸42と同一工程で形成されるので、特に製造工程を増やすことなく効率良く形成できる。したがって、反射型又は半透過反射型の液晶表示装置1Aにおいて、表示品質及び生産性に優れた液晶表示装置1Aが提供できる。

20

【0064】

なお、本実施形態では、柱状スペーサ40が設けられる凹部41において、平坦化膜18の上には反射膜36が積層されているが、これに限らず、反射膜36が積層されていなくてもよい。すなわち、柱状スペーサ40の収容のための凹部41を形成するための工程を増やすことなく、凹部41は光散乱用の凹凸42と同一工程で形成されていけばよい。

【0065】

なお、本実施形態では、柱状スペーサ40は凹部41にのみ設けられているが、これに限らず、凹部41に加えて光散乱用の凹凸42のうちの凹部に設けられていてもよい。すなわち、柱状スペーサ40は少なくとも凹部41に設けられていけばよい。

30

【0066】

なお、本実施形態の液晶表示装置1Aにおいても、上述した柱状スペーサ40と凹部41の変形例1及び変形例2を適用することができる。

【0067】

(電子機器)

次に、本実施形態に係る液晶表示装置1を備えた電子機器について説明する。なお、本実施形態では電子機器として携帯電話端末を例示して説明する。

40

【0068】

図9は、本実施形態に係る携帯電話端末500の外観図である。この図9に示すように、本実施形態に係る携帯電話端末500は、折り畳み可能に連結された第1筐体501と第2筐体502とから構成されており、第1筐体501には表示装置として上記の液晶表示装置1及び音声出力用のスピーカ503が設けられており、第2筐体502にはテンキーやファンクションキー、電源キー等の各種キーから成る操作キー504と、音声入力用のマイク505が設けられている。

【0069】

このように表示装置として液晶表示装置1を備える携帯電話端末500によると、荷重をかけた場合に柱状スペーサが画素領域側に侵入することを防ぎ、表示性能に優れ、高開

50

口率のものを得ることができる。

【００７０】

なお、本実施形態に係る電子機器として携帯電話端末５００を例示したが、本発明はこれに限定されず、ＰＤＡ（Personal Digital Assistants）やノートパソコン、腕時計等の携帯端末、その他の表示機能を有する各種の電子機器にも適用することができる。例えば、表示機能付きファックス装置、デジタルカメラのファインダ、携帯型ＴＶ、電子手帳、電光掲示盤、宣伝広告用ディスプレイなども含まれる。

【図面の簡単な説明】

【００７１】

【図１】本発明の液晶表示装置の概略構成を示した平面図である。

【図２】第１実施形態の液晶表示装置の画素領域を拡大して示した部分平面図である。

【図３】液晶表示装置の表示不良の発生のメカニズムを示した模式断面図である。

【図４】図２のＡ－Ａ線に沿う液晶表示装置の断面図である。

【図５】柱状スペーサと凹部の変形例１を示す平面図である。

【図６】柱状スペーサの凹部の変形例２を示す平面図である。

【図７】第２実施形態の液晶表示装置の画素領域を拡大して示した部分平面図である。

【図８】図７のＢ－Ｂ線に沿う液晶表示装置の断面図である。

【図９】電子機器の一例である携帯電話端末の概略構成を示す模式図である。

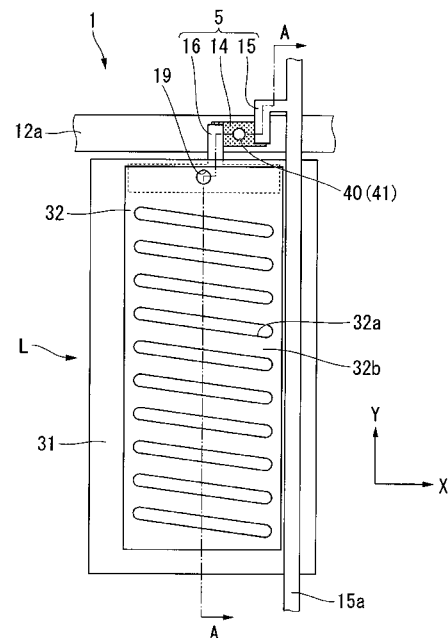
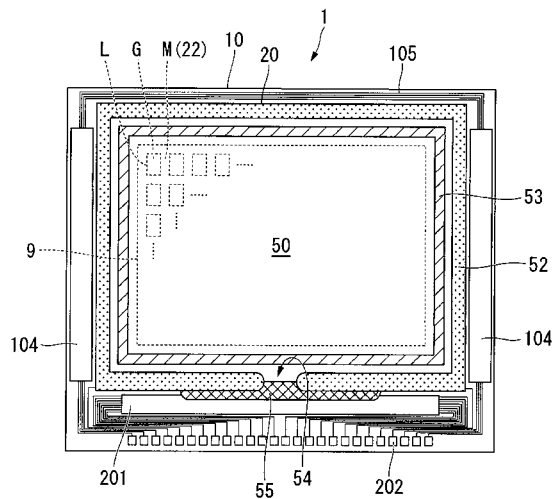
【符号の説明】

【００７２】

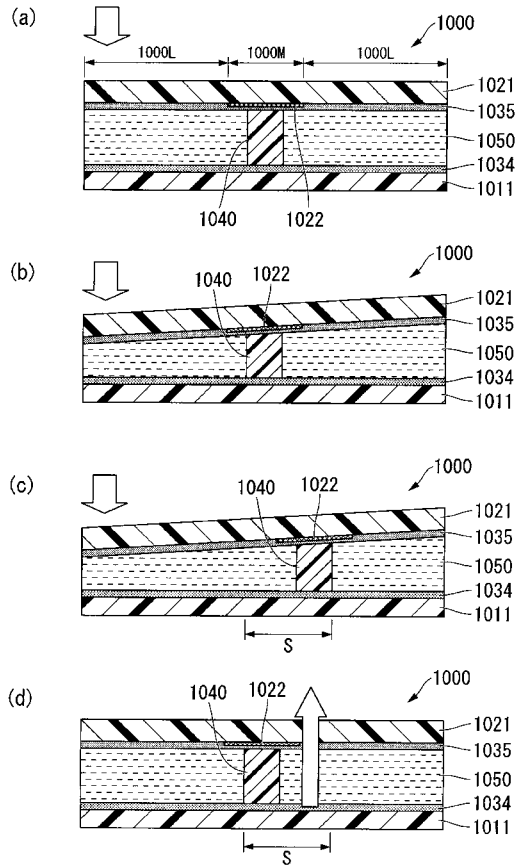
１、１Ａ…液晶表示装置、５…ＴＦＴ（スイッチング素子）、１０…ＴＦＴアレイ基板（一方の基板）、１２ａ…走査線、１５ａ…データ線、１８…平坦化膜、２０…対向基板（他方の基板）、３１…画素電極（第１電極）、３２…共通電極（第２電極）、３６…反射膜、４０…柱状スペーサ、４１…凹部、４２…光散乱用の凹凸、５０…液晶層、５００…携帯電話端末（電子機器）、Ｇ…画素、Ｌ…画素領域、Ｍ…遮光領域、Ｒ…反射表示領域

【図１】

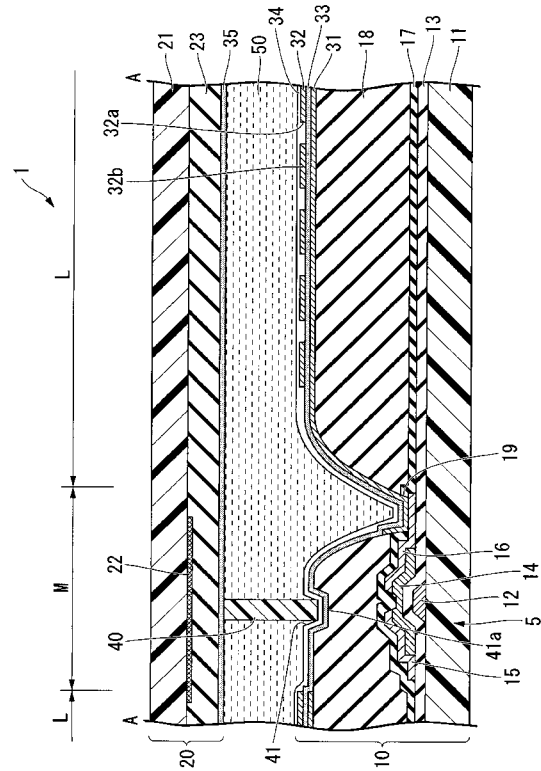
【図２】



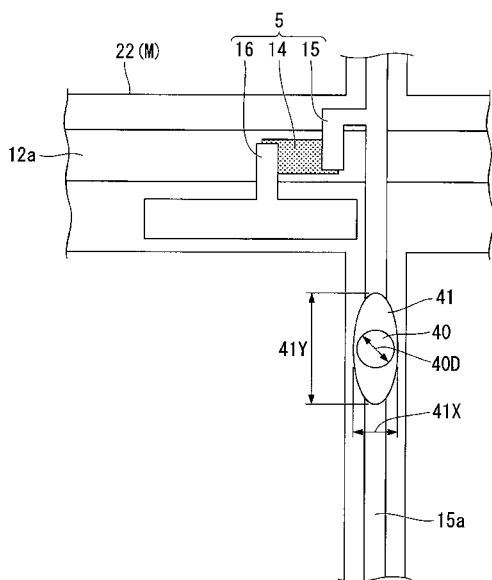
【図 3】



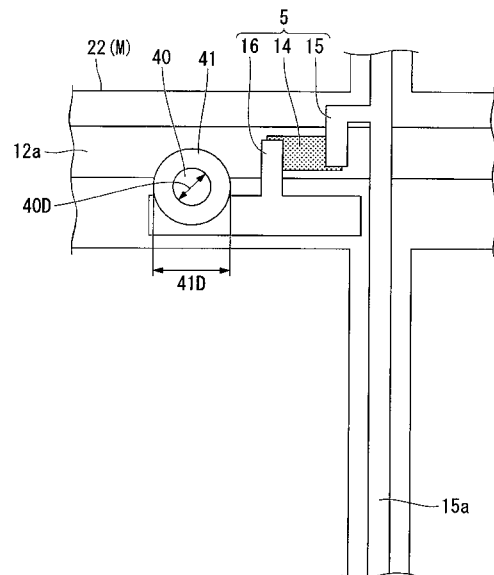
【図 4】



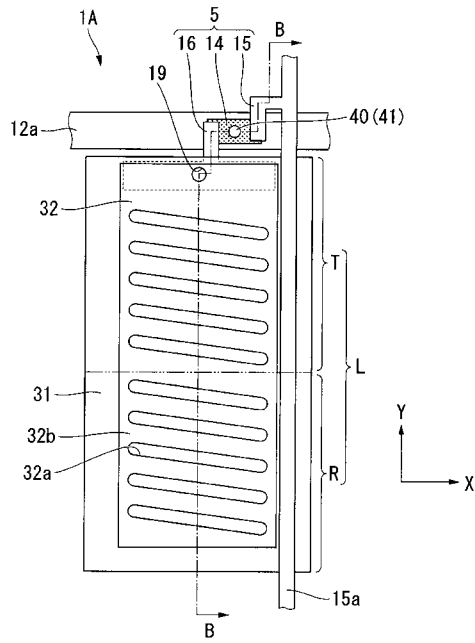
【図 5】



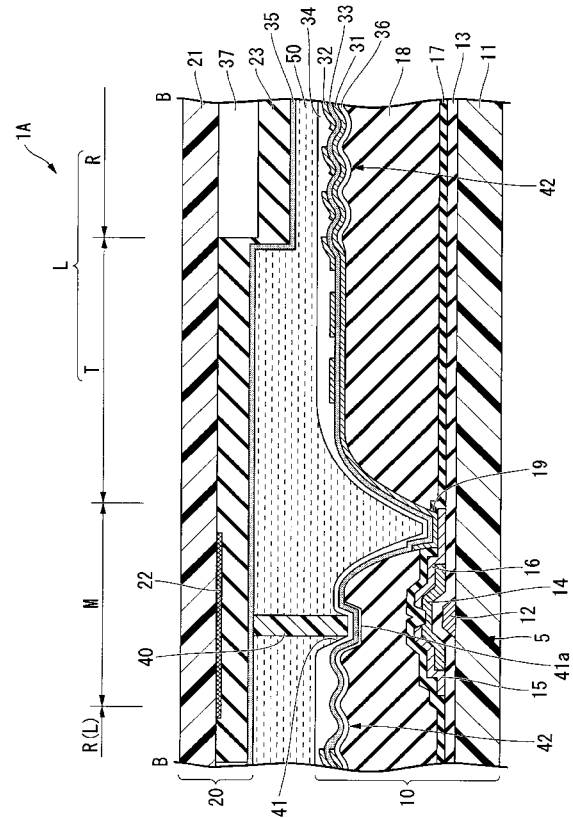
【図 6】



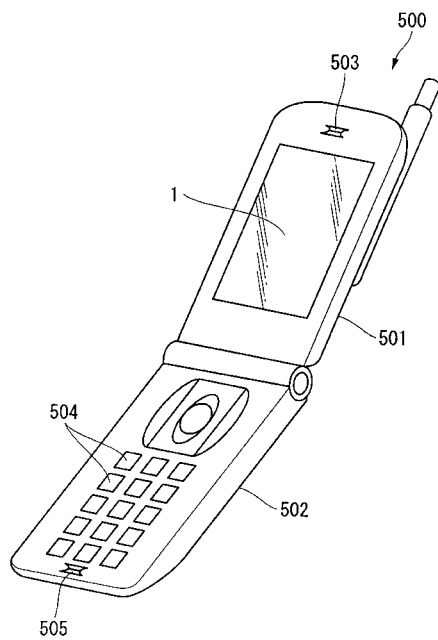
【図 7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 佐野 孝輔

長野県安曇野市豊科田沢6 9 2 5 エプソンイメージングデバイス株式会社内

Fターム(参考) 2H189 DA07 DA18 DA32 DA39 DA48 DA49 FA14 HA05 HA14 JA14

LA03 LA10

5C094 AA16 BA03 BA43 EC03 HA04 HA08

专利名称(译)	液晶表示装置及び电子机器		
公开(公告)号	JP2010078944A	公开(公告)日	2010-04-08
申请号	JP2008247508	申请日	2008-09-26
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	平井 恭子 遠藤 正樹 佐野 孝輔		
发明人	平井 恭子 遠藤 正樹 佐野 孝輔		
IPC分类号	G02F1/1339 G09F9/30		
FI分类号	G02F1/1339.500 G09F9/30.320 G09F9/30.338		
F-TERM分类号	2H189/DA07 2H189/DA18 2H189/DA32 2H189/DA39 2H189/DA48 2H189/DA49 2H189/FA14 2H189/HA05 2H189/HA14 2H189/JA14 2H189/LA03 2H189/LA10 5C094/AA16 5C094/BA03 5C094/BA43 5C094/EC03 5C094/HA04 5C094/HA08		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有高数值孔径的结构，以防止柱状间隔物进入像素区域侧，然后防止光泄漏以防止显示缺陷。解决方案：FFS型液晶显示器1在一个基板10上设置有：至少覆盖数据线的平坦化膜18，扫描线和开关元件5；形成在平坦化膜18上的第一电极31；覆盖第一电极31的绝缘膜33；形成在绝缘膜33上的第二电极32利用由第一电极31产生的电场驱动构成液晶层50的液晶分子。在一对基板10和20的另一个基板20上，液晶显示器设置有柱状衬垫40，用于将一对衬底10和20之间的间隔保持在与数据线，扫描线和开关元件5中的至少一个平面中重叠的位置。在另一个基板10的表面上，通过使平坦化膜18挖空形成凹陷部分41，并且将柱状衬垫40的一部分放入凹陷部分41中。

