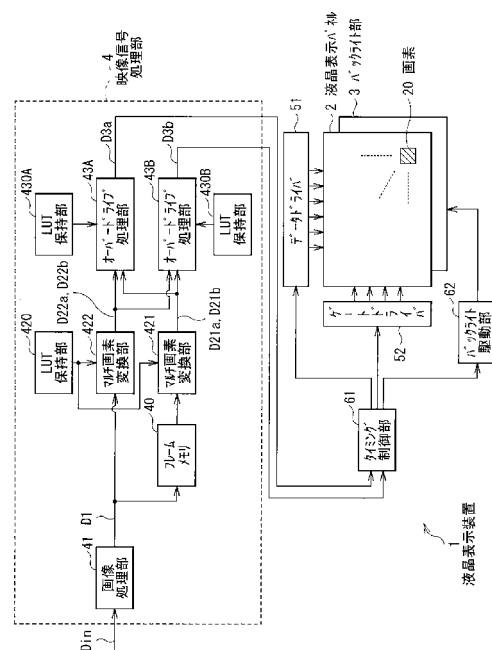




【特許請求の範囲】**【請求項 1】**

全体としてマトリクス状に配置され、各々が液晶素子を有する複数の画素と、
各画素の液晶素子に対して映像信号に基づく駆動電圧を印加することにより表示駆動を行う駆動手段と

を備え、

前記画素が、

低電圧階調の階調表現に用いられるサブ画素を有する第 1 のサブ画素群と、

前記低電圧階調よりも高電圧の階調である高電圧階調の階調表現に用いられるサブ画素を有する第 2 のサブ画素群と

10

により構成され、

前記駆動手段は、前記映像信号に基づき、各画素に対する表示駆動を、サブ画素ごとに空間的に分割した分割駆動によって行うと共に、各サブ画素の映像信号に対してオーバードライブ処理を行う際に、前記第 1 および第 2 のサブ画素群のうちの一方向のサブ画素群では、状態遷移前後の階調により定まる適切なオーバードライブ量よりも大きなオーバードライブ量を用い、前記第 1 および第 2 のサブ画素群のうち他方のサブ画素群では、前記適切なオーバードライブ量よりも小さなオーバードライブ量を用いる

ことを特徴とする液晶表示装置。

【請求項 2】

前記駆動手段は、各サブ画素群の画素全体に対する面積比に応じたオーバードライブ量を用いる

20

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記駆動手段は、前記面積比が小さくなるのに応じて、そのサブ画素群におけるサブ画素でのオーバードライブ量が大きくなるように、各サブ画素でのオーバードライブ量を設定する

ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記第 1 のサブ画素群の面積（＝ S_a ）と、前記第 2 のサブ画素群の面積（＝ S_b ）とが、 $S_a : S_b = 1 : 2$ となるように設定されている

30

ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 5】

前記駆動手段は、前記第 1 のサブ画素群では、前記適切なオーバードライブ量よりも大きなオーバードライブ量を用いると共に、前記第 2 のサブ画素群では、前記適切なオーバードライブ量よりも小さなオーバードライブ量を用いる

ことを特徴とする請求項 1 ないし請求項 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

前記駆動手段は、前記オーバードライブ処理の際に、前記第 1 のサブ画素群と前記第 2 のサブ画素群との間で、互いに異なる LUT（ルックアップテーブル）を用いる

ことを特徴とする請求項 1 に記載の液晶表示装置。

40

【請求項 7】

前記第 1 のサブ画素群が、前記低電圧階調の階調表現に用いられる 1 つのサブ画素を有し、

前記第 2 のサブ画素群が、前記高電圧階調の階調表現に用いられる 1 つのサブ画素を有する

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

前記駆動手段は、各液晶素子に対して線順次で表示駆動を行うものであり、

各画素に、

駆動対象の液晶素子を線順次で選択するための 1 本のゲート線と、

50

駆動対象の液晶素子に対して前記駆動電圧を供給するための２本のデータ線とが接続されている
ことを特徴とする請求項７に記載の液晶表示装置。

【請求項９】

前記駆動手段は、各液晶素子に対して線順次で表示駆動を行うものであり、各画素に、
駆動対象の液晶素子を線順次で選択するための２本のゲート線と、
駆動対象の液晶素子に対して前記駆動電圧を供給するための１本のデータ線とが接続されている
ことを特徴とする請求項７に記載の液晶表示装置。

10

【請求項１０】

前記駆動手段は、前記映像信号における輝度レベルと各サブ画素における輝度レベルとをそれぞれ対応付けてなるＬＵＴ（ルックアップテーブル）を用いることにより、各サブ画素における分割駆動を行う
ことを特徴とする請求項１に記載の液晶表示装置。

【請求項１１】

前記液晶素子が、垂直配向（ＶＡ）モードの液晶を含んで構成されている
ことを特徴とする請求項１に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

20

【０００１】

本発明は、各画素が複数のサブ画素構造により構成された液晶表示装置に関する。

【背景技術】

【０００２】

近年、液晶ディスプレイ（ＬＣＤ；Liquid Crystal Display）を備えた液晶表示装置が大きな発展を続けている。例えば、ＰＣ（Personal Computer）に用いられる液晶表示装置では、従来、静止画の表示が中心であったが、近年、グラフィックスシステムとして動画像の表示や、モニタとしてビデオ映像の表示等がなされている。すなわち、ＣＲＴ（Cathode Ray Tube）に代わってＬＣＤが広く用いられるようになっており、ＬＣＤでの動画表示の技術についての関心が、富に高まってきている。

30

【０００３】

ところで、このＬＣＤに動画像を表示する際に大きな問題となるのは、液晶の応答速度の遅さである。すなわち、応答速度の遅い表示装置に動画を映すと、残像が見えてしまうため、表示品位を損なうことになる。

【０００４】

そこで、このようなＬＣＤにおける応答速度の改善策の一つとして、いわゆるオーバードライブ技術がある（例えば、特許文献１，２）。このオーバードライブ技術は、ステップ入力に対する応答特定の改善を図るため、例えば入力変化の最初のフレームにおいて、目的の電圧よりも高い電圧を印加させることにより、輝度の状態遷移を加速させるものである。このようなオーバードライブ技術を利用することで、液晶表示装置において、中間調における応答速度を向上させることが可能になる。

40

【０００５】

【特許文献１】特公昭６３－２５５５６号公報

【特許文献２】特開２００５－１０７４９１号公報

【発明の開示】

【発明が解決しようとする課題】

【０００６】

ところが、例えば、垂直配向型液晶を用いたＶＡ（Vertical Alignment）モードを採用した液晶表示装置では、例えば図１１中の符号Ｐ２０３で示したように、オーバードライブ処理を行った直後には所望の表示がなされる（ステップ入力である画像データＤ２００

50

により設定された輝度に達する)ものの、次のフレーム期間において通常の駆動を行うと、応答が完了していない状態(画像データD200により設定された輝度に達していない状態)に戻ってしまうことがある。このような現象はやり戻し(バックフロー)と呼ばれており、応答特性低下の一因となっている。

【0007】

一方、このようなやり戻し現象を回避するため、さらに強いオーバードライブ処理を施した場合、液晶の応答特性は改善されるものの、例えば図11中の符号P204で示したように、今度はオーバーシュート現象やアンダーシュート現象が発生してしまう。このようなオーバーシュート現象等が発生すると、表示画質が劣化してしまうことになる。

【0008】

このように従来技術では、応答速度を向上させつつ表示画質を保持するのが困難であり、改善の余地があった。

【0009】

なお、このような問題は、これまで説明したVAモードの液晶に特有のものではなく、他のモードの液晶についても同様に生ずるものである。

【0010】

本発明はかかる問題点に鑑みてなされたもので、その目的は、応答速度を向上させつつ表示画質を保持することが可能な液晶表示装置を提供することにある。

【課題を解決するための手段】

【0011】

本発明の液晶表示装置は、全体としてマトリクス状に配置され、各々が液晶素子を有する複数の画素と、各画素の液晶素子に対して映像信号に基づく駆動電圧を印加することにより表示駆動を行う駆動手段とを備えたものである。ここで、各画素は、低電圧階調の階調表現に用いられるサブ画素を有する第1のサブ画素群と、この低電圧階調よりも高電圧の階調である高電圧階調の階調表現に用いられるサブ画素を有する第2のサブ画素群とにより構成されている。また、上記駆動手段は、映像信号に基づき、各画素に対する表示駆動を、サブ画素ごとに空間的に分割した分割駆動によって行うようになっている。また、この駆動手段は、各サブ画素の映像信号に対してオーバードライブ処理を行う際に、第1および第2のサブ画素群のうち一方のサブ画素群では、状態遷移前後の階調により定まる適切なオーバードライブ量よりも大きなオーバードライブ量を用いると共に、第1および第2のサブ画素群のうち他方のサブ画素群では、上記適切なオーバードライブ量よりも小さなオーバードライブ量を用いるようになっている。

【0012】

本発明の液晶表示装置では、各画素の液晶素子に対する表示駆動の際に、映像信号に基づき、各画素に対する表示駆動がサブ画素ごとに空間的に分割され、分割駆動がなされる。また、各サブ画素の映像信号に対してオーバードライブ処理を行う際に、第1および第2のサブ画素群のうち一方のサブ画素群では、状態遷移前後の階調により定まる適切なオーバードライブ量よりも大きなオーバードライブ量が用いられることにより、液晶の応答が早まると共に、オーバーシュート現象が発生する。一方、第1および第2のサブ画素群のうち他方のサブ画素群では、上記適切なオーバードライブ量よりも小さなオーバードライブ量が用いられることにより、液晶の応答が緩やかとなると共に、やり戻し(バックフロー)現象が発生し得る。したがって、画素全体では、各サブ画素群の輝度平均によって、オーバーシュート現象による波形とやり戻し現象による波形とが互いに打ち消し合うと共に、液晶の応答特性が改善されることになる。

【発明の効果】

【0013】

本発明の液晶表示装置によれば、各画素の液晶素子に対する表示駆動の際に、映像信号に基づき、各画素に対する表示駆動をサブ画素ごとに空間的に分割した分割駆動を行うと共に、各サブ画素の映像信号に対してオーバードライブ処理を行う際に、第1および第2のサブ画素群のうち一方のサブ画素群では、状態遷移前後の階調により定まる適切なオ

10

20

30

40

50

ーバードライブ量よりも大きなオーバードライブ量を用いると共に、第１および第２のサブ画素群のうちの他方のサブ画素群では、上記適切なオーバードライブ量よりも小さなオーバードライブ量を用いるようにしたので、液晶の応答特性が改善されると共に、画素全体において、オーバーシュート現象による波形とやり戻し現象による波形とが互いに打ち消し合うようになる。よって、応答速度を向上させつつ、表示画質を保持することが可能となる。

【発明を実施するための最良の形態】

【００１４】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【００１５】

10

図１は、本発明の一実施の形態に係る液晶表示装置（液晶表示装置１）の全体構成を表すものである。この液晶表示装置１は、液晶表示パネル２と、バックライト部３と、映像信号処理部４と、データドライバ５１と、ゲートドライバ５２と、タイミング制御部６１と、バックライト制御部６３とを備えている。

【００１６】

バックライト部３は、液晶表示パネル２に対して光を照射する光源であり、例えばＣＣＦＬ（Cold Cathode Fluorescent Lamp：冷陰極蛍光ランプ）やＬＥＤ（Light Emitting Diode：発光ダイオード）などを含んで構成される。

【００１７】

液晶表示パネル２は、後述するゲートドライバ５２から供給される駆動信号に従って、データドライバ５１から供給される駆動電圧に基づいてバックライト部３から発せられる光を変調することにより、映像信号Ｄｉｎに基づく映像表示を行うものである。この液晶表示パネル２は、全体としてマトリクス状に並んで配置された複数の画素２０を含んで構成されている。各画素２０は、Ｒ（Red：赤）、Ｇ（Green：緑）またはＢ（Blue：青）に対応する画素（図示しないＲ、Ｇ、Ｂ用のカラーフィルタが設けられている画素であり、Ｒ、Ｇ、Ｂの色の表示光を射出する画素）により構成されている。また、各画素２０内には、２つのサブ画素（後述するサブ画素２０Ａ、２０Ｂ）を含む画素回路が形成されている。なお、この画素回路の詳細構成については、後述する（図２、図３）。

20

【００１８】

映像信号処理部４は、画像処理部４１と、フレームメモリ４０と、２つのマルチ画素変換部４２１、４２２と、２つのオーバードライブ処理部４３Ａ、４３Ｂと、３つのＬＵＴ（ルックアップテーブル）保持部４２０、４３０Ａ、４３０Ｂとを有している。

30

【００１９】

画像処理部４１は、外部からの映像信号Ｄｉｎに対して所定の画像処理を施すことにより、ＲＧＢ信号である映像信号Ｄ１を生成するものである。

【００２０】

フレームメモリ４０は、画像処理部４１から供給される映像信号Ｄ１を記憶しておくフレームメモリである。これにより、１フレーム期間前の映像信号Ｄ１が、マルチ画素変換部４２１へ供給されるようになっている。

【００２１】

40

マルチ画素変換部４２２は、ＬＵＴ保持部４２０に保持されているＬＵＴ（後述するＬＵＴ１）を用いることにより、画像処理部４１から供給される現在のフレーム期間の映像信号Ｄ１を、前述の２つのサブ画素用の２つの映像信号Ｄ２２ａ、Ｄ２２ｂに変換する（マルチ画素変換を行う）と共に、これら映像信号Ｄ２２ａ、Ｄ２２ｂをオーバードライブ処理部４３Ａ、４３Ｂへ供給するものである。具体的には、映像信号Ｄ２２ａは、オーバードライブ処理部４３Ａへ供給され、映像信号Ｄ２２ｂは、オーバードライブ処理部４３Ｂへ供給されるようになっている。

【００２２】

また、マルチ画素変換部４２１は、ＬＵＴ保持部４２０に保持されているＬＵＴ（後述するＬＵＴ１）を用いることにより、フレームメモリ４０から供給される映像信号Ｄ１（

50

マルチ画素変換部 4 2 2 へ供給される映像信号 D 1 よりも 1 フレーム期間前の映像信号 D 1) を、前述の 2 つのサブ画素用の 2 つの映像信号 D 2 1 a , D 2 1 b に変換する (マルチ画素変換を行う) と共に、これら映像信号 D 2 1 a , D 2 1 b をオーバードライブ処理部 4 3 A , 4 3 B へ供給するものである。具体的には、映像信号 D 2 1 a は、オーバードライブ処理部 4 3 A へ供給され、映像信号 D 2 1 b は、オーバードライブ処理部 4 3 B へ供給されるようになっている。

【 0 0 2 3 】

なお、上記 L U T は、映像信号 D 1 の輝度レベルの階調 (入力階調) と、2 つのサブ画素に対応する映像信号 D 2 1 a (D 2 2 a) , D 2 1 b (D 2 2 b) の輝度レベルの階調 (マルチ画素変換後の階調) とを、R , G , B に対応する画素の映像信号ごとに対応付けてなるものである。この L U T 保持部 4 2 1 に保持されている L U T の詳細については、後述する (図 4) 。

10

【 0 0 2 4 】

オーバードライブ処理部 4 3 A は、マルチ画素変換部 4 2 1 から供給される映像信号 D 2 1 a およびマルチ画素変換部 4 2 2 から供給される映像信号 D 2 2 a を基に、一方のサブ画素 (後述するサブ画素 2 0 A) についてのオーバードライブ処理を行うと共に、このオーバードライブ処理後の映像信号 D 3 a をタイミング制御部 6 1 へと供給するものである。

【 0 0 2 5 】

また、オーバードライブ処理部 4 3 B は、マルチ画素変換部 4 2 1 から供給される映像信号 D 2 1 b およびマルチ画素変換部 4 2 2 から供給される映像信号 D 2 2 b を基に、他方のサブ画素 (後述するサブ画素 2 0 B) についてのオーバードライブ処理を行うと共に、このオーバードライブ処理後の映像信号 D 3 b をタイミング制御部 6 1 へと供給するものである。

20

【 0 0 2 6 】

なお、このようなオーバードライブ処理の際、L U T 保持部 4 3 0 A に保持されている映像信号 D 2 1 a , D 2 2 a 用の L U T (後述する L U T 2 A) と、L U T 保持部 4 3 0 B に保持されている映像信号 D 2 1 b , D 2 2 b 用の L U T (後述する L U T 2 B) との 2 つの L U T が用いられることにより、映像信号 D 2 1 a , D 2 2 a と映像信号 D 2 1 b , D 2 1 b の間で、オーバードライブ量が互いに異なることとなるようにしている。これら L U T 保持部 4 3 0 A , 4 3 0 B に保持されている L U T の詳細については、後述する (図 5) 。

30

【 0 0 2 7 】

ゲートドライバ 5 2 は、タイミング制御部 6 1 によるタイミング制御に従って、液晶表示パネル 2 内の各画素 2 0 を図示しない走査線 (後述するゲート線 G) に沿って線順次駆動するものである。

【 0 0 2 8 】

データドライバ 5 1 は、液晶表示パネル 2 の各画素 2 0 (より詳細には、各画素 2 0 内の各サブ画素 2 0 A , 2 0 B) へそれぞれ、タイミング制御部 6 1 から供給される映像信号 D 3 a , D 3 b に基づく駆動電圧を供給するものである。具体的には、このデータドライバ 5 1 は、映像信号 D 3 a , D 3 b に対してそれぞれ D / A 変換を施すことにより、アナログ信号である映像信号 (上記駆動電圧) を生成し、各画素 2 0 (より詳細には、各画素 2 0 内の各サブ画素 2 0 A , 2 0 B) へ出力するようになっている。

40

【 0 0 2 9 】

バックライト駆動部 6 2 は、バックライト部 3 の点灯動作を制御するものである。タイミング制御部 6 1 は、ゲートドライバ 5 2 およびデータドライバ 5 1 の駆動タイミングを制御すると共に、映像信号 D 3 a , D 3 b をデータドライバ 5 1 へ供給するものである。

【 0 0 3 0 】

次に、図 2 および図 3 を参照して、各画素 2 0 に形成された画素回路の構成について詳細に説明する。図 2 は、この画素 2 0 内の画素回路の回路構成例を表したものである。ま

50

た、図 3 は、この画素回路内の各サブ画素の平面構成例を模式的に表したものである。

【 0 0 3 1 】

図 2 に示したように、画素 2 0 は、低電圧階調（例えば、0 ~ 6 V 程度の階調）の階調表現に用いられるサブ画素 2 0 A と、この低電圧階調よりも高電圧の階調である高電圧階調（例えば、6 ~ 12 V 程度の階調）の階調表現に用いられるサブ画素 2 0 B とにより構成され、マルチ画素構造となっている。なお、上記した低電圧階調とは、ノーマリーブラック表示モードの場合には低階調に対応し、ノーマリーホワイト表示モードの場合には高階調に対応する。

【 0 0 3 2 】

サブ画素 2 0 A には、液晶素子 2 2 A が設けられていると共に、T F T 素子 2 1 A が接続されている。また、サブ画素 2 0 B にも同様に、液晶素子 2 2 B が設けられていると共に、T F T 素子 2 1 B が直接接続されている。

10

【 0 0 3 3 】

画素 2 0 にはまた、駆動対象の液晶素子を線順次で選択するための 1 本のゲート線 G と、駆動対象の液晶素子に対し、サブ画素 2 0 A およびサブ画素 2 0 B ごとにそれぞれ駆動電圧（データドライバ 5 1 から供給される駆動電圧）を供給する 2 本のデータ D A , D B とが接続されている。

【 0 0 3 4 】

液晶素子 2 2 A は、データ線 D A から T F T 素子 2 1 A を介して一端に供給される駆動電圧に応じて、表示のための動作を行う（表示光を射出する）表示要素として機能している。また、液晶素子 2 2 B も同様に、データ線 D B から T F T 素子 2 1 B を介して一端に供給される駆動電圧に応じて、表示のための動作を行う（表示光を射出する）表示要素として機能している。これら液晶素子 2 2 A , 2 2 B は、例えば V A モードの液晶により構成された液晶層（図示せず）と、この液晶層を挟む一対の電極（図示せず）とを含んで構成されている。これら一対の電極のうち的一方（一端）側は、T F T 素子 2 1 A , 2 1 B のソースに接続され、他方（他端）側は接地されている。

20

【 0 0 3 5 】

T F T 素子 2 1 A は、M O S - F E T (Metal Oxide Semiconductor - Field Effect Transistor) により構成されており、ゲートがゲート線 G に接続され、ソースが液晶素子 2 2 A の一端に接続され、ドレインがデータ線 D A に接続されている。この T F T 素子 2 1 A は、液晶素子 2 2 A の一端に対し、サブ画素 2 0 A 用の駆動電圧（映像信号 D 3 a に基づく駆動電圧）を供給するためのスイッチング素子として機能している。具体的には、ゲートドライバ 5 2 からゲート線 G を介して供給される選択信号に応じて、データ線 D A と液晶素子 2 2 A の一端との間を選択的に導通させるようになっている。

30

【 0 0 3 6 】

T F T 素子 2 1 B も同様に M O S - F E T により構成されており、ゲートがゲート線 G に接続され、ソースが液晶素子 2 2 B の一端に接続され、ドレインがデータ線 D B に接続されている。この T F T 素子 2 1 B は、液晶素子 2 2 B の一端に対し、サブ画素 2 0 B 用の駆動電圧（映像信号 D 3 b に基づく駆動電圧）を供給するためのスイッチング素子として機能している。具体的には、ゲートドライバ 5 2 からゲート線 G を介して供給される選択信号に応じて、データ線 D B と液晶素子 2 2 B の一端との間を選択的に導通させるようになっている。

40

【 0 0 3 7 】

ここで、例えば図 3 に示したように、各サブ画素 2 0 A , 2 0 B では、液晶素子 2 2 A , 2 2 B における上記した一対の電極のうち的一方側の電極は、平面形状となっている。また、サブ画素 2 0 A の電極は、「く」の字型の平面形状となっている。そして本実施の形態では、サブ画素 2 0 A の面積（= S a ）が、サブ画素 2 0 B の面積（= S b ）よりも小さくなるように設定されている。

【 0 0 3 8 】

なお、サブ画素 2 0 A の面積 S a とサブ画素 2 0 B の面積 S b とは、 $S a : S b = 1 :$

50

2 となるように設定されているのが好ましい。これにより、詳細は後述するが、オーバーシュート現象ややり戻し現象がより効果的に抑えられ、表示画質がより改善されるためである。

【0039】

次に、図4を参照して、マルチ画素変換部421, 422において共通に用いられるLUT(LUT1)について詳細に説明する。なお、以下説明する特性図においては、一例として、映像信号の輝度レベルの階調が、0/255階調(黒表示状態)から255/255階調(白表示状態)までに設定されているものとする。

【0040】

このLUT1は、例えば図4に示したように、マルチ画素変換部421, 422へ供給される映像信号D1の輝度レベルの階調を、サブ画素20A用の映像信号D21a(または映像信号D22a)の輝度レベルの階調と、サブ画素20B用の映像信号D21b(または映像信号D22b)の輝度レベルの階調とに分割するためのものである。すなわち、映像信号D1に基づき、各画素20に対する表示駆動を、サブ画素20Aおよびサブ画素群20Bごとに空間的に2つに分割して分割駆動を行うために用いられるものである。

10

【0041】

このLUT1では、入力階調が大きくなるのに応じて、サブ画素20Aに対応する階調が最初に立ち上がり、図4中の階調Y11で示したようにサブ画素20Aに対応する階調がほぼ立ち上がりきった後に、サブ画素20Bに対応する階調が立ち上がるようになっている。これにより、サブ画素20Aからサブ画素20Bの順に駆動電圧が印加されるよう

20

【0042】

次に、図5を参照して、オーバードライブ処理部43A, 43Bにおいて用いられる2つのLUT(LUT2A, 2B)について詳細に説明する。

【0043】

LUT2Aは、例えば図5(A)に示したように、オーバードライブ処理の際の前フレーム(N-1フレーム、スタートフレーム)における映像信号D21aの階調と、オーバードライブ処理の際の後フレーム(Nフレーム、ターゲットフレーム)における映像信号D22aの階調とに基づき、オーバードライブ処理後の後フレーム(Nフレーム、ターゲットフレーム)における映像信号D3aを決定するためのものである。

30

【0044】

同様にLUT2Bは、例えば図5(B)に示したように、オーバードライブ処理の際の前フレーム(N-1フレーム、スタートフレーム)における映像信号D21bの階調と、オーバードライブ処理の際の後フレーム(Nフレーム、ターゲットフレーム)における映像信号D22bの階調とに基づき、オーバードライブ処理後の後フレーム(Nフレーム、ターゲットフレーム)における映像信号D3bを決定するためのものである。

【0045】

ここで、本実施の形態では、サブ画素20Aとサブ画素20Bとの間で、オーバードライブ処理の際のオーバードライブ量(図5中におけるオーバードライブ処理後の後フレームにおける映像信号D3a, D3bの階調)が互いに異なることとなるように、LUT2A, 2Bが設定されている。すなわち、サブ画素20Aとサブ画素20Bとの間で、液晶の応答速度を改善するためのオーバードライブ量が、互いに独立に設定されている。具体的には、サブ画素20Aでは、状態遷移前後の階調(N-1フレームの階調(D21a, D21b)およびNフレームの階調(D22a, D22b))により定まる適切なオーバードライブ量よりも大きなオーバードライブ量が設定されていると共に、サブ画素20Bでは、上記適切なオーバードライブ量よりも小さなオーバードライブ量が設定されている。これにより、詳細は後述するが、オーバーシュート現象ややり戻し現象が抑えられると共に、液晶の応答特性が改善されるようになっている。

40

【0046】

なお、一般に、低電圧階調から中間階調への状態遷移の場合に液晶の応答速度が最も遅

50

くなることから、LUT 2 A , 2 B では、そのような状態遷移の場合に比較的大きなオーバードライブ量が設定される一方、中間階調から高電圧階調への状態遷移の場合には比較的小さなオーバードライブ量が設定されるようになっている。

【0047】

ここで、マルチ画素変換部 4 2 1 , 4 2 2、オーバードライブ処理部 4 3 A , 4 3 B、タイミング制御部 6 1、データドライバ 5 1 およびゲートドライバ 5 2 が、本発明における「駆動手段」の一具体例に対応する。また、サブ画素 2 0 A が、本発明における「一方のサブ画素群」および「第 1 のサブ画素群」の一具体例に対応し、サブ画素 2 0 B が、本発明における「他方のサブ画素」および「第 2 のサブ画素群」の一具体例に対応する。また、TFT 素子 2 1 A , 2 1 B が、本発明における「2 つのスイッチング素子」の一具体例に対応する。

10

【0048】

次に、本実施の形態の液晶表示装置 1 の動作について詳細に説明する。

【0049】

まず、図 1 ~ 図 4 を参照して、液晶表示装置 1 の基本動作について説明する。

【0050】

この液晶表示装置 1 では、図 1 に示したように、外部から供給された映像信号 Din が画像処理部 4 1 により画像処理され、各画素 2 0 用の映像信号 D 1 が生成される。そしてこの映像信号 D 1 は、マルチ画素変換部 4 2 2 へ直接供給されると共に、フレームメモリ 4 0 に保持された後、マルチ画素変換部 4 2 1 へ供給される。マルチ画素変換部 4 2 1 , 4 2 2 ではそれぞれ、供給された映像信号 D 1 が、サブ画素 2 0 A 用の映像信号 D 2 1 a , D 2 2 a およびサブ画素 2 0 B 用の映像信号 D 2 1 b , D 2 2 b に変換される (マルチ画素変換)。オーバードライブ処理部 4 3 A では、映像信号 D 2 1 a , D 2 2 a を基にオーバードライブ処理がなされることによって映像信号 D 3 a が生成され、タイミング制御部 6 1 を介してデータドライバ 5 1 へ供給される。同様に、オーバードライブ処理部 4 3 B では、映像信号 D 2 1 b , D 2 2 b を基にオーバードライブ処理がなされることによって映像信号 D 3 b が生成され、タイミング制御部 6 1 を介してデータドライバ 5 1 へ供給される。

20

【0051】

次に、データドライバ 5 1 では、映像信号 D 3 a , D 3 b に対する D / A 変換が施され、アナログ信号である 2 つの映像信号が生成される。そしてこれら 2 つの映像信号に基づき、ゲートドライバ 5 2 およびデータドライバ 5 1 から出力される各画素 2 0 内のサブ画素 2 0 A およびサブ画素 2 0 B への駆動電圧によって、画素 2 0 ごとに線順次表示駆動動作がなされる。具体的には、図 2 に示したように、ゲートドライバ 5 2 からゲート線 G を介して供給される選択信号に応じて、TFT 素子 2 1 A , 2 1 B のオン・オフが切り替えられ、データ線 D A , D B と液晶素子 2 2 A , 2 2 B との間が選択的に導通されることにより、データドライバ 5 1 から供給される 2 つの映像信号に基づく駆動電圧が液晶素子 2 2 A , 2 2 B へと供給され、表示駆動動作がなされる。

30

【0052】

すると、データ線 D A , D B と液晶素子 2 2 A , 2 2 B との間が導通された画素 2 0 では、バックライト部 3 0 からの照明光が液晶表示パネル 2 において変調され、表示光として出力される。これにより、映像信号 Din に基づく映像表示が、液晶表示装置 1 において行われる。

40

【0053】

この際、マルチ画素変換部 4 2 1 , 4 2 2 では、例えば図 4 に示した LUT 1 が用いられることにより、各画素 2 0 の液晶素子 2 2 A , 2 2 B に対する表示駆動の際に、映像信号 D 1 に基づき、各画素 2 0 に対する表示駆動が空間的に 2 つに分割されて分割駆動がなされる。具体的には、映像信号 D 1 に対してマルチ画素変換がなされた映像信号 D 2 1 a , D 2 2 a および映像信号 D 2 1 b , D 2 2 b に基づき、各画素 2 0 に対する表示駆動が、サブ画素 2 0 A およびサブ画素 2 0 B ごとに空間的に 2 つに分割されて分割駆動がな

50

れる。したがって、そのような分割駆動がなされない場合と比べ、表示画面を斜め方向（例えば、 45° 方向）から見た場合のガンマ特性（映像信号 D 1 の輝度レベルの階調と、明るさ（輝度）との関係を示す特性）の変動（表示画面を正面方向から見た場合からの変動）が、分散される。これにより、マルチ画素構造による分割駆動がなされていない場合と比べ、輝度の視野角特性が向上する。

【0054】

次に、図 1 ～ 図 4 に加えて図 5 ～ 図 9 を参照して、本発明の液晶表示装置における特徴的部分について、比較例と比較しつつ詳細に説明する。

【0055】

本実施の形態の液晶表示装置 1 では、例えば図 5 (A), (B) に示した LUT 2 A, 2 B のように、サブ画素 20 A では、状態遷移前後の階調 (N - 1 フレームの階調 (D 2 1 a, D 2 1 b) および N フレームの階調 (D 2 2 a, D 2 2 b)) により定まる適切なオーバードライブ量よりも大きなオーバードライブ量が設定されると共に、サブ画素 20 B では、上記適切なオーバードライブ量よりも小さなオーバードライブ量が設定されるようになっている。

【0056】

これにより、例えば図 6 に示したように、各サブ画素 20 A, 20 B 用の映像信号 D 2 2 a, D 2 2 b に対してオーバードライブ処理を行う際に、サブ画素 20 A では、上記適切なオーバードライブ量よりも大きなオーバードライブ量が用いられることにより、図中の駆動電圧 V 3 a の波形のように、液晶の応答が早まると共に、オーバーシュート現象が発生する。一方、サブ画素 20 B では、上記適切なオーバードライブ量よりも小さなオーバードライブ量が用いられることにより、図中の駆動電圧 V 3 b の波形のように、液晶の応答が緩やかとなると共に、ゆり戻し（バックフロー）現象が発生し得る。したがって、画素 20 全体では、図中の合成波形 V 3 a b（画素 20 全体の輝度 Y total）のように、各サブ画素 20 A, 20 B の輝度平均によって、オーバーシュート現象による波形（駆動電圧 V 3 a の波形）とゆり戻し現象による波形（駆動電圧 V 3 b の波形）とが互いに打ち消し合うと共に、液晶の応答特性が改善されることになる。

【0057】

また、本実施の形態では、例えば図 7 (A) ～ (C) に示したように、各サブ画素 20 A, 20 B の画素 20 全体に対する面積比に応じたオーバードライブ量を用いるようにするのが好ましい。具体的には、この面積比が小さくなるのに応じてそのサブ画素におけるオーバードライブ量が大きくなるように、各サブ画素 20 A, 20 B でのオーバードライブ量が設定されているのが好ましい。より具体的には、状態遷移前後の階調により定まる適切なオーバードライブ量（マルチ画素構造ではない通常の画素構造の場合の標準のオーバードライブ量）を OD 0 とした場合、サブ画素 20 A 用のオーバードライブ量 OD a およびサブ画素 20 B 用のオーバードライブ量 OD b はそれぞれ、以下の (1) ～ (6) 式により算出されるようにするのが好ましい。ここで、図 7 (A) ～ 図 7 (C) ではそれぞれ、 $S_a : S_b = 1 : 2$ 、 $S_a : S_b = 1 : 1$ 、 $S_a : S_b = 2 : 1$ の場合を示しているが、これらの駆動電圧 V 3 a, V 3 b の波形を考慮すると、サブ画素 20 A の面積 S_a とサブ画素 20 B の面積 S_b とは、 $S_a : S_b = 1 : 2$ となるように設定されているのが好ましいと言える。これにより、図 7 (A) ～ 図 7 (C) から分かるように、オーバーシュート現象やゆり戻し現象が特に効果的に抑えられ、表示画質がより改善されるためである。

$$OD_a = R_a \times K_a \times OD_0 \quad \dots (1)$$

$$OD_b = R_b \times K_b \times OD_0 \quad \dots (2)$$

$$R_a = (\text{サブ画素 20 A の面積 } S_a / \text{画素 20 全体の面積 } S_{total}) \quad \dots (3)$$

$$R_b = (\text{サブ画素 20 B の面積 } S_b / \text{画素 20 全体の面積 } S_{total}) \quad \dots (4)$$

$$K_a = 2.0 \text{ (定数)} \quad \dots (5)$$

$$K_b = 0.5 \text{ (定数)} \quad \dots (6)$$

【0058】

このようにして、例えば図 8 (A) , (B) に示した比較例に係る従来の液晶表示装置と、例えば図 9 (A) , (B) に示した実施例に係る液晶表示装置とを比較すると、以下のことが分かる。すなわち、比較例に係る液晶表示装置では、図 8 (A) 中の符号 P 1 0 1 , P 1 0 2 に示したように、低電圧階調から中間階調や高電圧階調への状態遷移の場合に、液晶の応答速度が特に遅くなっていると共に、図 8 (B) 中の符号 P 1 0 3 , P 1 0 4 に示したように、印加電圧の波形において、オーバーシュート現象ややり戻し現象が発生してしまっている。これに対し、実施例に係る液晶表示装置では、図 9 (A) に示したように、比較例と比べて全体的に液晶の応答速度が改善されている（低電圧階調から中間階調や高電圧階調への状態遷移の場合に、特に改善されている）と共に、図 9 (B) に示したように、印加電圧の波形において、オーバーシュート現象ややり戻し現象の発生が抑えられている（または回避されている）ことが分かる。

10

【 0 0 5 9 】

以上のように本実施の形態では、各画素 2 0 の液晶素子 2 2 A , 2 2 B に対する表示駆動の際に、映像信号 D 1 に基づき、各画素 2 0 に対する表示駆動を空間的に 2 つに分割した分割駆動を行うと共に、各サブ画素 2 0 A , 2 0 B 用の映像信号 D 2 2 a , D 2 2 b に対してオーバードライブ処理を行う際に、サブ画素 2 0 A では、適切なオーバードライブ量よりも大きなオーバードライブ量を用いる一方、サブ画素 2 0 B では、適切なオーバードライブ量よりも小さなオーバードライブ量を用いるようにしたので、液晶の応答特性が改善されると共に、画素 2 0 全体において、オーバーシュート現象による波形とやり戻し現象による波形とが互いに打ち消し合うようになる。よって、応答速度を向上させつつ、表示画質を保持することが可能となる。

20

【 0 0 6 0 】

また、各サブ画素 2 0 A , 2 0 B の画素 2 0 全体に対する面積比に応じたオーバードライブ量を用いると共に、この面積比が小さくなるのに応じてそのサブ画素におけるオーバードライブ量が大きくなるように、各サブ画素 2 0 A , 2 0 B でのオーバードライブ量を設定するようにした場合には、特に、サブ画素 2 0 A の面積 S_a とサブ画素 2 0 B の面積 S_b とが $S_a : S_b = 1 : 2$ となるように設定することにより、オーバーシュート現象ややり戻し現象を特に効果的に抑えることができ、表示画質をより改善することが可能となる。

30

【 0 0 6 1 】

さらに、本実施の形態では、各サブ画素 2 0 A , 2 0 B における輝度の分割比は変えていないため、視野角特性を低下させることなく、応答速度を向上させることが可能となる。

【 0 0 6 2 】

以上、実施の形態を挙げて本発明を説明したが、本発明はこの実施の形態に限定されるものではなく、種々の変形が可能である。

【 0 0 6 3 】

例えば、上記実施の形態では、サブ画素 2 0 A において適切なオーバードライブ量よりも大きなオーバードライブ量を用いると共に、サブ画素 2 0 B において適切なオーバードライブ量よりも小さなオーバードライブ量を用いる場合について説明したが、逆に、サブ画素 2 0 A において適切なオーバードライブ量よりも小さなオーバードライブ量を用いると共に、サブ画素 2 0 B において適切なオーバードライブ量よりも大きなオーバードライブ量を用いるようにしてもよい。

40

【 0 0 6 4 】

また、上記実施の形態では、図 2 に示した画素 2 0 のように、各画素において、1本のゲート線 G および 2 本のデータ線 D A , D B が接続されている場合のマルチ画素構造について説明したが、例えば図 1 0 に示した画素 2 0 - 1 のように、各画素において、2 本のゲート線 G A , G B および 1 本のデータ線 D が接続されているようなマルチ画素構造においても、本発明を適用することが可能である。なお、このような画素 2 0 - 1 の場合、1フレーム期間を時間軸に沿って 2 分割して 2 つのサブフレーム期間を設けると共に、各サ

50

ブフレーム期間内でゲート線 $G A$, $G B$ から供給される選択信号およびデータドライバ D から供給される駆動電圧に従って、各サブ画素 $20 A$, $20 B$ が駆動されることになる。

【0065】

また、上記実施の形態では、画素 20 内に2つのサブ画素 $20 A$, $20 B$ が設けられている場合について説明したが、画素に含まれるサブ画素の数はこれには限られず、任意に設定することが可能である。また、ゲート線やデータ線の本数、TFT素子の数も、任意に設定することが可能である。

【0066】

また、上記実施の形態では、サブ画素の画素電極の平面形状を具体的に挙げて説明したが、このサブ画素電極の平面形状は、図3に示したものには限られない。

10

【0067】

さらに、上記実施の形態では、VAモードの液晶を挙げて説明したが、本発明は、例えばTN (Twisted Nematic) モードやIPS (In-Plane Switching) モードなどの他のモードの液晶に対しても適用することが可能である。

【図面の簡単な説明】

【0068】

【図1】本発明の一実施の形態に係る液晶表示装置の全体構成を表すブロック図である。

【図2】図1に示した画素の詳細構成を表す回路図である。

【図3】図1に示した画素の詳細構成を表す平面模式図である。

【図4】図1に示したマルチ画素変換部において用いられるLUT (ルックアップテーブル) の一例を表す特性図である。

20

【図5】図1に示したオーバードライブ処理部において用いられるLUTの一例を表す特性図である。

【図6】実施の形態に係るオーバードライブ処理の際の動作波形例を表す特性図である。

【図7】各サブ画素同士の面積比とオーバードライブ処理の際の動作波形との関係の一例を表す特性図である。

【図8】比較例に係るオーバードライブ処理の際の応答速度および動作波形を表す特性図である。

【図9】実施例に係るオーバードライブ処理の際の応答速度および動作波形を表す特性図である。

30

【図10】本発明の変形例に係る画素の詳細構成を表す回路図である。

【図11】従来の液晶表示装置におけるオーバードライブ処理について説明するための特性図である。

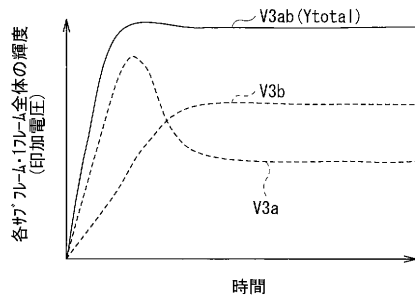
【符号の説明】

【0069】

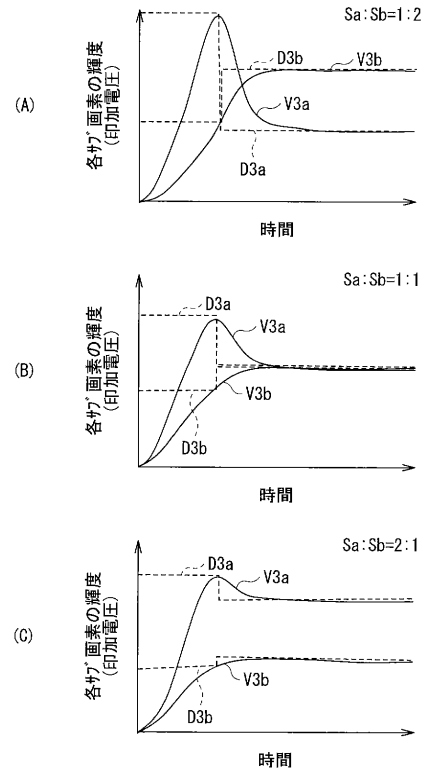
1 ... 液晶表示装置、2 ... 液晶表示パネル、20 , 20 - 1 ... 画素、20 A , 20 B ... サブ画素、21 A , 21 B ... TFT素子、22 A , 22 B ... 液晶素子、3 ... バックライト部、4 ... 映像信号処理部、40 ... フレームメモリ、41 ... 画像処理部、420 ... LUT保持部、421 , 422 ... マルチ画素変換部、430 A , 430 B ... LUT保持部、43 A , 43 B ... オーバードライブ処理部、51 ... データドライバ、52 ... ゲートドライバ、61 ... タイミング制御部、62 ... バックライト駆動部、Din ... 映像信号、D1 , D21 a , D21 b , D22 a , D22 b , D3 a , D3 b ... 映像信号、G , G A , G B ... ゲート線、D , D A , D B ... データ線、LUT1 , LUT2 A , LUT2 B ... ルックアップテーブル、V3 a , V3 b , V3 a b ... 印加電圧、Ytotal ... 画素全体の輝度 (合成波形)。

40

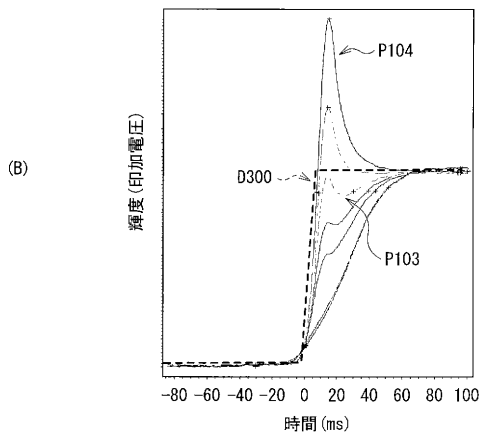
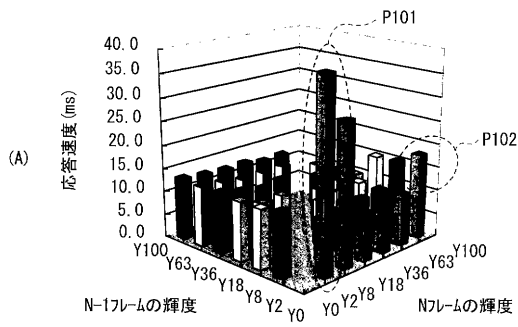
【図 6】



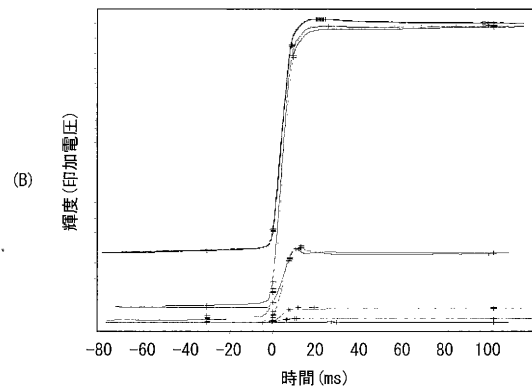
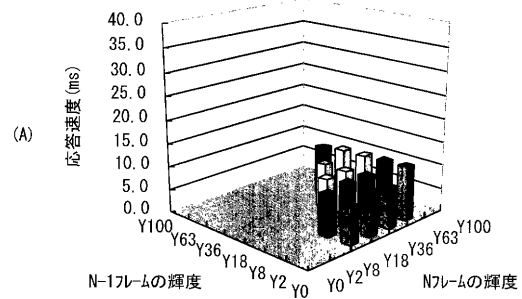
【図 7】



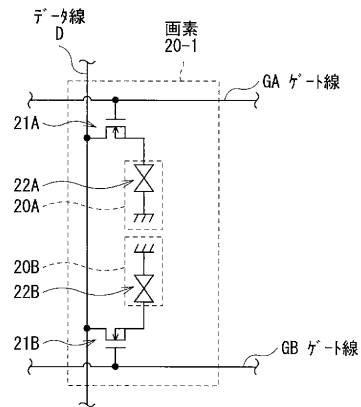
【図 8】



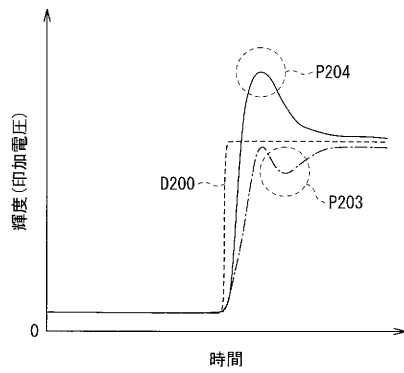
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 2 F	1/1368	
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 1 G
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 5 0 M
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 4 1 Q
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/20	6 3 1 B
G 0 9 G	3/20	6 2 1 E

F ターム(参考) 2H093 NA16 NA43 NA53 NC09 NC11 NC29 NC34 ND05 ND09 ND32
 NE03 NF09
 2H193 ZA04 ZD23 ZD32 ZD34 ZP03 ZQ08
 5C006 AA12 AA16 AA22 AC11 AC21 AC22 AC24 AF03 AF04 AF11
 AF23 AF42 AF43 AF44 AF45 AF46 AF51 AF71 AF84 AF85
 BB16 BC03 BC06 BC11 BC22 BC23 BF02 BF14 BF24 FA12
 FA14 FA16 FA18 FA25 FA29
 5C080 AA10 BB05 BB06 CC03 DD02 DD08 EE19 EE29 FF11 FF13
 GG12 GG13 GG15 GG17 JJ02 JJ03 JJ04 JJ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2009237352A	公开(公告)日	2009-10-15
申请号	JP2008084540	申请日	2008-03-27
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	荒島謙治		
发明人	荒島 謙治		
IPC分类号	G09G3/36 G02F1/133 G02F1/1343 G02F1/1368 G09G3/20		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.570 G02F1/133.575 G02F1/1343 G02F1/1368 G09G3/20.641.C G09G3/20.641.G G09G3/20.621.F G09G3/20.641.P G09G3/20.650.M G09G3/20.612.U G09G3/20.641.Q G09G3/20.631.V G09G3/20.641.R G09G3/20.631.B G09G3/20.621.E		
F-TERM分类号	2H092/JA24 2H092/JB05 2H092/NA05 2H092/PA06 2H092/QA09 2H093/NA16 2H093/NA43 2H093/NA53 2H093/NC09 2H093/NC11 2H093/NC29 2H093/NC34 2H093/ND05 2H093/ND09 2H093/ND32 2H093/NE03 2H093/NF09 2H193/ZA04 2H193/ZD23 2H193/ZD32 2H193/ZD34 2H193/ZP03 2H193/ZQ08 5C006/AA12 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC22 5C006/AC24 5C006/AF03 5C006/AF04 5C006/AF11 5C006/AF23 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF71 5C006/AF84 5C006/AF85 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BC22 5C006/BC23 5C006/BF02 5C006/BF14 5C006/BF24 5C006/FA12 5C006/FA14 5C006/FA16 5C006/FA18 5C006/FA25 5C006/FA29 5C080/AA10 5C080/BB05 5C080/BB06 5C080/CC03 5C080/DD02 5C080/DD08 5C080/EE19 5C080/EE29 5C080/FF11 5C080/FF13 5C080/GG12 5C080/GG13 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H192/AA24 2H192/BA13 2H192/BC24 2H192/CC24 2H192/CC64 2H192/GD61 2H192/JA13 2H193/ZA19 2H193/ZC25 2H193/ZD01 2H193/ZD02 2H193/ZD12 2H193/ZE01 2H193/ZF16 2H193/ZF17 2H193/ZF34 2H193/ZG02 2H193/ZG12 2H193/ZG14 2H193/ZH41 2H193/ZH44 2H193/ZH53 2H193/ZH79 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，能够在提高响应速度的同时保持显示图像的质量。解决方案：当驱动每个像素20的液晶元件22A，22B进行显示时，基于图像信号D1将对每个像素20的驱动在时间上划分为两个，以执行分割驱动。当对子像素20A和20B的图像信号D22a和D22b执行过驱动处理时，在子像素20A中使用大于适当过驱动量的过驱动量。另一方面，在子像素20B中使用小于适当的过驱动量的过驱动量。据此，液晶的响应特性得到改善，在整个像素20中，由于过冲现象和回摆现象的波形相互抵消。

