

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-32897

(P2008-32897A)

(43) 公開日 平成20年2月14日(2008.2.14)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号	特願2006-204622 (P2006-204622)	(71) 出願人	304053854
(22) 出願日	平成18年7月27日 (2006.7.27)		エプソンイメージングデバイス株式会社
			長野県安曇野市豊科田沢6925
		(74) 代理人	100107906
			弁理士 須藤 克彦
		(72) 発明者	瀬川 泰生
			東京都港区浜松町二丁目4番1号 三洋エ
			プソンイメージングデバイス株式会社内
		(72) 発明者	小野木 智英
			東京都港区浜松町二丁目4番1号 三洋エ
			プソンイメージングデバイス株式会社内
		Fターム(参考)	2H092 GA14 GA15 GA17 HA04 JA24
			JB04 JB05 JB13 KB14 NA01
			NA04 QA06

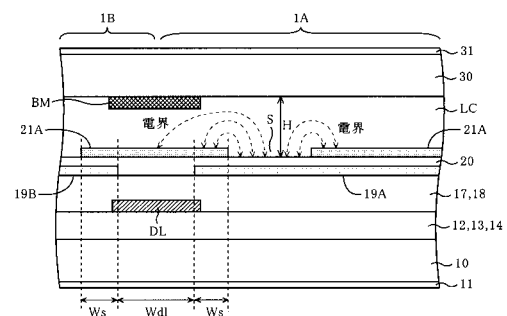
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】同一基板上の電極間の電界によって液晶分子の配向方向が制御される液晶表示装置において、各画素の開口率を低下させずに表示品位の向上を図る。

【解決手段】TFT基板10上には、表示信号線DLに接続された画素選択用の薄膜トランジスタTRが配置されている。薄膜トランジスタTRは、層間絶縁膜14、パッシベーション膜17、平坦化膜18に覆われている。表示信号線DL近傍の平坦化膜18上では、表示信号線DLの両端又は両端近傍まで画素1A、1Bの各画素電極層19A、19Bが延びている。各画素電極層19A、19Bは絶縁膜20に覆われている。表示信号線DL近傍の絶縁膜20上では、共通電極部21Aが、表示信号線DLと重畳する領域、及び表示信号線DLと重畳せず表示信号線DLの両側に延びる領域を覆っている。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

複数の画素を有し、

各画素は、信号線に接続された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極層と、前記画素電極層を覆う絶縁膜と、前記絶縁膜上に配置された共通電極層と、前記共通電極層上に配置された液晶層と、を備え、

前記共通電極層は、複数の共通電極部とスリット部を有し、前記共通電極部は、前記信号線上から前記信号線の両側に延びる領域を覆うことを特徴とする液晶表示装置。

【請求項 2】

前記スリット部は、その長手方向が前記信号線に沿って延びることを特徴とする請求項 1 記載の液晶表示装置。

10

【請求項 3】

前記共通電極部において、前記信号線を挟んで隣接する前記画素電極層の離間領域と重畳する領域の幅を $Wd1$ とし、前記画素電極層の前記離間領域と重畳する領域の両側に延びる各領域の幅を Ws とし、前記画素のセルギャップを H とすると、 $(Wd1 + Ws) > H$ を満たすことを特徴とする請求項 1 又は請求項 2 に記載の液晶表示装置。

【請求項 4】

$(Wd1 + Ws) > 4.5 \mu m$ を満たすことを特徴とする請求項 3 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、液晶表示装置に関し、特に、同一基板上の電極間の電界によって液晶分子の配向方向が制御される液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置の広視野角化を図る手段の一つとして、同一基板上の電極間に横方向の電界を発生させ、この電界により液晶分子を基板に平行な面内で回転させることで光スイッチング機能を持たせる方式が開発されている。この技術として、インプレーン・スイッチング (In-plane Switching, 以降、「IPS」と略称する) 方式や、IPS 方式を改良したフリンジフィールド・スイッチング (Fringe-Field Switching, 以降、「FFS」と略称する) 方式が知られている。

30

【0003】

次に、従来例に係る FFS 方式の液晶表示装置について図面を参照して説明する。図 4 は従来例に係る FFS 方式の液晶表示装置を示す平面図である。この液晶表示装置には複数の画素がマトリクス状に配置されているが、図 4 では、その中から後述する表示信号線 DL を跨いで隣接する 2 つの画素 1C, 1D のみを示している。図 5 は、その Z-Z 線に沿った断面図であり、画素 1C, 1D の境界近傍を示している。

【0004】

その概略構成を説明すると、図 4 に示すように、ガラス基板等の透明基板である TFT 基板 10 には、画素選択信号が供給されるゲート線 GL と表示信号が供給される表示信号線 DL が交差するように配置されている。TFT 基板 10 に形成された画素 1C には、コンタクトホール CH6 を通して表示信号線 DL と接続された画素選択用の薄膜トランジスタ TR が配置されている。薄膜トランジスタ TR より上層には、ITO (Indium Tin Oxide) 等の透明金属からなり、共通電位が供給される共通電極層 51 が配置されている。共通電極層 51 には開口部 51W が設けられている。さらに絶縁膜を介して、コンタクトホール CH7, CH8 を通して薄膜トランジスタ TR に接続され、表示信号が供給される画素電極層 53 が形成されている。画素電極層 53 は ITO 等の透明金属からなる。画素 1C の画素電極層 53 には複数の画素電極部 53A 及びスリット部 S が配置されている。なお、共通電極層 51 は、コンタクトホール CH9 を通して共通電位線 COM に接続されているが、画素 1C の外部において接続されてもよい。この構成は画素 1D についても同様

40

50

であり、複数の画素電極部 5 3 B 及びスリット部 S が配置されている。

【0005】

さらに、断面構成について説明すると、図 5 に示すように、T F T 基板 1 0 の光源 B L と対向する側には、光源 B L の光を直線偏光する第 1 の偏光板 1 1 が形成されている。T F T 基板 1 0 の光源 B L と対向しない側には、シリコン酸化膜又はシリコン窒化膜からなるバッファ膜 1 2 が形成されている。

【0006】

バッファ膜 1 2 上には、不図示の薄膜トランジスタ T R が配置されている。薄膜トランジスタ T R は、ポリシリコン等からなる不図示の能動層と、能動層を覆うゲート絶縁膜 1 3 と、その上に配置された不図示のゲート線からなる。薄膜トランジスタは、さらに層間絶縁膜 1 4 により覆われている。層間絶縁膜 1 4 上には、薄膜トランジスタ T R のドレイン領域と接続された表示信号線 D L が配置されている。表示信号線 D L は、パッシベーション膜 1 7 及び平坦化膜 1 8 に覆われている。平坦化膜 1 8 上には、共通電極層 5 1、これを覆う絶縁膜 5 2、画素電極部 5 3 A、5 3 B がこの順で積層されている。なお、絶縁膜 5 2 上には、画素電極部 5 3 A、5 3 B を覆う不図示の配向膜が形成されている。

【0007】

また、T F T 基板 1 0 と対向して、ガラス基板等の透明基板であるカラーフィルタ基板（以降、「C F 基板」と略称する）3 0 が配置されている。T F T 基板 1 0 と対向する側の C F 基板 3 0 には、表示信号線 D L と対向するブラックマトリクス B M、及び不図示のカラーフィルタ及び配向膜が形成されている。また、T F T 基板 1 0 と対向しない側の C F 基板 3 0 には、第 1 の偏光板 1 1 とクロスニコル配置された第 2 の偏光板 3 1 が形成されている。また、T F T 基板 1 0 と C F 基板 3 0 との間には、液晶層 L C が封止されている。液晶層 L C の液晶分子は、例えば正の誘電率異方性を有したネマティック液晶である。この液晶分子の長軸の平均的な配向方向（以降、単に「配向方向」と略称する）は、配向膜のラビング方向によって第 1 の偏光板 1 1 の偏光軸と平行になっている。

【0008】

上記液晶表示装置では、画素電極部 5 3 A、5 3 B に電圧が印加されない状態では、液晶層 L C の液晶分子の配向方向が第 1 の偏光板 1 1 の偏光軸と平行な傾きとなる。このとき、液晶層 L C を透過する直線偏光は、その偏光軸が第 2 の偏光板 3 1 の偏光軸と直交するため、第 2 の偏光板 3 1 から出射されない。即ち表示状態は黒表示となる。

【0009】

一方、画素電極部 5 3 A、5 3 B に電圧が印加され、画素電極部 5 3 A、5 3 B と共通電極層 5 1 との間に電界が生じると、液晶分子の配向方向がその電界の電気力線に沿うようにして回転する。このとき、液晶層 L C に入射した直線偏光は複屈折により楕円偏光となるが、第 2 の偏光板 3 1 を透過する直線偏光成分を有することになり、この場合の表示状態は白表示となる。

【0010】

なお、本願に関連する技術文献としては、以下の特許文献が挙げられる。

【特許文献 1】特開 2 0 0 3 - 5 7 6 7 0 号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

上述した液晶表示装置では、図 5 に示すように、表示信号線 D L を跨いで隣接する一方の画素 1 C の画素電極部 5 3 A の電界が、他方の画素 1 D の画素電極部 5 3 B に延びる場合がある。例として、隣接する画素 1 C、1 D の表示レベルが互いに異なり、共通電位を接地電位（0 V）、一方の画素 1 C の画素電極部 5 3 A を白表示レベル（4 V）、他方の画素 1 D の画素電極部 5 3 B を黒表示レベル（0 V）とする場合を考える。このとき、各画素 1 C、1 D 内では、各画素電極部 5 3 A、5 3 B と共通電極層 5 1 との間に各表示レベルに応じた電界が生じるが、それに加えて、画素電極部 5 3 A と、表示信号線 D L を跨いで隣接する画素電極部 5 3 B との間にも、画素 1 C の表示レベルに応じた電界が生じて

10

20

30

40

50

しまう。このような不要な電界の干渉により、本来ならば黒表示となるはずの画素 1 D の一部の液晶分子が回転し、それに伴って白表示となる部分、即ち光抜けする部分が存在することになる。この光抜けにより、表示品位が低下するという問題が生じていた。隣接する画素 1 C、1 D が互いに異なる表示色に対応したカラーフィルタを有している場合には、混色による表示品位の低下が生じていた。

【0012】

これらの問題に対しては、光抜けする部分をブラックマトリクス BM により覆うという対策が考えられるが、この場合、ブラックマトリクス BM の形成領域が広がり、各画素 1 C、1 D の開口率が低下して輝度が低下するという問題が生じていた。

【課題を解決するための手段】

10

【0013】

そこで本発明は、同一基板上の電極間の電界によって液晶分子の配向方向が制御される液晶表示装置において、各画素の開口率を低下させずに表示品位の向上を図るものである。

【0014】

即ち、本発明の液晶表示装置は、複数の画素を有し、各画素は、信号線に接続された薄膜トランジスタと、薄膜トランジスタに接続された画素電極層と、画素電極層を覆う絶縁膜と、絶縁膜上に配置された共通電極層と、共通電極層上に配置された液晶層と、を備え、共通電極層は、複数の共通電極部とスリット部を有し、共通電極部は、信号線上から信号線の両側に延びる領域を覆うことを特徴とする。

20

【0015】

係る構成により、隣接する画素間において電界の干渉が抑止され、光抜けが抑止されるため、表示品位が向上する。また、光抜けする領域を遮光する必要が無いため、ブラックマトリクスの領域が小さくなり、各画素の開口率を向上することができる。

【発明の効果】

【0016】

本発明によれば、同一基板上の電極間の電界によって液晶分子の配向方向が制御される液晶表示装置において、各画素の開口率を低下させずに表示品位の向上を図ることができる。

【発明を実施するための最良の形態】

30

【0017】

本発明の実施形態に係る表示装置の構成について図面を参照して説明する。図 1 は、本発明の実施形態に係る液晶表示装置を示す平面図である。この液晶表示装置には複数の画素がマトリクス状に配置されているが、図 1 では、その中から表示信号線 DL を跨いで隣接する 2 つの画素 1 A、1 B のみを示している。図 2 は、その X-X 線に沿った断面図であり、薄膜トランジスタ TR を含む画素 1 A の断面を示している。他方の画素 1 B の構成については、画素 1 A の構成と同様である。なお、図 1 及び図 2 では、図 4 及び図 5 に示したものと同一の構成要素については同一の符号を付して参照している。

【0018】

最初に概略構成を説明すると、図 1 及び図 2 に示すように、TF T 基板 10 に形成された画素 1 A において、バッファ層 12 上には、画素選択用の薄膜トランジスタ TR が配置されている。薄膜トランジスタ TR は、トップゲート型であり、ポリシリコン層等からなる能動層 PS、シリコン酸化膜又はシリコン窒化膜等からなり能動層 PS を覆うゲート絶縁膜 13、その上に配置されたゲート線 GL からなる。ゲート絶縁膜 13 上には、共通電位が供給される共通電位線 COM が形成されている。薄膜トランジスタ TR 及び共通電位線 COM は、層間絶縁膜 14 により覆われている。なお、薄膜トランジスタ TR は、ゲート電極、ゲート絶縁膜 13、及び能動層 PS がこの順で形成されてなるボトムゲート型であってもよい。

40

【0019】

層間絶縁膜 14 上には、コンタクトホール CH1 を通して薄膜トランジスタ TR の能動

50

層 P S のドレイン領域と接続された表示信号線 D L、及びコンタクトホール C H 2 を通して能動層 P S のソース領域と接続されたソース電極 1 5 が配置されている。また、層間絶縁膜 1 4 上には、コンタクトホール C H 3 を通して共通電位線 C O M と接続された電極 1 6 が形成されている。これらの電極及び表示信号線 D L は、パッシベーション膜 1 7 及び平坦化膜 1 8 に覆われている。

【0020】

平坦化膜 1 8 上には、I T O (Indium Tin Oxide) 等の透明金属からなり表示信号が供給される画素電極層 1 9 A、1 9 B が配置されている。画素電極層 1 9 A、1 9 B は、各画素 1 A、1 B 毎に分離して形成され、各画素のコンタクトホール C H 4 を通してソース電極 1 5 と接続されている。また、平坦化膜 1 8 上には、シリコン酸化膜又はシリコン窒化膜等からなり、画素電極層 1 9 A、1 9 B を覆う絶縁膜 2 0 が配置されている。

10

【0021】

絶縁膜 2 0 上には、コンタクトホール C H 5 を通して電極 1 6 と接続された共通電極層 2 1、及びこれを覆う配向膜 2 2 B が配置されている。この共通電極層 2 1 は、複数の共通電極部 2 1 A、2 1 B 及びスリット部 S を有している。以降、共通電極部 2 1 A は画素 1 A に配置され、共通電極部 2 1 B は画素 1 B に配置されるものとして説明する。

【0022】

図 1 のように各画素 1 A、1 B が表示信号に沿って縦長の形状を有している場合、各スリット部は、その長手方向が表示信号線 D L に沿って延びるようにして、互いに平行に配置される。これにより、各スリット部 S の長手方向が表示信号線 D L と直交する方向に沿って延びる場合に比して、スリット部 S の端部に生じるディスクリネーション部（液晶分子の配列の乱れによる表示欠陥部）の数を低減できる。ただし、ディスクリネーション部の低減を考慮する必要が無い場合は、各スリット部 S は、その長手方向が表示信号線 D L と直交する方向に沿って延びるように配置されてもよい。

20

【0023】

なお、共通電極層 2 1 は画素 1 A、1 B 毎に分離して形成されずに、連続して形成されたものであってもよい。また、共通電極層 2 1 は、コンタクトホール C H 3、C H 5 を通して電極 1 6 及び共通電位線 C O M に接続されているが、画素 1 A、1 B の外部において接続されてもよい。

【0024】

T F T 基板 1 0 と対向する C F 基板 3 0 及び液晶層 L C の構成については、図 5 に示したものと同様であるため説明を省略する。ただし図 2 では、T F T 基板 1 0 と対向する側の C F 基板 3 0 に配置される配向膜を配向膜 2 2 T として示している。

30

【0025】

次に、上記液晶表示装置の詳細な断面構造について図面を参照して説明する。図 3 は、図 1 の Y-Y 線に沿った断面図であり、表示信号線 D L を跨いで隣接する画素 1 A、1 B の境界近傍を示している。

【0026】

図 3 に示すように、表示信号線 D L 近傍の平坦化膜 1 8 上では、表示信号線 D L の両端又は両端近傍まで、画素 1 A の画素電極層 1 9 A と、それに隣接する画素 1 B の画素電極層 1 9 B が延びている。表示信号線 D L 近傍の絶縁膜 2 0 上では、共通電極部 2 1 A が、表示信号線 D L と重畳する領域、及び表示信号線 D L と重畳せず表示信号線 D L の両側に延びる領域を覆っている。

40

【0027】

ここで、共通電極部 2 1 A において、表示信号線 D L を挟んで隣接する画素電極層 1 9 A、1 9 B の離間領域と重畳する領域の幅を $W d 1$ とし、その幅 $W d 1$ で表される画素電極層 1 9 A、1 9 B の離間領域と重畳する領域の両側に延びる各領域の幅を $W s$ とする。また、画素 1 A、1 B のセルギャップを H とする。このとき、 $(W d 1 + W s) > H$ を満たすことが好ましい。さらにいえば、 $(W d 1 + W s) > 約 4.5 \mu m$ となることが好ましい。なお、表示信号線 D L の幅は、約 $2.5 \sim 8.0 \mu m$ であり、セルギャップ H は約

50

2. 0 ~ 5. 0 μm である。

【0028】

上記構成では、画素電極層19A, 19Bよりも上層に共通電極部21A, 21Bが配置されている。これにより、画素電極層19Aに印加された電位のうち、共通電極部21Aのスリット部Sの端部近傍と重畳する画素電極層19Aの領域に対応した分（印加された電位の約1割～2割）が液晶層LC内を通して、共通電極部21Aに影響する。即ち、画素電極層19A, 19Bが共通電極部21A, 21Bよりも上層である構成に比して、画素電極層19Aから生じる電界の幅が小さくなる。

【0029】

さらに画素1Aの共通電極部21Aは、表示信号線DL上のみならず、表示信号線DLの両側に至る領域を覆っている。これにより、画素1Aの画素電極層19Aと、表示信号線DLを跨いで隣接する画素1Bの画素電極層19Bに、表示レベルの異なる電圧（例えば白表示レベル4Vと黒表示レベル0V）がそれぞれ印加されたとしても、それらの画素電極層19Aと画素電極層19Bとの間では、互いを結ぶ電気力線が届かなくなる。従って、画素1Bにおいて、液晶分子を不要に回転させる電界、即ち、光り抜けの要因となるような電界が生じない。

【0030】

この液晶表示装置の動作は、電界による液晶分子の制御については従来例に係るものと同様であるが、上述したように隣接する画素1A, 1B間において電界の干渉が抑止され、光抜けが抑止されるため、従来例に比して表示品位が向上する。隣接する画素1A, 1Bが互いに異なる表示色に対応したカラーフィルタを有している場合には、光抜けを起因とする混色がなくなり、表示品位が向上する。

【0031】

また、光抜けする領域を遮光する必要があるため、ブラックマトリクスBMの領域が小さくなり、各画素1A, 1Bの開口率を向上することができる。即ち、表示の際の輝度が低下しない。また、設計上の観点では、光抜けする領域を遮光する必要があるため、製造プロセス上の制限によるブラックマトリクスBMの形成位置のずれを厳格に考慮する必要がなくなる。

【0032】

また、表示信号線DL近傍では、画素1A側の液晶分子が画素電極19Aと共通電極21Aとの間に生じる電界によって回転することにより、その領域が画素1Aの光透過に寄与するため、透過率の低下は生じない。

【0033】

なお、上記実施形態では、共通電極部21Aは、表示信号線DLを覆うものとしたが、上記と同等の効果を奏するものであれば、ゲート線GLを覆うようにして配置されてもよい。

【図面の簡単な説明】

【0034】

【図1】本発明の実施形態に係る液晶表示装置を示す平面図である。

【図2】図1のX-X線に沿った断面図である。

【図3】図1のY-Y線に沿った断面図である。

【図4】従来例に係る液晶表示装置を示す平面図である。

【図5】図4のZ-Z線に沿った断面図である。

【符号の説明】

【0035】

1A, 1B, 1C, 1D 画素

10 TFT基板

13 ゲート絶縁膜

16 電極

19A, 19B, 53 画素電極層

11 第1の偏光板

14 層間絶縁膜

17 パッシベーション膜

12 バッファ膜

15 ソース電極

18 平坦化膜

20, 52 絶縁膜

10

20

30

40

50

CH 1 ~ CH 9 コンタクトホール

[illegible]

专利名称(译)	液晶表示装置		
公开(公告)号	JP2008032897A	公开(公告)日	2008-02-14
申请号	JP2006204622	申请日	2006-07-27
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	瀬川泰生 小野木智英		
发明人	瀬川 泰生 小野木 智英		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA15 2H092/GA17 2H092/HA04 2H092/JA24 2H092/JB04 2H092/JB05 2H092/JB13 2H092/KB14 2H092/NA01 2H092/NA04 2H092/QA06 2H192/AA24 2H192/BB12 2H192/BB82 2H192/BC31 2H192/CB02 2H192/CB13 2H192/CB44 2H192/CC04 2H192/EA22 2H192/EA43 2H192/EA67 2H192/GA03		
代理人(译)	须藤克彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：在不降低液晶显示器中每个像素的孔径比的情况下提高显示质量，其中液晶分子的取向方向由同一基板上的电极之间的电场控制。ŽSOLUTION：连接到显示信号线DL的用于像素选择的薄膜晶体管TR设置在TFT基板10上。薄膜晶体管TR被层间绝缘膜14，钝化膜17和平坦化膜18覆盖。像素1A和1B的电极层19A和19B延伸到显示信号线DL附近的平坦化膜18上的显示信号线DL的两端或两端附近。每个像素电极层19A和19B被绝缘膜20覆盖。公共电极部分21A覆盖叠加在显示信号线DL上的区域和未叠加在显示信号线DL上并延伸到两端的区域。在显示信号线DL附近的绝缘膜20上的显示信号线DL的一部分。Ž

