

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-91918
(P2006-91918A)

(43) 公開日 平成18年4月6日(2006.4.6)

(51) Int.CI.	F 1	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
H01L 29/786 (2006.01)	H01L 29/78	617L
H01L 21/336 (2006.01)	H01L 29/78	617K
H01L 21/28 (2006.01)	H01L 29/78	612D
H01L 29/423 (2006.01)	H01L 29/78	616K

審査請求 有 請求項の数 10 O L (全 13 頁) 最終頁に続く

(21) 出願番号	特願2005-347737 (P2005-347737)	(71) 出願人	390019839 三星電子株式会社 Samsung Electronics Co., Ltd. 大韓民国京畿道水原市靈通区梅灘洞416 416, Maetan-dong, Yeon g-tong-gu, Suwon-si Gyeonggi-do, Republic of Korea
(22) 出願日	平成17年12月1日 (2005.12.1)	(74) 代理人	100093779 弁理士 服部 雅紀
(62) 分割の表示	特願2004-532 (P2004-532) の分割 原出願日 平成8年11月26日 (1996.11.26)	(72) 発明者	權 奈贊 大韓民国ソウル特別市永登浦区汝矣島洞5 0番地示範アパート19棟96号
(31) 優先権主張番号	1995 P 62170		
(32) 優先日	平成7年12月28日 (1995.12.28)		
(33) 優先権主張国	韓国 (KR)		
(31) 優先権主張番号	1996 P 18516		
(32) 優先日	平成8年5月29日 (1996.5.29)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

(54) 【発明の名称】 液晶表示装置の製造方法およびTFT基板

(57) 【要約】

【課題】 液晶表示装置製造の費用減少、生産性向上。

【解決手段】 TFT部及びゲート・パッド連結部に第1及び第2金属膜を蒸着しそれら金属膜をパターニングしゲート電極及びゲートパッドを形成する段階、全面に絶縁膜を形成する段階、第1及び第2非晶質シリコン膜パターンをTFT部の絶縁膜上に形成する段階であって第2非晶質シリコン膜全体の下部表面が第1非晶質シリコン膜表面と当接するようそれらのパターンを形成する段階、ソース及びドレイン電極をTFT部上に形成しソース及びドレイン電極間の第2非晶質シリコン膜を除去する段階、ドレイン電極及びゲートパッドの一部が露出されるよう保護膜を形成しゲートパッドの一部上の絶縁膜を除去する段階、第1及び第2画素電極パターンを形成する段階を含み、第1金属膜はCr、Mo、Ta及びTiのうち1つの金属膜であり、第2金属膜はAl又はAl合金である。

【選択図】 なし

【特許請求の範囲】

【請求項 1】

基板の TFT 部及びゲート - パッド連結部のそれぞれに第 1 金属膜及び第 2 金属膜を連続して蒸着し、前記第 1 金属膜及び前記第 2 金属膜を第 1 フォトリソグラフィー工程によってパターニングし、ゲート電極及びゲートパッドを基板上に形成する段階と、

前記ゲート電極及び前記ゲートパッドが形成された基板の全面に絶縁膜を形成する段階と、

第 2 フォトリソグラフィー工程によって、第 1 非晶質シリコン膜パターン及びドーピングされた第 2 非晶質シリコン膜パターンを前記 TFT 部の絶縁膜上に形成する段階であって、前記第 2 非晶質シリコン膜パターンが前記第 1 非晶質シリコン膜パターンの全面に形成されて前記第 2 非晶質シリコン膜全体の下部表面が前記第 1 非晶質シリコン膜の表面と当接するように、前記第 1 非晶質シリコン膜パターン及び前記第 2 非晶質シリコン膜パターンを形成する段階と、

第 3 フォトリソグラフィー工程によって、第 3 金属膜よりなるソース電極及びドレイン電極を前記 TFT 部上に形成し、前記ソース電極及び前記ドレイン電極間に位置する第 2 非晶質シリコン膜を除去する段階と、

前記ドレイン電極の一部及び前記ゲートパッドの一部が露出されるように保護膜を形成し、前記ゲートパッドの一部上の絶縁膜を第 4 フォトリソグラフィー工程によって除去する段階と、

第 5 フォトリソグラフィー工程によって、ドレイン電極と連結される第 1 画素電極パターンと、前記ゲートパッドと連結される第 2 画素電極パターンとを前記基板上に形成する段階とを含み、

前記第 1 金属膜は Cr、Mo、Ta 及び Ti を含むグループのうち選択される何れか 1 つの金属膜であり、

前記第 2 金属膜はアルミニウム又はアルミニウム合金膜であることを特徴とする液晶表示装置の製造方法。

【請求項 2】

前記第 2 金属膜は、前記第 1 金属膜より厚い厚さに形成されることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 3】

前記第 1 金属膜の側壁は前記基板に対して傾くように形成されることを特徴とする請求項 1 又は 2 に記載の液晶表示装置の製造方法。

【請求項 4】

前記ドレイン電極及び前記ソース電極のそれらの少なくとも一部は前記絶縁膜と接触することを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 5】

前記第 1 金属膜の側壁は前記基板に対して傾くように形成されることを特徴とする請求項 4 に記載の液晶表示装置の製造方法。

【請求項 6】

前記第 1 画素電極及び前記第 2 画素電極は透明な物質よりなることを特徴とする請求項 1、3 又は 4 に記載の液晶表示装置の製造方法。

【請求項 7】

基板上に形成された第 1 金属膜と、前記第 1 金属膜上に形成された第 2 金属膜よりなるゲート電極と、

前記基板上に形成された第 1 金属膜と、前記第 1 金属膜上的一部分に形成された第 2 金属膜よりなるゲートパッドと、

前記ゲート電極及び前記ゲートパッドが形成された基板上に前記ゲートパッドの第 1 金属膜の一部を露出するように形成された絶縁膜と、

前記ゲート電極上の絶縁膜上に形成された半導体膜パターンと、

前記半導体膜パターン上の両側に形成されたソース電極及びドレイン電極と、

10

20

30

40

50

前記ドレイン電極を露出させるコンタクトホールと前記ゲートパッドの第1金属膜を露出させるコンタクトホールとを有するように形成された保護膜パターンと、

前記保護膜パターン上に形成され、前記ドレイン電極と接触する第1画素電極パターンと、

前記保護膜パターン上に形成され、前記ゲートパッドの第1金属膜と接触する第2画素電極パターンとを備え、

前記第1金属膜はCr、Mo、Ta及びTiを含むグループのうち選択される何れか1つの金属膜であり、

前記第2金属膜はアルミニウム又はアルミニウム合金膜であり、

前記ゲート電極の側壁及び前記ゲートパッドの側壁は基板に対して傾いており、

10

前記半導体膜パターンは第1非晶質シリコン膜パターン及びその上部に形成されるドーピングされた第2非晶質シリコン膜パターンよりなり、前記第2非晶質シリコン膜パターンの一部は前記第1非晶質シリコン膜パターンと当接することを特徴とするTFT基板。

【請求項8】

前記第2金属膜の厚さは前記第1金属膜の厚さより厚いことを特徴とする請求項7に記載のTFT基板。

【請求項9】

前記ドレイン電極及び前記ソース電極のそれぞれの少なくとも一部は前記絶縁膜と接触することを特徴とする請求項7に記載のTFT基板。

【請求項10】

前記第1画素電極及び前記第2画素電極は透明な物質よりなることを特徴とする請求項7、8又は9に記載のTFT基板。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置の製造方法に係り、特に能動素子として薄膜トランジスタを具備して写真工程の数が減らすことのできる液晶表示装置の製造方法に関する。

30

【背景技術】

【0002】

情報表示装置は電気的な信号を視覚映像に変換させ、人間が直接情報を解読可能にする電子システムの一種であって、電子光学的素子である。このような表示装置としては液晶表示装置(Liquid Crystal Display: LCD)が最も広く使用されており、その他にもプラズマ放電を用いるプラズマ表示装置(Plasma Display Panel: PDP)、エレクトロルミネセンス(Electro Luminescence: EL)、最近多く研究されている電界放出表示装置(Field Emission Display: FED)、そして反射形としてミラーの動きを制御する可変ミラー素子(Deformable Mirror Device: DMD)等が開発され急速に普及している。

【0003】

その中で、液晶表示装置は電場により分子の配列が変化する液晶の光学的性質を用いる液晶技術と、微細パターンを形成することができる半導体技術とを合わせた表示装置であって平板表示装置の代名詞と言われる。液晶表示装置の中の、薄膜トランジスタを能動素子として使用する薄膜トランジスタ液晶表示装置(Thin Film Transistor LCD: TFT-LCD)は低消費電力、低電圧駆動力、薄形、軽量等の多様な長所を有している。

40

【0004】

一方、薄膜トランジスタ(以下TFTと称する)は一般トランジスタに比べて非常に薄いので、この製造工程は一般トランジスタの製造工程より複雑で生産性が低く、製造コストも高い。特に製造段階毎にマスクが使用され少なくとも7枚のマスクが必要である。従つて、TFTの生産性を高め、製造コストを低めるための様々な方法が研究されており、特

50

に製造工程に使用されるマスクの数を減らすための方法が広く研究されている。

【0005】

以下、添付した図面に基づき従来の技術による液晶表示装置の製造方法を説明する。

図1乃至図4は従来の技術による液晶表示装置の製造方法を説明するため示した断面図であって、特許文献1を参照したものである。各図で部材符号AはTFT部を示し、Bはゲート・パッド連結部を示す。

【0006】

図1を参照すれば、透明な基板2上に純粋アルミニウムを使用して第1金属膜を形成した後、前記第1金属膜を1次写真蝕刻してゲートパターン4、4aを形成する。前記ゲートパターンはTFT部ではゲート電極4として、ゲート・パッド連結部ではゲートパッド4aとして使用される。
10

図2を参照すれば、通常の写真工程を行ってゲート・パッド連結部の一部領域を遮断するフォトレジストパターン(図示せず)を形成した後、前記フォトレジストパターンを酸化防止膜にて使用して前記第1金属膜を酸化させ陽極酸化膜6を形成する。この際、前記陽極酸化膜6はTFT部に形成されたゲート電極4の全面と、ゲート・パッド連結部に位置するゲートパッド4aの一部領域上に形成される。

【0007】

図3を参照すれば、陽極酸化膜6が形成された前記基板2の全面に、例えば窒化膜を蒸着して絶縁膜8を形成する。次いで、絶縁膜8が形成された基板2の全面に非晶質のシリコン膜12を連続的に蒸着して半導体膜を形成した後、前記半導体膜を3次写真蝕刻してTFT部に活性領域として使用される半導体膜パターン10、12を形成する。
20

【0008】

図4を参照すれば、半導体膜パターンが形成された基板2の全面に4次写真工程を行ってゲート・パッド連結部に形成されたゲートパッド4aの一部を露出させるフォトレジストパターン(図示せず)を形成する。次いで、前記フォトレジストパターンをマスクとして使用して前記絶縁膜8を蝕刻することによりゲートパッド4aの一部を露出させるコンタクトホールを形成する。

【0009】

引続き、コンタクトホールが形成された基板の全面に、例えばクロム(Cr)を蒸着した後、前記クロム膜を5次写真蝕刻してTFT部にはソース電極14a及びドレイン電極14bを形成し、ゲート・パッド連結部には前記コンタクトホールを通して前記ゲートパッド4aと連結されるパッド電極14cを形成する。この際、前記5次写真蝕刻工程の進行時、TFT部に形成された前記ゲート電極4の上部の不純物がドーピングされた非晶質シリコン膜12も一部蝕刻され、ゲート電極の上部の非晶質シリコン膜10の一部が露出される。
30

【0010】

図5を参照すれば、ソース電極14a、ドレイン電極14b及びパッド電極14cが形成された基板2の全面に、例えば酸化膜を蒸着して保護膜16を形成した後、前記保護膜を6次に写真蝕刻してTFT部のドレイン電極14bの一部とゲート・パッド連結部のパッド電極14cの一部を露出させるコンタクトホールを形成する。
40

【0011】

次いで、コンタクトホールの形成された基板の全面に透明導電物質であるITO(Indium Tin Oxide)を蒸着した後、ITO膜を7次写真蝕刻することにより画素電極18、18aを形成する。これにより、TFTではドレイン電極14bと画素電極18が連結され、ゲート・パッド連結部ではパッド電極14cと画素電極18aが連結される。

【0012】

【特許文献1】米国特許第5,054,887号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

前述した従来の液晶表示装置の製造方法によれば、ゲートラインの低抵抗化のためゲート電極の物質として純粋アルミニウムを使用した。従って、アルミニウムによるヒロック(hilllock)を防止するため陽極酸化工程が伴うので、複雑な工程、生産性の減少及び製造コストの上昇の原因となった。

【0014】

本発明の目的は写真工程の数を減らして製造費用の減少及び生産性を向上させうる液晶表示装置の製造方法を提供することにある。

【課題を解決するための手段】

【0015】

前記目的を達成するための本発明の液晶表示装置の製造方法は、1次写真工程を用いて TFT 部及びゲート - パッド連結部の基板上に第1金属膜及び第2金属膜が順次に積層されてなるゲート電極及びゲートパッドを各々形成する段階と、ゲート電極及びゲートパッドが形成された前記基板の全面に絶縁膜を形成する段階と、2次写真工程を用いて TFT 部の前記絶縁膜上に半導体膜パターンを形成する段階と、3次写真工程を用いて TFT 部に第3金属膜よりなるソース電極及びドレイン電極を形成し、パッド部に第3金属膜よりなるパッド電極を形成する段階と、4次写真工程を用いて前記ドレイン電極の一部、ゲートパッドの一部及びパッド電極の一部を露出させる保護膜パターンを形成する段階と、前記保護膜パターンをマスクとして前記ゲートパッドを構成する第2金属膜を蝕刻して第1金属膜を露出させる段階と、5次写真工程を用いて前記 TFT 部のドレイン電極と連結される第1画素電極パターンと、前記ゲート - パッド連結部のゲートパッドとパッド部のパッド電極を連結する第2画素電極パターンを形成する段階とを含むことを特徴とする。10
20

【0016】

前記第1金属膜は耐火性金属として、Cr、Ta、Mo 及び Ti よりなるグループから選択された何れか1つで形成し、前記2金属膜はアルミニウムまたはアルミニウム合金で形成することが望ましい。

前記第3金属膜は Cr、Ta、Mo 及び Ti よりなるグループから選択された何れか1つで形成することが望ましい。10

【0017】

前記1次写真工程で第2金属膜に対してテープ蝕刻を行い、引続き第1金属膜に対して蝕刻を行うことにより、第1金属膜の幅を第2金属膜の幅より大きく形成することができる。30

前記目的を達成するための本発明による液晶表示装置の他の製造方法は、1次写真蝕刻工程を用いて TFT 部及びパッド部の基板上に、第1金属膜及び第2金属膜が順次に積層されてなるゲート電極及びゲートパッドを各々形成する段階と、ゲート電極及びゲートパッドが形成された前記基板の全面に絶縁膜を形成する段階と、2次写真工程を用いて TFT 部の前記絶縁膜上に半導体膜パターンを形成する段階と、3次写真工程を用いて TFT 部に第3金属膜よりなるソース電極及びドレイン電極を形成する段階と、ソース電極及びドレイン電極が形成された基板の全面に保護膜を形成した後、前記保護膜及び絶縁膜を4次写真蝕刻して前記 TFT 部のドレイン電極と前記パッド部のゲートパッドの一部を露出させる保護膜パターンを形成する段階と、前記保護膜パターンをマスクとして前記第2金属膜を蝕刻してパッド部の第1金属膜を露出させる段階と、5次写真工程を用いて前記 TFT 部のドレイン電極と接触する第1画素電極パターンと、前記パッドの第1金属膜と接触する第2画素電極パターンを形成する段階とを含むことを特徴とする。40

【0018】

前記第1金属膜は耐火性金属として、Cr、Ta、Mo 及び Ti よりなるグループから選択された何れか1つで形成し、前記第2金属膜はアルミニウムまたはアルミニウム合金で形成することが望ましい。

前記第3金属膜は Cr、Ta、Mo 及び Ti よりなるグループから選択された何れか1つで形成し、前記絶縁膜は SiN_x 及び SiN_x と SiO_x の二重膜よりなるグループから選択された何れか1つで形成することが望ましい。50

【0019】

そして、前記1次写真蝕刻工程で第2金属膜に対してテーパ蝕刻を行い、引続き第1金属膜に対して蝕刻を行う。

【発明を実施するための最良の形態】

【0020】

以下、添付された図面に基づき本発明の望ましい実施例を詳しく説明する。

図6は本発明による液晶表示装置を製造するための概略レイアウト図である。

部材番号100はゲートラインを形成するためのマスクパターンを、105はゲートパッドを形成するためのマスクパターンを、110はデータラインを形成するためのマスクパターンを、120は半導体膜を形成するためのマスクパターンを、130はソース電極ノドレイン電極を形成するためのマスクパターンを、140はTFT部の画素電極とドレイン電極を連結するコンタクトホールを形成するためのマスクパターンを、145はパッド部のゲートパッドと画素電極を連結するコンタクトホールを形成するためのマスクパターンを、150はTFT部の画素電極を形成するためのマスクパターンを、155はパッド部の画素電極を形成するためのマスクパターンを各々示す。

【0021】

図6を参照すれば、ゲートライン100が横に配列され、前記ゲートラインと直角方向にデータライン110がマトリックス状に配列され、前記ゲートライン100の末端にはゲートパッド105が、前記データラインの末端にはデータパッド115が備えられている。前記相互隣接した2つのゲートラインとデータラインに境界される領域に各々マトリックス状に画素領域が配列される。各TFTのゲート電極は各ゲートラインから画素領域内に突出された形で形成され、各TFTのドレイン電極とゲート電極との間に半導体膜120が形成され、TFTのソース電極は前記データライン110から突出された形で形成され、透明なITOで構成される画素電極150が各画素領域内に形成される。

【0022】

図7乃至図12は本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。部材符号CはTFT部であって図6のI-I'線の断面図であり、D及びEはゲート-パッド連結部及びパッド部であって図6のII-II'の断面図である。

図7はゲート電極を形成する段階を示す。

【0023】

詳しくは、透明な基板30上にCrのような耐火性金属を300~4000ほどの厚さで蒸着して第1金属膜31を形成した後、前記第1金属膜上にアルミニウムまたはアルミニウム合金を1000~4000ほどの厚さで蒸着して第2金属膜33を形成する。前記第1金属膜31はCr以外にTa、Mo及びTiよりなるグループから選択された何れか1つを使用して形成することができる。そして、前記アルミニウム合金としてはアルミニウム-ネオジム(Al-Nd)、アルミニウム-タンタル(Al-Ta)を使用することができる。

【0024】

次いで、前記第2金属膜33及び第1金属膜31を1次写真蝕刻してTFT部及びゲート-パッド連結部にゲート電極を形成する。この際、前記1次写真蝕刻工程は第2金属膜33に対してテーパ蝕刻を行い、連続して第1金属膜31を蝕刻することにより成される。従って、第1金属膜31の幅が第2金属膜33の幅より大きく形成される。

【0025】

このようにアルミニウム膜またはアルミニウム合金膜の下部に耐火性金属膜を形成することにより、アルミニウムまたはアルミニウム合金膜と基板との間の熱膨張率の差に因したアルミニウムヒロックの発生を防止することができる。また、既存の蝕刻工程をそのまま適用すると共にアルミニウムまたはアルミニウム合金膜と耐火性金属膜との蝕刻率の差を用いてテーパ蝕刻ができる。従って、ゲート電極の形成後、後続物質の蒸着時に段差を良好にすることができる。

【0026】

10

20

20

30

40

50

図 8 は半導体膜パターンを形成する段階を示す。

詳しくは、ゲート電極が形成された前記基板 30 の全面に、例えば窒化膜または酸化膜を蒸着して絶縁膜 35 を形成する。次いで、絶縁膜が形成された前記基板 30 の全面に非晶質シリコン膜 37 及び不純物がドーピングされた非晶質シリコン膜 39 を順次に蒸着して半導体膜を形成した。次いで、前記半導体膜を 2 次写真蝕刻して TFT 部に非晶質シリコン膜 37 及び不純物がドーピングされた非晶質シリコン膜 39 よりなる半導体膜パターンを形成する。

【 0 0 2 7 】

前記絶縁膜 35 は 2000 ~ 9000 ほどの厚さ、前記非晶質シリコン膜 37 は 1000 ~ 4000 ほどの厚さ、そして前記不純物がドーピングされた非晶質シリコン膜 39 は 300 ~ 1000 ほどの厚さで形成する。

図 9 はソース電極、ドレイン電極及びパッド電極を形成する段階を示す。

詳しくは、半導体膜パターンが形成された基板の全面に Cr のような耐火性金属を 300 ~ 4000 ほど蒸着して第 3 金属膜を形成した後、前記第 3 金属膜を 3 次写真蝕刻して TFT 部にソース電極 41a 及びドレイン電極 41b を形成し、パッド部にパッド電極 41c を形成する。この際、前記 3 次写真蝕刻時、TFT 部に形成された不純物がドーピングされた非晶質シリコン膜 39 も一部蝕刻されて非晶質シリコン膜 37 の一部が露出される。

【 0 0 2 8 】

図 10 は保護膜パターンを形成する段階を示す。

詳しくは、前記基板 30 の全面に、例えば窒化膜を使用して保護膜を形成した後、前記保護膜を 4 次写真蝕刻して保護膜パターン 43 を形成する。この際、TFT 部のドレイン電極 41b 及びパッド部のパッド電極 41c の一部が露出される。そして、ゲート - パッド連結部に形成されたゲート電極、即ち第 2 金属膜 33 上に形成されていた保護膜と絶縁膜 35 が同時に蝕刻され前記第 2 金属膜 33 が露出される。

【 0 0 2 9 】

図 11 はゲート - パッド連結部の露出された第 2 金属膜を蝕刻する段階を示す。

詳しくは、部材番号 45 にて示された部分、即ちゲート - パッド連結部に位置し、前記保護膜パターン 43 により露出された第 2 金属膜 33 を蝕刻して第 1 金属膜 31 を露出させる。この工程により後続工程で形成される画素電極と第 2 金属膜との間のコンタクト抵抗を減少させうる。

【 0 0 3 0 】

図 12 は画素電極を形成する段階を示す。

詳しくは、保護膜パターンが形成された基板 30 の全面に透明導電膜である ITO を蒸着した後、前記 ITO 膜を 5 次写真蝕刻して第 1 及び第 2 の画素電極 47 を形成する。これにより TFT 部ではドレイン 41b と第 1 の画素電極 47 が連結され、ゲート - パッド連結部のゲート電極とパッド部のパッド電極 41c が第 2 の画素電極 47 を通して連結される。

【 0 0 3 1 】

図 13 乃至図 16 は本発明の第 2 実施例による液晶表示装置の製造方法を説明するための断面図である。部材番号 F は TFT 部であって図 6 の I - I' 線の断面図であり、G はパッド部であって図 6 の II - II' の断面図である。

図 13 はゲート電極を形成する段階を示す。

詳しくは、透明な基板 50 の全面に Cr、Ta、Ti 等の耐火性金属を 300 ~ 400 ほどの厚さで蒸着して第 1 金属膜 51 を形成した後、アルミニウムまたはアルミニウム合金を 1000 ~ 4000 ほどの厚さで蒸着して第 2 金属膜 53 を形成する。その後、前記第 2 金属膜 53 及び前記第 1 金属膜 51 を 1 次写真蝕刻して TFT 部及びパッド部にゲート電極及びゲートパッドを形成する。

【 0 0 3 2 】

前記ゲート電極及びゲートパッドは一枚のマスクを使用して同時に形成される。前記 1

10

20

30

40

50

次写真蝕刻はまず第2金属膜53に対してテープ蝕刻を行い、引き続き第1金属膜51に対して蝕刻を行う。よって、第1金属膜51の幅が第2金属膜53の幅より広く形成される。

図14は半導体膜パターンを形成する段階を示す。

【0033】

詳しくは、ゲート電極及びゲートパッドが形成された基板50の全面に絶縁膜55及び半導体膜を形成した後、前記半導体膜を2次写真蝕刻してTFT部に活性領域にて使用される半導体膜パターン57を形成する。この際、前記絶縁膜55は窒化膜(SiNx)の単一膜または窒化膜(SiNx)及び酸化膜(SiOx)の二重膜を使用して2000~9000の厚さで形成し、前記半導体膜パターン57は非晶質シリコン膜と不純物がドーピングされた非晶質シリコンを連続に蒸着して形成することができる。

【0034】

図15はソース電極及びドレイン電極を形成する段階を示す。

詳しくは、半導体膜パターン57が形成された前記基板50の全面にCr、TiまたはMoのような耐火性金属を300~4000の厚さで蒸着して第3金属膜を形成した後、前記第3金属膜を3次写真蝕刻してTFT部にソース電極61a及びドレイン電極61bを形成する。

【0035】

図16は保護膜パターン及び画素電極を形成する段階を示す。

詳しくは、ソース電極及びドレイン電極が形成された前記基板の全面に、例えば窒化膜を蒸着して保護膜を形成した後、前記保護膜を4次写真蝕刻して保護膜パターン63を形成する。前記4次写真蝕刻時、TFT部のドレイン電極61bの一部が露出され、パッド部ではゲートパッド上部の絶縁膜と保護膜が同時に蝕刻されゲートパッドの一部が露出される。

【0036】

次いで、保護膜パターンにより露出された部分の第2金属膜53を蝕刻して第1金属膜51を露出させる。このように第2金属膜53を蝕刻することにより後続工程で形成される画素電極と第2金属膜との接触抵抗を減らすことができる。

その後、ITO膜を蒸着し5次写真蝕刻してTFT部のドレイン電極61bと接続される第1の画素電極65と、パッド部の第1金属膜と接続される第2の画素電極65を形成する。

【0037】

前述したように、本発明の液晶表示装置の製造方法は二重ゲート電極を使用すると共に少なくとも5回の写真蝕刻工程を適用して少なくとも7回の写真蝕刻工程が適用される従来の技術に比べて製造コストを大幅に低減し、製造収率を向上させうる。

【0038】

また、ゲート電極として耐火性金属膜とその上部に形成されるアルミニウム膜の二重膜で形成することにより、耐火性金属膜のストレス弛緩作用によりアルミニウム膜のヒロック成長を抑制することができる。

また、図16に示されたように、パッド部で画素電極を形成する前にアルミニウム膜またはアルミニウム合金膜を蝕刻することにより、後続工程で形成される画素電極とアルミニウム膜との間の接触抵抗を減らすことができる。

【0039】

本発明は前記実施例に限定されなく、本発明の技術的思想内で当分野の通常の知識を有する者により多くの変形が可能であることは明白である。

【図面の簡単な説明】

【0040】

【図1】従来の液晶表示装置の製造方法を説明するための断面図である。

【図2】従来の液晶表示装置の製造方法を説明するための断面図である。

【図3】従来の液晶表示装置の製造方法を説明するための断面図である。

10

20

30

40

50

【図4】従来の液晶表示装置の製造方法を説明するための断面図である。

【図5】従来の液晶表示装置の製造方法を説明するための断面図である。

【図6】本発明による液晶表示装置を製造するための概略レイアウト図である。

【図7】本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。

【図8】本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。

【図9】本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。

【図10】本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。 10

【図11】本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。

【図12】本発明の第1実施例による液晶表示装置の製造方法を説明するための断面図である。

【図13】本発明の第2実施例による液晶表示装置の製造方法を説明するための断面図である。

【図14】本発明の第2実施例による液晶表示装置の製造方法を説明するための断面図である。

【図15】本発明の第2実施例による液晶表示装置の製造方法を説明するための断面図である。 20

【図16】本発明の第2実施例による液晶表示装置の製造方法を説明するための断面図である。

【符号の説明】

【0041】

30 基板

31 第1金属膜

33 第2金属膜

35 絶縁膜

37 非晶質シリコン膜

39 ドーピングされた非晶質シリコン膜

41a ソース電極

41b ドレイン電極

41c パッド電極

43 保護膜パターン

47 画素電極

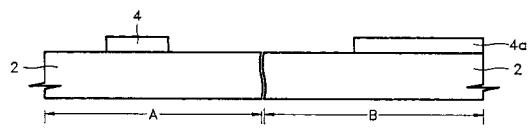
C TFT部

D ゲート - パッド連結部

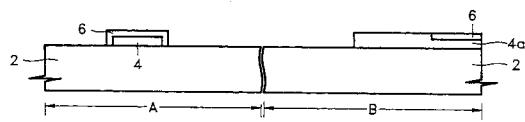
E パッド部

30

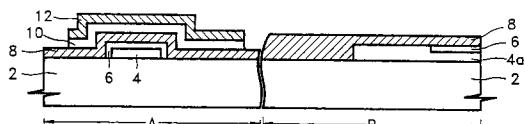
【図1】



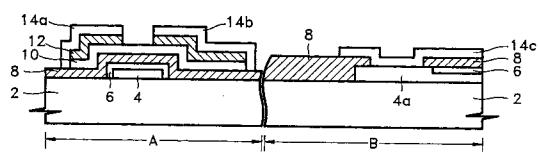
【図2】



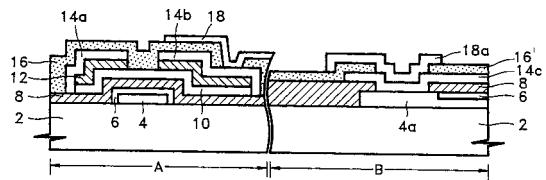
【図3】



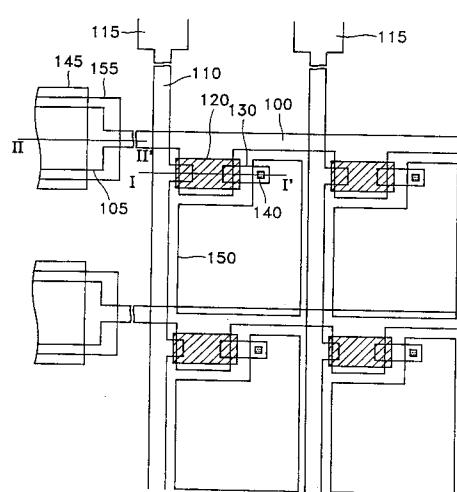
【図4】



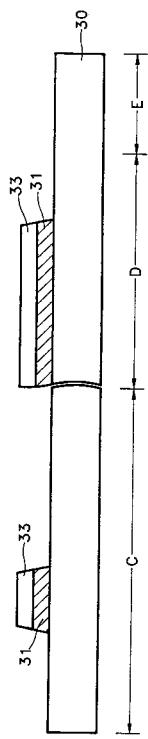
【図5】



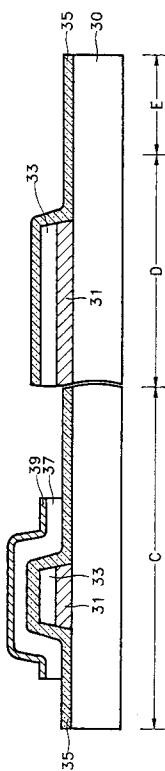
【図6】



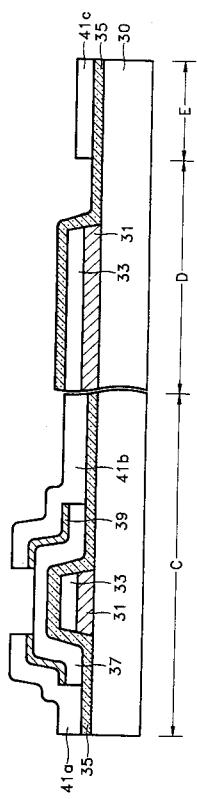
【図7】



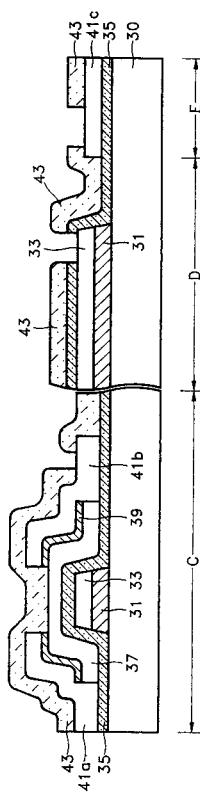
【図8】



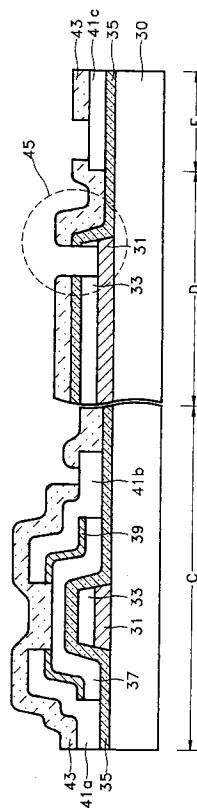
【図9】



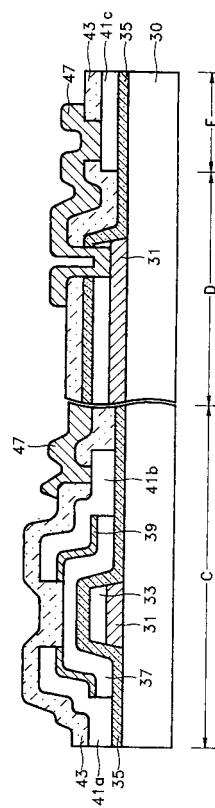
【図10】



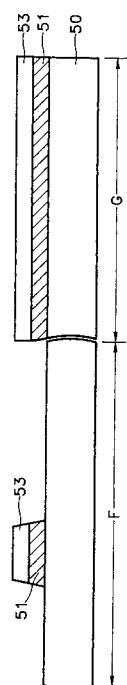
【図11】



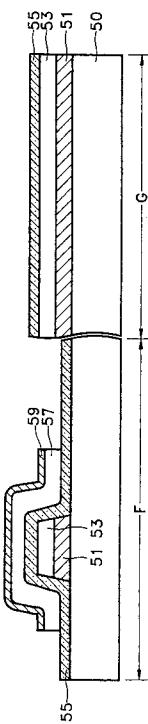
【図12】



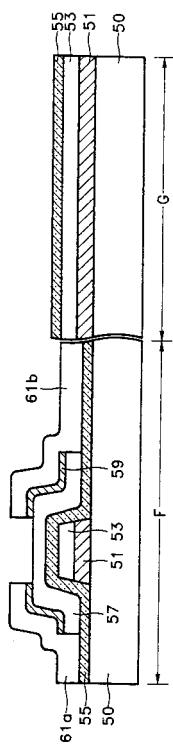
【図13】



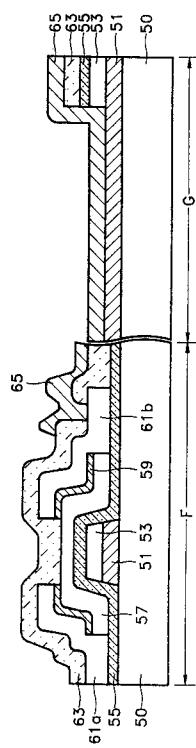
【図14】



【図15】



【図16】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 01 L 29/49 (2006.01)	H 01 L 21/28	3 0 1 R
H 01 L 23/52 (2006.01)	H 01 L 29/58	G
H 01 L 21/3205 (2006.01)	H 01 L 21/88	R

F ターム(参考) 2H092 GA12 GA24 GA29 GA32 GA40 HA04 JA26 JA28 JA34 JA36
JA37 JA40 JA41 JA46 JB22 JB24 JB31 JB57 KA05 KA12
KA18 KB04 KB24 KB25 MA04 MA13 MA17 MA27 MA37 NA25
NA27 NA29
4M104 AA01 AA08 AA09 BB13 BB14 BB16 BB17 CC05 DD34 DD63
FF08 FF13 GG09 GG20 HH03
5F033 GG04 HH08 HH10 HH17 HH18 HH20 HH21 HH38 JJ38 KK07
KK08 KK10 KK18 KK21 MM05 MM19 NN17 QQ08 QQ10 QQ34
VV06 VV15 XX09 XX16
5F110 AA03 AA16 AA26 BB01 CC07 EE03 EE04 EE06 EE14 EE23
EE43 FF02 FF03 FF09 FF27 GG02 GG15 GG25 GG42 HK04
HK32 HL07 HL22 NN02 NN33 NN72

专利名称(译)	制造液晶显示装置的方法和TFT基板		
公开(公告)号	JP2006091918A	公开(公告)日	2006-04-06
申请号	JP2005347737	申请日	2005-12-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	權寧贊		
发明人	權寧贊		
IPC分类号	G02F1/1368 H01L29/786 H01L21/336 H01L21/28 H01L29/423 H01L29/49 H01L23/52 H01L21/3205 G02F1/1333 G02F1/1343 G02F1/1345 G02F1/136 G02F1/1362 H01L21/768 H01L21/77 H01L21/84 H01L27/12		
CPC分类号	G02F1/13458 G02F1/1345 G02F1/1362 H01L27/12 H01L27/124 H01L27/1288 H01L29/4908 H01L29/66765		
FI分类号	G02F1/1368 H01L29/78.617.L H01L29/78.617.K H01L29/78.612.D H01L29/78.616.K H01L21/28.301.R H01L29/58.G H01L21/88.R G02F1/1345		
F-TERM分类号	2H092/GA12 2H092/GA24 2H092/GA29 2H092/GA32 2H092/GA40 2H092/HA04 2H092/JA26 2H092/JA28 2H092/JA34 2H092/JA36 2H092/JA37 2H092/JA40 2H092/JA41 2H092/JA46 2H092/JB22 2H092/JB24 2H092/JB31 2H092/JB57 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB24 2H092/KB25 2H092/MA04 2H092/MA13 2H092/MA17 2H092/MA27 2H092/MA37 2H092/NA25 2H092/NA27 2H092/NA29 4M104/AA01 4M104/AA08 4M104/AA09 4M104/BB13 4M104/BB14 4M104/BB16 4M104/BB17 4M104/CC05 4M104/DD34 4M104/DD63 4M104/FF08 4M104/FF13 4M104/GG09 4M104/GG20 4M104/HH03 5F033/GG04 5F033/HH08 5F033/HH10 5F033/HH17 5F033/HH18 5F033/HH20 5F033/HH21 5F033/HH38 5F033/JJ38 5F033/KK07 5F033/KK08 5F033/KK10 5F033/KK18 5F033/KK21 5F033/MM05 5F033/MM19 5F033/NN17 5F033/QQ08 5F033/QQ10 5F033/QQ34 5F033/VV06 5F033/VV15 5F033/XX09 5F033/XX16 5F110/AA03 5F110/AA16 5F110/AA26 5F110/BB01 5F110/CC07 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE23 5F110/EE43 5F110/FF02 5F110/FF03 5F110/FF09 5F110/FF27 5F110/GG02 5F110/GG15 5F110/GG25 5F110/GG42 5F110/HK04 5F110/HK32 5F110/HL07 5F110/HL22 5F110>NN02 5F110>NN33 5F110>NN72 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC12 2H192/CC32 2H192/FA64 2H192/FA65 2H192/HA47		
优先权	1995 P 62170 1995-12-28 KR 1996 P 18516 1996-05-29 KR		
其他公开文献	JP3976770B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：降低制造液晶显示器件的成本，提高生产率。通过在TFT部分和栅极焊盘连接部分上沉积第一和第二金属膜来形成栅电极和栅极焊盘，图案化金属膜以形成栅电极和栅极焊盘，在整个表面上形成绝缘膜，以及在TFT部分的绝缘膜上形成第二非晶硅膜图案的步骤，使得整个第二非晶硅膜的下表面与第一非晶硅膜的表面接触，在TFT部分上形成源极和漏极，去除源极和漏极之间的第二非晶硅膜，形成保护膜，以暴露漏极和栅极焊盘的一部分去除栅极焊盘的一部分上的绝缘膜，形成第一和第二像素电极图案，其中第一金属膜是Cr，Mo，Ta和Ti的一个金属膜第二金属膜是Al或Al合金。【选择图】无

図 6】

