

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-114941

(P2005-114941A)

(43) 公開日 平成17年4月28日(2005.4.28)

(51) Int.Cl.⁷

G09G 3/36
G02F 1/133
G09G 3/20
H04N 5/66

F I

G09G 3/36
G02F 1/133 550
G09G 3/20 622Q
G09G 3/20 623C
G09G 3/20 623U

テーマコード (参考)

2H093
5C006
5C058
5C080

審査請求 未請求 請求項の数 6 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2003-347692 (P2003-347692)

(22) 出願日 平成15年10月6日 (2003.10.6)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(74) 代理人 100097113

弁理士 堀 城之

(72) 発明者 藤根 俊之

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

Fターム(参考) 2H093 NA16 NA41 NA43 NC09 NC22
NC34 NC50 ND01 ND09 ND60
NH18
5C006 AA01 AC24 AF42 AF43 AF44
AF45 AF46 AF51 AF53 AF71
BC03 BC06 BC11 FA22 FA29
5C058 AA06 BA35 BB16

最終頁に続く

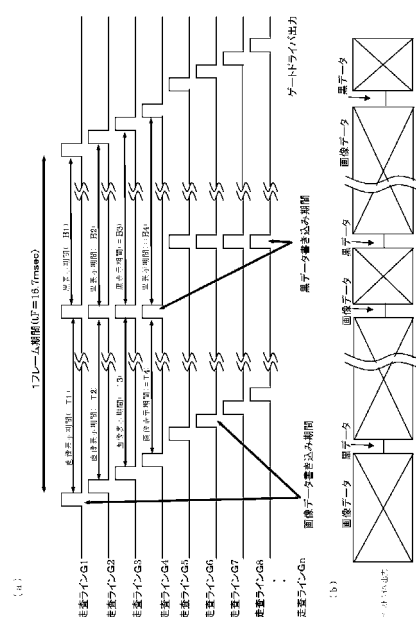
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 データの書き込み時間（電圧印加時間）を十分に確保するとともに、走査ライン毎の輝度差を十分に低減するようにして、動画像の表示を行う際においても動きボケの発生を防止するとともに、各走査ライン間の輝度差が視認されない範囲で、確実に所望の画像を行うことが可能とする。

【解決手段】 液晶コントローラにより連続する複数の走査ラインに対応するスイッチング素子であるTFTが同時にオンされて黒データが書き込まれることにより黒表示が行われるとき、制御CPUにより、画像データ及び黒データをTFTに印加する時間と、各走査ラインにおいて発生する輝度比が識別限界値である4%を超えないように設定された走査ラインの数とに基づき、黒データの液晶表示パネルへの書き込みを制御する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

複数の走査ラインと信号ラインとが交差する部分の液晶を順次走査によってオンされるスイッチング素子により駆動させる際、1 フレーム期間に前記スイッチング素子のゲートを2 回オンさせ、前記信号ラインからの画像データと黒データとを書き込む液晶表示装置であって、

連続する複数の前記走査ラインに対応する前記スイッチング素子を同時にオンさせて前記黒データを書き込むことにより黒表示させる表示制御手段と、

前記画像データ及び前記黒データの前記液晶への書き込みに必要な時間と、各走査ラインにおける表示輝度比が所定の値を超えないように設定された前記走査ラインの数とに基づき、前記表示制御手段による前記黒データの書き込みを制御する制御手段とを備えることを特徴とする液晶表示装置。 10

【請求項 2】

前記同時に黒データを書き込む走査ラインの数である同時黒書き込みライン数 x は、

n ; 全走査ライン数

t_B ; 黒表示期間

t_F ; 1 フレーム期間

としたとき、

$100 - 100 \times (t_B - t_F / (n + n/x)) t_B \quad 4 \text{ (輝度比 : \%)}$

(ここで、 $t_F / (n + n/x)$ は、前記黒データを前記液晶に書き込む時間である) の条件を満たしている 20

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画像データ及び前記黒データを前記液晶に書き込む時間は、前記スイッチング素子の充電に必要な時間を上回るように設定されていることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

複数の走査ラインと信号ラインとが交差する部分の液晶を順次走査によってオンされるスイッチング素子により駆動させる際、1 フレーム期間に前記スイッチング素子のゲートを2 回オンさせ、前記信号ラインからの画像データと黒データとを書き込む液晶表示制御方法であって、 30

連続する複数の前記走査ラインに対応する前記スイッチング素子を同時にオンさせて前記黒データを書き込むことにより黒表示させる工程と、

前記画像データ及び前記黒データの前記液晶への書き込みに必要な時間と、各走査ラインにおける表示輝度比が所定の値を超えないように設定された前記走査ラインの数とに基づき、前記黒データの書き込みを制御する工程とを有する

ことを特徴とする液晶表示制御方法。

【請求項 5】

前記同時に黒データを書き込む走査ラインの数である同時黒書き込みライン数 x は、

n ; 全走査ライン数 40

t_B ; 黒表示期間

t_F ; 1 フレーム期間

としたとき、

$100 - 100 \times (t_B - t_F / (n + n/x)) t_B \quad 4 \text{ (輝度比 : \%)}$

(ここで、 $t_F / (n + n/x)$ は、前記黒データを前記液晶に書き込む時間である) の条件を満たしている

ことを特徴とする請求項 4 に記載の液晶表示制御方法。

【請求項 6】

前記画像データ及び前記黒データを前記液晶に書き込む時間は、前記スイッチング素子の充電時間を上回るように設定されていることを特徴とする請求項 4 又は 5 に記載の液晶 50

表示制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示パネルを用いて画像を表示する液晶表示装置に係り、特に液晶表示パネルを用いて動画像を表示する際に生じる動きボケの改善に適した液晶表示装置に関するものである。

【背景技術】

【0002】

近年、液晶表示装置（Liquid Crystal Display：以下、LCDという）は大型化、高精細化が進み、表示される画像もパーソナルコンピュータやワードプロセッサ等に用いられる液晶表示装置のように主として静止画像を扱うものから、TV等として用いられる液晶表示装置のように動画像を扱う分野にも普及しつつある。LCDは、陰極線管（Cathod Ray Tube：以下、CRTという）を備えるTVに比べて薄型であり、場所をさほど占有せずに設置することができるため、一般家庭へも普及しつつある。

【0003】

LCDは、第1の基板に形成された複数の走査ラインと、第2の基板に形成された複数の信号ラインとが格子状に配置され、さらに第1及び第2の基板間に異方性誘電率を有する液晶が封入され、各走査ラインと信号ラインとが交差する部分に印加される画像データに応じた電界の強さを調節して第1及び第2の基板を透過する光の量を調節することにより所望の画像を表示させるものである。また、各走査ラインと各信号ラインとが交差する部分の液晶を駆動する場合、各走査ラインと各信号ラインとが交差する近傍に配置した非線形素子（スイッチング素子）であるTFT（Thin Film Transistor）によって行うことが主流となっている。

【0004】

ところで、このようなLCDは、CRTに比べ、上述したように薄型である等の利点を有するが、動画像の表示にあってはCRTとは異なる画質劣化が見られる。すなわち、CRTは電子ビームが管面の蛍光体に当たった時点から数ミリ秒の間だけ光を発するいわゆるインパルス型であるのに対し、LCDは画素へのデータの書き込みが終わった時点から次の書き込みに至るまで1フレーム期間表示光を保持するいわゆるホールド型である。

【0005】

そのため、動画像を表示する場合、インパルス型であるCRTは時間に対応した位置に画像が瞬間的に表示されるのに対し、ホールド型であるLCDでは新たに書き込みを行う直前まで1フレーム前の画像が残ることになる。このように、1フレーム前の画像が残ることになると、視覚の時間積分効果等により、1フレーム前の画像と現フレームの画像とが重なって見える。このような現象は、一般に動きボケと呼ばれており、動画像の表示における画質劣化を改善するために、その動きボケを低減させる必要がある。

【0006】

このような動きボケを低減するものとして、図10（a）に示すように、垂直ブランキング期間に黒表示になる所定電圧を液晶に印加することで、画像データに基づいた画素への書き込み電圧をリセットする方法がある。つまり、1フレーム分の画像を表示した後に、全走査ラインに信号ラインを介し一括して同時に黒データを挿入することで、1フレーム分の画像を各走査ライン毎に順次表示した後、全走査ラインに対して同時に黒を表示するというものである。

【0007】

しかしながら、この方法で表示を行うと、画像の表示時間が液晶表示パネルの垂直方向位置で異なるため、図10（b）に示すように、液晶表示パネルの場所により輝度差が生じるという問題がある。つまり、1フレーム分の画像を表示する場合、液晶表示パネルの上方から下方に向けて画像データの順次書き込み走査が行われるのに対し、黒を表示する際は画面全体に対して同時に一括して黒データの書き込みが行われることにより、1フレ

ーム期間における液晶表示パネルの上側の走査ラインと下側の走査ラインとでは画像表示期間が異なってしまうためである。ちなみに、その画像表示期間は表示輝度に比例するものであり、画像表示期間が短いと輝度が低くなり、逆に画像表示期間が長いと輝度が高くなる。

【 0 0 0 8 】

このような液晶表示パネルの垂直方向位置により輝度差が生じるという問題を解消するものとして、特許文献 1 に示されているような各画像データ間に黒データを挿入する方法がある。これは、図 1 1 (a) に示すように、1 つの走査ラインを走査するのに必要な時間より短い時間内で画像データ用選択期間と黒表示用選択期間とを設定し、画像データ用選択期間において信号ラインからの画像データに応じた画像を表示し、黒表示用選択期間において信号ラインからの黒データに応じた黒表示をすることで、1 フレーム期間において各走査ライン毎に画像データに基づいた画素への書き込み電圧をリセットするようにしたものである。

10

【 0 0 0 9 】

これによれば、走査ライン毎に順次黒データが挿入されるため、上述した全走査ラインに一括して同時に黒データを挿入する方法に比べ、液晶表示パネルの垂直方向位置での画像表示期間の差は等しくなるので、図 1 1 (b) に示すように、液晶表示パネルの場所によって生じていた輝度差が低減される。

【特許文献 1】特開 2 0 0 1 - 1 6 6 2 8 0 号公報

【 発明の開示 】

20

【 発明が解決しようとする課題 】

【 0 0 1 0 】

ところで、上述した特許文献 1 のように、単に走査ライン毎に順次黒データを書き込むようにすると、液晶表示パネルの垂直方向位置によって生じていた輝度差が低減されるものの、画像データ及び黒データを液晶に書き込む時間（電圧印加時間）の確保が不十分となり（約 1 / 2 に短縮される）、所望の画像を表示することができなくなるとともに、適切な黒表示もなされないという現象を招来してしまう。

【 0 0 1 1 】

すなわち、所望の画像表示及び黒表示を適切に行わせるためには、液晶画素への画像データ及び黒データを書き込む時間（電圧印加時間＝ゲートパルス幅）を十分に確保する必要がある、このデータの書き込み時間（電圧印加時間＝ゲートパルス幅）を十分に確保するためには、連続する複数の走査ラインに同時に黒データを書き込む必要がある。

30

【 0 0 1 2 】

このように、画像データ及び黒データの書き込み時間（電圧印加時間）を確保するために、単に複数の走査ラインに同時に黒データを書き込むようにすると、走査ライン毎の表示輝度差が大きくなってしまうため、画像データ及び黒データの液晶への書き込みに要する時間（電圧印加時間）を確保でき、且つ走査ライン毎の表示輝度差が視認されない範囲となるように、連続させて同時に黒データを書き込むべき走査ラインの数を適切な値にする必要がある。

【 0 0 1 3 】

40

解決しようとする問題点は、画像データ及び黒データの書き込みに要する時間（電圧印加時間）を確保しようとする、多数の走査ラインへ同時に黒データを書き込む必要があるが、黒データを同時に書き込む走査ラインの数を単に増やすと、走査ライン毎の輝度差が大きくなってしまう点である。

【 課題を解決するための手段 】

【 0 0 1 4 】

本発明の液晶表示装置は、複数の走査ラインと信号ラインとが交差する部分の液晶を順次走査によってオンされるスイッチング素子により駆動させる際、1 フレーム期間にスイッチング素子のゲートを 2 回オンさせ、信号ラインからの画像データと黒データとを書き込む液晶表示装置であって、連続する複数の走査ラインに対応するスイッチング素子を同

50

時にオンさせて黒データを書き込むことにより黒表示させる表示制御手段と、前記画像データ及び前記黒データの前記液晶への書き込みに必要な時間と、各走査ラインにおける表示輝度比が所定の値を超えないように設定された走査ラインの数とに基づき、表示制御手段による黒データの書き込みを制御する制御手段とを備えることを特徴とする。

また、前記同時に黒データを書き込む走査ラインの数である同時黒書き込みライン数 x は、

n ; 全走査ライン数

t_B ; 黒表示期間

t_F ; 1フレーム期間

としたとき、

$$100 - 100 \times (t_B - t_F / (n + n/x)) t_B \quad 4 \text{ (輝度比 : \%)}$$

(ここで、 $t_F / (n + n/x)$ は、前記黒データを前記液晶に書き込む時間である) の条件を満たしていることを特徴とする。

また、前記画像データ及び前記黒データを前記液晶に書き込む時間は、前記スイッチング素子の充電に必要な時間を上回るように設定されていることを特徴とする。

本発明の液晶表示制御方法は、複数の走査ラインと信号ラインとが交差する部分の液晶を順次走査によってオンされるスイッチング素子により駆動させる際、1フレーム期間にスイッチング素子のゲートを2回オンさせ、信号ラインからの画像データと黒データとを書き込む液晶表示制御方法であって、連続する複数の走査ラインに対応するスイッチング素子を同時にオンさせて黒データを書き込むことにより黒表示させる工程と、前記画像データ及び前記黒データの前記液晶への書き込みに必要な時間と、各走査ラインにおける表示輝度比が所定の値を超えないように設定された走査ラインの数とに基づき、黒データの書き込みを制御する工程とを有することを特徴とする。

また、前記同時に黒データを書き込む走査ラインの数である同時黒書き込みライン数 x は、

n ; 全走査ライン数

t_B ; 黒表示期間

t_F ; 1フレーム期間

としたとき、

$$100 - 100 \times (t_B - t_F / (n + n/x)) t_B \quad 4 \text{ (輝度比 : \%)}$$

(ここで、 $t_F / (n + n/x)$ は、前記黒データを前記液晶に書き込む時間である) の条件を満たしていることを特徴とする。

また、前記画像データ及び前記黒データを前記液晶に書き込む時間は、前記スイッチング素子の充電に必要な時間を上回るように設定されていることを特徴とする。

本発明の液晶表示装置は、表示制御手段により連続する複数の走査ラインに対応するスイッチング素子が同時にオンされて黒データが書き込まれることで黒表示が行われるとき、制御手段により、画像データ及び黒データの液晶表示パネルへの書き込みに必要な時間と、各走査ラインにおける輝度比が所定の値を超えないように設定された走査ラインの数とに基づき、黒データの書き込みを制御するようにしたので、画像データ及び黒データの書き込み時間(電圧印加時間)を十分に確保することが可能になるとともに、走査ライン毎に発生する輝度差を低減して、画質の劣化を防止することができる。

【発明の効果】

【0015】

本発明の液晶表示装置は、画像データ及び黒データの書き込み時間(電圧印加時間)を十分に確保するとともに、走査ライン毎の輝度差を十分に低減するようにしたので、動画の画像表示を行う際においても動きボケの発生を防止するとともに、各走査ライン間の輝度差が視認されない範囲で、確実に所望の画像を行うことが可能となり、高画質の動画表示を実現することができる。

【発明を実施するための最良の形態】

【0016】

10

20

30

40

50

本発明の液晶表示装置においては、1フレーム期間（たとえば60Hzの順次走査（プログレッシブスキャン）の場合、16.7ms）において、画像データ及び黒データの液晶表示パネルへの書き込む時間（電圧印加時間）を十分に確保するために、1走査ライン毎に順次画像データを書き込むとともに、連続する複数の走査ラインへ同時に黒データを書き込むことになるが、その際、画像データ及び黒データの液晶画素への書き込み時間（電圧印加時間）を十分に確保し、併せて走査ライン毎の表示輝度差が視認される程度に大きくなってしまわないように、同時に黒データを書き込むべき走査ラインの数を適切な値にして擬似インパルス表示を行わせる。

【0017】

図1は本発明の液晶表示装置の一実施形態を説明するための図、図2は図1のゲートドライバの一構成例を示す図、図3はシングルスキャンとデュアルスキャンの定義を説明するための図、図4は図1の液晶表示装置による液晶表示制御方法を説明するための図、図5は図1の液晶表示装置における画像データ及び黒データの書き込みタイミングを示すタイミングチャート、図6は隣接するライン間における輝度差の識別限界について説明するための図、図7はそれぞれ仕様の異なる液晶表示装置におけるの同時黒書き込みライン数と最大輝度比との関係を示す図、図8はそれぞれ仕様の異なる液晶表示装置におけるの最大同時黒書き込みライン数を示す図、図9は同時黒書き込みライン数とデータ書き込み時間との関係を示す図である。

【0018】

図1に示す液晶表示装置は、たとえば順次走査（プログレッシブスキャン）によって画像を表示させる表示方式を用いたものであって、後述の非線形素子（スイッチング素子）であるTFT（Thin Film Transistor）15aを用いたアクティブマトリクス型であり、制御CPU10、黒データ供給部11、液晶コントローラ12、ゲートドライバ13、ソースドライバ14、液晶表示パネル15を備えている。

【0019】

制御手段としての制御CPU10は、画像データ及び黒データに基づいて、液晶コントローラ12による表示動作を制御する。また、制御CPU10は、液晶コントローラ12による表示動作を制御するとき、黒データ供給部11からの黒データを画像データに挿入させるが、その際、黒データの書き込みに要する電圧印加時間を確保でき、さらに後述の連続する走査ラインG1～Gn毎の輝度差が大きくなってしまわないように設定された黒データを同時に書き込むべき走査ラインの数を基に制御する。なお、画像データ及び黒データの書き込み時間（電圧印加時間＝ゲートパルス幅）と、隣り合う走査ライン毎の輝度差が視認される程度に大きくなってしまわないように設定された黒データを同時に書き込むべき走査ラインの数の詳細については後述する。また、以下においては、黒データを同時に書き込むべき走査ラインの数を、同時黒書き込みライン数という。

【0020】

黒データ供給部11は、液晶表示パネル15に黒表示を行わせるための黒データを液晶コントローラ12に供給する。なお、黒データは、液晶コントローラ12内に予め格納しておいてもよい。この場合には、黒データ供給部11を省くことができる。

【0021】

表示制御手段としての液晶コントローラ12は、上述した制御CPU10の制御により、液晶表示パネル15の表示動作をコントロールする。表示動作をコントロールするに際しては、画像データ及び黒データに基づき、ゲートドライバ13及びソースドライバ14を後述のように駆動させる。ゲートドライバ13は、後述の各走査ラインG1～Gnを順次走査し、各走査ラインG1～Gnに接続されている後述のTFT15aのゲート電極Gに走査電圧を印加してTFT15aをオン状態とする。

【0022】

このような順次走査によるTFT15aのオン状態を、画像データ書き込み期間とする。また、ゲートドライバ13は、1フレーム期間内において、制御CPU10によって制御される、同時黒書き込みライン数に応じた後述の走査ラインを介して同時に後述の各T

10

20

30

40

50

F T 1 5 a のゲート電極 G に走査電圧を印加し、T F T 1 5 a を 2 度オン状態とする。このような 1 フレーム期間内においての 2 度目の T F T 1 5 a のオン状態を、黒データ書き込み期間とする。

【 0 0 2 3 】

ソースドライバ 1 4 は、画像データ書き込み期間において、画像データに応じた信号電圧をいずれかの信号ラインを介し、後述の T F T 1 5 a のソース電極 S に印加する。後述の T F T 1 5 a のソース電極 S に印加された信号電圧が後述の画素電極 1 5 b に書き込まれると、一定の電位に設定された後述の共通電極 1 5 c と画素電極 1 5 b に書き込まれた信号電圧との電位差により光の透過量が制御されて画像表示が行われる。

【 0 0 2 4 】

また、ソースドライバ 1 4 は、黒データ書き込み期間において、黒データに応じた信号電圧をいずれかの信号ラインを介し、T F T 1 5 a のソース電極 S に印加する。後述の T F T 1 5 a のソース電極 S に印加された信号電圧が画素電極 1 5 b に書き込まれると、一定の電位に設定された共通電極 1 5 c と画素電極 1 5 b に書き込まれた信号電圧との電位差により光の透過量が制御されて黒表示が行われる。

【 0 0 2 5 】

液晶表示パネル 1 5 は、図示しない第 1 の基板に形成された複数の走査ライン G 1 ~ G n と、図示しない第 2 の基板に形成された複数の信号ライン S 1 ~ S m とが格子状に配置され、さらに図示しない第 1 及び第 2 の基板間に異方性誘電率を有する液晶が封入され、各走査ライン G 1 ~ G n と信号ライン S 1 ~ S m とが交差する部分に印加される画像データに応じた電界の強さを調節して第 1 及び第 2 の基板を透過する光の量を調節することにより所望の画像を表示させるものである。また、各走査ライン G 1 ~ G n と各信号ライン S 1 ~ S m とが交差する部分の近傍には、T F T 1 5 a が配置されている。なお、R G B の画素に対応させる場合はそれぞれの画素に対応するように 3 個の T F T 1 5 a が配置されることになるが、ここでは説明の便宜上、1 個の T F T 1 5 a の場合について示している。

【 0 0 2 6 】

各 T F T 1 5 a のゲート電極 G は走査ライン G 1 ~ G n に接続され、そのソース電極 S は信号ライン S 1 ~ S m に接続され、そのドレイン電極 D は画素電極 1 5 b に接続されている。上記の図示しない第 1 及び第 2 の基板は、対向する位置に配置され、I T O 等の透明電極によりガラス基板表面の一面に共通電極 1 5 c が形成されている。そして、この共通電極 1 5 c と第 1 のガラス基板上に形成された画素電極 1 5 b との間に液晶が封入されている。

【 0 0 2 7 】

ここで、図 2 により、ゲートドライバ 1 3 の一構成例について説明する。

図 2 は、たとえば X G A (1 0 2 4 × 7 6 8 : シングルスキヤン) の仕様による場合であって、同時黒書き込みライン数がたとえば 4 本である場合を示している。

【 0 0 2 8 】

図 2 (a) に示すように、ゲートドライバ 1 3 は、4 本の表示ラインに対応させて設けられた複数のセクタ部 1 3 b を有している。各セクタ部 1 3 b の入力側には、上述した液晶コントローラ 1 2 からの制御信号を取り込むための複数のシフトレジスタ 1 3 c が設けられている。これらシフトレジスタ 1 3 c の数は、

「表示ライン数 + 表示ライン数 / 同時黒書き込みライン数」

となっている。

【 0 0 2 9 】

ここでは、走査ライン G 1 ~ G n のそれぞれが各表示ラインに相当し、たとえば X G A (1 0 2 4 × 7 6 8 : シングルスキヤン) の仕様による場合、

表示ライン数 = 7 6 8 本

同時黒書き込みライン数 = 4 本

であるため、

10

20

30

40

50

シフトレジスタ 13c の数は、 $768 + 768 / 4 = 960$ となる。

各セクタ部 13b の出力側には、表示ライン数 = 768 本に相当するゲートバッファ 13d が設けられている。

【0030】

表示ラインの 1 ~ 4 本目に対応するセクタ部 13b には、シフトレジスタ 13c のたとえば 700 番目からのデータが取り込まれ、表示ラインの 5 ~ 8 本目に対応するセクタ部 13b には、シフトレジスタ 13c のたとえば $700 - 5 = 695$ 番目からのデータが取り込まれ、以降、同様にしてそれぞれ 4 本の表示ラインに対応させて設けられた各セクタ部 13b に後述のシフトレジスタ 13c からデータが取り込まれるようになっている。

10

【0031】

ここで、たとえば表示ラインの 1 ~ 4 本目に対応するセクタ部 13b には、シフトレジスタ 13c のたとえば 700 番目からのデータが取り込まれるようになっているが、これは黒書き込み動作を、画像データの書き込み後、所定時間ずらして実施する必要があるためである。ずらす時間としては、どのくらいの時間黒を表示するかで決まるものであり、たとえば、1 フレーム期間である 16.7 msec のうち 50 % の時間黒を表示するのであれば、表示ラインに画像データを書き込んだ後、 $16.7 \times 0.5 = 8.35 \text{ msec}$ 後に黒データを書き込むように、接続されるべきシフトレジスタ 13c が選択される。

【0032】

すなわち、たとえば XGA (1024×768 : シングルスキャン) の仕様による場合、黒データを 4 ライン同時に書き込み、50 % の黒データを表示しようとする、シフトレジスタ 13c のシフトクロック H (msec) は、

20

$$H = 16.7 / (768 + 768 / 4)$$

となる。そこで、たとえば 8.35 msec 後、すなわち 1 フレーム期間における 50 % の期間に黒データを書き込むには、 $8.35 / H$ 後のシフトレジスタ 13c が接続されることになる。

【0033】

図 2 (b) は、ゲートドライバ 13 の出力を示すものであるが、その詳細は後述する。

図 2 (c) は、セクタ部 13b を構成する論理回路を示すものであり、説明の都合上、図中最上位に位置しているセクタ部 13b を示している。また、図 2 (c) に示す論理回路は、1 本の表示ラインに相当するものであり、4 本の表示ラインに対応させるためには論理回路が 4 つ必要となるが、いずれも同じ構成であるため、ここではその図示を省略する。

30

【0034】

図 2 (c) に示す論理回路は、NAND ゲート 13e、AND ゲート 13f、OR ゲート 13g を備えている。そして、シフトレジスタ 13c の 1 番目からのデータと、シフトレジスタ 13c の 700 番目からのデータを入力とする NAND ゲート 13e からの論理出力とが AND ゲート 13f に入力されると、AND ゲート 13f からの論理出力が OR ゲート 13g に入力される。OR ゲート 13g に AND ゲート 13f からの論理出力とシフトレジスタ 13c の 700 番目からのデータとが入力されると、OR ゲート 13g からの論理出力が得られる。この論理出力がゲートバッファ 13d を介して出力されることで、図 2 (b) の出力が得られる。

40

【0035】

このように、たとえば XGA (1024×768 : シングルスキャン) の仕様による場合、各セクタ部 13b の入力側に 960 個のシフトレジスタ 13c を設け、各セクタ部 13b の出力側に表示ライン数 = 768 本に相当するゲートバッファ 13d を設けることで、同時黒書き込みの制御を適切に行うことができる。また、表示ライン数 = 768 本に相当するゲートバッファ 13d を設けることで、各セクタ部 13b からの出力の安定化等を図ることができる。

【0036】

50

なお、ゲートドライバ 13 の構成については、たとえば XGA (1024 × 768 : シングルスキャン) の仕様による場合を説明したが、Full HD (1920 × 1080 : シングルスキャン) の仕様による場合や Full HD (1920 × 1080 : デュアルスキャン) の仕様による場合は、上記同様にしてセクタ部 13b、シフトレジスタ 13c、ゲートバッファ 13d の数を設定すればよい。ここで、シングルスキャンとは、たとえば図 3 (a) に示すように、上述した液晶表示パネル 15 の画面を分割せずに走査ライン G1 ~ Gn を順次走査することであり、デュアルスキャンとは、たとえば図 3 (b) に示すように、上述した液晶表示パネル 15 へ画像を表示する際、画面を垂直方向で 2 分割 (画面上部と画面下部) し画像データの書き込み走査を行い、それぞれの走査ライン G1 ~ G1/2 × n、走査ライン G1/2 × n ~ Gn を同時に順次走査することである。また、セクタ部 13b は、4 本の表示ライン 13a に対応させているが、これに限るものではなく、後述の (a) 式を満たすように、対応させるべき表示ライン 13a の数を設定すればよい。

【0037】

次に、図 4 により、液晶表示制御方法について説明する。

図 4 (a) はゲートドライバ 13 の出力を示すものであり、図 4 (b) はソースドライバ 14 の出力を示すものである。また、図 4 (a) は、1 フレーム期間 ; $t_F = 16.7 \text{ msec}$ の場合を示している。ここでの 1 フレーム期間は、たとえば 60 Hz の順次走査における場合である。また、走査ライン G1 ~ Gn のうち、たとえば走査ライン G1 ~ G4 での画像表示期間はそれぞれ T1 ~ T4 ($T1 > T2 > T3 > T4$) となっている。また、たとえば走査ライン G1 ~ G4 での黒表示期間は、それぞれ B1 ~ B4 ($B1 < B2 < B3 < B4$) となっている。なお、本願明細書において、単に黒表示期間と記載する場合は、最大黒表示期間を指すこととする。

【0038】

すなわち、制御 CPU 10 によって制御される液晶コントローラ 12 によるコントロールにより、ゲートドライバ 13 が 1 フレーム期間に、上述した TFT 15a を 2 回 ON させるように各走査ラインに走査電圧を印加する。そして、ソースドライバ 14 によりその画像データ書き込み期間に画像データが書き込まれ、さらに同時黒書き込みライン数であるたとえば 4 本の連続した走査ラインに同時に走査電圧が印加された黒データ書き込み期間に黒データが書き込まれるようにしている。

【0039】

同時黒書き込みライン数は、次の (a) 式を満たすものである。

$$100 - 100 \times (t_B - t_F / (n + n/x)) t_B \quad 4(\%) \cdots (a)$$

ここで、

x ; 同時黒書き込みライン数

n ; 全走査ライン数

t_B ; 黒表示期間

t_F ; 1 フレーム期間

である。

なお、(a) 式において数字の 4 (%) は、輝度比を示すものであるが、その詳細は後述する。

【0040】

ここで、 $t_F / (n + n/x)$ は、画像データ及び黒データを書き込む時間 (画像データ書き込み期間、黒データ書き込み期間) であり、たとえば $t_F = 16.7 \text{ msec}$ 、 $n = 768$ 、 $x = 4$ とすると、上述のデータ書き込み期間は約 $17.4 \mu \text{sec}$ となる。通常、このデータ書き込み期間は、上述した TFT 15a の充電に必要な時間以上となるようにする必要がある、現在の一般的な液晶表示パネルにおいては、約 $10 \mu \text{sec}$ 以上を確保することが必要である。

【0041】

次に、上述した輝度比について説明する。

10

20

30

40

50

図5は、画像データ及び黒データの書き込みタイミングを示す図であり、画像データを1走査ライン毎に順次書き込みするとともに、黒データを複数走査ライン毎に同時書き込みした場合、最大画像表示期間を有する走査ラインと最小画像表示期間を有する走査ラインが隣接して存在することとなる。

【0042】

すなわち、表示輝度は各走査ラインにおける画像表示期間に比例するため、最大画像表示期間が生じる走査ラインと最小画像表示期間が生じる走査ラインとでそれぞれの表示輝度が異なることになる。後述の隣接する領域の輝度差の識別限界に関する実験を行った結果、たとえば表示輝度が 400 cd/m^2 における識別限界の輝度比は3.5%であった。

10

【0043】

このような実験の結果から、隣り合う走査ラインにおける輝度比が3.5%以内となるように、同時黒書き込みライン数を設定すれば、各走査ライン間で生じる輝度差を識別限界以下とすることが可能となることが分かった。

【0044】

次に、輝度差の識別限界について説明する。

図6は、同時黒書き込みライン数を設定する際の輝度比に関わる輝度差の識別限界について説明する図であって、実際に実験して評価した結果である。図6では、縦軸に表示輝度差 $\text{Log } \Delta I$ を示し、横軸に背景輝度 $\text{Log } I$ を示している。

【0045】

20

図6のように、表示輝度と識別限界輝度との輝度差 ΔI は、おおよそ

$$\text{Log } (\Delta I) = 0.93 \times \text{Log } (I) - 1.3$$

のような関係にあることが分かる。ここで、表示輝度が 500 cd/m^2 のとき、上記の輝度差 ΔI は 16.2 cd/m^2 であり、輝度比は3.2%である。また、表示輝度が 100 cd/m^2 のとき、上記の輝度差 ΔI は 0.56 cd/m^2 であり、輝度比は3.6%である。つまり、図6の識別限界のラインの上側が輝度差が識別される領域であり、その下側が輝度差が視聴者に識別されない領域となり、それぞれの領域の境が輝度差の識別限界となる。なお、ここでは、最大3.6%の輝度比が輝度差の識別限界となっているが、これは表示輝度などの要因によって変化するものであり、実際の表示においては輝度比が最大4%以下であれば識別されないことが実験の結果、分かった。

30

【0046】

次に、図7及び図8により、それぞれ仕様の異なる液晶表示装置においての最適な同時黒書き込みライン数について説明する。

図7(a)は、XGA(1024×768:シングルスキャン)の仕様による場合の実験結果であり、縦軸に最大輝度比(%)を示し、横軸に同時黒書き込みライン数を示し、さらに1フレーム期間の30%の期間を黒表示期間とした時、50%の期間を黒表示期間とした時、70%の期間を黒表示期間とした時をそれぞれ示している。図7(a)より、最大輝度比が上述したたとえば3.6%となるように同時黒書き込みライン数を設定しようとする、図8(a)に示すように、1フレーム期間の30%の期間を黒表示期間とした時は20、50%の期間を黒表示期間とした時は14、70%の期間を黒表示期間とした時は9であることが分かる。

40

【0047】

ちなみに、最大輝度比が上述した4%となるように同時黒書き込みライン数を設定しようとする、1フレーム期間の30%の期間を黒表示期間とした時は $20 + \alpha$ 、50%の期間を黒表示期間とした時は16、70%の期間を黒表示期間とした時は10となる。いずれにしても、最大輝度比が識別限界である4%以下となるように同時黒書き込みライン数を設定すればよく、たとえば図8(b)に示すように、1フレーム期間の30%の期間を黒表示期間とした時は16、50%の期間を黒表示期間とした時は16、70%の期間を黒表示期間とした時は8とするように、キリの良い数値としてもよい。ここで、キリの良い数値とは、たとえばXGA(1024×768:シングルスキャン)

50

の仕様による場合、 $768 / 16 = 48$ といったように、全走査ライン数を同時黒書き込みライン数で割ったときに端数が出ない値である。このように、同時黒書き込みライン数をキリの良い数値に設定することで、同時黒書き込み時におけるライン制御が容易となる。

【0048】

図7(b)は、Full HD(1920×1080:シングルスキャン)の仕様による場合の実験結果であり、上記同様に、1フレーム期間の30%の期間を黒表示期間とした時、50%の期間を黒表示期間とした時、70%の期間を黒表示期間とした時をそれぞれ示している。図7(b)より、最大輝度差が上述したたとえば3.6%となるように同時黒書き込みライン数を設定しようとする、図8(a)に示すように、1フレーム期間の30%の期間を黒表示期間とした時は27、50%の期間を黒表示期間とした時は20、70%の期間を黒表示期間とした時は12となることが分かる。ちなみに、最大輝度比が上述した4%となるように同時黒書き込みライン数を設定しようとする、1フレーム期間の30%の期間を黒表示期間とした時は $27 + \alpha$ 、50%の期間を黒表示期間とした時は $20 + \alpha$ 、70%の期間を黒表示期間とした時は14となることが分かる。いずれにしても、最大輝度比が識別限界である4%以下となるように同時黒書き込みライン数を設定すればよく、たとえば図8(b)に示すように、キリの良い数値として1フレーム期間の30%の期間を黒表示期間とした時は24、50%の期間を黒表示期間とした時は20、70%の期間を黒表示期間とした時は12としてもよい。

10

【0049】

図7(c)は、Full HD(1920×1080:デュアルスキャン)の仕様による場合の実験結果であり、上記同様に、1フレーム期間の30%の期間を黒表示期間とした時、50%の期間を黒表示期間とした時、70%の期間を黒表示期間とした時をそれぞれ示している。図7(c)より、最大輝度差が上述したたとえば3.6%となるように同時黒書き込みライン数を設定しようとする、図8(a)に示すように、1フレーム期間の30%の期間を黒表示期間とした時は14、50%の期間を黒表示期間とした時は10、70%の期間を黒表示期間とした時は7となることが分かる。ちなみに、最大輝度比が上述した4%となるように同時黒書き込みライン数を設定しようとする、1フレーム期間の30%の期間を黒表示期間とした時は16、50%の期間を黒表示期間とした時は12、70%の期間を黒表示期間とした時は $7 + \alpha$ となることが分かる。いずれにしても、最大輝度比が識別限界である4%以下となるように同時黒書き込みライン数を設定すればよく、たとえば図8(b)に示すように、キリの良い数値として1フレーム期間の30%の期間を黒表示期間とした時は15、50%の期間を黒表示期間とした時は10、70%の期間を黒表示期間とした時は6としてもよい。

20

30

【0050】

次に、図9により、同時黒書き込みライン数とデータ書き込み時間との関係について説明する。

図9(a)は、XGA(1024×768:シングルスキャン)の仕様による場合の実験結果であり、同時黒書き込みライン数を2以上に設定した場合、通常の液晶表示パネルにおいて必要とされる電圧印加時間である $10 \mu\text{sec}$ 以上のデータ書き込み時間を確保することが可能となることが分かる。図9(b)は、Full HD(1920×1080:シングルスキャン)の仕様による場合の実験結果であり、同時黒書き込みライン数を2以上に設定した場合、通常の液晶表示パネルにおいて必要とされる電圧印加時間である $10 \mu\text{sec}$ 以上のデータ書き込み時間を確保することが可能となることが分かる。図9(c)は、Full HD(1920×1080:デュアルスキャン)の仕様による場合の実験結果であり、同時黒書き込みライン数を2以上に設定した場合、通常の液晶表示パネルにおいて必要とされる電圧印加時間である $10 \mu\text{sec}$ 以上のデータ書き込み時間を確保することが可能となることが分かる。つまり、これらの結果は、同時黒書き込み時のデータ書き込み期間をTFT15aへの必要な充電時間以上とするための同時黒書き込みライン数を示すものであって、それぞれ $10 \mu\text{sec}$ に限らず、液晶表示パネルのスイッ

40

50

チング素子の充電に必要な時間を上回るように同時黒書き込みライン数を設定すればよい。

【 0 0 5 1 】

このように、本実施形態では、液晶コントローラ 1 2 により連続する複数の走査ラインに対応するスイッチング素子である T F T 1 5 a が同時にオンされて黒データが書き込まれることにより黒表示が行われるとき、制御 C P U 1 0 により、データ書き込みに必要な期間と、各走査ラインにおける輝度比が識別限界である 4 % を超えないように設定された同時黒書き込みラインの数とに基づき、黒データの書き込みを制御するようにしたので、十分なデータ書き込み時間の確保と、走査ライン毎の輝度差の低減とを同時に図ることができる。

10

【 産業上の利用可能性 】

【 0 0 5 2 】

ホールド型表示装置であればよく、たとえばマイクロレンズアレイ構造を用いた電気泳動ディスプレイにも適用可能である。また、平面パネル型の液晶表示パネル 1 5 を搭載している機器であればよく、パーソナルコンピュータ、テレビ受信機等の身近な機器に限らず、計測機器、医療機器、産業機器全般等にも適用可能である。

【 図面の簡単な説明 】

【 0 0 5 3 】

【 図 1 】 本発明の液晶表示装置の一実施形態を説明するための図である。

【 図 2 】 図 1 のゲートドライバの一構成例を示す図である。

20

【 図 3 】 シングルスキャンとデュアルスキャンの定義を説明するための図である。

【 図 4 】 図 1 の液晶表示装置による液晶表示制御方法を説明するための図である。

【 図 5 】 図 1 の液晶表示装置における画像データ及び黒データの書き込みタイミングを示すタイミングチャートである。

【 図 6 】 隣接するライン間における輝度差の識別限界について説明するための図である。

【 図 7 】 それぞれ仕様の異なる液晶表示装置においての同時黒書き込みライン数と最大輝度比との関係を示す図である。

【 図 8 】 それぞれ仕様の異なる液晶表示装置においての最大同時黒書き込みライン数を示す図である。

【 図 9 】 同時黒書き込みライン数とデータ書き込み時間との関係を示す図である。

30

【 図 1 0 】 従来の動画像の表示における動きボケの低減方法の一例を示す図である。

【 図 1 1 】 従来の動画像の表示における動きボケの低減方法の他の例を示す図である。

【 符号の説明 】

【 0 0 5 4 】

1 0 制御 C P U

1 1 黒データ供給部

1 2 液晶コントローラ

1 3 ゲートドライバ

1 4 ソースドライバ

1 5 液晶表示パネル

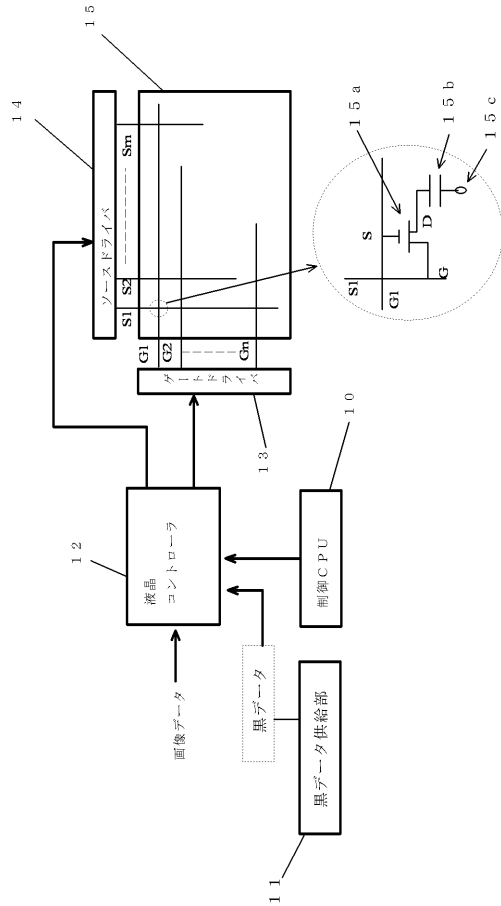
40

1 5 a T F T

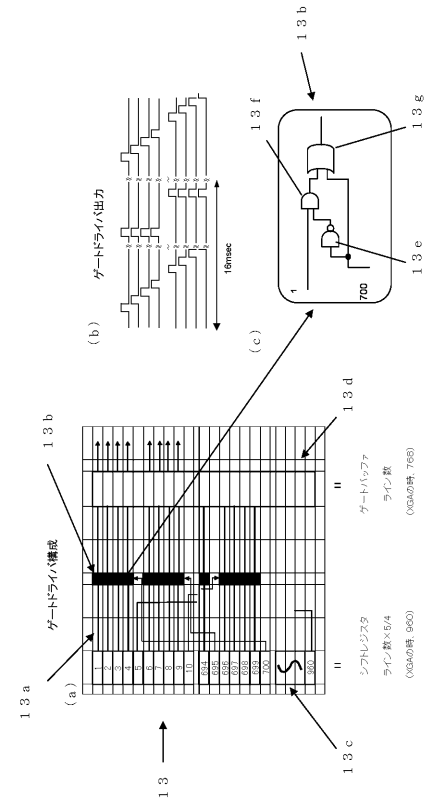
G 1 ~ G n 走査ライン

S 1 ~ S m 信号ライン

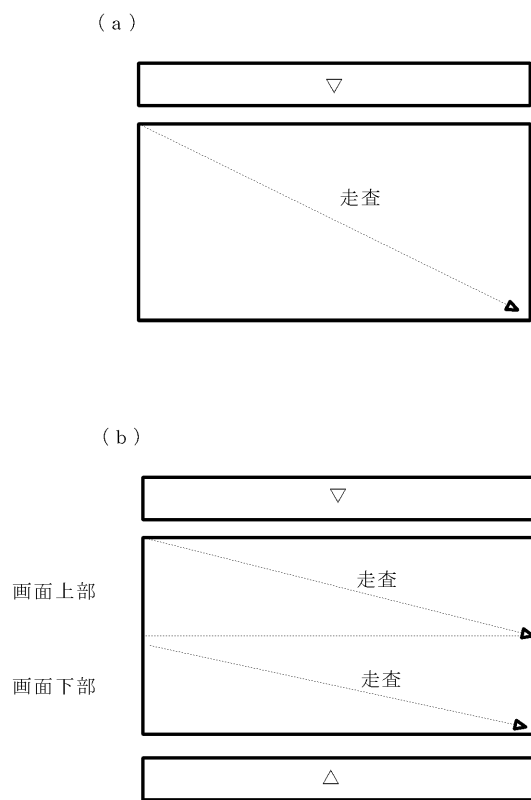
【図 1】



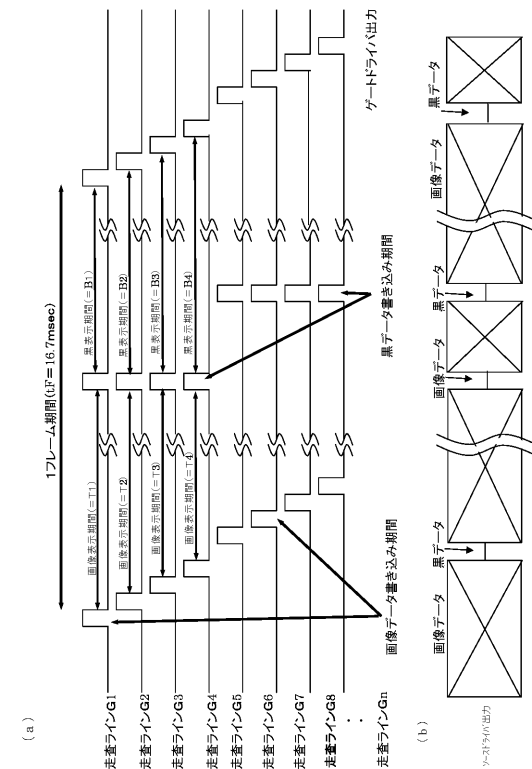
【図 2】



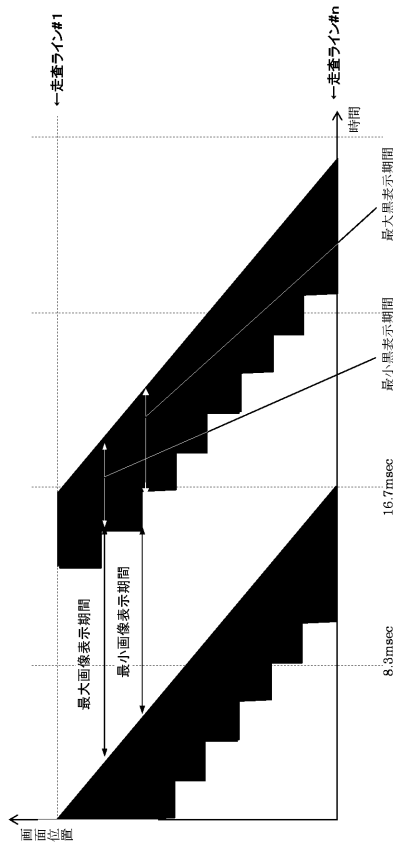
【図 3】



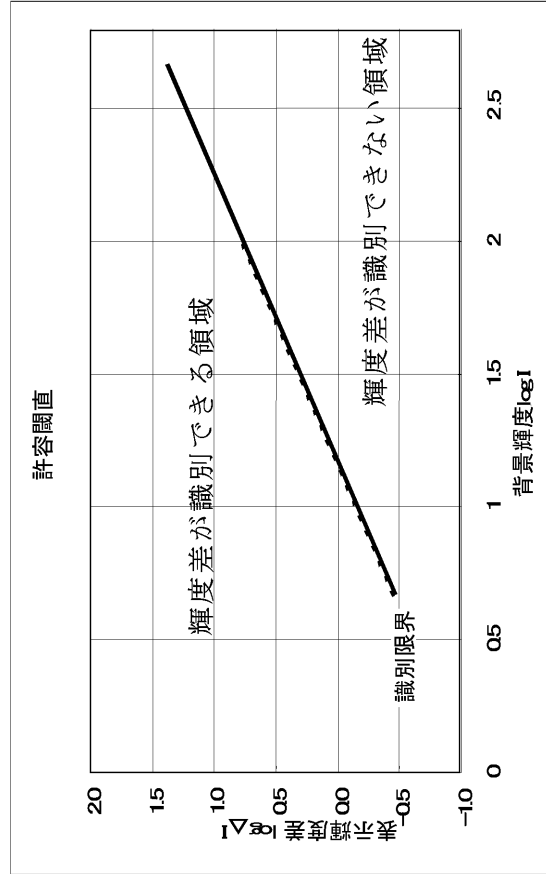
【図 4】



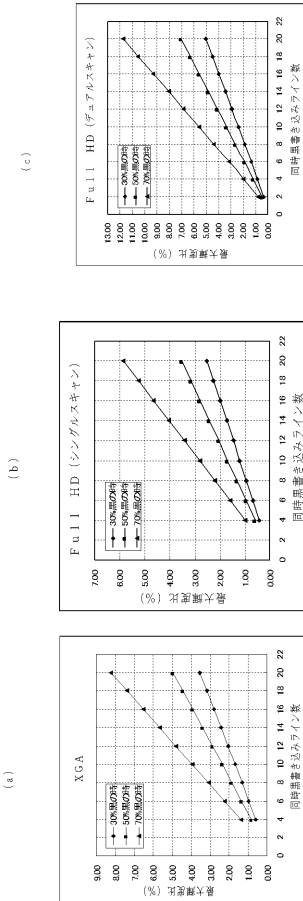
【図 5】



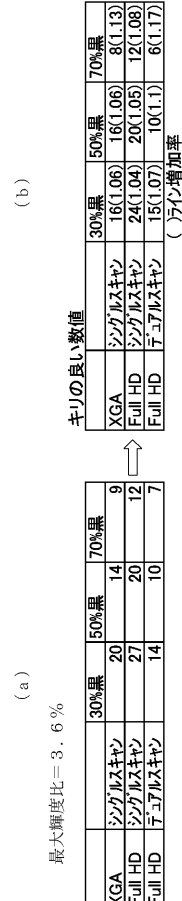
【図 6】



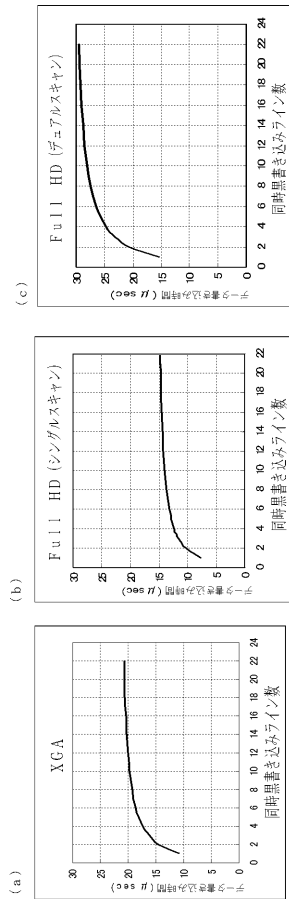
【図 7】



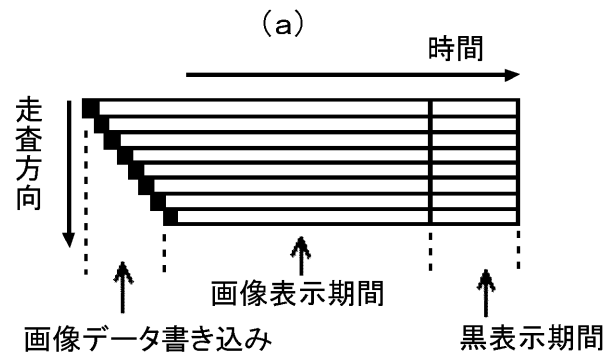
【図 8】



【図 9】



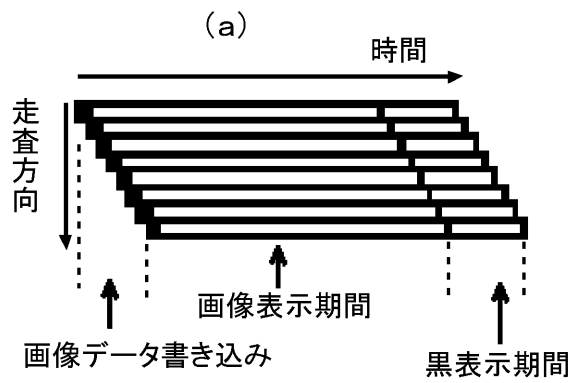
【図 10】



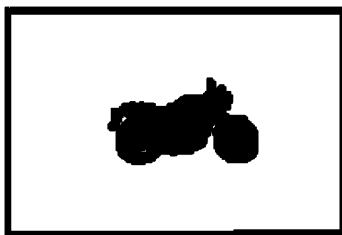
(b)



【図 11】



(b)



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 6 0 V
H 0 4 N	5/66	1 0 2 B

F ターム(参考) 5C080 AA10 BB05 DD05 EE19 EE28 FF11 JJ01 JJ02 JJ04 JJ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2005114941A	公开(公告)日	2005-04-28
申请号	JP2003347692	申请日	2003-10-06
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	藤根俊之		
发明人	藤根 俊之		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.622.Q G09G3/20.623.C G09G3/20.623.U G09G3/20.641.R G09G3/20.642.A G09G3/20.660.V H04N5/66.102.B		
F-TERM分类号	2H093/NA16 2H093/NA41 2H093/NA43 2H093/NC09 2H093/NC22 2H093/NC34 2H093/NC50 2H093/ND01 2H093/ND09 2H093/ND60 2H093/NH18 5C006/AA01 5C006/AC24 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF71 5C006/BC03 5C006/BC06 5C006/BC11 5C006/FA22 5C006/FA29 5C058/AA06 5C058/BA35 5C058/BB16 5C080/AA10 5C080/BB05 5C080/DD05 5C080/EE19 5C080/EE28 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H193/ZA04 2H193/ZD32		
外部链接	Espacenet		

摘要(译)

解决的问题：通过充分确保数据写入时间（电压施加时间）并充分减小每条扫描线的亮度差，即使在显示运动图像时也可以防止运动模糊的发生。同时，可以在视觉上看不到扫描线之间的亮度差的范围内可靠地执行期望的图像。当通过液晶控制器通过同时导通作为与多条连续扫描线相对应的开关元件的TFT来执行黑色显示并写入黑色数据时，控制CPU显示图像数据和黑色数据。根据施加到TFT的时间和设置的扫描线数控制黑色数据向液晶显示面板的写入，以使在每条扫描线中生成的亮度比率不超过4%的识别极限值。要做。[选择图]图4

