

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-29712

(P2003-29712A)

(43)公開日 平成15年1月31日(2003.1.31)

(51)Int.Cl ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	622	G 0 9 G 3/20	5 C 0 8 0
		622 B	
		622 G	

審査請求 有 請求項の数 17 O L (全 9 数)

(21)出願番号 特願2001-203695(P2001-203695)

(22)出願日 平成13年7月4日(2001.7.4)

(71)出願人 500488133

元太科技工業股▲ふん▼有限公司

台湾新竹市科学工業園区力行一路3号

(72)発明者 楊 和興

台湾台南縣佳里鎮安西里44-9號

(72)発明者 饒 永年

台湾台中市北屯區東山路一段37巷12弄12號

(72)発明者 戴 亞翔

台湾新竹市武陵路175巷17號21樓之1

(74)代理人 100082304

弁理士 竹本 松司 (外 5 名)

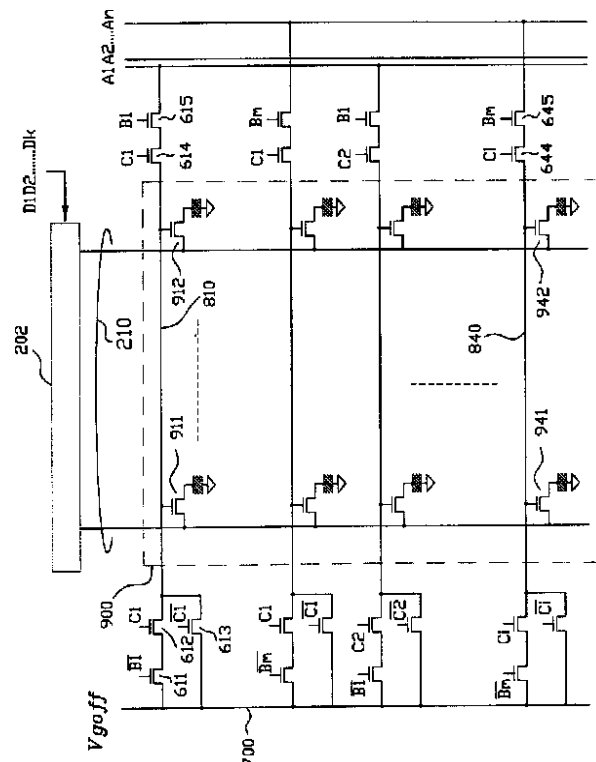
最終頁に続く

(54)【発明の名称】 アクティブマトリクス液晶ディスプレイの走査駆動回路及び駆動方法

(57)【要約】

【課題】 アクティブマトリクス液晶ディスプレイの走査駆動回路及び駆動方法の提供。

【解決手段】 アクティブマトリクス液晶ディスプレイの走査駆動回路及び駆動方法において、該液晶ディスプレイのパネルに複数の同じ導電型の低温ポリシリコンMOS装置で組成されたスイッチ回路と複数の制御信号入力端を形成し、これら制御信号入力端の数量が該液晶ディスプレイの走査線の数量より少なく、該スイッチ回路がこれら走査線及び制御信号入力端の間にカプリングされ、複数の制御信号が、該パネル外よりこれら制御信号入力端にカプリングされ、これら制御信号が順序式或いは往復式のパルス信号とされ、これら制御信号が該スイッチ回路を操縦することにより、これら走査線を駆動する。



【特許請求の範囲】

【請求項 1】 アクティブマトリクス液晶ディスプレイの走査駆動回路において、該液晶ディスプレイが一つのパネル上に形成された第 1 数量の走査線を有し、該走査駆動回路が、

該パネル上に形成されて該パネル外より複数の制御信号を入力するのに供される第 1 数量より少ない第 2 数量の制御信号入力端と、該パネル上に形成されて、これら走査線と制御信号入力端の間にカプリングされた複数のスイッチ素子とを具え、一組の該制御信号が該複数のスイッチ素子を操縦してこれら走査線を駆動することを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 2】 前記複数のスイッチ素子が同じ導電型の MOS 装置とされたことを特徴とする、請求項 1 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 3】 前記複数のスイッチ素子が低温ポリシリコン MOS 装置とされたことを特徴とする、請求項 1 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 4】 前記複数のスイッチ素子がこれら走査線と制御信号入力端の間に介装された直列に接続するアナログスイッチ素子を含むことを特徴とする、請求項 1 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 5】 アクティブマトリクス液晶ディスプレイの走査駆動回路において、一条の走査線と、パネル外より複数の制御信号を入力する複数の制御信号線と、スイッチ回路とされ、該走査線に接続された出力端と、該複数の制御信号線に接続された複数の入力端とを具え、複数の制御信号により該スイッチ回路が操縦されて該走査線を駆動する、上記スイッチ回路と、を具えたことを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 6】 前記複数のスイッチ回路が同じ導電型の MOS 装置とされたことを特徴とする、請求項 5 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 7】 前記複数のスイッチ回路が低温ポリシリコン MOS 装置とされたことを特徴とする、請求項 5 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 8】 前記複数のスイッチ回路が、複数のアナログスイッチ素子を含み、該アナログスイッチ素子が走査線と複数の制御信号線のうちの一条との間に直列に接続されたことを特徴とする、請求項 5 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 9】 アクティブマトリクス液晶ディスプレイの走査駆動回路において、一条の走査線と、

パネル外より第 1 制御信号を入力する一条の第 1 制御信号線と、

第 1 伝送回路とされ、該第 1 制御信号線に接続された信号入力端と、該走査線に接続された信号出力端と、該第 1 伝送回路をオンオフするのに供される少なくとも一つの制御信号入力端とを具えた、上記第 1 伝送回路と、

不選択電圧信号を提供する不選択電圧信号線と、

第 2 伝送回路とされ、該不選択電圧信号線に接続された信号入力端と、該走査線に接続された信号出力端と、該第 2 伝送回路をオンオフするのに供される少なくとも一つの制御信号入力端を具えた、上記第 2 伝送回路と、

Ｚ対の相補の第 2 制御信号線とされ、それぞれ第 1 及び第 2 伝送回路の制御信号入力端に接続され、該パネル外よりＺ対の相補の第 2 制御信号を入力して、該走査線の第 1 制御信号線或いは不選択電圧信号線との導通を決定する、上記Ｚ対の相補の第 2 制御信号線と、

を具えたことを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 10】 前記第 1 伝送回路及び第 2 伝送回路が同じ導電型の MOS 装置で組成されたことを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 11】 前記第 1 伝送回路及び第 2 伝送回路が低温ポリシリコン MOS 装置で組成されたことを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 12】 前記第 1 伝送回路がその信号入力端と出力端の間に直列に接続された複数のスイッチ素子を含み、各スイッチ素子が第 2 制御信号の制御を受けることを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 13】 前記第 2 伝送回路がその信号入力端と出力端の間に並列に接続された N 個の分岐を有し、各分岐が第 2 制御信号の相補信号に対応し制御されることを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路。

【請求項 14】 アクティブマトリクス液晶ディスプレイの走査駆動方法において、該液晶ディスプレイが一つのパネル上に製作された第 1 数量の走査線を有し、該走査線が該パネル上に形成された複数のスイッチ素子とカプリングされ、該パネル外より来る、第 1 数量より少ない第 2 数量の制御信号が、該複数のスイッチ素子にカプリングし、これら制御信号が第 1 から第 Z 組に分けられ、第 2 から第 Z 組の制御信号が、相補の信号対を含み、該複数のスイッチ素子を操縦して第 1 組の制御信号がこれにより選択的に該走査線にカプリングし、該方法は、

開始信号を提供するステップ、
順に第Z組の制御信号をオンとするステップ、
第Z組の制御信号の各一つの信号のオン期間に、順に第Z-1組の制御信号をオンとするステップ、
第Z-1組の制御信号の各一つの信号のオン期間に、順に第Z-2組の制御信号をオンとするステップ、
これより類推し、第2組の制御信号に至るまで、各一つの信号のオン期間に、順に第1組の制御信号をオンとするステップ、
以上のステップを含むことを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動方法。

【請求項15】 アクティブマトリクス液晶ディスプレイの走査駆動方法において、該液晶ディスプレイが一つのパネル上に製作された第1数量の走査線を有し、該走査線が該パネル上に形成された複数のスイッチ素子とカプリングされ、該パネル外より来る、第1数量より少ない第2数量の制御信号が、該複数のスイッチ素子にカプリングし、これら制御信号が第1から第Z組に分けられ、第2から第Z組の制御信号が、相補の信号対を含み、該複数のスイッチ素子を操縦して第1組の制御信号がこれにより選択的に該走査線にカプリングし、該方法は、

開始信号を提供するステップ、
順に第Z組の制御信号をオンとするステップ、
第Z組の制御信号の各一つの信号のオン期間に、順に第Z-1組から第1組の制御信号をオンとするステップ、
以上のステップを含み、そのうち、任意の隣り合う二つの走査線の変換がこれらの制御信号に対していずれもそのうちの一つを切り換えることを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動方法。

【請求項16】 前記開始信号の後にある遅延時間を持つことを特徴とする、請求項15に記載のアクティブマトリクス液晶ディスプレイの走査駆動方法。

【請求項17】 第Z組の制御信号完成後に第2遅延時間を持つステップを含むことを特徴とする、請求項15に記載のアクティブマトリクス液晶ディスプレイの走査駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は一種の液晶ディスプレイに係り、特に、一種のアクティブマトリクス液晶ディスプレイの走査駆動回路及び駆動方法に関する。

【0002】

【従来の技術】 アクティブマトリクス液晶ディスプレイは、パネル上に形成されたTFTアレイが外来の行と列の信号により制御されることにより、画像を表示する。図1は、アクティブマトリクス液晶ディスプレイの画像表示システムのブロック図である。そのうち、信号バス101は表示データと同期信号を液晶コントローラ201に送り、校舎は信号バス206により表示データと同

期信号をデータドライバ202に送り、スキンドライバ203を駆動するファーストラインマーカー(FLM)207と、スキンドライバ203のクロック信号208をスキンドライバ203に送り、液晶交流化信号209を電源回路204に送り、データドライバ202がトーン電圧をドレインバス210を通して液晶パネル205に送り、スキンドライバ203走査線の選択／不選択信号をゲートバス211を通して液晶パネル205に送り、電源回路204が発生する電圧中、選択電圧レベルVgon212と不選択電圧レベルVgoff213をスキンドライバ203に送り、液晶パネル205の対向電極電圧214及びデータドライバ205のトーン電圧215を液晶パネル205に送る。TFT液晶パネル205はドレインバス210とゲートバス211が交叉してマトリクス状をなし、交叉部分でTFTスイッチ素子216及び画素液晶217により画素セルが構成されている。TFT装置216のゲートはゲートバス211に接続され、ドレインはドレインバス210に接続され、ソース218は画素液晶217の一侧の電極とされ、画素液晶217の対向側電極219が対向電極線214に接続されている。

【0003】 液晶コントローラ201が信号バス101の伝送した表示データ及び同期信号を変換してTFT液晶ディスプレイ駆動用の表示データと液晶駆動信号とし、信号バス206がデータドライバ202に表示データと液晶駆動信号を転送し、FLM207及びクロック信号208がスキンドライバ203に送られ、液晶駆動信号と液晶交流化信号209が電源回路204に送られる。データドライバ202は順に信号バス206の送る表示データを受け取り、走査線の表示データ取込み完成時に、一つの走査線の表示データに対応するトーン電圧に変換し、ドレインバス210より出力し、データドライバ202が各一つの走査線に対してこの動作を重複する。データドライバ202に同期し、ドレインバス210がトーン電圧を液晶パネル205に出力し、スキンドライバ203が順に選択電圧をゲートバス211に付加する。選択電圧Vgonがゲートバス211に印加される時、液晶パネル205内のTFT装置216が被選択状態となり、ドレインバス210のトーン電圧が画素液晶217に印加され、この液晶217に印加される実際電圧値が液晶のねじれ角を変化させて光透過率を制御し、これによりトーン表示を実施する。また、ゲートバス211に不選択電圧Vgoffが印加される時、液晶パネル205内のTFT装置216が非被選択状態となり、液晶217に印加された電圧を保持する動作を実施する。このように一つの画面期間を重複することにより、全てのTFT装置216の選択を完成する。

【0004】 画像の解析度が画像数量の多寡を決定し、一条の走査線が一行のTFT装置のオンとオフを制御する。TFTアレイ中の画素が多くなるほど、必要な走査

線数量も多くなり、液晶パネルのピン数量もこれにより多くなり、スキンドライバの回路を液晶パネルに接続するのがさらに困難となる。液晶パネルの外接回路減少に明らかな困難があるほか、現在のドライバ回路はいずれも直接パネル上に製造されず、このため、回路の整合と簡素化を達成できなかった。このため新たな技術が開発され、例えば、低温ポリシリコン（LTPS）工程が液晶ディスプレイに応用され、それはあまり長所を發揮できていない。液晶ディスプレイの解析度及び複雑度が不断に上昇し、これらの問題は日増しに嚴重となっている。このため、比較的少ない制御信号で液晶ディスプレイに十分な数量の走査線を提供できる走査駆動回路及び駆動方法が求められている。

【0005】

【発明が解決しようとする課題】本発明の主要な目的は、一種のアクティブマトリクス液晶ディスプレイの走査駆動回路及び駆動方法を提供することにある、それは、多くのスイッチ素子を液晶ディスプレイのパネルに形成し、多くの走査線及び多くの制御信号入力端の間にカプリングさせ、これら制御信号入力端の数量をこれら走査線の数量より少なくし、一組の制御信号を、該パネル外よりこれら制御信号入力端にカプリングさせ、これらスイッチ素子を操縦させて、これら走査線を駆動させる。これにより、これら走査線を駆動するためにパネルの必要とするピン数が減少する。

【0006】以上を受け、本発明のもう一つの目的は、同じ導電型のMOS装置を該スイッチ素子に充当して、回路組成とその工程を簡素化することにある。

【0007】以上を受け、本発明のさらにもう一つの目的は、これらスイッチ素子を低温ポリシリコンMOS装置で組成し、生産コストと工程困難度を減少することにある。

【0008】以上を受け、本発明のさらにまたもう一つの目的は、順序式或いは往復式のクロック信号を該組の制御信号の駆動波形となすことにある。

【0009】

【課題を解決するための手段】請求項1の発明は、アクティブマトリクス液晶ディスプレイの走査駆動回路において、該液晶ディスプレイが一つのパネル上に形成された第1数量の走査線を有し、該走査駆動回路が、該パネル上に形成されて該パネル外より複数の制御信号を入力するのに供される第1数量より少ない第2数量の制御信号入力端と、該パネル上に形成されて、これら走査線と制御信号入力端の間にカプリングされた複数のスイッチ素子とを具え、一組の該制御信号が該複数のスイッチ素子を操縦してこれら走査線を駆動することを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項2の発明は、前記複数のスイッチ素子が同じ導電型のMOS装置とされたことを特徴とする、請求項1に記載のアクティブマトリクス液晶ディ

スプレイの走査駆動回路としている。請求項3の発明は、前記複数のスイッチ素子が低温ポリシリコンMOS装置とされたことを特徴とする、請求項1に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項4の発明は、前記複数のスイッチ素子がこれら走査線と制御信号入力端の間に介装された直列に接続するアナログスイッチ素子を含むことを特徴とする、請求項1に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項5の発明は、アクティブマトリクス液晶ディスプレイの走査駆動回路において、一条の走査線と、パネル外より複数の制御信号を入力する複数の制御信号線と、スイッチ回路とされ、該走査線に接続された出力端と、該複数の制御信号線に接続された複数の入力端とを具え、複数の制御信号により該スイッチ回路が操縦されて該走査線を駆動する、上記スイッチ回路と、を具えたことを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項6の発明は、前記複数のスイッチ回路が同じ導電型のMOS装置とされたことを特徴とする、請求項5に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項7の発明は、前記複数のスイッチ回路が低温ポリシリコンMOS装置とされたことを特徴とする、請求項5に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項8の発明は、前記複数のスイッチ回路が、複数のアナログスイッチ素子を含み、該アナログスイッチ素子が走査線と複数の制御信号線のうちの一条との間に直列に接続されたことを特徴とする、請求項5に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項9の発明は、アクティブマトリクス液晶ディスプレイの走査駆動回路において、一条の走査線と、パネル外より第1制御信号を入力する一条の第1制御信号線と、第1伝送回路とされ、該第1制御信号線に接続された信号入力端と、該走査線に接続された信号出力端と、該第1伝送回路をオンオフするのに供される少なくとも一つの制御信号入力端とを具えた、上記第1伝送回路と、不選択電圧信号を提供する不選択電圧信号線と、第2伝送回路とされ、該不選択電圧信号線に接続された信号入力端と、該走査線に接続された信号出力端と、該第2伝送回路をオフオフするのに供される少なくとも一つの制御信号入力端を具えた、上記第2伝送回路と、Z対の相補の第2制御信号線とされ、それぞれ第1及び第2伝送回路の制御信号入力端に接続され、該パネル外よりZ対の相補の第2制御信号を入力して、該走査線の第1制御信号線或いは不選択電圧信号線との導通を決定する、上記Z対の相補の第2制御信号線と、を具えたことを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項10の発明は、前記第1伝送回路及び第2伝送回路が同じ導電型のMOS装置で組成されたことを特徴とする、請求項9に

記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項 11 の発明は、前記第 1 伝送回路及び第 2 伝送回路が低温ポリシリコン MOS 装置で組成されたことを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項 12 の発明は、前記第 1 伝送回路がその信号入力端と出力端の間に直列に接続された複数のスイッチ素子を含み、各スイッチ素子が第 2 制御信号の制御を受けることを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項 13 の発明は、前記第 2 伝送回路がその信号入力端と出力端の間に並列に接続された N 個の分岐を有し、各分岐が第 2 制御信号の相補信号に対応し制御されることを特徴とする、請求項 9 に記載のアクティブマトリクス液晶ディスプレイの走査駆動回路としている。請求項 14 の発明は、アクティブマトリクス液晶ディスプレイの走査駆動方法において、該液晶ディスプレイが一つのパネル上に製作された第 1 数量の走査線を有し、該走査線が該パネル上に形成された複数のスイッチ素子とカプリングされ、該パネル外より来る、第 1 数量より少ない第 2 数量の制御信号が、該複数のスイッチ素子にカプリングし、これら制御信号が第 1 から第 Z 組に分けられ、第 2 から第 Z 組の制御信号が、相補の信号対を含み、該複数のスイッチ素子を操縦して第 1 組の制御信号がこれにより選択的に該走査線にカプリングし、該方法は、開始信号を提供するステップ、順に第 Z 組の制御信号をオンとするステップ、第 Z 組の制御信号の各一つの信号のオン期間に、順に第 Z-1 組の制御信号をオンとするステップ、第 Z-1 組の制御信号の各一つの信号のオン期間に、順に第 Z-2 組の制御信号をオンとするステップ、これより類推し、第 2 組の制御信号に至るまで、各一つの信号のオン期間に、順に第 1 組の制御信号をオンとするステップ、以上のステップを含むことを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動方法としている。請求項 15 の発明は、アクティブマトリクス液晶ディスプレイの走査駆動方法において、該液晶ディスプレイが一つのパネル上に製作された第 1 数量の走査線を有し、該走査線が該パネル上に形成された複数のスイッチ素子とカプリングされ、該パネル外より来る、第 1 数量より少ない第 2 数量の制御信号が、該複数のスイッチ素子にカプリングし、これら制御信号が第 1 から第 Z 組に分けられ、第 2 から第 Z 組の制御信号が、相補の信号対を含み、該複数のスイッチ素子を操縦して第 1 組の制御信号がこれにより選択的に該走査線にカプリングし、該方法は、開始信号を提供するステップ、順に第 Z 組の制御信号をオンとするステップ、第 Z 組の制御信号の各一つの信号のオン期間に、順に第 Z-1 組から第 1 組の制御信号をオンとするステップ、以上のステップを含み、そのうち、任意の隣り合う二つの走査線の変換がこれらの制御信号に対していずれ

もそのうちの一つを切り換えることを特徴とする、アクティブマトリクス液晶ディスプレイの走査駆動方法としている。請求項 16 の発明は、前記開始信号の後にある遅延時間を待つことを特徴とする、請求項 15 に記載のアクティブマトリクス液晶ディスプレイの走査駆動方法としている。請求項 17 の発明は、第 Z 組の制御信号完成後に第 2 遅延時間を待つステップを含むことを特徴とする、請求項 15 に記載のアクティブマトリクス液晶ディスプレイの走査駆動方法としている。

【0010】

【発明の実施の形態】図 2 は、本発明の一つの走査駆動回路実施例の表示図である。この画像表示システムのデータドライバ 202 とその操作方式は周知の技術と同じであるが、本発明は特にこのシステムのスキन्दライバとその操作方法に係わる。周知のとおり、この液晶ディスプレイはパネルに製作された TFT アレイに多条の操作線がカプリングされ、例えば、図中に示されるように、第 1 走査線 810 に第 1 列 TFT 装置のゲート電極が接続され、また即ち、第 1 列第 1 行の TFT 装置 911 のゲート電極に走査線 810 が接続され、これより類推されるように、第 1 列の最後の一行の TFT 装置 912 のゲート電極が走査線 810 が接続される。同様に、その他の走査線もまたこのようであり、最後の一条の走査線 840 では、最後の一行の TFT 装置 941 から最後の一行の TFT 装置 942 のゲート電極が走査線 840 に接続される。図面を簡素化するため、図中の TFT アレイは僅かに一部の TFT 装置のみ表示するが、その他の未表示のものもまた同様である。

【0011】これらの走査線の駆動は、パネル外からの多数の制御信号により達成される。これらの制御信号が多くスイッチ素子を操縦して、走査線のオン或いはオフを選択する。図 2 の実施例にあっては、制御信号は A、B、C の三組に分けられ、A 組は A1、A2 から An を包括し、全部で N 個あり、B 組は B1、B2 から Am を包括し、全部で M 個あり、C 組は C1、C2 から Ci を包括し、全部で I 個ある。並びに、B 及び C 組の各一つの制御信号はいずれも一つの相補の信号を有する。このほか、一つの不選択電圧 Vgoff を提供する。スイッチ素子の配置は、各 1 条の走査線が二つの伝送回路に接続され、その一つが走査線をオンとする制御信号とされ、もう一つは走査線をオフとする制御信号である。例えば第 1 条走査線 810 の右側にあって、直列に接続された MOS 装置 614 及び 615 が走査線 810 と制御信号線 A1 の間にカプリングし、この二つのスイッチ素子 614 及び 615 のゲート電極がそれぞれ制御信号 C1 及び B1 にカプリングされ、B1 及び C1 が二組の直列に接続されたアナログスイッチとされ、A1 はこの二つのスイッチを通過する信号とされ、制御信号 B1 及び C1 が MOS 装置 615 及び 614 をオンとし、制御信号 A1 が走査線 810 に伝送され、その電圧レベルが

走査線 810 を起動する。走査線 810 のもう一側であって、走査線 810 と不選択電圧 V_{goff} の間にもう一つの伝送回路が形成され、それは二つに分岐し、一つは直列に接続する MOS 装置 611 及び 612 とされ、もう一つは MOS 装置 613 とされ、この三つのスイッチ素子 611、612、613 のゲート電極がそれぞれ制御信号 B1、C1 及び C1 にカプリングされる。制御信号 B1 及び C1 が同時にオンとなる時、右側の伝送回路 (MOS 装置 614 及び 615) が制御信号線 A1 から走査線 810 まで導通し、反対に、制御信号 B1 及び C1 のいずれか一方がオフの時、右側の伝送回路 (MOS 装置 614 及び 615) がオフとされ、この時、左側の伝送回路は MOS 装置 611 及び 612 のオン或いは MOS 装置 613 のオンにより、不選択電圧 V_{goff} から走査線 810 まで導通し、これにより第 1 列の TFT 装置は選択されない。その他の走査線もま同じ状況であり、ただ割り当てられる制御信号が異なるだけである。

【0012】周知の液晶パネルと明らかに対照するため、図 2 中であって、TFT アレイは点線の方角枠 (符号 900) で表示されるが、このアレイの両側の MOS 装置と該アレイは共にパネル上に製作され、これは周知の技術とは異なる。図 1 の示される周知の装置は、液晶パネル 205 が走査駆動回路を含まず、全ての走査駆動回路が皆パネル 205 以外のスキンドライバ 203 のなかに製作されている。

【0013】図 2 の実施例中であって、一つの完全なスキンドライバが、走査パルス駆動回路 (scan pulse driving circuit) スキャン*

*パルスドライビング回路及び走査駆動回路 (scan driving circuit) の 2 つの部分に分けられ、前者は、スキンドライバ中よりアナログスイッチ以外の回路、例えばシフトレジスタ及びレベルシフタを集積回路装置により実現し、制御信号、例えば前述の A、B、C 制御信号を発生するのに用いられ、校舎は直接 MOS 装置を以てパネル上に製作され、これら MOS 装置はいずれも同じ導電型とされ、即ち同じ pMOS 装置或いは nMOS 装置とされ、低温ポリシリコン液晶ディスプレイにあって応用される時、これら MOS 装置が相容の工程を使用して TFT アレイ製作時に併せて形成される。

【0014】この実施例にあって、A 組の制御信号は N 個あり、B 組の制御信号は M 個あり、C 組の制御信号は I 個あり、これにより、駆動される走査線数量は最多で $I \times M \times N$ 条とされる。これら制御信号を液晶パネルに入力するのに必要な入力端数量は、A 組の制御信号で N 個、B 組及び C 組の制御信号は相補信号を有するため、それぞれ $2 \times M$ 個及び $2 \times I$ 個とされ、制御信号の総入力端は $2 \times (I + M) + N$ 個とされる。もし液晶パネル上に直接相補信号発生回路、例えばインバータを形成するとき、即ち全ての相補制御信号がいずれもパネル上にあって直接発生する。これにより、制御信号の総入力端がさらに減少して $I + M + N$ 個とされる。明らかに接続回路の簡素化の程度を表示するため、ここで異なる数量の A、B 及び C 制御信号をサポートする各種解析度の走査線数量を以下のように表に示した。

【表 1】

フォーマット標準	A	B	B	C	C	ピン数	走査線総数
QCIF	10	4	4	4	4	26	160
QVGA	12	5	5	4	4	30	240
VGA	16	5	5	6	6	38	480
SVGA	15	8	8	5	5	41	600
XGA	16	8	8	6	6	44	768
SXGA	16	8	8	8	8	48	1024

あきらかに、周知の走査駆動回路を使用すると、そのピン数と走査線の数量は同じであるが、本発明の走査駆動回路を使用すると、ピン数は大幅に下がり、並びにこの効果は解析度が高いとますます明らかとなる。

【0015】本発明のもう一つの観点によると、走査線の制御信号をアドレスのスイッチ操作信号と見なし、図 2 に示されるように、B 及び C 制御信号をスイッチ素子の制御入力端、即ち、MOS 装置のゲート電極にカプリングし、これにより、B 及び C を二組の直列に接続するアナログスイッチと見なすことができ、A はこの二つのスイッチを通過する信号で、B 及び C がオンの時、A の電圧レベルにより走査線をオンとし、オフは B と C を通過するか或いは C の V_{goff} により達成する。TFT アレイの右側の C1 と B1 が制御する MOS 装置 614 及び 615 がオンとされる時、第 1 から N 条の走査線が選択され、それぞれ外来の制御信号 A1 から An に接続

される。この時、A1 制御信号線上的電圧はプルアップされ TFT 装置の起動電位とされ、A2 から An オフの電位とされる。即ち第 1 条の走査線 810 上の TFT 装置 911 から 912 がオンとされ、このように、逐次に A 組の制御信号が変換されて、第 2 から N 条の走査線上的 TFT 装置が順にオンとされる。An がオフされたのち、B1 もまたこれによりオフとなり、続いて B2 がオンとされ、続く N 条の走査線 (即ち N から 2 N 条の走査線) が選択され、A1 から An もまた再度先の操作を延長継続する。このとき、先に B1 及び C1 が選択した前の N 条の操作線が、左側のスイッチ C1 及び B1 がオンとされたことにより不選択電圧 V_{goff} にカプリングされ、即ち、この N 条の操作線が選択されない状態とされる。これより類推し、B1 が逐次切り換えられて Bm に至った後、C1 がオフとされ、C2 がオンとされ、さらに前述の A と B の操作が続けられる。これにより各

CがM個数のBにアドレッシングし、各BがN個のAにアドレッシングし、CはI個あり、ゆえに、全ての走査線が $I \times M \times N$ 条ある。

【0016】図3は一つのQVGA240条走査線の実施例中であって、一つの画面の完全な駆動信号の波形及びタイミングを示す。図中、C1からC4、B1からB5、及びA1からA12はパネル外からの制御信号を示し、A1からA12中、各一つのパルス幅は1条の走査線時間を示す。図中に示されるように、C1からC4は順にオンとされ、各Cのオンの期間、B1からB5は順にオンとされ、各Bのオンの期間であって、A1からA12が順にオンとされる。この駆動方法は各組の制御信号を逐次順にオンとする。

【0017】もう一つの駆動方法の実施例は図4に示されるとおりであり、そのうち、C制御信号もまた順にオンとされるが、隣接するCオン期間にあって、B1からB5は前に一つのC周期と反対の順序でオンとされ、これにより一つの画面の時間内にあって、B1からB5が往復式の駆動波形を形成する。同様に、隣接するBオン期間にあって、A1からA12もまた前の一つのB周期と反対の順序でオンとされ、一つの画面時間内に往復式の駆動波形を形成する。この駆動方法の特徴は以下のとおりである。任意の隣接する二条の走査線の変換が、A、B及びC制御信号に対して、ただそのなかの一つの切り換えを有し、即ち、A切り換え時に、その他の制御信号B及びCはいずれも切り換えられず、B或いはC切り換えられる時も同じである。並びに、起動信号Vs終了の後、遅延時間TVLを待って始めて制御信号オンが開始され、一つの画面の駆動波形を完成した後、次の一つの画面の起動信号終了の前に、遅延時間TVR待機する。

【0018】

【発明の効果】本発明は、一種のアクティブマトリクス液晶ディスプレイの走査駆動回路及び駆動方法を提供し、それは、多くのスイッチ素子を液晶ディスプレイのパネルに形成し、多くの走査線及び多くの制御信号入力端の間にカプリングさせ、これら制御信号入力端の数量をこれら走査線の数量より少なくし、一組の制御信号を、該パネル外よりこれら制御信号入力端にカプリングさせ、これらスイッチ素子を操縦させて、これら走査線を駆動させる。これにより、これら走査線を駆動するためにパネルの必要とするピン数が減少する。

【0019】以上を受け、本発明は、同じ導電型のMO

S装置を該スイッチ素子に充当して、回路組成とその工程を簡素化している。

【0020】以上を受け、本発明のさらに、これらスイッチ素子を低温ポリシリコンMOS装置で組成し、生産コストと工程困難度を減少している。

【0021】以上を受け、本発明はまた、順序式或いは往復式のクロック信号を該組の制御信号の駆動波形となしている。

【図面の簡単な説明】

【図1】伝統的な液晶ディスプレイの画像表示システムブロック図である。

【図2】本発明の一つの走査駆動回路実施例の表示図である。

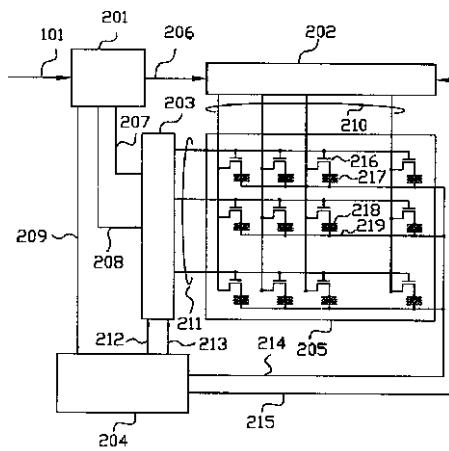
【図3】図2の回路の使用する制御信号実施例の波形図である。

【図4】図2の回路の使用するもう一つの制御信号実施例の波形図である。

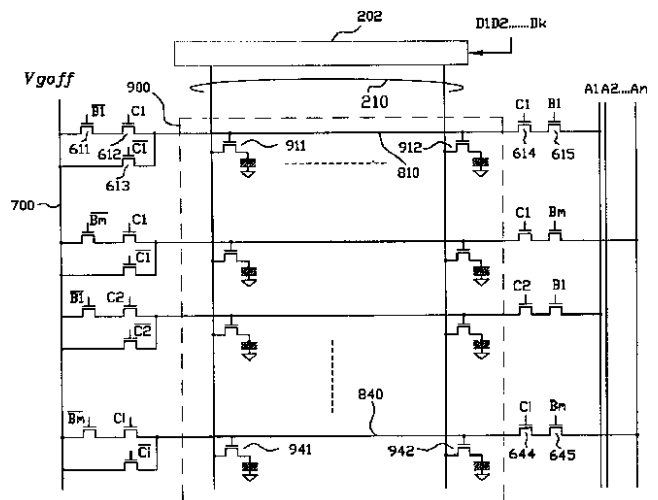
【符号の説明】

- 101 信号バス
- 201 液晶コントローラ
- 202 データドライバ
- 203 スキャンドライバ
- 204 電源回路
- 205 パネル
- 206 信号バス
- 207 ファーストラインマーカー
- 208 クロック信号
- 209 液晶交流化信号
- 210 ドレインバス
- 211 ゲートバス
- 212 選択電圧Vgon
- 213 不選択電圧Vgoff
- 214 対向電極電圧線
- 215 トーン電圧
- 216 TFT装置
- 217 画素液晶
- 218 ソース
- 219 対向電極
- 700 不選択電圧Vgoff
- 810-840 走査線
- 900 TFTアレイ
- 911-942 MOS装置

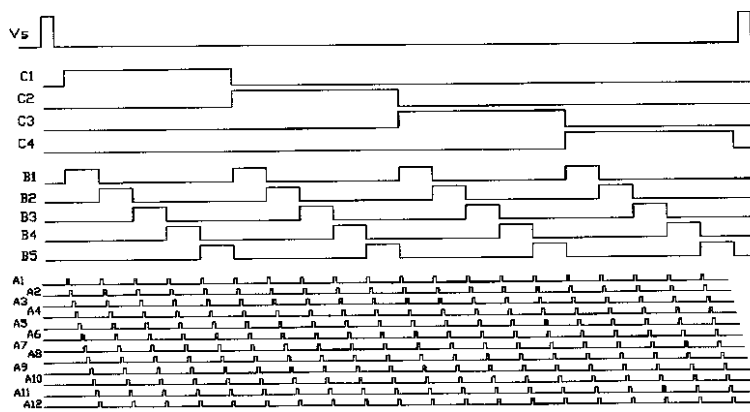
【図1】



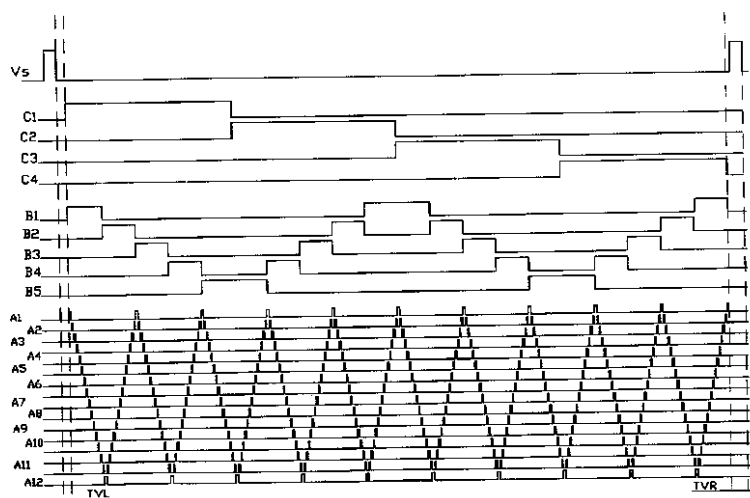
【図2】



【図3】



【図4】



フロントページの続き

Fターム(参考) 2H093 NA16 NA41 ND49
5C006 AC11 AC22 AF42 BB16 BC03
BC06 BC20 FA42
5C080 AA12 BB05 DD22 DD28 FF11
JJ02 JJ03 JJ04

专利名称(译)	扫描驱动电路和有源矩阵液晶显示器的驱动方法		
公开(公告)号	JP2003029712A	公开(公告)日	2003-01-31
申请号	JP2001203695	申请日	2001-07-04
[标]申请(专利权)人(译)	元太科技工业股ふん		
申请(专利权)人(译)	元太科技工业股▲ふん▼有限公司		
[标]发明人	楊和興 饒永年 戴亞翔		
发明人	楊 和興 饒 永年 戴 亞翔		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.622.B G09G3/20.622.G		
F-TERM分类号	2H093/NA16 2H093/NA41 2H093/ND49 5C006/AC11 5C006/AC22 5C006/AF42 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC20 5C006/FA42 5C080/AA12 5C080/BB05 5C080/DD22 5C080/DD28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZF22		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种用于有源矩阵液晶显示器的扫描驱动电路和驱动方法。在有源矩阵液晶显示器的扫描驱动电路和驱动方法中，由多个相同导电类型的低温多晶硅MOS器件和多个控制信号输入端子组成的开关电路形成在液晶显示器面板中。控制信号输入端子的数量小于液晶显示器的扫描线的数量，开关电路耦合在扫描线和控制信号输入端子之间，并且从面板外部控制多个控制信号。这些控制信号耦合到信号输入端子，并且这些控制信号是顺序型或往复型的脉冲信号，并且这些控制信号通过操作开关电路来驱动这些扫描线。

