

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5358082号
(P5358082)

(45) 発行日 平成25年12月4日 (2013. 12. 4)

(24) 登録日 平成25年9月6日 (2013. 9. 6)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 621B

G09G 3/20 611A

G09G 3/20 623B

G09G 3/20 612A

請求項の数 5 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2007-283936 (P2007-283936)
 (22) 出願日 平成19年10月31日 (2007. 10. 31)
 (65) 公開番号 特開2009-109881 (P2009-109881A)
 (43) 公開日 平成21年5月21日 (2009. 5. 21)
 審査請求日 平成22年10月22日 (2010. 10. 22)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74) 代理人 100105924
 弁理士 森下 賢樹
 (72) 発明者 井ノ口 普之
 京都府京都市右京区西院溝崎町2 1 番地
 ローム株式会社内
 (72) 発明者 内田 孝俊
 京都府京都市右京区西院溝崎町2 1 番地
 ローム株式会社内
 (72) 発明者 水野 裕介
 京都府京都市右京区西院溝崎町2 1 番地
 ローム株式会社内

最終頁に続く

(54) 【発明の名称】 ソースドライバおよびそれを用いた液晶ディスプレイ装置

(57) 【特許請求の範囲】

【請求項 1】

液晶パネルの複数のデータ線を反転駆動するソースドライバであって、
 隣接する2本のデータ線ごとに設けられた、
 第1極性の駆動電圧を生成するハイサイドアンプと、
 前記第1極性と反対の第2極性の駆動電圧を生成するローサイドアンプと、
 前記ハイサイドアンプと前記ローサイドアンプにより生成された2つの駆動電圧を、前
 記2本のデータ線に切りかえて出力する出力スイッチであって、(i)前記ハイサイドア
 ンプが一方のデータ線に接続され、前記ローサイドアンプが他方のデータ線に接続される
 第1状態と、(ii)前記ハイサイドアンプが前記他方のデータ線に接続され、前記ローサ
 イドアンプが前記一方のデータ線に接続される第2状態と、(iii)前記ハイサイドアン
 プおよび前記ローサイドアンプが、前記2本のデータ線から切り離される遷移状態と、が
 切りかえ可能な出力スイッチと、

前記ハイサイドアンプの低電位側の電源端子および前記ローサイドアンプの高電位側の
 電源端子に共通に接続されたチャージシェア用キャパシタと、

各データ線と前記チャージシェア用キャパシタの間に設けられたチャージシェアスイッ
 チと、

を備え、

前記出力スイッチを前記第1状態とし、前記ハイサイドアンプによって一方のデータ線
 を、前記ローサイドアンプによって他方のデータ線を駆動するステップと、

10

20

前記出力スイッチを前記遷移状態とし、その状態で前記チャージシェアスイッチをオンし、その後オフするステップと、

前記出力スイッチを前記第2状態とし、前記ハイサイドアンプによって前記他方のデータ線を、前記ローサイドアンプによって前記一方のデータ線を駆動するステップと、

前記出力スイッチを前記遷移状態とし、その状態で前記チャージシェアスイッチをオンし、その後オフするステップと、

を繰り返すことにより、

複数のデータ線に蓄えられた電荷を、前記ハイサイドアンプの出力段のトランジスタおよび前記チャージシェアスイッチを介して、前記チャージシェア用キャパシタに一時的に回収し、その電荷を、前記ローサイドアンプの電源として利用可能に構成されることを特徴とするソースドライバ。

10

【請求項2】

前記チャージシェア用キャパシタの電圧を所定の電位に安定化させるレギュレータをさらに備えることを特徴とする請求項1に記載のソースドライバ。

【請求項3】

前記レギュレータは、前記チャージシェア用キャパシタの電圧を、前記ハイサイドアンプの高電位側の電源電圧と、前記ローサイドアンプの低電位側の電源電圧との中点電圧を目標値として安定化させることを特徴とする請求項2に記載のソースドライバ。

【請求項4】

複数のハイサイドアンプおよび複数のローサイドアンプをセグメント化し、同一のセグメントに含まれるハイサイドアンプおよびローサイドアンプに、共通のチャージシェア用キャパシタが接続されることを特徴とする請求項1に記載のソースドライバ。

20

【請求項5】

液晶パネルと、

前記液晶パネルの複数のデータ線を駆動する請求項1から4のいずれかに記載のソースドライバと、

前記液晶パネルの複数の走査線を駆動するゲートドライバ回路と、

を備えることを特徴とする液晶ディスプレイ装置。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、液晶パネルの駆動技術に関し、特にデータ線を反転駆動するソースドライバに関する。

【背景技術】

【0002】

液晶パネルは、複数のデータ線と、データ線と直交するように配置される複数の走査線と、データ線および走査線の交点にマトリクス状に配置された複数のTFT(Thin Film Transistor)を備える。液晶パネルを駆動するために、複数の走査線を順に選択するゲートドライバ回路と、各データ線に輝度に応じた電圧を印加するソースドライバが設けられる。

40

【0003】

データ線に直流電圧を連続的に印加すると液晶パネルが劣化するという問題がある。この問題を解決するために、近年では各データ線に対して極性が異なる電圧を交流的に交互に印加する方式(反転駆動方式)が主流となっている。

【特許文献1】特開平8-320674号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

液晶パネルを反転駆動する場合、まず第1極性の駆動電圧をあるデータ線に印加する。このとき、データ線の寄生容量が充電される。第1極性と所定の基準電位と対称なレベル

50

を有する第2極性の駆動電圧をデータ線に印加する。この際に、データ線の寄生容量に蓄えられた電荷は放電される。このときの放電電流は接地に対して捨て電流として流れることになる。つまり、液晶パネルを反転駆動すると、消費電力が増大するという問題がある。さらに、消費電力の増大にともなう発熱も問題となる。

【0005】

本発明は係る状況に鑑みてなされたものであり、その目的は、消費電力を低減した液晶パネルのソースドライバの提供にある。

【課題を解決するための手段】

【0006】

本発明のある態様は、液晶パネルの複数のデータ線を反転駆動するソースドライバに関する。このソースドライバは、隣接する2本のデータ線ごとに設けられた、第1極性の駆動電圧を生成するハイサイドアンプと、第1極性と反対の第2極性の駆動電圧を生成するローサイドアンプと、ハイサイドアンプとローサイドアンプにより生成された2つの駆動電圧を、2本のデータ線に切りかえて出力する出力スイッチと、を備える。ハイサイドアンプの低電位側の電源端子およびローサイドアンプの高電位側の電源端子は共通のチャージシェアキャパシタに接続される。

10

第1極性とは、所定の基準電位よりも高い電圧レベルをいい、第2極性とは、その基準電位よりも低い電圧レベルをいう。

【0007】

この態様によると、従来捨てられていた電流の一部をチャージシェアキャパシタに転送して再利用することができ、消費電力を低減することができる。

20

【0008】

複数のハイサイドアンプおよび複数のローサイドアンプをセグメント化し、同一のセグメントに含まれるハイサイドアンプおよびローサイドアンプに、共通のチャージシェアキャパシタを接続してもよい。セグメントは、隣接するいくつかのハイサイドアンプおよびローサイドアンプを単位としてもよいし、駆動する画素の色を単位としてもよい。

【0009】

ある態様のソースドライバは、チャージシェアキャパシタの電圧を所定の電位に安定化させるレギュレータをさらに備えてもよい。レギュレータを設けることにより、データ線に供給される駆動電圧が大きく変動した場合であっても、ハイサイドアンプとローサイドアンプの電源電圧を安定化させることができる。

30

【0010】

レギュレータは、チャージシェアキャパシタの電圧を、ハイサイドアンプの高電位側の電源電圧と、ローサイドアンプの低電位側の電源電圧との中点電圧を目標値として安定化させてもよい。

【0011】

ある態様のソースドライバは、各データ線とチャージシェアキャパシタの間に設けられたチャージシェアスイッチをさらに備えてもよい。

この場合、チャージシェアスイッチをオンすることにより、データ線上の電荷を、チャージシェアキャパシタに転送することができる。

40

【0012】

ある態様のソースドライバは、ハイサイドアンプによって一方のデータ線を、ローサイドアンプによって他方のデータ線を駆動するように出力スイッチを設定するステップと、出力スイッチをオフ状態とし、チャージシェアスイッチをオンするステップと、ハイサイドアンプによって他方のデータ線を、ローサイドアンプによって一方のデータ線を駆動するように出力スイッチを設定するステップと、出力スイッチをオフ状態とし、チャージシェアスイッチをオンするステップと、を繰り返す。

【0013】

本発明の別の態様は、液晶ディスプレイ装置である。この装置は、液晶パネルと、液晶パネルのデータ線を駆動する上述のいずれかのソースドライバと、液晶パネルの走査線を

50

駆動するゲートドライバ回路と、を備える。

【 0 0 1 4 】

この態様によると、液晶ディスプレイの消費電力を低減でき、発熱量を低減することができる。

【 0 0 1 5 】

なお、以上の構成要素の任意の組合せや本発明の構成要素や表現を、方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

【発明の効果】

【 0 0 1 6 】

本発明によれば、ソースドライバの消費電力を低減できる。

10

【発明を実施するための最良の形態】

【 0 0 1 7 】

以下、本発明を好適な実施の形態をもとに図面を参照しながら説明する。各図面に示される同一または同等の構成要素、部材、処理には、同一の符号を付するものとし、適宜重複した説明は省略する。また、実施の形態は、発明を限定するものではなく例示であって、実施の形態に記述されるすべての特徴やその組み合わせは、必ずしも発明の本質的なものであるとは限らない。

【 0 0 1 8 】

本明細書において、「部材 A が部材 B に接続された状態」とは、部材 A と部材 B が物理的に直接的に接続される場合や、部材 A と部材 B が、電気的な接続状態に影響を及ぼさない他の部材を介して間接的に接続される場合も含む。同様に、「部材 C が、部材 A と部材 B の間に設けられた状態」とは、部材 A と部材 C、あるいは部材 B と部材 C が直接的に接続される場合のほか、電気的な接続状態に影響を及ぼさない他の部材を介して間接的に接続される場合も含む。

20

【 0 0 1 9 】

図 1 は、実施の形態に係るソースドライバ 1 0 0 を備えた液晶ディスプレイ 2 0 0 の構成を示す回路図である。

【 0 0 2 0 】

液晶ディスプレイ 2 0 0 は、ソースドライバ 1 0 0、ゲートドライバ 1 1 0、液晶パネル 1 2 0、タイミングコントローラ 1 3 0 を備える。

30

【 0 0 2 1 】

液晶パネル 1 2 0 は、m 本のデータ線 L D と、n 本の走査線 L S を備え、データ線 L D と走査線 L S の交点にはマトリクス状に配置された画素回路が設けられる。図 1 には画素ごとの T F T のみが示される。i 行 j 列目の T F T i j のゲートは、j 列目の走査線 L S j に接続され、そのソースは、i 行目のデータ線 L D i に接続される。

【 0 0 2 2 】

ゲートドライバ 1 1 0 は、タイミングコントローラ 1 3 0 からのデータを受け、複数の走査線 L S 1 ~ L S n に順に電圧を与え、選択していく。ソースドライバ 1 0 0 は、タイミングコントローラ 1 3 0 からの輝度データを受け、複数のデータ線 L D 1 ~ L D m に、輝度データに応じた駆動電圧を供給する。ソースドライバ 1 0 0 は、所定の基準電圧より高い第 1 極性の駆動電圧と、基準電圧より低い第 2 極性の駆動電圧を、データ線 L D に対して交互に印加する反転駆動を行う。

40

【 0 0 2 3 】

ソースドライバ 1 0 0 は一つの半導体基板上に一体集積化された機能 I C である。ソースドライバ 1 0 0 の出力端子 P 1 ~ P m はそれぞれ、データ線 L D 1 ~ L D m (以下、データ線 L D と総称する) と接続される。また、ソースドライバ 1 0 0 のデータ入力端子 1 0 2 には、画素ごとの輝度データが入力される。キャパシタ端子 1 0 4 には、後述する電荷保持用のチャージシェアキャパシタ C 1 が接続される。

【 0 0 2 4 】

隣り合う 2 本のデータ線 L D はペアを形成する。すなわち、データ線 L D 1 と L D 2 は

50

第1のペアをなし、データ線LD3とLD4は第2のペアをなす。一般化すると、データ線LD(2i-1)とLD(2i)は第i番目のペアをなしている。

【0025】

ソースドライバ100は、ペアをなす2本のデータ線ごとに、ハイサイドアンプHAM P、ローサイドアンプLAM P、出力スイッチSWを備える。

つまり、データ線LDのi番目のペアに対しては、ハイサイドアンプHAM PであるドライバアンプDRV(2i-1)と、ローサイドアンプLAM PであるドライバアンプDRV(2i)と、出力スイッチSWが設けられる。ドライバアンプは演算増幅器を利用したボルテージフォロア回路として構成される。

【0026】

ハイサイドアンプHAM Pは、第1極性の駆動電圧Vpを生成する。ローサイドアンプLAM Pは、第1極性と反対の第2極性の駆動電圧Vnを生成する。出力スイッチSWは、ハイサイドアンプHAM Pにより生成された駆動電圧VpとローサイドアンプLAM Pにより生成された駆動電圧Vnを、2本のデータ線LD(2i-1)とLD(2i)に交互に切りかえて出力する。

【0027】

図1の出力スイッチSWは、2つのスイッチSWA、SWBを含む。ストレート接続状態において、スイッチSWAはハイサイドアンプHAM Pの出力電圧Vpを選択し、スイッチSWBはローサイドアンプLAM Pの出力電圧Vnを選択する。クロス接続状態において、スイッチSWAはローサイドアンプLAM Pの出力電圧Vnを選択し、スイッチSWBはハイサイドアンプHAM Pの出力電圧Vpを選択する。

【0028】

駆動信号生成部10はデータ入力端子102を介して画素ごとの輝度データを受け、各データ線LDに供給すべき信号をデジタル値で生成する。データ線LDごとのデジタル値は、デジタルアナログ変換器DAC1~DACmに出力される。デジタルアナログ変換器DAC1~DACmは、デジタル値をアナログ電圧に変換し、対応するドライバアンプDRV1~DRVmへと出力する。ドライバアンプDRVは、入力されたアナログ電圧に応じた駆動電圧Vp、Vnを生成する。

【0029】

ハイサイドアンプHAM Pの高電位側の電源端子には、第1の固定電圧として電源電圧AVDDが供給される。ローサイドアンプLAM Pの低電位側の電源端子には、第2の固定電圧として接地電圧GNDが印加される。なお、ローサイドアンプLAM Pの低電位側の電源端子には、第2の固定電圧として、接地電圧に替えて負の電源電圧-AVDDが供給されてもよい。あるいは、ハイサイドアンプHAM Pの高電位側の電源端子には、第1の固定電圧として、電源電圧AVDDに替えて接地電圧GNDが供給され、ローサイドアンプLAM Pの低電位側の電源端子には、第2の固定電圧として負の電源電圧-AVDDが供給されてもよい。つまり、第1の固定電圧と第2の固定電圧は任意である。

【0030】

ハイサイドアンプHAM Pの低電位側の電源端子と、ローサイドアンプLAM Pの高電位側の電源端子は、キャパシタ端子104を介して共通のチャージシェアキャパシタC1に接続される。したがって、チャージシェアキャパシタC1の一端、つまりキャパシタ端子104の電圧(以下、キャパシタ電圧ともいう)Vcが、ハイサイドアンプHAM Pの下側の電源電圧として供給され、ローサイドアンプLAM Pの上側の電源電圧として供給される。

【0031】

ソースドライバ100は、チャージシェアキャパシタC1の一端の電圧を所定の電位に安定化させるレギュレータ20をさらに備える。レギュレータ20は、チャージシェアキャパシタC1の電圧を、ハイサイドアンプHAM Pの高電位側の電源電圧AVDDと、ローサイドアンプLAM Pの低電位側の電源電圧GNDとの中点電圧AVDD/2を目標値として安定化させることが望ましい。ただし目標値の電圧は、AVDD/2に限定されず

10

20

30

40

50

、ハイサイドアンプHAMPとローサイドアンプLAMPが、データ線に供給すべき駆動電圧を全範囲にわたり生成できればよい。別の観点からいえば、チャージシェアキャパシタC1の目標電圧を、駆動電圧の第1極性と第2極性の境界である基準電圧に一致させることが望ましい。

【0032】

ソースドライバ100は、各データ線LD1～LDnとチャージシェアキャパシタC1の間に設けられたチャージシェアスイッチSWC1～SWCmおよびSWC0をさらに備える。

【0033】

以上がソースドライバ100の構成である。続いて、ソースドライバ100の動作を説明する。図2(a)～(d)は、図1のソースドライバ100の状態遷移を示す回路図である。図3は、図1のソースドライバ100の動作波形図である。

10

【0034】

図2(a)～(d)は、ペアをなす2つのデータ線LD1、LD2を駆動する2つのドライバアンプDRV1、DRV2の周辺の回路のみを示す。ハイサイドアンプHAMP、ローサイドアンプLAMPは、いずれもプッシュプル形式の出力段を備える。ハイサイドアンプHAMPは、出力段として電源電圧AVDDとキャパシタ電圧Vcの間に直列に接続されたPチャンネルMOSFET(以下、第1トランジスタM1という)およびNチャンネルMOSFET(以下、第2トランジスタM2という)を備える。また、ローサイドアンプLAMPは、出力段としてキャパシタ電圧Vcと接地電圧GNDの間に直列に接続されたPチャンネルMOSFET(以下、第3トランジスタM3という)およびNチャンネルMOSFET(以下、第4トランジスタM4という)を含む。ハイサイドアンプHAMPおよびローサイドアンプLAMPの入力差動段や増幅段は省略されている。

20

【0035】

ソースドライバ100は、ゲートドライバ110の走査線LSの選択動作と同期して、以下で説明するφ1、φ12、φ2、φ21の状態を繰り返す。

【0036】

φ1. ゲートドライバ110がj番目の走査線LSjを選択するとき、ソースドライバ100は、データ線LD1を第1極性の駆動電圧Vpで、データ線LD2を第2極性の駆動電圧Vnで駆動する。この状態を第1状態φ1という。第1状態φ1において、出力スイッチSWは、ハイサイドアンプHAMPによって一方のデータ線LD1が、ローサイドアンプLAMPによって他方のデータ線LD2が駆動されるように設定される。このとき、チャージシェアスイッチSWC1、SWC2、SWC0はすべてオフに設定される。図2(a)は、第1状態φ1の等価回路を示す。

30

【0037】

φ2. ゲートドライバ110がj+1番目の走査線LSj+1を選択するとき、ソースドライバ100は、データ線LD1を第2極性の駆動電圧Vnで、データ線LD2を第1極性の駆動電圧Vpで駆動する。この状態を第2状態φ2という。第2状態φ2において、出力スイッチSWは、ハイサイドアンプHAMPによって他方のデータ線LD2が、ローサイドアンプLAMPによって一方のデータ線LD1が駆動されるように設定される。このとき、チャージシェアスイッチSWC1、SWC2、SWC0はすべてオフに設定される。図2(c)は、第2状態φ2の等価回路を示す。

40

【0038】

ソースドライバ100は、ゲートドライバ110による走査線LSの駆動タイミングと同期して、第1状態φ1、第2状態φ2を交互に繰り返す。第1状態φ1から第2状態φ2の遷移期間および第2状態φ2から第1状態φ1への遷移期間には、以下の状態が設定される。

【0039】

φ12. 第1状態φ1から第2状態φ2に遷移するタイミングで、ソースドライバ100は、第1遷移状態φ12に設定される。第1遷移状態φ12において、出力スイッチ

50

SWはオフ状態となり、ハイサイドアンプHAMPおよびローサイドアンプLAMPは、データ線LD1、LD2と切り離される。このとき、チャージシェアスイッチSWC1、SWC2、SWC0はすべてオンに設定される。図2(b)は、第1遷移状態φ12の等価回路を示す。

【0040】

φ21. 第2状態φ2から第1状態φ1に遷移するタイミングで、ソースドライバ100は、第2遷移状態φ21に設定される。第2遷移状態φ21において、出力スイッチSWはオフ状態となり、ハイサイドアンプHAMPおよびローサイドアンプLAMPは、データ線LD1、LD2と切り離される。このとき、チャージシェアスイッチSWC1、SWC2、SWC0はすべてオンに設定される。図2(d)は、第2遷移状態φ21の等価回路を示す。第1遷移状態φ12と第2遷移状態φ21の回路状態は同じである。

10

【0041】

その後、第1状態φ1に遷移し、j+2番目の走査線LSj+2を駆動する。

【0042】

つまり、ソースドライバ100は、走査線LSの駆動タイミングと同期して、第1状態φ1、第1遷移状態φ12、第2状態φ2、第2遷移状態φ21を順に繰り返す。

【0043】

図3のタイムチャートを参照する。第1状態φ1において、データ線LD1の電位Vd1は、時間とともに上昇し、輝度に応じた第1極性の目標電圧に設定される。また、データ線LD2の電位Vd2は、時間とともに低下し、輝度に応じた第2極性の目標電圧に設定される。

20

【0044】

続く第1遷移状態φ12において、チャージシェアスイッチSWC1、SWC2、SWC0がオンし、データ線LD1、LD2がチャージシェアキャパシタC1と接続される。その結果、データ線LD1、LD2の電位Vd1、Vd2は、キャパシタ電圧Vcと一致する。

【0045】

続く第2状態φ2において、データ線LD1の電位Vd1は、時間とともに低下し、輝度に応じた第2極性の目標電圧に設定される。また、データ線LD2の電位Vd2は、時間とともに上昇し、輝度に応じた第1極性の目標電圧に設定される。

30

【0046】

続く第2遷移状態φ21において、チャージシェアスイッチSWC1、SWC2、SWC0がオンし、データ線LD1、LD2がチャージシェアキャパシタC1と接続される。その結果、データ線LD1、LD2の電位Vd1、Vd2は、キャパシタ電圧Vcと一致する。

【0047】

実施の形態に係るソースドライバ100によれば、ハイサイドアンプHAMPのシンク電流(吸い込み電流)は、第2トランジスタM2を介してチャージシェアキャパシタC1に流れ込む。また、ローサイドアンプLAMPのソース電流(吐き出し電流)は、チャージシェアキャパシタC1から第3トランジスタM3を介してデータ線へと供給される。言い換えれば、ハイサイドアンプHAMPによってデータ線に供給した電荷を、チャージシェアキャパシタC1に回収し、その電荷を、ローサイドアンプLAMPの電源として利用することができる。

40

【0048】

その結果、従来のように、各データ線の駆動電圧の極性を切りかえる度に接地に捨てていた電流を低減することができる。実施の形態に係るソースドライバ100は、従来に比べて消費電力を50%近く低減することが可能となる。消費電力の低減にともない、回路の発熱も大幅に削減できる。

【0049】

また、実施の形態では、ハイサイドアンプHAMPは電源電圧AVDDとキャパシタ電

50

圧 V_c を受けて動作し、ローサイドアンプ $HAMP$ はキャパシタ電圧 V_c と接地電圧 GND を受けて動作する。 $V_c = AVDD / 2$ に設定される場合、各アンプの動作電圧範囲は、 $AVDD / 2$ となる。

【0050】

これに対して、従来のソースドライバでは、チャージシェアキャパシタ C_1 を設けずに、ハイサイドアンプとローサイドアンプの両方を、電源電圧 $AVDD$ と接地電圧 GND を与えて動作させていた。つまり、従来において、各アンプの動作電圧範囲は $AVDD$ であった。つまり、本実施の形態に係るソースドライバ 100 によれば、従来のソースドライバに比べて、各アンプに印加される電圧が低減されるため、消費電力を低減することが可能となる。また、低耐圧プロセスを利用することができるため、回路面積を削減することも可能である。

10

【0051】

また、キャパシタ電圧 V_c を安定化させるレギュレータ 20 を設けることにより、ハイサイドアンプ $HAMP$ 、ローサイドアンプ $LAMP$ の動作を安定化させることができる。

【0052】

さらに、チャージシェアスイッチ SWC を設けることにより、データ線 LD の電位を輝度に対応する電圧に遷移させる前に、レギュレータ 20 の目標値に設定することができる。レギュレータ 20 の目標値は、輝度が 0 に相当する電圧と一致することが望ましい。

【0053】

上記実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

20

【0054】

実施の形態では、すべてのドライバアンプ $DRV_1 \sim DRV_m$ に対して、共通のチャージシェアキャパシタ C_1 を設ける場合を説明したが、ドライバアンプをセグメント化し、セグメントごとにチャージシェアキャパシタ C_1 を設けてもよい。セグメント化することにより、チャージシェアキャパシタ C_1 ひとつ当たりの容量を減らすことができ、 CR 時定数を小さくできるため、回路動作を高速化できる。

【0055】

セグメントは、隣接するいくつかのドライバアンプを単位としてもよい。隣接する画素の輝度は確率的に近似する場合が多いため、これらをセグメント化することにより、高速動作が期待できる。さらにこの場合、回路のレイアウトの観点から有利である。あるいはセグメントを、画素の色を単位としてもよい。

30

【0056】

実施の形態では、チャージシェアキャパシタ C_1 をソースドライバ 100 の外部に外付けする場合を説明したが、これをソースドライバ 100 に内蔵してもよい。

【0057】

以上、実施の形態にもとづき、本発明を説明したが、実施の形態は、本発明の原理、応用を示しているにすぎないことはいうまでもなく、実施の形態には、請求の範囲に規定された本発明の思想を離脱しない範囲において、多くの変形例や配置の変更が可能であることはいうまでもない。

40

【図面の簡単な説明】

【0058】

【図 1】実施の形態に係るソースドライバを備えた液晶ディスプレイの構成を示す回路図である。

【図 2】図 2 (a) ~ (d) は、図 1 のソースドライバの状態遷移を示す回路図である。

【図 3】図 1 のソースドライバの動作波形図である。

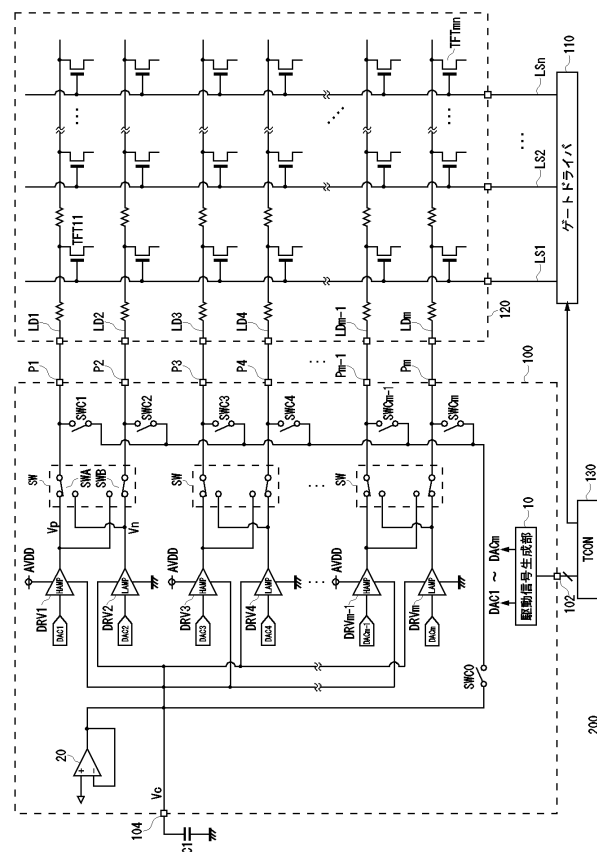
【符号の説明】

【0059】

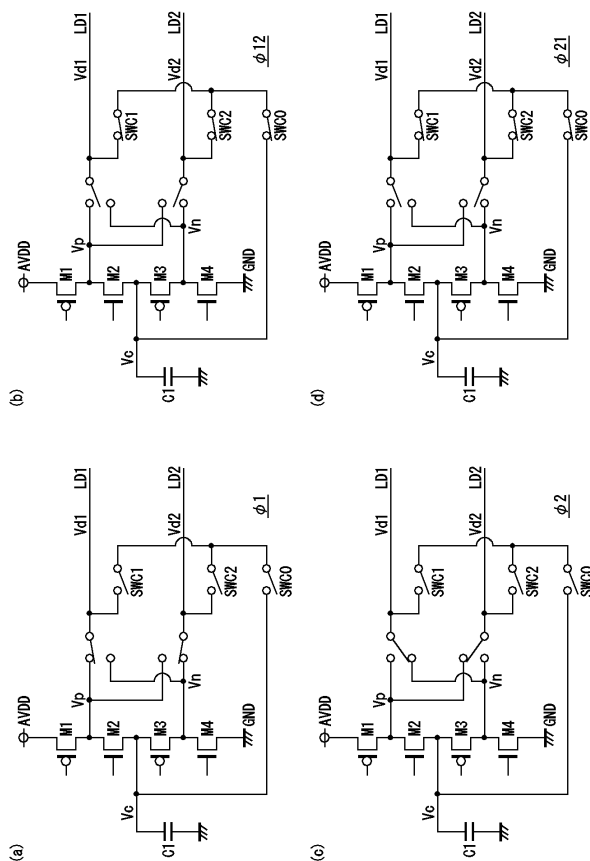
$HAMP$... ハイサイドアンプ、 $LAMP$... ローサイドアンプ、 DRV ... ドライバ、10 ...

50

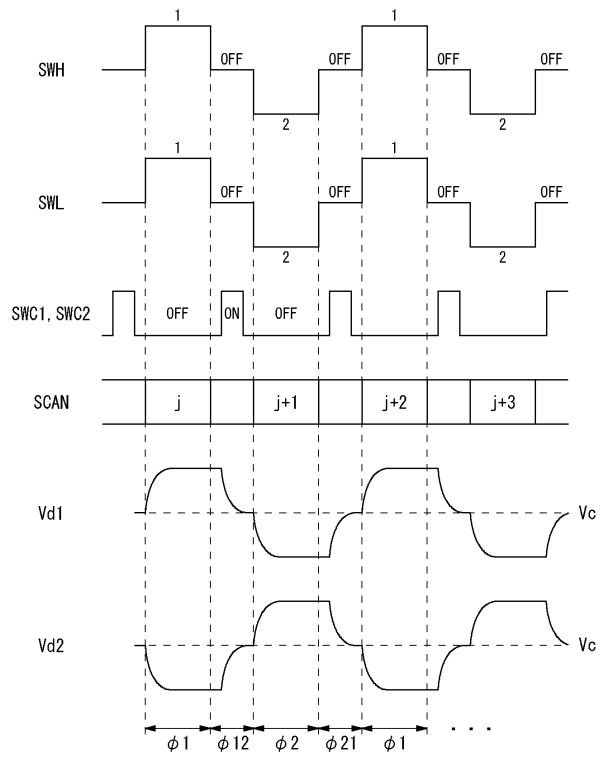
【 圖 1 】



【圖 2】



【図 3】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 1 G
G 0 2 F 1/133 5 2 5
G 0 2 F 1/133 5 5 0

審査官 西島 篤宏

(56)参考文献 米国特許第06970152(US, B1)
特開2006-154772(JP, A)
特開平10-062744(JP, A)
特開2006-178356(JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	源驱动器和使用源驱动器的液晶显示器件		
公开(公告)号	JP5358082B2	公开(公告)日	2013-12-04
申请号	JP2007283936	申请日	2007-10-31
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
当前申请(专利权)人(译)	ROHM株式会社		
[标]发明人	井ノ口普之 内田孝俊 水野裕介		
发明人	井ノ口 普之 内田 孝俊 水野 裕介		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G3/3614 G09G2310/0248 G09G2310/027 G09G2310/0291 G09G2310/0297 G09G2330/02 G09G2330/021 G09G2330/023		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.611.A G09G3/20.623.B G09G3/20.612.A G09G3/20.621.G G02F1/133.525 G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA34 2H093/NB07 2H093/NC09 2H093/NC12 2H093/NC16 2H093/ /NC34 2H093/ND34 2H093/ND39 2H193/ZA04 2H193/ZC02 2H193/ZC04 2H193/ZC20 2H193/ZC25 2H193/ZC36 2H193/ZD23 2H193/ZF03 2H193/ZF34 2H193/ZF36 5C006/AC26 5C006/AF69 5C006/ /AF71 5C006/BB16 5C006/BC12 5C006/BC16 5C006/BC23 5C006/BF24 5C006/BF25 5C006/BF37 5C006/BF50 5C006/FA16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11 5C080/ /JJ03 5C080/JJ04		
代理人(译)	森下Kenju		
其他公开文献	JP2009109881A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供降低功耗的液晶面板的源极驱动器。解决方案：源极驱动器100反转并驱动液晶面板120的数据线。每两条彼此相邻的数据线，提供高侧放大器HAMP，其产生第一极性和低侧的驱动电压。放大器LAMP产生与第一极性相反的第二极性的驱动电压。输出开关SW切换为分别将由高侧放大器HAMP和低侧放大器LAMP产生的两个驱动电压 V_p ， V_n 输出到两条数据线LD。高侧放大器HAMP的低电位侧的电源端子和低侧放大器LAMP的高电位侧的电源端子连接到公共电荷共享电容器 C_1 。

