

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5265184号  
(P5265184)

(45) 発行日 平成25年8月14日(2013.8.14)

(24) 登録日 平成25年5月10日(2013.5.10)

(51) Int.Cl.	F 1	
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	
<b>G02F 1/133 (2006.01)</b>	G02F 1/133	575
<b>G09G 3/20 (2006.01)</b>	G09G 3/20	611A
	G09G 3/20	611E
	G09G 3/20	612L

請求項の数 2 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2007-339981 (P2007-339981)  
 (22) 出願日 平成19年12月28日(2007.12.28)  
 (65) 公開番号 特開2009-9088 (P2009-9088A)  
 (43) 公開日 平成21年1月15日(2009.1.15)  
     審査請求日 平成19年12月28日(2007.12.28)  
     審判番号 不服2012-2133 (P2012-2133/J1)  
     審判請求日 平成24年2月3日(2012.2.3)  
 (31) 優先権主張番号 10-2007-0064561  
 (32) 優先日 平成19年6月28日(2007.6.28)  
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 501426046  
 エルジー ディスプレイ カンパニー リ  
 ミテッド  
 大韓民国 ソウル、ヨンドゥンポグ、ヨ  
 ウィーテロ 128  
 (74) 代理人 100094112  
 弁理士 岡部 譲  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100106183  
 弁理士 吉澤 弘司  
 (72) 発明者 具 聖 祚  
 大韓民国 テグ ダルソグ イゴドン  
 デベク ハンラ チャンシン アパートメ  
 ント 202-1210  
 最終頁に続く

(54) 【発明の名称】 液晶表示装置とその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数のデータラインと複数のゲートラインが交差されて複数の液晶セルを持つ液晶表示パネルと、

入力デジタルビデオデータの階調と前記データラインに供給されるデータ電圧の極性反転時点を判断して、前記データ電圧の階調がホワイト階調からブラック階調に変わる時点と前記データ電圧の極性が反転される時点を指示するダイナミックチャージシエア制御信号を活性化して、前記入力デジタルビデオデータで前記ホワイト階調と前記ブラック階調のデータが規則的に配列される脆弱パターンを検出して前記脆弱パターンが入力される時前記データラインに供給されるデータ電圧の水平極性反転周期を広げるためのドット反転制御信号を活性化するタイミングコントローラと、

前記タイミングコントローラからのデジタルビデオデータを前記データ電圧に変換して前記データ電圧の極性を変換して、前記ダイナミックチャージシエア制御信号に回答して正極性データ電圧と負極性データ電圧の間の共通電圧及びチャージシエア電圧の内では何れか一つを前記データラインに供給して前記ドット反転制御信号に回答して前記データ電圧の水平極性反転周期を広げるデータ駆動回路と、

前記タイミングコントローラの制御の下に前記ゲートラインにスキャンパルスを順次に供給するゲート駆動回路を備えて、

第1及び第3フレーム期間に前記脆弱パターンのデジタルビデオデータが入力されて、第2及び第4フレーム期間に前記脆弱パターン以外の他のデジタルビデオデータが入力さ

れた時に、前記脆弱パターンのデジタルビデオデータが入力された場合に水平2ドットインバージョン方式で駆動し、前記脆弱パターン以外の他のデジタルビデオデータが入力された場合に水平1ドットインバージョン方式で駆動し、

前記タイミングコントローラは、

前記デジタルビデオデータの階調を分析して連続的に入力される二つのデジタルビデオデータがホワイト階調からブラック階調に変わるかどうかを分析して前記デジタルビデオデータがホワイト階調からブラック階調に変わる時点を指示する第1チャージシェア信号を発生するデータチェック部と、

前記ゲート駆動回路を制御するためのゲートシフトクロックをカウントして前記データラインに供給されるデータ電圧の極性反転時点を分析して、前記極性反転時点を指示する第2チャージシェア信号を発生する極性チェック部と、

前記第1チャージシェア信号と前記第2チャージシェア信号を利用して前記ダイナミックチャージシェア制御信号を発生するダイナミックチャージシェア制御信号発生部と、

前記入力デジタルビデオデータをチェックして前記脆弱パターンが入力される時前記ドット反転制御信号をハイ論理に発生して、前記脆弱パターン以外の他のデータが入力される時前記ドット反転制御信号をロー論理に発生するドット反転制御信号発生部を備え、

前記データ駆動回路は、

前記ドット反転制御信号がロー論理である時水平1ドットインバージョン形態の極性で前記データ電圧を前記データラインに供給して、

前記ドット反転制御信号がハイ論理である時水平2ドットインバージョン形態の極性で前記データ電圧を前記データラインに供給することを特徴とする液晶表示装置。

#### 【請求項2】

複数のデータラインと複数のゲートラインが交差されて複数の液晶セルを持つ液晶表示パネルと、デジタルビデオデータを前記データラインに供給されるデータ電圧に変換して前記データ電圧の極性を変換するデータ駆動回路、前記ゲートラインにスキャンパルスを順次に供給するゲート駆動回路、及びタイミングコントローラを備える液晶表示装置の駆動方法において、

デジタルビデオデータの階調と前記データラインに供給されるデータ電圧の極性反転時点を判断する段階と、

前記データ電圧の階調がホワイト階調からブラック階調に変わる時点と前記データ電圧の極性が反転される時点を指示するダイナミックチャージシェア制御信号を活性化する段階と、

前記デジタルビデオデータで前記ホワイト階調と前記ブラック階調のデータが規則的に配列される脆弱パターンを検出して前記脆弱パターンが入力される時前記データラインに供給されるデータ電圧の水平極性反転周期を広げるためのドット反転制御信号を活性化する段階と、

前記デジタルビデオデータを前記データ電圧に変換して前記データ電圧の極性を変換して、前記ダイナミックチャージシェア制御信号に応答して正極性データ電圧と負極性データ電圧の間の共通電圧及びチャージシェア電圧の内では何れか一つを前記データラインに供給する段階と、

前記ドット反転制御信号に応答して前記データ電圧の水平極性反転周期を広げる段階を含み、

第1及び第3フレーム期間に前記脆弱パターンのデジタルビデオデータが入力されて、第2及び第4フレーム期間に前記脆弱パターン以外の他のデジタルビデオデータが入力された時に、前記脆弱パターンのデジタルビデオデータが入力された場合に水平2ドットインバージョン方式で駆動し、前記脆弱パターン以外の他のデジタルビデオデータが入力された場合に水平1ドットインバージョン方式で駆動し、

前記タイミングコントローラは、

前記デジタルビデオデータの階調を分析して連続的に入力される二つのデジタルビデオデータがホワイト階調からブラック階調に変わるかどうかを分析して前記デジタルビデオ

10

20

30

40

50

データがホワイト階調からブラック階調に変わる時点を指示する第1チャージシェア信号を発生するデータチェック部と、

前記ゲート駆動回路を制御するためのゲートシフトクロックをカウントして前記データラインに供給されるデータ電圧の極性反転時点を分析して、その極性反転時点を指示する第2チャージシェア信号を発生する極性チェック部と、

前記第1チャージシェア信号と前記第2チャージシェア信号を利用して前記ダイナミックチャージシェア制御信号を発生するダイナミックチャージシェア制御信号発生部と、

前記入力デジタルビデオデータをチェックして前記脆弱パターンが入力される時前記ドット反転制御信号をハイ論理に発生して、前記脆弱パターン以外の他のデータが入力される時前記ドット反転制御信号をロー論理に発生するドット反転制御信号発生部を備え、

前記データ駆動回路は、

前記ドット反転制御信号がロー論理である時水平1ドットインバージョン形態の極性で前記データ電圧を前記データラインに供給して、

前記ドット反転制御信号がハイ論理である時水平2ドットインバージョンドットインバージョン形態の極性で前記データ電圧を前記データラインに供給することを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、より詳しくはデータ駆動回路の発熱及び消費電力を減らして、直流化残像とフリッカーを防止して脆弱パターンのデータを表示する時表示品質の低下を防止するようにした液晶表示装置とその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置はビデオ信号によって液晶セルの光透過率を調節して画像を表示する。アクティブマトリックス(Active Matrix)タイプの液晶表示装置は図1のように液晶セル(Clc)ごとに形成された薄膜トランジスタ(Thin Film Transistor、TFT)を利用して液晶セルに供給されるデータ電圧をスイッチングしてデータを能動的に制御するので動画像の表示品質を高めることができる。

【0003】

図1において、図面符号“Cst”は液晶セル(Clc)に充電されたデータ電圧を維持するためのストレージキャパシタ(Storage Capacitor、Cst)、「D1」はデータ電圧が供給されるデータライン、そして「G1」はスキャン電圧が供給されるゲートラインをそれぞれ意味する。

【0004】

このような液晶表示装置は直流オフセット成分を減少させて液晶の劣化を減らすために、隣り合う液晶セルの間で極性が反転されてフレーム期間単位で極性が反転されるインバージョン方式(Inversion)に駆動されている。ところでデータ電圧の極性が変わる度にデータラインに供給されるデータ電圧のスイング幅が大きくなってデータ駆動回路で多くの電流が発生してデータ駆動回路の発熱温度が高くなって消費電力が急増する問題点がある。

【0005】

データラインに供給されるデータ電圧のスイング幅を減らしてデータ駆動回路の発熱温度及び消費電力を減らすために、データ駆動回路にチャージシェア回路(Charge Share Circuit)やプレチャージ回路(Precharging Circuit)を採用しているがその効果が満足する水準に到達することができない。

【0006】

また、インバージョン方式でデータ電圧の極性が反転されれば正極性データ電圧を充電する液晶セルの充電量と負極性データ電圧を充電する液晶セルの充電量が異なるので表示品質が低下される問題点がある。例えば、図1のように液晶セルが正極性データ電圧を充

10

20

30

40

50

電した後その正極性データ電圧と同一な階調を表現するための負極性データ電圧を充電したら、液晶セルは正極性データ電圧を充電した後 T F T の寄生容量などによって  $V_p$  位絶対値電圧が低い電圧 ( $V_p(+)$ ) を維持する。そして液晶セルは負極性データ電圧を充電した後 T F T の寄生容量などによって  $V_p$  位絶対値電圧が高い電圧 ( $V_p(-)$ ) を維持する。

【0007】

したがって、ノーマリーブラックモードの液晶表示装置の液晶セルは正極性データ電圧よりそれと同一な階調を表現するための負極性データ電圧を充電する時さらに高い光透過率で光を透過させる。ノーマリーブラックモードで、液晶セルの光透過率はその液晶セルに充電される電圧が高いほど高くなる。

10

【0008】

また、ノーマリーホワイトモードの液晶表示装置の液晶セルは正極性データ電圧よりそれと同一な階調を表現するための負極性データ電圧を充電する時さらに低い光透過率で光を透過させる。ノーマリーホワイトモードで、液晶セルの光透過率はその液晶セルに充電される電圧が高いほど低くなる。

【0009】

また、液晶表示装置は液晶セルに充電されるデータ電圧の極性パターンとデータの階調の相関関係によって特定映像のデータパターンで表示品質が落ちる。表示品質の低下要因では表示画面で緑色調 (greenish) が現われる現象と周期的に画面の輝度が変動されるフリッカーが代表的である。

20

【0010】

例えば、1フレーム期間内で、垂直2ドット(または2液晶セル)単位で液晶セルに充電されるデータ電圧の極性が反転されて水平1ドット(または1液晶セル)単位で液晶セルに充電されるデータ電圧の極性が反転される垂直2ドット及び水平1ドットインバージョン方式 (V2H1) で液晶表示装置が駆動されて、図3のように奇数ピクセルに供給されるデータの階調がホワイト階調であり偶数ピクセルに供給されるデータの階調がブラック階調である時、表示画像で緑色調が現われる。すなわち、第1、第2、第5、第6ライン (L1、L2) から赤色 (R)、緑色 (G) 及び青色 (B) のデータの内で輝度に一番多い影響を与える緑色データ (G) 皆のデータ電圧が負極性データ電圧であるのでそのラインで緑色調が現われる。このような緑色調現象は緑色データが何れか一つの極性に偏向されるからである。

30

【0011】

このような緑色調現状の他の例は図4のようである。図4を参照すれば、垂直2ドット及び水平1ドットインバージョン方式 (V2H1) で液晶表示装置が駆動されて、奇数サブピクセルに供給されるデータの階調がホワイト階調で偶数サブピクセルに供給されるデータの階調がブラック階調である時、表示画像で緑色調が現われる。

【0012】

1フレーム期間内で、垂直及び水平方向で隣り合う液晶セルに充電されるデータ電圧の極性が反転されるように垂直1ドット及び水平1ドット単位でデータ電圧の極性が反転される垂直1ドット及び水平1ドットドットインバージョン方式 (V1H1) で液晶表示装置が駆動されて、そのデータ電圧が図5のように1サブピクセル単位に交互に配置されるホワイト階調のデータ電圧とブラック階調のデータ電圧を含めば、1フレーム期間単位で表示画像の輝度が変動されるフリッカー現象が現われる。

40

【0013】

すなわち、1フレーム期間内でホワイト階調のデータ電圧皆は正極性データ電圧であり、その次のフレームでホワイト階調のデータ電圧は皆正極性データ電圧である。

したがって、1フレーム期間単位で表示画像の輝度が変動される。

【0014】

以下で、図3乃至図5のようにホワイト階調とブラック階調が周期的に交号に配置される映像は表示映像の画質を低下させるので "脆弱パターン" の映像と称する。

50

## 【 0 0 1 5 】

また、液晶表示パネルに供給されるデータ電圧の二つの極性の内で何れか一つの極性が長期間優勢的 ( dominant ) に供給されれば残像が発生する。

## 【 0 0 1 6 】

このような残像を液晶セルに同一極性の電圧が繰り返しの充電されるので“直流化残像 ( DC Image sticking ) ”という。このような例の内では液晶表示装置にインターレース ( Interlace ) 方式のデータ電圧が供給される場合である。インターレース方式のデータ ( 以下、“インターレースデータ”とする ) は奇数フレーム期間に奇数水平ラインの液晶セルに表示される奇数ラインデータ電圧のみを含み、偶数フレーム期間に偶数水平ラインの液晶セルに表示されるデータ電圧のみを含む。

10

## 【 0 0 1 7 】

図6は液晶セル ( Clc ) に供給されるインターレースデータの一例を示す波形図である。図6のようなデータ電圧が供給される液晶セル ( Clc ) は奇数水平ラインに配置された液晶セルの内では何れか一つで仮定する。

## 【 0 0 1 8 】

図6を参照すれば、液晶セル ( Clc ) には奇数フレーム期間の間正極性電圧が供給されて偶数フレーム期間の間負極性電圧が供給される。インターレース方式で、奇数水平ラインに配置された液晶セル ( Clc ) に奇数フレーム期間の間にだけ高い正極性データ電圧が供給される。このために、4個のフレーム期間の間ボックス内の波形のように正極性データ電圧が負極性データ電圧に比べて優勢的になって直流化残像が現われるようになる。図7はインターレースデータによって現われる直流化残像の実験結果を示すイメージである。図7の左側イメージのような原画像 ( Original image ) をインターレース方式で液晶表示パネルに一定時間間供給すれば極性がフレーム期間単位に変わるデータ電圧が奇数フレームと偶数フレームで振幅が変わる。その結果、左側イメージのような原画像後に液晶表示パネルのすべての液晶セル ( Clc ) に中間階調すなわち、127階調のデータ電圧を供給すれば右側イメージのように原画像のパターンが微かに見える直流化残像が現われる。

20

## 【 0 0 1 9 】

直流化残像の他の例として、同一な画像を一定した速度に移動またはスクロールさせればスクロールされる絵の大きさとスクロール速度 ( 移動速度 ) の上関関係によって液晶セル ( Clc ) に同一極性の電圧が繰り返しの蓄積されて直流化残像が現われることができる。このような実例は図8のようである。図4は斜線パターンと文字パターンを一定した速度に移動させる時現われる直流化残像の実験結果を示すイメージである。

30

## 【 発明の開示 】

## 【 発明が解決しようとする課題 】

## 【 0 0 2 0 】

本発明の目的は前記従来技術の問題点を解決しようと案出された発明としてデータ駆動回路の発熱及び消費電力を減らして、直流化残像とフリッカーを防止して脆弱パターンのデータを表示する時表示品質の低下を防止するようにした液晶表示装置とその駆動方法を提供するのにある。

40

## 【 課題を解決するための手段 】

## 【 0 0 2 1 】

前記目的を果たすために、本発明の実施形態に係る液晶表示装置は複数のデータラインと複数のゲートラインが交差されて複数の液晶セルを持つ液晶表示パネルと、入力デジタルビデオデータの階調と前記データラインに供給されるデータ電圧の極性反転時点を判断して、前記データ電圧の階調がホワイト階調からブラック階調に変わる時点と前記データ電圧の極性が反転される時点を指示するダイナミックチャージシェア制御信号を活性化して、前記入力デジタルビデオデータで前記ホワイト階調と前記ブラック階調のデータが規則的に配列される脆弱パターンを検出して前記脆弱パターンが入力される時前記データラインに供給されるデータ電圧の水平極性反転周期を広げるためのドット反転制御信号を活

50

性化するタイミングコントローラと、前記タイミングコントローラからのデジタルビデオデータを前記データ電圧に変換して前記データ電圧の極性を変換して、前記ダイナミックチャージシェア制御信号にตอบสนองして正極性データ電圧と負極性データ電圧の間の共通電圧及びチャージシェア電圧の内で何れか一つを前記データラインに供給して前記ドット反転制御信号にตอบสนองして前記データ電圧の水平極性反転周期を広げるデータ駆動回路と、前記タイミングコントローラの制御の下に前記ゲートラインにスキャンパルスを順次に供給するゲート駆動回路を備える。

【0022】

前記液晶表示パネルはそれぞれ2フレーム期間周期に極性が反転される第1及び第2液晶セル群を含み、前記第1液晶セル群の極性反転周期と前記2液晶セル群の極性反転周期はお互いに行き違う。

10

【発明の効果】

【0023】

本発明に係る液晶表示装置とその駆動方法はデータの階調をチェックして同一極性のデータ電圧でホワイト階調からブラック階調に変わる時と、データ電圧の極性が反転される時点でチャージシェアリングを実施することでデータ駆動回路の発熱量と消費電力を減らすことができる。

【0024】

また、本発明の実施形態に係る液晶表示装置とその駆動方法は液晶セルに供給されるデータ電圧の極性を2フレーム期間周期に反転させることとともに隣り合う液晶セルに供給されるデータ電圧の極性反転周期を行き違うように制御することで直流化残像とフリッカーを同時に解決することができるし、ホワイト階調とブラック階調のデータが規則的に配列される脆弱パターンのデータが入力される時水平2ドットインバージョン駆動方式で切り替えて脆弱パターン以外の他のデータで水平1ドットインバージョンに駆動することでどんなデータパターンでも表示品質の低下を防止することができる。

20

【発明を実施するための最良の形態】

【0025】

以下、図9乃至図19を参照して本発明の望ましい実施形態に対して説明する。

【0026】

図9を参照すれば、本発明の実施形態に係る液晶表示装置は液晶表示パネル20、タイミングコントローラ21、データ駆動回路22、及びゲート駆動回路23を備える。

30

【0027】

液晶表示パネル20は二枚のガラス基板の間に液晶分子が注入される。この液晶表示パネル20の下部ガラス基板にはm個のデータライン(D1乃至Dm)とn個のゲートライン(G1乃至Gn)が交差される。データライン(D1乃至Dm)とn個のゲートライン(G1乃至Gn)の交差構造によって液晶表示パネル20にはマトリックス形態に配置されたm×n個の液晶セル(C1c)を含む。

【0028】

液晶表示パネル20の下部ガラス基板にはデータライン(D1乃至Dm)、ゲートライン(G1乃至Gn)、TFT、TFTに接続された液晶セル(C1c)の画素電極1、及びストレージ(storage)キャパシター(Cst)などが形成される。

40

【0029】

液晶表示パネル20の上部ガラス基板にはブラックマトリックス、カラーフィルター及び共通電極2が形成される。共通電極2はTN(Twisted Nematic)モードとVA(Vertical Alignment)モードのような垂直電界駆動方式で上部ガラス基板上に形成されて、IPS(In Plane Switching)モードとFFS(Fringe Field Switching)モードのような水平電界駆動方式で画素電極1と共に下部ガラス基板上に形成される。

【0030】

液晶表示パネル20の上部ガラス基板と下部ガラス基板それぞれには光軸が直交する偏

50

光板が附着して液晶と接する内面に液晶のフリーチルト角を設定するための配向膜が形成される。

【0031】

タイミングコントローラ21は垂直/水平同期信号(Vsync、Hsync)、データイネーブル(Data Enable)、クロック信号(CLK)などのタイミング信号を入力受けてデータ駆動回路22とゲート駆動回路23の動作タイミングを制御するための制御信号を発生する。

【0032】

このような制御信号はゲートスタートパルス(Gate Start Pulse : GSP)、ゲートシフトクロック信号(Gate Shift Clock : GSC)、ゲート出力イネーブル信号(Gate Output Enable : GOE)、ソーススタートパルス(Source Start Pulse : SSP)、ソースサンプリングクロック(Source Sampling Clock : SSC)、ソース出力イネーブル信号(Source Output Enable : SOE)、極性制御信号(Polarity : POL)を含む。

10

【0033】

ゲートスタートパルス(GSP)は一画面が表示される1垂直期間の内でスキャンが開始される開始水平ラインを指示する。ゲートシフトクロック信号(GSC)はゲート駆動回路23内のシフトレジスタに入力されてゲートスタートパルス(GSP)を順次にシフトさせるためのタイミング制御信号としてTFTのオン(ON)期間に対応するパルス幅に発生される。ゲート出力イネーブル信号(GOE)はゲート駆動回路23の出力を指示する。

20

【0034】

ソーススタートパルス(SSP)はデータが表示される1水平ラインで開始画素を指示する。ソースサンプリングクロック(SSC)はライジング(Rising)またはフォールリング(Falling)エッジに基準してデータ駆動回路22内でデータのラッチ動作を指示する。ソース出力イネーブル信号(Source Output Enable : SOE)はデータ駆動回路22の出力を指示する。極性制御信号(Polarity : POL)は液晶表示パネル20の液晶セル(Clc)に供給されるデータ電圧の極性を指示する。この極性制御信号(POL)は直流化残像を予防するためにフレームごとに位相や周期、または位相と周期が変わる。

30

【0035】

また、タイミングコントローラ21はデータの階調を分析して2水平期間の間ホワイト階調からブラック階調にデータの階調値が変わる時点をチェックして、データ電圧の極性が反転される時点をチェックする。このようなデータ及び極性のチェック結果に基礎してタイミングコントローラ21はデータ駆動回路22の発熱量と消費電力を低めるためのダイナミックチャージシェアリング信号(Dynamic Charge Sharing Signal : 以下、"DCS"とする)を発生する。

【0036】

このタイミングコントローラ21は極性制御信号(POL)とドット反転制御信号(DINV)を利用してデータ駆動回路22から出力されるデータ電圧の極性を制御することで表示画像で直流化残像とフリッカーを予防する。このようなタイミングコントローラ21の制御下に液晶セルは2水平期間の間同一な極性のデータ電圧を充電するが、その液晶セルに含まれた第1液晶セル群と第2液晶セル群のデータ反転周期が行き違うようになる。

40

【0037】

また、タイミングコントローラ21は入力データをチェックして脆弱パターンのデータ以外の一般的なデータが検出される時水平2ドットインバージョン方式(H2D)に比べて画質が良い水平1ドットインバージョン方式(H1D)でデータ駆動回路22を制御する一方、脆弱パターンのデータが検出される時緑色調やフリッカーが現われない水平2ド

50

ットインバージョン方式（H2D）にデータ電圧の極性を変換させる。水平2ドットインバージョン方式（H2D）でドット反転制御信号（DINV）ハイ論理に発生される一方、水平1ドットインバージョン方式（H1D）でドット反転制御信号（DINV）はロー論理に発生される。

【0038】

データ駆動回路22はタイミングコントローラ21の制御の下にデジタルビデオデータ（RGB）をラッチしてそのデジタルビデオデータをアナログ正極性/負極性ガンマ補償電圧で変換して正極性/負極性データ電圧を発生してそのデータ電圧をデータライン（D1乃至Dm）に供給する。

【0039】

ここで、データ電圧極性の垂直反転周期は極性制御信号（POL）によって決まって、データ電圧極性の水平反転周期はドット反転制御信号（DINV）によって決まる。垂直反転周期はデータラインそれぞれに連続的に供給されるデータ電圧の極性反転周期として垂直で隣り合う液晶セルの極性反転周期であり、水平反転周期はデータライン（D1乃至Dm）に供給されるデータ電圧の極性反転周期として水平で隣り合う液晶セルの極性反転周期である。

【0040】

また、データ駆動回路22はソース出力イネーブル信号（SOE）とDCSに応答してデータの階調がホワイト階調からブラック階調に変わる時そして液晶表示パネル20に供給されるデータ電圧の極性が反転される時にだけチャージシェアリングを実施して共通電圧（Vcom）またはチャージシェア電圧をデータライン（D1乃至Dm）に供給する。共通電圧（Vcom）は正極性データ電圧と負極性データ電圧の間の中間電圧である。チャージシェア電圧は正極性データ電圧が供給されるデータラインと負極性データ電圧が供給されるデータラインをショート（short）させる時発生される平均電圧である。

【0041】

一方、既存のチャージシェアリング駆動はデータとデータの間で無条件チャージシェアリングを実施する。この場合に、データライン（D1乃至Dm）に供給されるすべてのデータ電圧が共通電圧（Vcom）やチャージシェアリング電圧から上昇するからデータライン（D1乃至Dm）に供給されるデータ電圧のスイング幅が大きくなってデータ電圧のライジングエッジ回数が多くなるようになる。

【0042】

したがって、データ駆動回路22の発熱量が多くなって消費電力が高くなる。これに比べて、本発明はデータの階調がホワイト階調からブラック階調に変わる時そして液晶表示パネル20に供給されるデータ電圧の極性が反転される時にだけチャージシェアリングを実施してデータライン（D1乃至Dm）に供給されるデータ電圧のスイング幅を減らしてまた、ライジングエッジ回数を減らすことができる。

【0043】

ゲート駆動回路23はシフトレジスタ、シフトレジスタの出力信号を液晶セルのTF T駆動に相応しいスイング幅で変換するためのレベルシフト及びレベルシフトとゲートライン（G1乃至Gn）の間に接続される出力バッファをそれぞれ含む複数のゲートドライバ集積回路で構成されておおよそ1水平期間のパルス幅を持つスキャンパルスを順次に出力する。

【0044】

図10はタイミングコントローラ21に内蔵したDCS発生回路を示す。

【0045】

図10を参照すれば、タイミングコントローラ21はデータチェック部31、極性チェック部32、DCS発生部33、及びドット反転制御信号発生部34を備える。

【0046】

データチェック部31はデジタルビデオデータ（RGB）の階調値を分析して連続的に入力される二つのデータがホワイト階調からブラック階調に変わるかどうかを判断する。

10

20

30

40

50

## 【 0 0 4 7 】

ここで、階調はデータそれぞれに対する階調または1ラインの代表階調である。このようなデータ分析結果、データチェック部31はデジタルビデオデータ(RGB)がホワイト階調からブラック階調に変わる時点を指示する第1DCS信号(DCS1)を発生する。

## 【 0 0 4 8 】

極性チェック部32はゲートシフトクロック(GSC)をカウントして液晶表示パネル20に供給されるデータ電圧の極性反転時点を判断して、その極性反転時点を指示する第2DCS信号(DCS2)を発生する。例えば、データ電圧が液晶表示パネル20に垂直2ドットインバージョン形態に供給されたら、極性チェック部32はゲートシフトクロック(GSC)をカウントしてそのカウント値を2で分けて残りが0になる時をデータの極性が反転される時点と判断する。

10

## 【 0 0 4 9 】

DCS発生部33は第1DCS信号(DCS1)と第2DCS信号(DCS2)を論理積演算(AND)して最終DCSを発生する。

このDCS発生部33から発生されるDCSはホワイト階調からブラック階調に変わる時そして液晶表示パネル20に供給されるデータ電圧の極性が反転される時にだけデータ駆動回路22のチャージシェアリング駆動を許容する。一方に、DCSは上の場合以外の他の場合にデータ駆動回路22のチャージシェアリング駆動を遮断させる。

20

## 【 0 0 5 0 】

ドット反転制御信号発生部34は入力デジタルビデオデータ(RGB)をチェックして図3乃至図5のようにホワイト階調とブラック階調が規則的に配列されて緑色調またはフリッカーなどの表示品質が落ちることができ脆弱パターンを検出する。

## 【 0 0 5 1 】

そしてドット反転制御信号発生部34は脆弱パターンのデータが入力される時ドット反転制御信号(DINV)をハイ論理で発生して、その以外の他のデータパターンが入力される時ドット反転制御信号(DINV)をロー論理で発生する。

## 【 0 0 5 2 】

図11及び図12はデータチェック部31で処理されるデータチェックの一例を説明するための図である。図11は5個のラインに配置された液晶セルに供給されるデータの階調を示す一例であり、図12はデジタルビデオデータの階調を示す。

30

## 【 0 0 5 3 】

データチェック部31は1ラインに含まれたデータそれぞれの階調を判断して代表階調を判断する。例えば、1ラインのデータの1366個のデータであり、そのうち50%以上のデータすなわち、683個のデータがホワイト階調(W)であると、データチェック部31は図8のようにそのライン(L1、L3)の代表階調をホワイト階調(W)と判断する。1ラインのデータが1366個のデータであり、そのうち50%以上のデータがグレー階調(G)であると、データチェック部31は図11のようにそのライン(L5)の代表階調をグレー階調(G)と判断する。

40

## 【 0 0 5 4 】

また、1ラインのデータが1366個のデータで、そのうち50%以上のデータがブラック階調(B)からあると、データチェック部31は図11のようにそのライン(L2、L3)の代表階調をブラック階調(B)と判断する。

## 【 0 0 5 5 】

ここで、代表階調の判断基準である50%は液晶パネルの駆動特性によって変わることができる。

## 【 0 0 5 6 】

データの階調は図12のようにデジタルビデオデータの最上位2ビット(MSB) فقطと判断される。一つのデータが8bitsデータであると、192~255階調範囲に属した

50

上位階調の最上位ビット(MSB)は"11"であり、64~191階調範囲に属した中位階調の最上位ビット(MSB)は"10"または"01"であり、0~63階調範囲に属した下位階調の最上位ビット(MSB)は"00"である。したがって、データチェック部31はデジタルビデオデータ(RGB)の最上位2ビットが"11"であるとデータの階調をホワイト階調(W)と判断して、デジタルビデオデータ(RGB)の最上位2ビットが"10"または"01"であるとデータの階調をグレー階調(G)と判断する。そしてデジタルビデオデータ(RGB)の最上位2ビットが"00"であるとデータの階調をブラック階調(B)と判断する。

【0057】

図13A乃至図13Cは本発明の実施形態に係る液晶表示装置のダイナミックチャージシェアリング動作例を示す波形図である。

10

【0058】

ここで、図13A乃至図13Cは本発明の実施形態に係る液晶表示装置が垂直2ドットインバージョン方式(V2D)に駆動される時の波形図である。

【0059】

データ駆動回路22は垂直で隣り合う二つの液晶セルに供給される二つのデータの階調または、隣り合う二つのラインに供給されるデータの代表階調が図10Aのようにホワイト階調(W)からブラック階調(B)に変わる間の非スキャン期間の間チャージシェアリングを実施する。

【0060】

20

また、データ駆動回路22は垂直で隣り合う二つの液晶セルに供給される二つのデータ電圧の極性が変わる間の非スキャン期間の間チャージシェアリングを実施する。これに反して、データ駆動回路22は垂直で隣り合う二つの液晶セルに供給される二つのデータの階調または、隣り合う二つのラインに供給されるデータの代表階調がブラック階調(B)からホワイト階調(W)、ブラック階調(B)からグレー階調(G)、または図13Bのようにホワイト階調(W)からホワイト階調(W)に変わるとか、図13Cのようにブラック階調(B)からブラック階調(B)に変わる時チャージシェアリングを遮断してデータライン(D1乃至Dm)に供給されるデータ電圧のスイング幅とライジング回数を減らしてデータ駆動回路22の発熱量と消費電力を減らす。

【0061】

30

データ駆動回路22は図13A乃至図13CのようにDCSがロー論理でありソース出力ネーブル信号(SOE)がハイ論理期間の時チャージシェアリングを実施する。一方に、データ駆動回路22はソース出力ネーブル信号(SOE)がハイ論理期間だとしてもDCSがハイ論理であるとチャージシェアリングを実施しないでデータ電圧をデータライン(D1乃至Dm)に供給する。また、データ駆動回路22はソース出力ネーブル信号(SOE)がロー論理であるとDCSの論理にかかわらずデータ電圧をデータライン(D1乃至Dm)に供給する。

【0062】

本発明の実施形態に係る液晶表示装置の駆動方法は毎ラインごとに入力映像のデータをチェックする。データチェック方法は図14のように毎ラインごとにタイミングコントローラ21にデータが入力される時点から液晶表示パネル20にデータを供給を開始する時点(以下、“パネルロード時点”とする)までの期間の間二つのラインデータの階調情報を判断する。このようなデータ分析方法はタイミングコントローラ21のデータ送信タイミングからデータ駆動回路22の動作タイミング及びパネルロード時点までの時間を考慮して二つラインデータの階調情報を判断するから既存のタイミングコントローラとメモリー内にメモリーを追加する必要がなく、タイミングコントローラ20とデータ駆動回路22のデータ流れの変更なしに毎ラインごとにデータの階調情報を判断することができる。

40

【0063】

図15はデータ駆動回路22を詳しく示す。

【0064】

50

図15を参照すれば、データ駆動回路22はそれぞれ $k$  ( $k$ は $m$ より小さい定数)個のデータライン( $D1$ 乃至 $Dk$ )を駆動する複数の集積回路を含む。

集積回路それぞれはシフトレジスタ121、データレジスタ122、第1ラッチ123、第2ラッチ124、デジタル/アナログ変換器(以下、“DAC”とする)125、出力回路126、及びチャージシェア回路127を含む。

【0065】

シフトレジスタ121はタイミングコントローラ101からのソーススタートパルス(SSP)をソースサンプリングクロック(SSC)によってシフトさせてサンプリング信号を発生するようになる。

【0066】

また、シフトレジスタ121はソーススタートパルス(SSP)をシフトさせて次の段の集積回路のシフトレジスタ121にキャリア信号(CAR)を伝達するようになる。データレジスタ122はタイミングコントローラ101からのデジタルビデオデータ(RGB)を一時貯蔵して貯蔵されたデータ(RGB)を第1ラッチ123に供給する。第1ラッチ123はシフトレジスタ121から順次に入力されるサンプリング信号に应答してデータレジスタ122からのデジタルビデオデータ(RGB)をサンプリングして、そのデータ(RGB)をラッチした後、そのデータを同時に出力する。第2ラッチ124は第1ラッチ123から入力されるデータをラッチした後、ソース出力イネーブル信号(SOE)のロー論理期間の間他の集積回路の第2ラッチ124と同時にラッチされたデジタルビデオデータを出力する。

【0067】

DAC125は図13のような回路で構成される。このDAC125は極性制御信号(POL)とドット反転制御信号(DINV)に应答して第2ラッチ124からのデジタルビデオデータを正極性ガンマ補償電圧(GH)または負極性ガンマ補償電圧(GL)に変換してアナログ正極性/負極性データ電圧に変換する。極性制御信号(POL)は垂直で隣り合う液晶セルの極性を決めて、ドット反転制御信号(DINV)は水平で隣り合う液晶セルの極性を決める。

【0068】

したがって、垂直ドットインバージョン方式の極性反転周期は極性制御信号(POL)の反転周期によって決まって、水平ドットインバージョン方式の極性反転周期はドット反転制御信号(DINV)によって決まる。

【0069】

脆弱パターンのデータがタイミングコントローラ21によって検出される時ドット反転制御信号(DIND)はハイ論理に発生されてその結果、液晶セルは水平2ドットインバージョンに駆動される。

【0070】

出力回路126はバッファーを含みデータライン( $D1$ 乃至 $Dk$ )に供給されるアナログデータ電圧の信号減衰を最小化する。

【0071】

チャージシェア回路127はDCSがロー論理である時ソース出力イネーブル信号(SOE)のハイ論理期間の間チャージシェア電圧や共通電圧( $V_{com}$ )をデータライン( $D1$ 乃至 $Dk$ )に供給する。

【0072】

図16はDAC125を詳しく示す回路図である。

【0073】

図16を参照すれば、本発明の実施形態に係るDAC125は正極性ガンマ補償電圧(GH)が供給されるP-デコーダ(PDEC)131、負極性ガンマ補償電圧(GL)が供給されるN-デコーダ(NDEC)132、極性制御信号(POL)とドット反転制御信号(DINV)に应答してP-デコーダ131の出力とN-デコーダ132の出力を選択するマルチプレクサ(133a乃至133d)を備える。

10

20

30

40

50

## 【 0 0 7 4 】

また、DAC 1 2 5 はドット反転制御信号 ( D I N V ) に応答してマルチプレクサー 1 2 3 の制御端子に供給される選択制御信号の論理を反転させる水平出力反転回路 1 3 4 をさらに備える。

## 【 0 0 7 5 】

P - デコーダー 1 3 1 は第 2 ラッチ 1 2 4 から入力されるデジタルビデオデータをデコードしてそのデータの階調値にあたる正極性ガンマ補償電圧を出力して、N - デコーダー 1 3 2 は第 2 ラッチ 1 2 4 から入力されるデジタルビデオデータをデコードしてそのデータの階調値にあたる負極性ガンマ補償電圧を出力する。

## 【 0 0 7 6 】

マルチプレクサー 1 3 3 は極性制御信号 ( P O L ) によって直接制御される第 4  $i + 1$  及び第 4  $i + 2$  マルチプレクサー ( 1 3 3 a、 1 3 3 b ) と、水平出力反転回路 1 3 3 の出力によって制御される第 4  $i + 3$  及び第 4  $i + 4$  マルチプレクサー ( 1 3 3 c、 1 3 3 d ) を備える。

10

## 【 0 0 7 7 】

第 4  $i + 1$  マルチプレクサー 1 3 3 a は自分の非反転制御端子に入力される極性制御信号 ( P O L ) に応答して極性制御信号 ( P O L ) の反転周期単位で正極性のガンマ補償電圧と負極性のガンマ補償電圧を交互に選択して選択された正極性/負極性ガンマ補償電圧をアナログデータ電圧に出力する。第 4  $i + 2$  マルチプレクサー 1 3 3 b は自分の反転制御端子に入力される極性制御信号 ( P O L ) に応答して極性制御信号 ( P O L ) の反転周期単位で正極性のガンマ補償電圧と負極性のガンマ補償電圧を交互に選択して選択された正極性/負極性ガンマ補償電圧をアナログデータ電圧に出力する。

20

## 【 0 0 7 8 】

第 4  $i + 3$  マルチプレクサー 1 3 3 c は自分の非反転制御端子に入力される水平出力反転回路 1 3 3 の出力に応答して極性制御信号 ( P O L ) の反転周期単位で正極性のガンマ補償電圧と負極性のガンマ補償電圧を交互に選択して選択された正極性/負極性ガンマ補償電圧をアナログデータ電圧に出力する。第 4  $i + 4$  マルチプレクサー 1 3 3 d は自分の反転制御端子に入力される水平出力反転回路 1 3 3 の出力に応答して極性制御信号 ( P O L ) の反転周期単位で正極性のガンマ補償電圧と負極性のガンマ補償電圧を交互に選択して選択された正極性/負極性ガンマ補償電圧をアナログデータ電圧に出力する。

30

## 【 0 0 7 9 】

水平出力反転回路 1 3 3 はスイッチ素子 ( S 1、 S 2 )、及びインバーター 1 3 5 を備える。この水平出力反転回路 1 3 3 はドット反転制御信号 ( D I N V ) に応答して第 4  $i + 3$  マルチプレクサー 1 3 3 c と第 4  $i + 4$  マルチプレクサー 1 3 3 d の制御端子に供給される選択制御信号の論理値を制御する。インバーター 1 3 5 は第 2 スwitch素子 ( S 2 ) の出力端子と、第 4  $i + 3$  または第 4  $i + 4$  マルチプレクサー ( 1 3 3 c、 1 3 3 d ) の反転/非反転制御端子に接続される。

## 【 0 0 8 0 】

ドット反転制御信号 ( D I N V ) がハイ論理であると、第 2 スwitch素子 ( S 2 ) はターンオンされて第 1 スwitch素子 ( S 1 ) はターンオフされる。それでは第 4  $i + 3$  マルチプレクサー 1 3 3 c の非反転制御端子には反転された極性制御信号 ( P O L ) が入力される。また、第 4  $i + 4$  マルチプレクサー 1 3 3 d の反転制御端子には反転された極性制御信号 ( P O L ) が入力される。

40

## 【 0 0 8 1 】

ドット反転制御信号 ( D I N V ) がロー論理であると、第 1 スwitch素子 ( S 1 ) はターンオンされて第 2 スwitch素子 ( S 2 ) はターンオフされる。それでは第 4  $i + 3$  マルチプレクサー 1 3 3 c の非反転制御端子には極性制御信号 ( P O L ) がそのまま入力される。

## 【 0 0 8 2 】

また、第 4  $i + 4$  マルチプレクサー 1 3 3 d の反転制御端子には極性制御信号 ( P O L

50

)がそのまま入力される。

【0083】

ドット反転制御信号(DINV)がロー論理(L)であると、データラインに供給されるデータの奇数ライン水平極性パターンは図18及び図19のように“+ - + -”、または“- + - +”に変わるようになる。

【0084】

したがって、ドット反転制御信号(DINV)がロー論理(L)であると液晶表示装置は水平1ドットインバージョン方式(H1D)に駆動される。

【0085】

これに比べて、ドット反転制御信号(DINV)がハイ論理(H)であると、データラインに供給されるデータの奇数ライン水平極性パターンは図18及び図19のように“+ - - +”、または“- + + -”に変わるようになる。

【0086】

したがって、ドット反転制御信号(DINV)がハイ論理(H)であると液晶表示装置は水平2ドットインバージョン方式(H2D)に駆動される。

【0087】

本発明の実施形態に係る液晶表示装置の駆動方法は2フレーム期間内で第1液晶セル群を第2液晶セル群に比べて1/2低いデータ電圧周波数に駆動する。例えば、2フレーム期間内で第1液晶セル群は30Hzのデータ電圧周波数に駆動されて第2液晶セル群は60Hzのデータ電圧周波数に駆動される。また、2フレーム期間内で第1液晶セル群は60Hzのデータ電圧周波数に駆動されて第2液晶セル群は120Hzのデータ電圧周波数に駆動されることができる。

【0088】

本発明の実施形態に係る液晶表示装置の駆動方法は第1液晶セル群に2フレーム期間周期に極性が反転されるデータ電圧を供給して直流化残像を予防して、第2液晶セル群に1フレーム期間周期に極性が反転されるデータ電圧を供給してフリッカー現象を予防する。第1液晶セル群による直流化残像の予防効果を図17を結付して説明すれば次のようである。

【0089】

図17を参照すれば、第1液晶セル群に含まれた任意の液晶セル(C1c)に奇数フレーム期間の間高いデータ電圧が供給されて偶数フレーム期間の間相対的に低いデータ電圧が供給されて、そのデータ電圧が2フレーム期間周期に極性が変わると仮定する。それでは、第1及び第2フレーム期間の間第1液晶セル群の液晶セル(C1c)に供給される正極性データ電圧と第3及び第4フレーム期間の間第1液晶セル群の液晶セル(C1c)に供給される負極性データ電圧が中和されて液晶セル(C1c)に偏向された極性の電圧が蓄積されない。したがって、本発明の液晶表示装置は第1液晶セル群によってインターレース画像のデータ電圧でも直流化残像が現われない。

【0090】

第1液晶セル群は直流化残像を予防することができるが同一極性のデータ電圧が二つのフレーム期間周期に液晶セル(C1c)に供給されるのでフリッカーが現われることがある。第2液晶セル群の液晶セル(C1c)には肉眼でフリッカーがほとんど感じられない1フレーム期間周期に極性が反転されるデータ電圧が印加されて第1液晶セル群によるフリッカー現象を最小化する。これは人間の肉眼は変化に敏感であるから駆動周波数がお互いに異なる第1液晶セル群と第2液晶セル群が共存する液晶表示装置を見れば駆動周波数が高い第2液晶セル群の駆動周波数で第1液晶セルの駆動周波数を認識するからである。

【0091】

図18及び図19は直流化残像を予防することができるし脆弱パターンで表示品質の低下を予防することができるデータ電圧の極性パターンを示す。

【0092】

図18を参照すれば、タイミングコントローラ21によるデータチェック結果、第1及

び第3フレーム期間に入力されるデジタルビデオデータが図3乃至図5のような脆弱パターンに検出されると仮定する時、タイミングコントローラ21は第1及び第3フレーム期間の間ドット反転制御信号(DINV)をハイ論理(H)で発生する。また、データチェック結果、第2及び第4フレーム期間に入力されるデジタルビデオデータが脆弱パターン以外の他のデータパターンに検出されると仮定する時、タイミングコントローラ21は第2及び第4フレーム期間の間ドット反転制御信号(DINV)をロー論理(L)で発生する。

【0093】

したがって、液晶表示パネル20の液晶セルに供給されるデータ電圧は第1及び第3フレーム期間の間水平2ドットインバージョン方式(H2D)に供給される一方に、第2及び第4フレーム期間の間水平1ドットインバージョン方式で供給される。

10

【0094】

脆弱パターンのデータが入力される第4*i*+1(*i*は0以上の定数)フレーム期間の間、第1液晶セル群は第4*i*+2及び第4*i*+3水平ライン(L2、L3、L6、L7)で第4*i*+1及び第4*i*+2垂直ライン(C1、C2、C5、C6)に配置された液晶セル(Clc)を含み、第4*i*+1及び第4*i*+4水平ライン(L1、L4、L5)で第4*i*+3及び第4*i*+4垂直ライン(C3、C4、C7、C8)に配置された液晶セル(Clc)を含む。第2液晶セル群は垂直及び水平方向で第1液晶セル群を間に置いて配置されて、第4*i*+2及び第4*i*+3水平ライン(L2、L3、L6、L7)で第4*i*+3及び第4*i*+4垂直ライン(C3、C4、C7、C8)に配置された液晶セル(Clc)を含み、第4*i*+1及び第4*i*+4水平ライン(L1、L4、L5)で第4*i*+1及び第4*i*+2垂直ライン(C1、C2、C5、C6)に配置された液晶セル(Clc)を含む。第1及び第2液晶セル群それぞれは垂直及び水平方向で隣り合う2×2液晶セル単位に配置される。このような2×2液晶セル内で隣り合う液晶セルの極性は相反する。そして第1液晶セル群の液晶セルとそれと隣り合う第2液晶セル群の液晶セルは同一な極性のデータ電圧を充電する。これのために、第4*i*+1フレーム期間の間発生される極性制御信号(POL)は2水平同期信号に対応する2水平期間単位で極性が反転される。データ駆動回路22は第4*i*+1フレーム期間の間水平で隣り合う2個の液晶セルに同一な極性のデータ電圧を供給するために、極性制御信号(POL)にตอบสนองして隣り合う二つの出力チャンネルを通じて同一な極性のデータ電圧を出力して二つの出力チャンネル単位でデータ電圧の極性を反転させる。また、データ駆動回路は第4*i*+1フレーム期間の間2水平期間単位でデータ電圧の極性を反転させるために、極性制御信号(POL)にตอบสนองして2水平期間単位でデータ電圧の極性を反転させる。第4*i*+1フレーム期間の間、第1及び第2液晶セル群は水平2ドットインバージョン方式(H2D)及び垂直2ドットインバージョン方式(V2D)に駆動される。

20

30

【0095】

脆弱パターン以外のデータが入力される第4*i*+2フレーム期間の間、第1液晶セル群は第4*i*+2及び第4*i*+3水平ライン(L2、L3、L6、L7)で第4*i*+3及び第4*i*+4垂直ライン(C3、C4、C7、C8)に配置された液晶セル(Clc)を含み、第4*i*+1及び第4*i*+4水平ライン(L1、L4、L5)で第4*i*+1及び第4*i*+2垂直ライン(C1、C2、C5、C6)に配置された液晶セル(Clc)を含む。第2液晶セル群は垂直及び水平方向で第1液晶セル群を間に置いて配置される。第2液晶セル群は第4*i*+2及び第4*i*+3水平ライン(L2、L3、L6、L7)で第4*i*+1及び第4*i*+2垂直ライン(C1、C2、C5、C6)に配置された液晶セル(Clc)を含み、第4*i*+1及び第4*i*+4水平ライン(L1、L4、L5)で第4*i*+3及び第4*i*+4垂直ライン(C3、C4、C7、C8)に配置された液晶セル(Clc)を含む。第1及び第2液晶セル群それぞれは垂直及び水平方向で隣り合う2×2液晶セル単位に配置される。このような2×2液晶セル内で隣り合う液晶セルの極性は相反する。そして第1液晶セル群の液晶セルとそれと隣り合う第2液晶セル群の液晶セルはお互いに異なる極性のデータ電圧を充電する。これのために、第4*i*+2フレーム期間の間発生される極

40

50

性制御信号 (POL) は 1 水平期間単位で極性が反転される。データ駆動回路は第  $4i + 2$  フレーム期間の間垂直及び水平方向それぞれで 1 個の液晶セル単位でデータ電圧の極性を反転させるために、極性制御信号 (POL) に応答して隣り合う出力チャンネルで互いに極性が異なるデータ電圧を出力して 1 水平期間単位でデータ電圧の極性を反転させる。第  $4i + 2$  フレーム期間の間、第 1 及び第 2 液晶セル群は水平 1 ドットインバージョン方式 (H1D) 及び垂直 1 ドットインバージョン方式 (V1D) に駆動される。

【0096】

脆弱パターンのデータが入力される第  $4i + 3$  フレーム期間の間、第 1 液晶セル群は第  $4i + 2$  及び第  $4i + 3$  水平ライン (L2、L3、L6、L7) で第  $4i + 1$  及び第  $4i + 2$  垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含み、第  $4i + 1$  及び第  $4i + 4$  水平ライン (L1、L4、L5) で第  $4i + 3$  及び第  $4i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含む。

10

【0097】

第 2 液晶セル群は垂直及び水平方向で第 1 液晶セル群を間に置いて配置される。第 2 液晶セル群は第  $4i + 2$  及び第  $4i + 3$  水平ライン (L2、L3、L6、L7) で第  $4i + 3$  及び第  $4i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含み、第  $4i + 1$  及び第  $4i + 4$  水平ライン (L1、L4、L5) で第  $4i + 1$  及び第  $4i + 2$  垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含む。第 1 及び第 2 液晶セル群それぞれは垂直及び水平方向で隣り合う  $2 \times 2$  液晶セル単位に配置される。 $2 \times 2$  液晶セル内で隣り合う液晶セルの極性は相反する。

20

【0098】

第 1 液晶セル群の液晶セルとそれと隣り合う第 2 液晶セル群の液晶セルは同一な極性のデータ電圧を充電する。

【0099】

第  $4i + 3$  フレーム期間の間第 1 及び第 2 液晶セル群の液晶セルそれぞれに供給されるデータ電圧の極性は第  $4i + 1$  フレーム期間の間発生されるデータ電圧の極性と相反する。これのために、第  $4i + 3$  フレーム期間の間発生される極性制御信号 (POL) は 2 水平期間単位で極性が反転されて、第  $4i + 1$  フレーム期間の間発生される極性制御信号 (POL) に対して位相が反転される。データ駆動回路 22 は第  $4i + 3$  フレーム期間の間水平で隣り合う 2 個の液晶セルに同一な極性のデータ電圧を供給するために、極性制御信号 (POL) に応答して隣り合う二つの出力チャンネルを通じて同一な極性のデータ電圧を出力して二つの出力チャンネル単位でデータ電圧の極性を反転させる。また、データ駆動回路 22 は第  $4i + 3$  フレーム期間の間 2 水平期間単位でデータ電圧の極性を反転させるために、極性制御信号 (POL) に応答して 2 水平期間単位でデータ電圧の極性を反転させる。第  $4i + 3$  フレーム期間の間、第 1 及び第 2 液晶セル群は水平 2 ドットインバージョン方式 (H2D) 及び垂直 2 ドットインバージョン方式 (V2D) に駆動される。

30

【0100】

脆弱パターンの以外のデータが入力される第  $4i + 4$  フレーム期間の間、第 1 液晶セル群は第  $4i + 2$  及び第  $4i + 3$  水平ライン (L2、L3、L6、L7) で第  $4i + 3$  及び第  $4i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含み、第  $4i + 1$  及び第  $4i + 4$  水平ライン (L1、L4、L5) で第  $4i + 1$  及び第  $4i + 2$  垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含む。第 2 液晶セル群は垂直及び水平方向で第 1 液晶セル群を間に置いて配置される。第 2 液晶セル群は第  $4i + 2$  及び第  $4i + 3$  水平ライン (L2、L3、L6、L7) で第  $4i + 1$  及び第  $4i + 2$  垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含み、第  $4i + 1$  及び第  $4i + 4$  水平ライン (L1、L4、L5) で第  $4i + 3$  及び第  $4i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含む。第 1 及び第 2 液晶セル群それぞれは垂直及び水平方向で隣り合う  $2 \times 2$  液晶セル単位に配置される。 $2 \times 2$  液晶セル内で隣り合う液晶セルの極性は相反する。第 1 液晶セルの液晶セルとそれと隣り合う第 2 液晶セル群の液晶セルはお互いに異なる極性のデータ電

40

50

圧を充電する。第4  $i + 4$  フレーム期間の間第1及び第2液晶セル群の液晶セルそれぞれに供給されるデータ電圧の極性は第4  $i + 2$  フレーム期間の間発生されるデータ電圧の極性と相反する。これのために、第4  $i + 4$  フレーム期間の間発生される極性制御信号 (POL) は1水平期間単位で極性が反転されて、第4  $i + 2$  フレーム期間の間発生される極性制御信号 (POL) に対して位相が反転される。データ駆動回路は第4  $i + 4$  フレーム期間の間垂直及び水平方向それぞれで1個の液晶セル単位でデータ電圧の極性を反転させるために、極性制御信号 (POL) に応答して隣り合う出力チャンネルでお互いに極性が異なるデータ電圧を出力して1水平期間単位でデータ電圧の極性を反転させる。第4  $i + 4$  フレーム期間の間、第1及び第2液晶セル群は水平1ドットインバージョン方式 (H1D) 及び垂直1ドットインバージョン方式 (V1D) に駆動される。

10

## 【0101】

図19を参照すれば、タイミングコントローラ21によるデータチェック結果、第2及び第4フレーム期間に入力されるデジタルビデオデータが図3乃至図5のような脆弱パターンに検出されると仮定する時、タイミングコントローラ21は第2及び第4フレーム期間の間ドット反転制御信号 (DINV) をハイ論理 (H) で発生する。

## 【0102】

また、データチェック結果、第1及び第3フレーム期間に入力されるデジタルビデオデータが脆弱パターン以外の他のデータパターンに検出されると仮定する時、タイミングコントローラ21は第1及び第3フレーム期間の間ドット反転制御信号 (DINV) をロー論理 (L) に発生する。

20

## 【0103】

したがって、液晶表示パネル20の液晶セルに供給されるデータ電圧は第2及び第4フレーム期間の間水平2ドットインバージョン方式 (H2D) に供給される一方に、第1及び第3フレーム期間の間水平1ドットインバージョン方式に供給される。

## 【0104】

脆弱パターン以外のデータが入力される第4  $i + 1$  フレーム期間の間、第1液晶セル群は第4  $i + 1$  及び第4  $i + 3$  水平ライン (L1、L3、L5、L7) で第4  $i + 1$  及び第4  $i + 2$  垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含み、第4  $i + 2$  及び第4  $i + 4$  水平ライン (L2、L4、L6) で第4  $i + 3$  及び第4  $i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含む。第2液晶セル群は垂直及び水平方向で第1液晶セルを間に置いて配置される。第2液晶セル群は第4  $i + 1$  及び第4  $i + 3$  水平ライン (L1、L3、L5、L7) で第4  $i + 3$  及び第4  $i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含み、第4  $i + 2$  及び第4  $i + 4$  水平ライン (L2、L4、L6) で第4  $i + 1$  及び第4  $i + 2$  垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含む。第1及び第2液晶セル群それぞれは水平方向で隣り合う2×1液晶セル単位に配置される。このような2×1液晶セル内で隣り合う液晶セルの極性は相反する。そして第1液晶セル群の液晶セルとそれと隣り合う第2液晶セル群の液晶セルはお互いに異なる極性のデータ電圧を充電する。これのために、第4  $i + 1$  フレーム期間の間発生される極性制御信号 (POL) は2水平期間単位で極性が反転される。データ駆動回路22は第4  $i + 1$  フレーム期間の間2水平期間単位でデータ電圧の極性を反転させるために、極性制御信号 (POL) に応答してデータ電圧の極性を反転させる。第4  $i + 1$  フレーム期間の間、第1及び第2液晶セル群は水平1ドットインバージョン方式 (H1D) 及び垂直2ドットインバージョン方式 (V2D) に駆動される。

30

40

## 【0105】

脆弱パターンのデータが入力される第4  $i + 2$  フレーム期間の間、第1液晶セル群は第4  $i + 1$  及び第4  $i + 3$  水平ライン (L1、L3、L5、L7) で第4  $i + 3$  及び第4  $i + 4$  垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含み、第4  $i + 2$  及び第4  $i + 4$  水平ライン (L2、L4、L6) で第4  $i + 1$  及び第4  $i + 2$  垂

50

直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含む。第2液晶セル群は垂直及び水平方向で第1液晶セル群を間に置いて配置される。第2液晶セル群は第4i+1及び第4i+3水平ライン (L1、L3、L5、L7) で第4i+1及び第4i+2垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含み、第4i+2及び第4i+4水平ライン (L2、L4、L6) で第4i+3及び第4i+4垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含む。第1及び第2液晶セル群それぞれは水平方向で隣り合う2×1液晶セル単位に配置される。このような2×1液晶セル内で隣り合う液晶セルに充電されるデータ電圧の極性は相反する。第1液晶セル群の液晶セルとそれと隣り合う第2液晶セル群の液晶セルはお互いに異なる極性のデータ電圧を充電する。これのために、第4i+2フレーム期間の間発生される極性制御信号 (POL) は2水平期間単位で極性が反転されて、第4i+1フレーム期間の間発生される極性制御信号 (POL) に対して1水平期間位の位相差で発生される。データ駆動回路22は2水平期間単位でデータ電圧の極性を反転させるために、極性制御信号 (POL) に応答してデータ電圧の極性を反転させる。第4i+2フレーム期間の間、第1及び第2液晶セル群は水平2ドットインバージョン方式 (H2D) 及び垂直2ドットインバージョン方式 (V2D) に駆動される。

【0106】

脆弱パターン以外のデータが入力される第4i+3フレーム期間の間、第1液晶セルは第4i+1及び第4i+3水平ライン (L1、L3、L5、L7) で第4i+1及び第4i+2垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含み、第4i+2及び第4i+4水平ライン (L2、L4、L6) で第4i+3及び第4i+4垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含む。第2液晶セル群は垂直及び水平方向で第1液晶セルを間に置いて配置される。第2液晶セル群は第4i+1及び第4i+3水平ライン (L1、L3、L5、L7) で第4i+3及び第4i+4垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含み、第4i+2及び第4i+4水平ライン (L2、L4、L6) で第4i+1及び第4i+2垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含む。第1及び第2液晶セル群それぞれは垂直及び水平方向で隣り合う2×1液晶セル単位に配置される。このような2×1液晶セル内で隣り合う液晶セルの極性は相反する。第1液晶セル群の液晶セルとそれと隣り合う第2液晶セル群の液晶セルはお互いに異なる極性のデータ電圧を充電する。第4i+3フレーム期間の間第1及び第2液晶セル群の液晶セルそれぞれに供給されるデータ電圧の極性は第4i+1フレーム期間の間発生されるデータ電圧の極性と相反する。これのために、第4i+3フレーム期間の間発生される極性制御信号 (POL) は2水平期間単位で極性が反転されて、第4i+1フレーム期間の間発生される極性制御信号 (POL) に対して反転された論理に発生される。データ駆動回路22は第4i+3フレーム期間の間水平で隣り合う2個の液晶セルに同一な極性のデータ電圧を供給するために、極性制御信号 (POL) に応答して隣り合う二つの出力チャンネルを通じて同一な極性のデータ電圧を出力して二つの出力チャンネル単位でデータ電圧の極性を反転させる。また、データ駆動回路22は2水平期間単位でデータ電圧の極性を反転させるために、極性制御信号 (POL) に応答してデータ電圧の極性を反転させる。第4i+3フレーム期間の間、第1及び第2液晶セル群は水平1ドットインバージョン方式 (H1D) 及び垂直2ドットインバージョン方式 (V2D) に駆動される。

【0107】

脆弱パターンのデータが入力される第4i+4フレーム期間の間、第1液晶セル群は第4i+1及び第4i+3水平ライン (L1、L3、L5、L7) で第4i+3及び第4i+4垂直ライン (C3、C4、C7、C8) に配置された液晶セル (Clc) を含み、第4i+2及び第4i+4水平ライン (L2、L4、L6) で第4i+1及び第4i+2垂直ライン (C1、C2、C5、C6) に配置された液晶セル (Clc) を含む。第2液晶セル群は垂直及び水平方向で第1液晶セル群を間に置いて配置される。第2液晶セルは第4i+1及び第4i+3水平ライン (L1、L3、L5、L7) で第4i+1及び第4i

10

20

30

40

50

+ 2 垂直ライン ( C 1、C 2、C 5、C 6 ) に配置された液晶セル ( C 1 c ) を含み、第 4 i + 2 及び第 4 i + 4 水平ライン ( L 2、L 4、L 6 ) で第 4 i + 3 及び第 4 i + 4 垂直ライン ( C 3、C 4、C 7、C 8 ) に配置された液晶セル ( C 1 c ) を含む。第 1 及び第 2 液晶セル群それぞれは垂直及び水平方向で隣り合う 2 × 1 液晶セル単位に配置される。このような 2 × 1 液晶セル内で隣り合う液晶セルの極性は相反する。第 1 液晶セル群の液晶セルとそれと隣り合う第 2 液晶セル群の液晶セルはお互いに異なる極性のデータ電圧を充電する。第 4 i + 4 フレーム期間の間第 1 及び第 2 液晶セル群の液晶セルそれぞれに供給されるデータ電圧の極性は第 4 i + 2 フレーム期間の間発生されるデータ電圧の極性と相反する。これのために、第 4 i + 4 フレーム期間の間発生される極性制御信号 ( P O L ) は 2 水平期間単位で極性が反転されて、第 4 i + 2 フレーム期間の間発生される極性制御信号 ( P O L ) に対して反転された論理に発生される。データ駆動回路 2 2 は第 4 i + 4 フレーム期間の間 2 水平期間単位でデータ電圧の極性を反転させるために、極性制御信号 ( P O L ) に応答してデータ電圧の極性を反転させる。第 4 i + 4 フレーム期間の間、第 1 及び第 2 液晶セル群は水平 1 ドットインバージョン方式 ( H 1 D ) 及び垂直 2 ドットインバージョン方式 ( V 2 D ) に駆動される。

10

【 0 1 0 8 】

以上説明した内容を通じて当業者であると本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能である。したがって、本発明の技術的範囲は明細書の詳細な説明に記載した内容に限定されるのではなく特許請求の範囲によって決められなければならない。

20

【 図面の簡単な説明 】

【 0 1 0 9 】

【 図 1 】 液晶表示装置の液晶セルを示す等価回路図。

【 図 2 】 液晶セルに充電される同一階調の正極性データ電圧と負極性データ電圧を示す波形図。

【 図 3 】 垂直 2 ドット及び水平 1 ドットインバージョンに駆動される液晶表示装置にホワイト階調のデータが奇数ピクセルに供給されてブラック階調のデータが偶数ピクセルに供給される時現われる表示画像の緑色調現象を説明するための図。

【 図 4 】 垂直 2 ドット及び水平 1 ドットインバージョンに駆動される液晶表示装置にホワイト階調のデータが奇数サブピクセルに供給されてブラック階調のデータが偶数サブピクセルに供給される時現われる表示画像の緑色調現象を説明するための図。

30

【 図 5 】 垂直 1 ドット及び水平 1 ドットインバージョンに駆動される液晶表示装置にサブドットフリッカーパターンのデータが入力される時現われる表示画像のフリッカー現象を説明するための図。

【 図 6 】 インターレースデータの一例を示す波形図。

【 図 7 】 インターレースデータによる直流化残像を示す実験結果画面。

【 図 8 】 スクロールデータによる直流化残像を示す実験結果画面。

【 図 9 】 本発明の実施形態に係る液晶表示装置を示すブロック図。

【 図 1 0 】 タイミングコントローラに内蔵した D C S 発生回路とドット反転制御信号発生回路を示すブロック図。

【 図 1 1 】 図 1 0 に示されたデータチェック部 3 1 のデータチェック例を説明するための図。

40

【 図 1 2 】 図 1 0 に示されたデータチェック部 3 1 のデータチェック例を説明するための図。

【 図 1 3 A 】 本発明の実施形態に係る液晶表示装置のダイナミックチャージシェアリングを示す波形図。

【 図 1 3 B 】 本発明の実施形態に係る液晶表示装置のダイナミックチャージシェアリングを示す波形図。

【 図 1 3 C 】 本発明の実施形態に係る液晶表示装置のダイナミックチャージシェアリングを示す波形図。

【 図 1 4 】 タイミングコントローラのデータチェックと、タイミングコントローラとデー

50

夕駆動回路間のデータ流れを示す波形図。

【図15】図9に示されたデータ駆動回路を詳しく示す回路図。

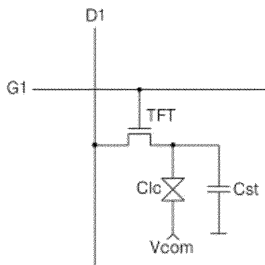
【図16】図15に示されたDACを詳しく示す回路図。

【図17】本発明の実施形態に係る液晶表示装置で第1液晶セル群による直流化残像防止効果を示す波形図。

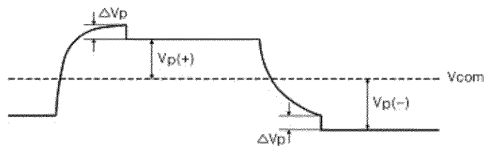
【図18】本発明の実施形態に係る液晶表示装置で直流化残像を予防して脆弱パターンで表示品質が低下されない極性パターンの例を示す図。

【図19】本発明の実施形態に係る液晶表示装置で直流化残像を予防して脆弱パターンで表示品質が低下されない極性パターンの例を示す図。

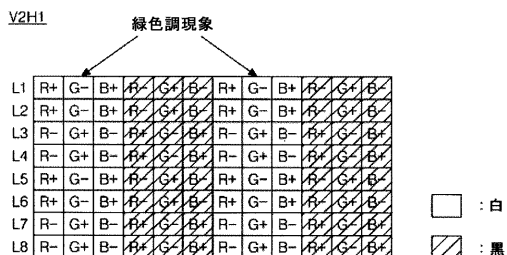
【図1】



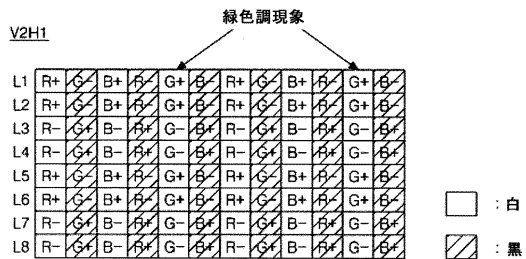
【図2】



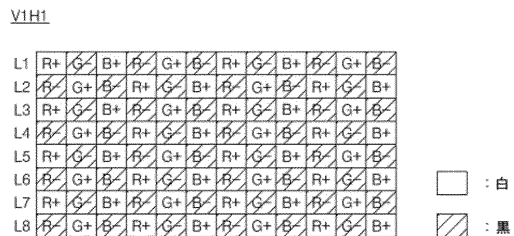
【図3】



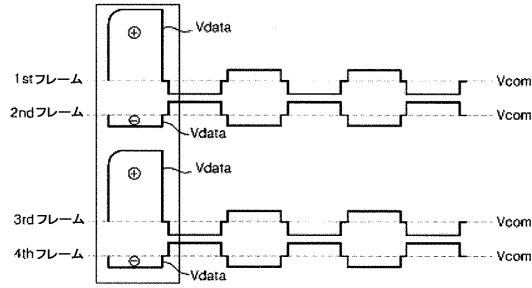
【図4】



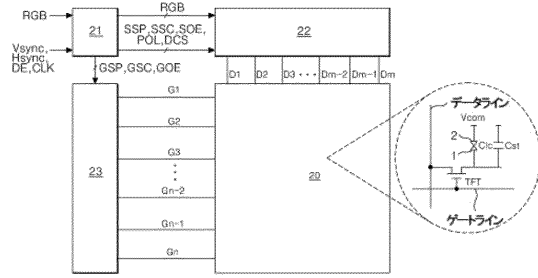
【図5】



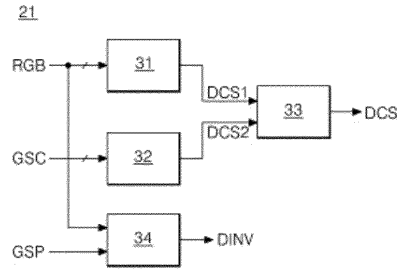
【図6】



【図9】



【図10】



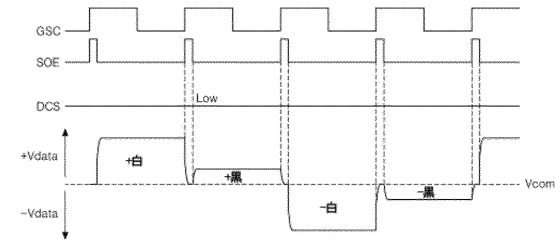
【図11】

L1	W	W	W	W	G	...	G	W	W	W	W	W
L2	B	B	B	B	W	...	B	B	G	G	B	B
L3	G	G	G	B	B	...	W	W	W	W	G	B
L4	B	B	B	B	B	...	B	B	G	B	B	B
L5	G	G	G	G	B	...	G	G	G	G	W	G

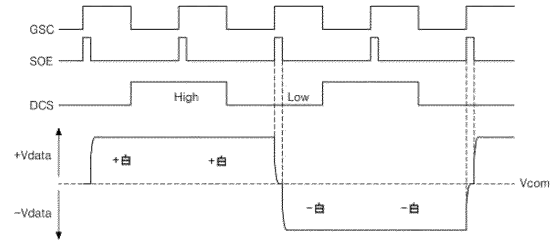
【図12】

	MSB							LSB	
	b7	b6	b5	b4	b3	b2	b1	b0	
W	1	1	1	1	1	1	1	1	(255)
	1	1	1	1	1	1	1	0	(254)
									⋮
	1	1	0	0	0	0	0	1	(93)
									(92)
G	1	0	1	1	1	1	1	1	(191)
	1	0	1	1	1	1	1	0	(190)
									⋮
	0	1	0	0	0	0	0	1	(65)
									(64)
B	0	0	1	1	1	1	1	1	(63)
	0	0	1	1	1	1	1	0	(62)
									⋮
	0	0	0	0	0	0	0	1	(1)
									(0)

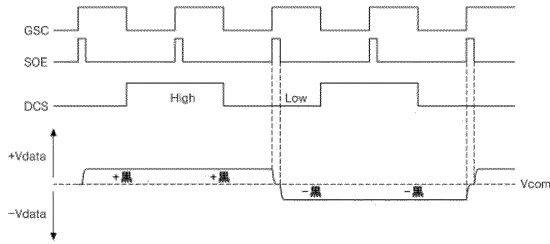
【図13A】



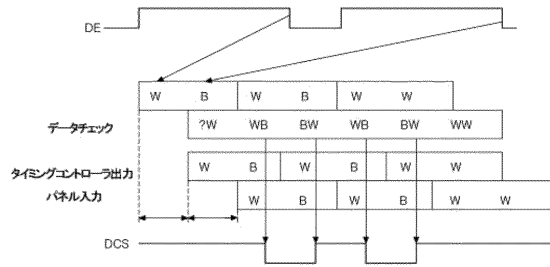
【図13B】



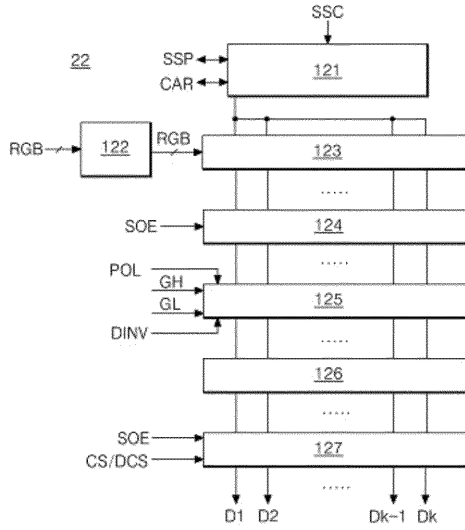
【図13C】



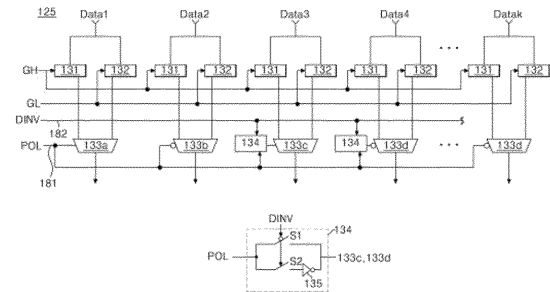
【図14】



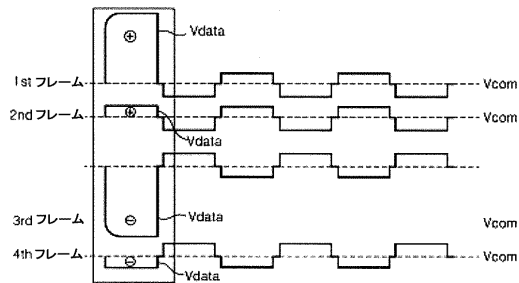
【図15】



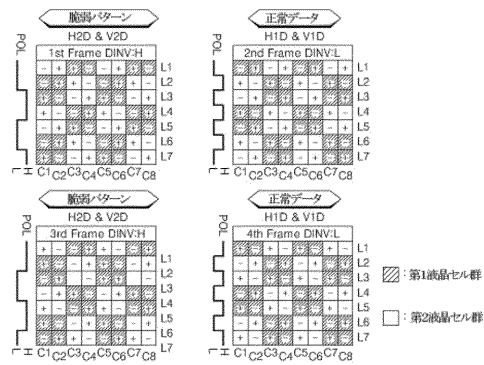
【図16】



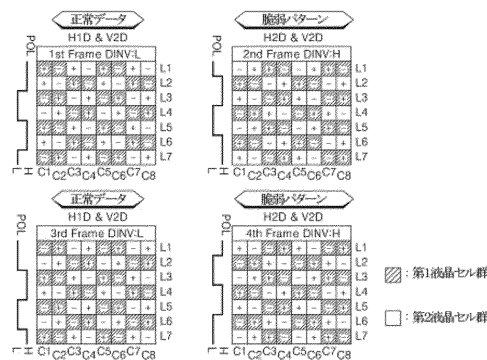
【図17】



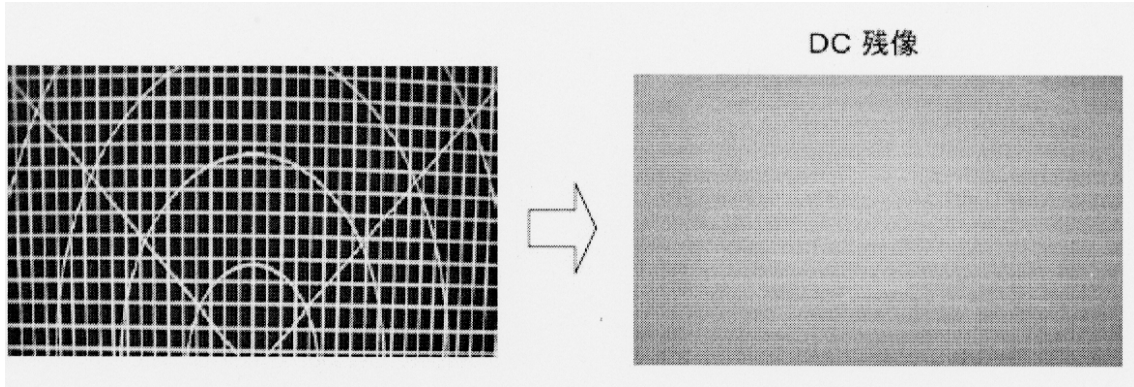
【図18】



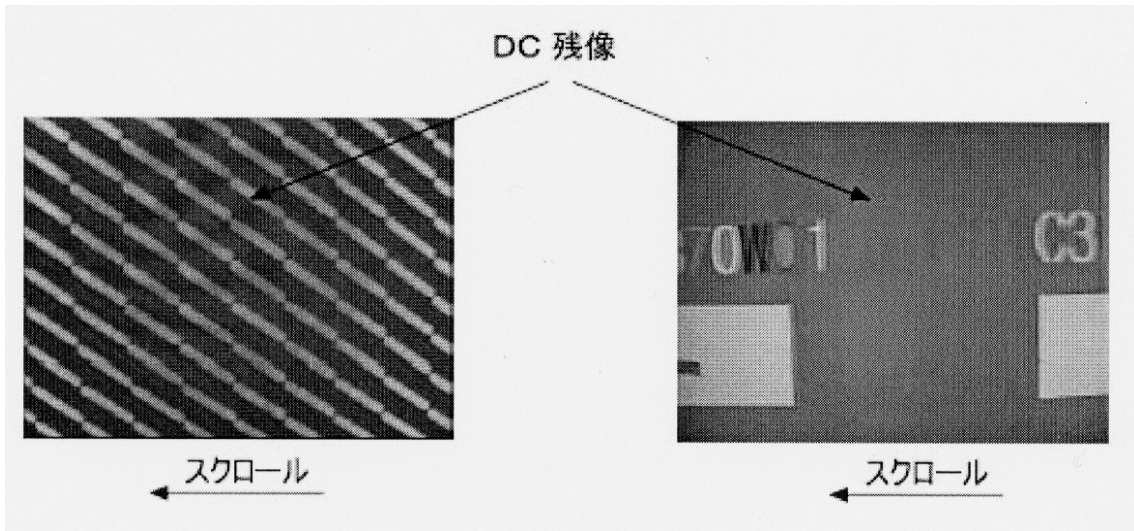
【図19】



【図7】



【図8】



フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 1 2 U  
G 0 9 G 3/20 6 2 1 B  
G 0 9 G 3/20 6 2 3 B  
G 0 9 G 3/20 6 2 3 C

(72)発明者 張 修 赫  
大韓民国 デグ ブック ドンチョンドン ヨンナム セカンド タウン 103-902

(72)発明者 金 鍾 佑  
大韓民国 キョンブク グミシ ウォンピョンドン 937-68(6/12) ジュゴン アパ  
ートメント 110-106

合議体

審判長 小牧 修

審判官 西村 仁志

審判官 住田 秀弘

(56)参考文献 特開2003-255917(JP,A)  
特開2006-154772(JP,A)  
特開2002-196731(JP,A)  
特開平7-44139(JP,A)  
特開2000-235375(JP,A)

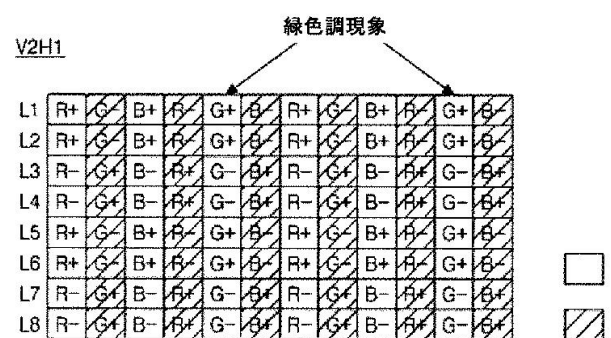
(58)調査した分野(Int.Cl., DB名)  
G09G 3/00 - 3/38  
G02F 1/133

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">JP5265184B2</a>	公开(公告)日	2013-08-14
申请号	JP2007339981	申请日	2007-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	具聖祚 張修赫 金鍾佑		
发明人	具聖祚 張修赫 金鍾佑		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3614 G09G2310/0248 G09G2330/021 G09G2330/023 G09G2360/16		
FI分类号	G09G3/36 G02F1/133.575 G09G3/20.611.A G09G3/20.611.E G09G3/20.612.L G09G3/20.612.U G09G3/20.621.B G09G3/20.623.B G09G3/20.623.C		
F-TERM分类号	2H093/NA52 2H093/NA57 2H093/NC16 2H093/NC34 2H093/NC58 2H093/NC59 2H093/ND39 2H193 /ZA04 2H193/ZC12 2H193/ZC15 2H193/ZC20 2H193/ZD11 2H193/ZD22 2H193/ZE03 2H193/ZF15 2H193/ZF32 2H193/ZF33 2H193/ZF34 2H193/ZH21 2H193/ZH25 5C006/AA21 5C006/AF54 5C006 /AF71 5C006/BB16 5C006/BC06 5C006/BC16 5C006/FA16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	吉泽博		
优先权	1020070064561 2007-06-28 KR		
其他公开文献	JP2009009088A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种液晶显示器及其驱动方法，以减少数据驱动电路的发热和功耗，从而通过使用易损坏的图案数据来防止显示质量的降低。解决方案：在液晶显示装置和驱动方法中，通过检查灰度级数据并在灰度级从a变化的时间点执行电荷共享，可以减少数据驱动电路的发热和功耗。在相同极性的数据电压中以及在数据电压的极性反转时的白色灰度级到黑色灰度级。

【图 4】



【图 5】