

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5224237号
(P5224237)

(45) 発行日 平成25年7月3日 (2013.7.3)

(24) 登録日 平成25年3月22日 (2013.3.22)

(51) Int. Cl.	F I
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1335 (2006.01)	GO2F 1/1335 500

請求項の数 8 (全 26 頁)

(21) 出願番号	特願2007-275702 (P2007-275702)	(73) 特許権者	303018827
(22) 出願日	平成19年10月23日 (2007.10.23)		N L Tテクノロジー株式会社
(65) 公開番号	特開2009-103925 (P2009-103925A)		神奈川県川崎市中原区下沼部 1 7 5 3 番地
(43) 公開日	平成21年5月14日 (2009.5.14)	(74) 代理人	100095706
審査請求日	平成22年9月17日 (2010.9.17)		弁理士 泉 克文
前置審査		(72) 発明者	鈴木 照晃
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
			N E C 液晶テクノロジー株式会社内
		(72) 発明者	西田 真一
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
			N E C 液晶テクノロジー株式会社内
		審査官	藤田 都志行

最終頁に続く

(54) 【発明の名称】 横電界方式のアクティブマトリックス型液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数のゲートバスライン、当該ゲートバスラインに平行な複数の共通バスライン、および前記ゲートバスラインと前記共通バスラインに交差する複数のドレインバスラインを有する第 1 基板と、

所定間隔をあけて前記第 1 基板に対向して保持された第 2 基板と、

前記第 1 基板および前記第 2 基板の間に配置された液晶層と、

前記ゲートバスラインと前記ドレインバスラインによって画定されると共に、マトリックス状に配置された複数の画素領域とを備え、

前記画素領域の各々は、薄膜トランジスタと、当該薄膜トランジスタに電氣的に接続された画素電極と、対応する前記共通バスラインに電氣的に接続された共通電極とを備えており、

前記画素電極と前記共通電極との間に印加される前記第 1 基板の表面に略平行な電界により、前記画素領域の各々において前記液晶層の液晶分子を前記第 1 基板に平行な面内で回転させることによって表示を行う横電界方式のアクティブマトリックス型液晶表示装置において、

前記画素領域の各々には、当該画素領域を画定する前記ドレインバスラインに隣接し且つそれに沿って延在する遮光電極が設けられており、

前記遮光電極は、電氣的に孤立していると共に、当該画素領域に対応する前記画素電極の前記ドレインバスラインに隣接して延在する部分と絶縁膜を挟んで重なっていることを

10

20

特徴とする液晶表示装置。

【請求項 2】

前記遮光電極が、絶縁膜を挟んで前記ドレインバスラインとは異なる層に形成されている請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素電極の前記ドレインバスラインに隣接して延在する前記部分が、櫛歯状とされ、前記遮光電極が、前記ドレインバスラインに沿って延在する帯状とされている請求項 1 に記載の液晶表示装置。

【請求項 4】

前記画素電極が、前記ドレインバスラインに沿って延在する複数の櫛歯状部を有していると共に、前記画素電極の外側にある 2 本の前記櫛歯状部が、それぞれ、当該画素領域を画定する 2 本の前記ドレインバスラインに隣接して延在する前記部分とされており、

前記遮光電極が帯状であって、2 本の前記遮光電極が、当該画素領域を画定する 2 本の前記ドレインバスラインにそれぞれ沿って延在するように形成されている請求項 1 に記載の液晶表示装置。

【請求項 5】

前記画素領域の各々に対応して、前記ドレインバスラインが略 V 字状に屈曲せしめられており、それに対応して前記画素電極と前記共通電極が略 V 字状に屈曲せしめられている請求項 1 ～ 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

前記画素電極が、絶縁膜を挟んで前記ドレインバスラインとは異なる層に形成されている請求項 1 ～ 5 のいずれか 1 項に記載の液晶表示装置。

【請求項 7】

前記共通電極が前記画素電極と同じ層に形成されている請求項 1 ～ 6 のいずれか 1 項に記載の液晶表示装置。

【請求項 8】

前記画素電極および前記共通電極の少なくとも一方が、透明導電体により形成されている請求項 1 ～ 7 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、さらに言えば、横電界（In-Plane Switching、IPS）方式のアクティブマトリックス型液晶表示装置に関する。

【背景技術】

【0002】

一般に、液晶表示装置（LCD）は薄型軽量・低消費電力といった特徴を有する。特に、縦横のマトリックス状に配列した個々の画素を能動素子によって駆動するアクティブマトリックス型液晶表示装置（AM-LCD）は、高画質のフラットパネル・ディスプレイとして認知されており、中でも個々の画素をスイッチングする能動素子として薄膜トランジスタ（Thin-Film Transistor、TFT）を用いたもの（TFT-LCD）が広く普及している。

【0003】

多くの AM-LCD では、ツイステッドネマチック（Twisted Nematic、TN）型液晶の電気光学効果を利用しており、2 枚の基板間に挟持された液晶に当該基板面に概ね垂直な電界を印加して、当該液晶の分子を変位させることにより画像を表示する。これを「縦電界方式」という。一方、当該基板面に概ね平行な電界により、当該基板面に概ね平行な面内で液晶分子を変位させることによって画像を表示する「横電界方式」の液晶表示装置も、以前から知られている。この横電界方式の液晶表示装置についても、縦電界方式と同様に種々の改良がなされて来っており、そのいくつかを例示すると、以下のとおりである。

【0004】

特許文献 1（米国特許第 3807831 号明細書、1974 年発行）には、横電界方式の液晶表示装置において、相互に噛合する櫛歯状電極を用いる構成が開示されている（クレーム 1、FIG. 1～4、FIG. 11 を参照）。

【0005】

特許文献 2（特開昭 56-091277 号公報）には、TN 型液晶の電気光学効果を利用したアクティブマトリックス型液晶表示装置において、特許文献 1 と同様の相互に噛合する櫛歯状電極を用いることにより、共通電極とドレインバスラインの間の寄生容量、あるいは共通電極とゲートバスラインとの間の寄生容量を低減する技術が開示されている（特許請求の範囲第 2 項、図 7、図 9～13 を参照）。

【0006】

特許文献 3（特開平 7-036058 号公報）には、TFT を用いたアクティブマトリックス型液晶表示装置において、櫛歯状電極を使用しないで横電界方式を実現する技術が開示されている。この技術では、共通電極と映像信号電極または共通電極と液晶駆動電極を、絶縁膜を介して互いに異なる層に形成すると共に、共通電極または液晶駆動電極の平面形状をリング型、十字型、T 字型、Π 字型、エ字型あるいは梯子型といった形に形成している（特許請求の範囲第 1 項、第 5 項、図 1～23 を参照）。

【0007】

特許文献 4（特開 2001-222030 号公報）には、液晶を駆動する櫛歯形状の電極（画素電極および共通電極）を、ドレインバスライン（データバスライン）よりも上層（液晶層に近く）に、透明導電体によって構成する技術が開示されている（要約、図 3～5 を参照）。

【0008】

図 9 は、特許文献 4 に開示された従来の横電界方式の液晶表示装置に使用された第 1 基板（アクティブマトリックス基板）の構成例を示す平面図であり、図 10 は当該液晶表示装置の図 9 の B-B 線に沿った断面図である。図 9 および図 10 は共に、一つの画素領域の構成を示している。

【0009】

図 9 および図 10 に示した従来の液晶表示装置は、図 9 の横方向（水平方向）に延在し且つ同図の縦方向（垂直方向）に等間隔で配置された複数本のゲートバスライン 155 と、図 9 の縦方向に延在し且つ同図の横方向に等間隔で配置された複数本のドレインバスライン 156 とを有している。これらのゲートバスライン 155 とドレインバスライン 156 によって画定される略矩形領域の各々には、画素領域 P が形成されている。これらの画素領域 P（すなわち画素）は、全体として縦横のマトリックス状に配列されている。この従来の液晶表示装置は、さらに、複数のゲートバスライン 155 の各々と平行に延在する複数の共通バスライン 152 を有している。これらの共通バスライン 152 は、画素領域 P 毎に形成された共通電極 172 を電氣的に相互接続するために設けられたものであり、ゲートバスライン 155 の各々の近傍にそれから所定距離をあけて配置されている。ゲートバスライン 155 とドレインバスライン 156 と共通バスライン 152 は、いずれも不透明の金属膜により形成されている。

【0010】

各画素領域 P の内部において、対応する共通バスライン 152 は、当該画素領域 P を画定する 2 本のドレインバスライン 156 に沿ってそれぞれ延在する 2 本の帯状の遮光部 152a を有している。これら遮光部 152a は、当該共通バスライン 152 と一体的に形成されている。図 9 の左側の遮光部 152a は、同図の左側にあるドレインバスライン 156 の右側（当該画素領域 P の内側）に近接して配置されている。図 9 の右側の遮光部 152a は、同図の右側にあるドレインバスライン 156 の左側（当該画素領域 P の内側）に近接して配置されている。これら 2 本の遮光部 152a は、互いに同じ平面形状（パターン）を持っている。

【0011】

各画素領域 P に対しては、対応するゲートバスライン 155 と対応するドレインバスラ

10

20

30

40

50

イン１５６との交点の近傍においてＴＦＴ１４５が形成されている。各ＴＦＴ１４５は、対応するゲートバスライン１５５と一体的に形成されたゲート電極（図示せず）と、ゲート絶縁膜１５７を介して当該ゲート電極に重ねて形成されたアイランド状の半導体膜１４３と、対応するドレインバスライン１５６と一体的に形成され且つ当該半導体膜１４３に部分的に重ねて形成されたドレイン電極１５６ａと、当該ドレイン電極１５６ａに対して所定間隔をあけて対向・配置され且つ当該半導体膜１４３に部分的に重ねて形成されたソース電極１４２とから構成されている。ゲート電極、ドレイン電極１５６ａおよびソース電極１４２は、不透明の金属膜により形成されている。

【００１２】

各画素領域Ｐの内部には、液晶駆動電界を発生させる画素電極１７１および共通電極１７２が形成されている。画素電極１７１および共通電極１７２は、いずれも、透明導電体によって形成されており、その平面形状は楕形である。

10

【００１３】

画素電極１７１は、当該画素領域Ｐの内部でＴＦＴ１４５の側に配置された帯状の基部１７１ｂと、基部１７１ｂからＴＦＴ１４５の反対側に向かって（図９では上方に向かって）突出する４本の楕歯状部１７１ａとから形成されている。４本の楕歯状部１７１ａは、ドレインバスライン１５６と平行に延在しており、基部１７１ｂに沿って（図９では横方向に）等間隔に配置されている。各楕歯状部１７１ａの先端は、対応する共通バスライン１５２の近傍まで達している。画素電極１７１の外側にある２本の楕歯状部１７１ａは、それぞれ、当該画素領域Ｐを画定する２本のドレインバスライン１５６の近傍にある遮光部１５２ａと部分的に重なっている。画素電極１７１は、その基部１７１ｂにおいて、コンタクトホール１６１を介してＴＦＴ１４５のソース電極１４２に電氣的に接続されている。

20

【００１４】

共通電極１７２は、当該画素領域Ｐの内部でＴＦＴ１４５とは反対側に配置された帯状の基部１７２ｂと、基部１７２ｂからＴＦＴ１４５の側に向かって（図９では下方に向かって）突出する３本の楕歯状部１７２ａとから形成されている。３本の楕歯状部１７２ａは、ドレインバスライン１５６と平行に延在しており、基部１７２ｂに沿って（図９では横方向に）等間隔に配置されている。各楕歯状部１７２ａの先端は、画素電極１７１の基部１７１ｂの近傍まで達している。３本の楕歯状部１７２ａは、画素電極１７１の４本の楕歯状部１７１ａに対して交互に配置されている。従って、これらの楕歯状部１７２ａと楕歯状部１７１ａとは、相互に噛み合った状態にある。共通電極１７２は、その基部１７２ｂにおいて、コンタクトホール１６２を介して共通バスライン１５２に電氣的に接続されている。

30

【００１５】

図１０に示すように、この液晶表示装置は、第１基板（アクティブマトリックス基板）１１１と、これに所定間隔をおいて対向せしめられた第２基板（対向基板）１１２と、両基板１１１および１１２の間に配置された液晶層１２０とを備えている。

【００１６】

第１基板１１１のガラス基板１１１ａの表面には、ゲートバスライン１５５と、共通バスライン１５２と、遮光部１５２ａと、ＴＦＴ１４５のゲート電極とが形成されており、それらを覆うようにゲート絶縁膜１５７が形成されている（図１０では遮光部１５２ａのみが示されている）。ゲート電極は、対応するゲートバスライン１５５と一体的に形成されている。ゲート絶縁膜１５７の上には、ドレインバスライン１５６と、ＴＦＴ１４５の半導体膜１４３、ドレイン電極１５６ａおよびソース電極１４２とが形成されており、これらは保護絶縁膜１５９で覆われている（図１０ではドレインバスライン１５６のみが示されている）。保護絶縁膜１５９の上には、画素電極１７１と共通電極１７２が形成されている（図１０では画素電極１７１の楕歯状部１７１ａと共通電極１７２の楕歯状部１７１ａのみが示されている）。

40

【００１７】

50

このように、共通バスライン１５２はガラス基板１１１aの表面に形成され、ドレインバスライン１５６はゲート絶縁膜１５７の上に形成されているので、共通バスライン１５２はドレインバスライン１５６よりも下層に（液晶層１２０から遠い層に）配置されることになる。また、ゲートバスライン１５５も、ガラス基板１１１aの表面に形成されているので、ゲートバスライン１５５もドレインバスライン１５６よりも下層に（液晶層１２０から遠い層に）配置されている。画素電極１７１および共通電極１７２は、保護絶縁膜１５９の上に形成されているので、ドレインバスライン１５６よりも上層に（液晶層１２０に近い層に）配置されている。

【００１８】

以上の構成を持つ第１基板１１１の表面（内面）、すなわち保護絶縁膜１５９の上には、有機高分子膜からなる配向膜１３１が形成されている。従って、画素電極１７１と共通電極１７２は、配向膜１３１によって覆われている。この配向膜１３１の表面には、所定の配向処理が施されている。

【００１９】

他方、第２基板１１２のガラス基板１１２aの表面には、各画素領域Pに対応してRGBの３原色からなる色層１８２が形成されており、各画素領域Pに対応する領域以外の領域には遮光用のブラックマトリックス層１８１が形成されている。色層１８２は、所定形状にパターン化された赤色層１８２Rと緑色層１８２Gと青色層１８２Bとから構成されている。ブラックマトリックス層１８１の平面形状（パターン）は、第１基板１１１上に不透明金属で形成されている構成要素、すなわちゲートバスライン１５５、ドレインバスライン１５６、共通バスライン１５２、遮光部１５２aおよびTFT１４５を覆うと共に、各画素領域Pの内部に矩形の開口領域（透光領域）を形成するように設定されている。色層１８２は、これら開口部（透光部）内に配置されている。

【００２０】

色層１８２とブラックマトリックス層１８１は、オーバーコート層１８５によって覆われている。このオーバーコート層１８５は、ガラス基板１１２aの表面全体に形成されており、色層１８２とブラックマトリックス層１８１を保護するため、またそれらにより生じる段差を平坦化するために設けられている。ブラックマトリックス層１８１の上には、基板間隔を制御するための柱状スペーサ（図示せず）が形成されている。

【００２１】

以上の構成を持つ第２基板１１２の表面（内面）、すなわちオーバーコート層１８５の上には、有機高分子膜からなる配向膜１３２が形成されている。この配向膜１３２の表面には、所定の配向処理が施されている。

【００２２】

第１基板（アクティブマトリックス基板）１１１と第２基板（対向基板）１１２は、配向膜１３１および１３２が形成された面を内側にして所定間隔をおいて重ね合わされている。両基板１１１と１１２の間には液晶が封入され、液晶層１２０を形成している。換言すれば、液晶層１２０は両基板１１１と１１２によって挟持されている。第１基板１１１と第２基板１１２の外側（ガラス基板１１１aと１１２aの裏面）には、一对の偏光板（図示せず）がそれぞれ配置されている。

【００２３】

配向膜１３１および１３２の表面の配向処理により、無電界時には、図９に矢印で示すように、液晶層１２０の液晶分子１２１は、同図の縦方向（垂直方向）から一定角度（一例として時計回り方向に１５度程度）ずれた方向に沿って平行に配向せしめられる。つまり、液晶分子１２１の初期配向方位は、図９に矢印で示す方向とされている。また、前記一对の偏光板の透過軸の方向は、互いに直交せしめられており、これら偏光板の一方の透過軸は、液晶分子１２１の無電界時の配向方向（初期配向方位）に一致している。

【００２４】

次に、図９および図１０に示した従来の液晶表示装置の製造方法について説明する。

【００２５】

第1基板111は次のようにして製造される。まず、ガラス基板111aの表面全体にクロム(Cr)膜を形成し、その後このCr膜を所定形状にパターン化して、複数のゲートバスライン155と、複数の共通バスライン152と、複数の遮光部152aとをガラス基板111aの表面に形成する。ゲート電極は、対応するゲートバスライン155と一体的に形成される。次に、ガラス基板111aの表面全体に窒化シリコン(SiN_x)からなるゲート絶縁膜157を形成し、ゲート電極とゲートバスライン155と共通バスライン152と遮光部152aとを覆う。

【0026】

続いて、ゲート絶縁膜157上にアモルファスシリコン(a-Si)膜を形成してからこれをアイランド状にパターン化し、TFT145用の複数の半導体膜143を形成する。これら半導体膜143の各々は、ゲート絶縁膜157を挟んで対応するゲートバスライン155と重なる位置に配置される。さらに、ゲート絶縁膜157上にCr膜を形成してからこれをパターン化し、ゲート絶縁膜157上に複数のドレインバスライン156と複数のドレイン電極156aと複数のソース電極142を形成する。その後、ガラス基板111aの表面全体にわたってSiN_xからなる保護絶縁膜159を形成し、ドレインバスライン156、ドレイン電極156aおよびソース電極142を覆う。

10

【0027】

続いて、各ソース電極142と重なる所定の位置で保護絶縁膜159を選択的に除去し、各ソース電極142に達する複数のコンタクトホール161を形成する、また、各共通バスライン152と重なる所定の位置で保護絶縁膜159とゲート絶縁膜157を選択的に除去し、各共通バスライン152に達する複数のコンタクトホール162を形成する。

20

【0028】

その後、保護絶縁膜159上にITO(Indium Tin Oxide)等からなる透明導電体膜を形成してからこれを所定形状にパターン化し、複数の櫛歯状の画素電極171と複数の櫛歯状の共通電極172を形成する。この時、各画素電極171は、対応するコンタクトホール161を介して対応するソース電極142に接続され、各共通電極172は、対応するコンタクトホール162を介して対応する共通バスライン152に接続される。こうして第1基板111が完成する。

【0029】

第2基板112は、次のようにして製造される。まず、ガラス基板112aの表面に、所定形状(パターン)を持つブラックマトリックス層181と色層182を形成する。色層182を形成する際には、それぞれ所定形状を持つ赤色層182Rと緑色層182Gと青色層182Bを適当な順序で順次形成すればよい。次に、ガラス基板112aの表面全体にオーバーコート層185を形成し、ブラックマトリックス層181と色層182を覆う。その後、オーバーコート層185上に柱状スペーサー(図示せず)を形成する。こうして第2基板112が完成する。

30

【0030】

続いて、このようにして製造された第1基板(アクティブマトリックス基板)111と第2基板(対向基板)112の表面に、それぞれ、ポリイミドからなる配向膜131と132が形成される。配向膜131と132の表面には、一様に、所定の配向処理が施される。

40

【0031】

その後、両基板111および112は、例えば4.0μmの間隔をあけて重ね合わせられる。そして、真空チャンバー(図示せず)内で、両基板111および112の間の隙間に例えば屈曲率異方性が0.075のネオマチック液晶を注入してから、この空間を封止する。その後、両基板111および112の外側にそれぞれ偏光板(図示せず)を貼り合わせると、液晶表示パネルが完成する。

【0032】

この液晶表示パネルに所定の駆動用LSI(Large-Scale Integrated Circuit)とバックライト装置を装着すると、図9および図10に示した従来の液晶表示装置が完成する。

50

【0033】

図9および図10に示した従来の液晶表示装置では、電圧印加時の液晶駆動電界は、およそ同図の横方向（水平方向）に一樣に発生する。このため、無電界時に初期配向方向（図9の矢印の方向）に一樣に配向していた液晶分子121は、前記液晶駆動電界によって時計回り方向に回転せしめられ、配向状態が変化する。この配向状態の変化により各画素領域P（画素）の透過率が変調せしめられるため、所望の画像を表示することが可能となる。

【0034】

また、図9および図10に示した従来の液晶表示装置では、液晶駆動電界を発生させる画素電極171と共通電極172がいずれも透明導電体によって形成されているため、画素電極171と共通電極172が存在する領域においても光が透過する。このため、画素電極171と共通電極172を不透明金属によって形成した場合と比較して、開口率および透過率が向上する。

10

【0035】

また、このようにしてブラックマトリクス層181の開口領域に存在する不透明金属部分が減少しているため、不透明金属部分のエッジによる光散乱や、当該エッジの近傍での段差による液晶配向の乱れが抑制される。この光散乱や液晶配向の乱れは、黒表示時の光漏れの原因となるが、この液晶表示装置ではこれらが抑制されるため、表示コントラストが向上する。

【0036】

20

また、不透明金属部分がブラックマトリクス層181の開口領域内に存在すると、比較的明るい環境で使用した時に入射光を不透明金属が反射するために「明所コントラスト」の低下が顕著となる。しかし、この液晶表示装置では不透明金属部分が存在しないため、明所コントラストの低下が抑制される。

【0037】

さらに、各ドレインバスライン156の近傍にそれに沿って、対応する共通バスライン152と一体的に形成された遮光部152aが設けられていると共に、これら遮光部152aとそれらに隣接するドレインバスライン156の間の領域は、ブラックマトリクス層181で覆われているため、各ドレインバスライン156から漏洩する電界によって生じる光漏れや縦クロストークの発生が抑制される。

30

【特許文献1】米国特許第3807831号公報

【特許文献2】特開昭56-091277号公報

【特許文献3】特開平7-036058号公報

【特許文献4】特開2001-222030号公報

【発明の開示】

【発明が解決しようとする課題】

【0038】

図9および図10に示した従来の液晶表示装置では、上述したような利点があるが、その反面、共通バスライン152と一体的に形成された遮光部152aの各々が、長い距離にわたって対応するドレインバスライン156に隣接して延在するため、各ドレインバスライン156と対応する共通バスライン152（共通電極172）との結合容量（寄生容量）が大きい。このため、ドレインバスライン156の電位変動（信号電圧の変化）の影響が共通バスライン152を介して共通電極172に伝達される、換言すれば、ドレインバスライン156の電位変動に起因して、共通バスライン152に電氣的に接続された共通電極172の電位（これは本来、一定電位に保持されるべきである）に変動が生じる。その結果、横クロストークが発生するという問題がある。

40

【0039】

本発明は、上記従来の液晶表示装置の持つこの問題を解決すべくなされたものであって、その目的とするところは、各ドレインバスラインとそれに対応する共通バスラインとの結合容量（寄生容量）に起因する横クロストークを、簡単な構成で抑制することができる

50

横電界方式のアクティブマトリクス型液晶表示装置を提供することにある。

【0040】

本発明の他の目的は、図9および図10に示した従来の液晶表示装置よりも画質が改善された横電界方式のアクティブマトリクス型液晶表示装置を提供することにある。

【0041】

ここに明記しない本発明の他の目的は、以下の説明及び添付図面から明らかであろう。

【課題を解決するための手段】

【0042】

(1) 本発明の第1の液晶表示装置は、

複数のゲートバスライン、当該ゲートバスラインに平行な複数の共通バスライン、および前記ゲートバスラインと前記共通バスラインに交差する複数のドレインバスラインを有する第1基板と、

所定間隔をあけて前記第1基板に対向して保持された第2基板と、

前記第1基板および前記第2基板の間に配置された液晶層と、

前記ゲートバスラインと前記ドレインバスラインによって画定されると共に、マトリックス状に配置された複数の画素領域とを備え、

前記画素領域の各々は、薄膜トランジスタと、当該薄膜トランジスタに電氣的に接続された画素電極と、対応する前記共通バスラインに電氣的に接続された共通電極とを備えており、

前記画素電極と前記共通電極との間に印加される前記第1基板の表面に略平行な電界により、前記画素領域の各々において前記液晶層の液晶分子を前記第1基板に平行な面内で回転させることによって表示を行う横電界方式のアクティブマトリクス型液晶表示装置において、

前記画素領域の各々には、当該画素領域を画定する前記ドレインバスラインに隣接し且つそれに沿って延在する遮光電極が設けられており、

前記遮光電極は、電氣的に孤立していると共に、当該画素領域に対応する前記画素電極の前記ドレインバスラインに隣接して延在する部分と絶縁膜を挟んで重なっていることを特徴とするものである。

【0043】

本発明の第1の液晶表示装置では、前記画素領域の各々に、当該画素領域を画定する前記ドレインバスラインに隣接し且つそれに沿って延在する前記遮光電極が設けられている。そして、前記遮光電極は、電氣的に孤立していると共に、当該画素領域に対応する前記画素電極の前記ドレインバスラインに隣接して延在する部分と前記絶縁膜を挟んで重なっている。この時、前記遮光電極の電位は、対応する前記画素電極の電位（信号電圧に相当する電位）に近い値になる。これは、孤立している前記遮光電極が、前記絶縁膜を挟んで、当該画素領域に対応する前記画素電極の前記ドレインバスラインに隣接して延在する前記部分と重なっているからである。このため、前記ドレインバスラインと対応する前記遮光電極との電位差は非常に小さい、すなわち、前記ドレインバスラインと対応する前記遮光電極との結合容量（寄生容量）が非常に小さいものとなる。

【0044】

他方、図9および図10に示した従来の液晶表示装置では、前記遮光部は対応する前記共通バスラインと一体的に形成されているので、前記共通電極の電位に等しい。したがって、前記ドレインバスラインと対応する前記共通バスラインとの電位差は、前記ドレインバスラインに供給される信号電圧に相当する電位と前記共通電極の電位との差に等しくなる。これは、前記ドレインバスラインと対応する前記遮光部との結合容量（寄生容量）がかなり大きいことを意味している。

【0045】

このように、本発明の第1の液晶表示装置における前記ドレインバスラインと対応する前記遮光電極との結合容量（寄生容量）は、図9および図10に示した従来の液晶表示装置における前記ドレインバスラインと対応する前記共通バスライン（遮光部）との結合容

10

20

30

40

50

量（寄生容量）に比べて小さくなるため、横クロストークの発生を抑制することができる。また、横クロストークの抑制により、画質が改善される。

【0046】

（２） 本発明の第２の液晶表示装置は、

複数のゲートバスライン、当該ゲートバスラインに平行な複数の共通バスライン、および前記ゲートバスラインと前記共通バスラインに交差する複数のドレインバスラインを有する第１基板と、

所定間隔をあけて前記第１基板に対向して保持された第２基板と、

前記第１基板および前記第２基板の間に配置された液晶層と、

前記ゲートバスラインと前記ドレインバスラインによって画定されると共に、マトリックス状に配置された複数の画素領域とを備え、

前記画素領域の各々は、薄膜トランジスタと、当該薄膜トランジスタに電氣的に接続された画素電極と、対応する前記共通バスラインに電氣的に接続された共通電極とを備えており、

前記画素電極と前記共通電極との間に印加される前記第１基板の表面に略平行な電界により、前記画素領域の各々において前記液晶層の液晶分子を前記第１基板に平行な面内で回転させることによって表示を行う横電界方式のアクティブマトリクス型液晶表示装置において、

前記画素領域の各々には、当該画素領域を画定する前記ドレインバスラインに隣接し且つそれに沿って延在する遮光電極が設けられており、

前記遮光電極は、当該画素領域に対応する前記画素電極の前記ドレインバスラインに隣接して延在する部分と部分的に重なっていると共に、当該画素領域内のいずれかの箇所において前記画素電極に電氣的に接続されていることを特徴とするものである。

【0047】

本発明の第２の液晶表示装置は、前記遮光電極が、孤立しておらず、当該画素領域内のいずれかの箇所において前記画素電極に電氣的に接続されている点で、上述した本発明の第１の液晶表示装置と異なっており、それ以外は同一である。

【0048】

本発明の第２の液晶表示装置では、このように、前記遮光電極が当該画素領域内のいずれかの箇所において前記画素電極に電氣的に接続されているので、前記遮光電極の電位が常に前記画素電極の電位と等しくなる。他方、本発明の第１の液晶表示装置で述べたように、電氣的にフローティングである前記遮光電極の電位は、前記画素電極の電位に近い値となるため、本発明の第２の液晶表示装置の前記遮光電極は本発明の第１の液晶表示装置の前記遮光電極と同様に作用する。

【0049】

よって、本発明の第２の液晶表示装置においても、前記ドレインバスラインと対応する前記遮光電極との結合容量（寄生容量）が、図９および図１０に示した従来の液晶表示装置における前記ドレインバスラインと対応する前記共通バスライン（遮光部）との結合容量（寄生容量）に比べて小さくなり、その結果、横クロストークの発生を抑制することができる。また、横クロストークの抑制により、画質が改善される。

【0050】

（３） 本発明の第１および第２の液晶表示装置の好ましい例では、前記遮光電極が、絶縁膜を挟んで前記ドレインバスラインとは異なる層に形成される。この場合、前記遮光電極が、前記ドレインバスラインよりも前記液晶層から遠い層に形成され、あるいは、前記ゲートバスラインと同じ層に形成されるのがより好ましい。

【0051】

（４） 本発明の第１および第２の液晶表示装置の他の好ましい例では、前記画素電極の前記ドレインバスラインに隣接して延在する前記部分が、櫛歯状とされ、前記遮光電極が、前記ドレインバスラインに沿って延在する帯状とされる。

【0052】

(5) 本発明の第1および第2の液晶表示装置のさらに他の好ましい例では、前記画素電極が、前記ドレインバスラインに沿って延在する複数の櫛歯状部を有していると共に、前記画素電極の外側にある2本の前記櫛歯状部が、それぞれ、当該画素領域を画定する2本の前記ドレインバスラインに隣接して延在する前記部分とされており、

前記遮光電極が帯状であって、2本の前記遮光電極が、当該画素領域を画定する2本の前記ドレインバスラインにそれぞれ沿って延在するように形成される。

【0053】

(6) 本発明の第1および第2の液晶表示装置のさらに他の好ましい例では、前記画素領域の各々に対応して、前記ドレインバスラインが略V字状に屈曲せしめられ、それに対応して前記画素電極と前記共通電極が略V字状に屈曲せしめられる。

10

【0054】

(7) 本発明の第1および第2の液晶表示装置のさらに他の好ましい例では、前記画素電極が、絶縁膜を挟んで前記ドレインバスラインとは異なる層に形成される。この場合、前記画素電極が、前記ドレインバスラインよりも前記液晶層に近い層に形成されるのがより好ましい。

【0055】

(8) 本発明の第1および第2の液晶表示装置のさらに他の好ましい例では、前記共通電極が前記画素電極と同じ層に形成される。

【0056】

(9) 本発明の第1および第2の液晶表示装置のさらに他の好ましい例では、前記画素電極および前記共通電極の少なくとも一方が、透明導電体により形成される。

20

【発明の効果】

【0057】

本発明の第1および第2の液晶表示装置では、(a) 各ドレインバスラインとそれに対応する共通バスラインとの結合容量（寄生容量）に起因する横クロストークを、簡単な構成で抑制することができる、そして(b) 図9および図10に示した従来の液晶表示装置よりも画質が改善される、という効果が得られる。

【発明を実施するための最良の形態】

【0058】

以下、本発明の好適な実施の形態について添付図面を参照しながら説明する。

30

【0059】

(第1実施形態の構成)

図1～図3は、本発明の第1実施形態に係る横電界（IPS）方式のアクティブマトリックス型液晶表示装置を示す。図1は当該液晶表示装置に使用された第1基板（アクティブマトリックス基板）の平面図であり、図2はその画素電極と共通電極の平面形状（パターン）を示す説明図であり、図3は当該液晶表示装置の図1のA-A線に沿った断面図である。これらの図はいずれも、一つの画素領域の構成を示している。

【0060】

図1～図3に示したように、本発明の第1実施形態の液晶表示装置の構成は、図9および図10に示した従来の液晶表示装置と多くの点で共通しているが、ドレインバスラインに沿って配置された遮光電極53が、その周囲の電極やバスラインとは電氣的に接続されておらず、孤立している（換言すれば、遮光電極53がフローティング電極となっている）点が異なっている。以下、この液晶表示装置の構成について詳述する。

40

【0061】

本第1実施形態の液晶表示装置は、図1の横方向（水平方向）に延在し且つ同図の縦方向（垂直方向）に等間隔で配置された複数本のゲートバスライン55と、図1の縦方向に延在し且つ同図の横方向に等間隔で配置された複数本のドレインバスライン56とを有している。これらのゲートバスライン55とドレインバスライン56によって画定される略矩形領域の各々には、画素領域Pが形成されている。これらの画素領域P（すなわち画素）は、全体として縦横のマトリックス状に配列されている。

50

【0062】

この液晶表示装置は、さらに、複数のゲートバスライン55の各々と平行に延在する複数の共通バスライン52を有している。これらの共通バスライン52は、各画素領域Pに形成された共通電極72を電氣的に相互接続するために設けられたものであり、ゲートバスライン55の各々の近傍にそれから所定距離をあけて配置されている。

【0063】

ゲートバスライン55とドレインバスライン56と共通バスライン52は、いずれも、不透明の金属膜により形成されている。

【0064】

各画素領域Pの内部には、当該画素領域Pを画定する2本のドレインバスライン56に沿ってそれぞれ配置された2本の帯状（ストライプ状）の遮光電極53が形成されている。これらの遮光電極53は、いずれも、周囲にある電極やバスラインとは電氣的に接続されておらず、孤立している。

10

【0065】

図1の画素領域Pについて言えば、左側の遮光電極53は、同図の左側にあるドレインバスライン56の右側（当該画素領域Pの内側）に近接して配置されており、当該ドレインバスライン56から所定間隔をおいてそれに対して平行に延在している。この遮光電極53は、当該画素領域Pに対応する共通バスライン52およびゲートバスライン55とは重なっていない。

【0066】

20

図1の画素領域Pの右側の遮光電極53は、同図の右側にあるドレインバスライン56の左側（当該画素領域Pの内側）に近接して配置されており、当該ドレインバスライン56から所定間隔をおいてそれに対して平行に延在している。この遮光電極53も、当該画素領域Pに対応する共通バスライン52およびゲートバスライン55とは重なっていない。

【0067】

各画素領域Pに対しては、ゲートバスライン55とドレインバスライン56との交点の各々の近傍にTFT45が形成されている。各TFT45は、対応するゲートバスライン55と一体的に形成されたゲート電極（図示せず）と、ゲート絶縁膜57を介して当該ゲート電極に重ねて形成されたアイランド状の半導体膜43と、対応するドレインバスライン56と一体的に形成され且つ当該半導体膜43に部分的に重ねて形成されたドレイン電極56aと、当該ドレイン電極56aに対して所定間隔をあけて対向・配置され且つ当該半導体膜43に部分的に重ねて形成されたソース電極42とから構成されている。

30

【0068】

さらに、各画素領域Pの内部には、図1および図2に示すように、液晶駆動電界を発生させる画素電極71および共通電極72が形成されている。画素電極71および共通電極72は、いずれも、透明導電体によって形成されており、その平面形状は楕形である。

【0069】

図1の画素領域Pについて言えば、画素電極71は、当該画素領域Pの内部でTFT45の側に配置された帯状の基部71bと、基部71bからTFT45の反対側に向かって（図1では上方に向かって）突出する4本の櫛歯状部71aとから形成されている。基部71bは、対応するゲートバスライン55とは重なっていないが、TFT45のソース電極42と重なっている。これらの櫛歯状部71aは、いずれも、当該画素領域Pを画定する2本のドレインバスライン56と平行に延在しており、基部71bに沿って（図1では横方向に）等間隔に配置されている。各櫛歯状部71aの先端は、対応する共通バスライン52の近傍まで達している。画素電極71の左右外側にある2本の櫛歯状部71aは、それぞれ、当該画素領域Pを画定する2本のドレインバスライン56の近傍にある2本の帯状の遮光電極53と部分的に重なっている。櫛歯状部71aの幅は、遮光電極53の幅よりも少し小さい。画素電極71は、その基部71bにおいて、コンタクトホール61を介してTFT45のソース電極42に電氣的に接続されている。

40

50

【0070】

共通電極72は、当該画素領域Pの内部でTF T45とは反対側に配置された帯状の基部72bと、基部72bからTF T45の側に向かって（図1では下方に向かって）突出する3本の櫛歯状部72aとから形成されている。基部72bは、その全体が対応する共通バスライン52と重なっている。これらの櫛歯状部72aは、当該画素領域Pを画定する2本のドレインバスライン56と平行に延在しており、基部72bに沿って（図1では横方向に）等間隔に配置されている。従って、これらの櫛歯状部72aは、画素電極71の櫛歯状部71aおよびドレインバスライン56と平行である。また、各櫛歯状部72aの先端は、画素電極71の基部71bの近傍まで達している。3本の櫛歯状部72aは、画素電極71の4本の櫛歯状部71aに対して交互に配置されている。従って、3本の櫛歯状部72aと4本の櫛歯状部71aとは、相互に噛み合った状態にある。共通電極72は、その基部72bにおいて、コンタクトホール62を介して共通バスライン52に電氣的に接続されている。

10

【0071】

図3に示すように、本第1実施形態の液晶表示装置は、第1基板（アクティブマトリックス基板）11と、これに所定間隔をおいて対向せしめられた第2基板（対向基板）12と、両基板11および12の間に配置された液晶層20とを備えている。

【0072】

第1基板11のガラス基板11aの表面には、ゲートバスライン55と、共通バスライン52と、遮光電極53と、TF T45のゲート電極とが形成されており、それらを覆うようにゲート絶縁膜57が形成されている（図3では遮光電極53のみが示されている）。各ゲート電極は、対応するゲートバスライン55と一体的に形成されている。ゲート絶縁膜57の上には、ドレインバスライン56と、TF T45の半導体膜43、ドレイン電極56aおよびソース電極42とが形成されており（図3ではドレインバスライン56のみが示されている）、これらは保護絶縁膜59で覆われている。保護絶縁膜59の上には、画素電極71と共通電極72が形成されている（図3では画素電極71の櫛歯状部71aと共通電極72の櫛歯状部72aのみが示されている）。

20

【0073】

このように、共通バスライン52はガラス基板11aの表面に形成され、ドレインバスライン56はゲート絶縁膜57の上に形成されているので、共通バスライン52はドレインバスライン56よりも下層に（液晶層20から遠い層に）配置されていることになる。同様に、ゲートバスライン55は、ガラス基板11aの表面に形成されているので、ゲートバスライン55もドレインバスライン56よりも下層に（液晶層20から遠い層に）配置されている。画素電極71および共通電極72は、保護絶縁膜59上に形成されているので、ドレインバスライン56よりも上層に（液晶層20に近い層に）配置されている。

30

【0074】

以上の構成を持つ第1基板11の表面（内面）、すなわち保護絶縁膜59の上には、有機高分子膜からなる配向膜31が形成されている。従って、画素電極71と共通電極72は、配向膜31によって覆われている。この配向膜31の表面には、所定の配向処理が施されている。

40

【0075】

他方、第2基板12のガラス基板12aの表面には、各画素領域Pに対応して、例えばRGBの3原色からなる色層82が形成されており、各画素領域Pに対応する領域以外の領域には遮光用のブラックマトリックス層81が形成されている。色層82は、所定形状にパターン化された赤色層82Rと緑色層82Gと青色層82Bとから構成されている。ブラックマトリックス層81の平面形状（パターン）は、第1基板11上に不透明金属で形成されている構成要素、すなわちゲートバスライン55、ドレインバスライン56、共通バスライン52aおよび52b、遮光電極53およびTF T45を覆うと共に、各画素領域Pの内部に矩形の開口領域（透光領域）を形成するように設定されている。色層82は、これら開口部（透光部）内に配置されている。

50

【0076】

色層82とブラックマトリックス層81は、オーバーコート層85によって覆われている。このオーバーコート層85は、ガラス基板12aの表面全体に形成されており、色層82とブラックマトリックス層81を保護するため、またそれらにより生じる段差を平坦化するために設けられている。ブラックマトリックス層81の上には、基板間隔を制御するための柱状スペーサ（図示せず）が形成されている。

【0077】

以上の構成を持つ第2基板12の表面（内面）、すなわちオーバーコート層85の上には、有機高分子膜からなる配向膜32が形成されている。従って、柱状スペーサは、配向膜32によって覆われている。この配向膜32の表面には、所定の配向処理が施されている。

10

【0078】

第1基板（アクティブマトリックス基板）11と第2基板（対向基板）12は、配向膜31および32が形成された面を内側にして所定間隔をおいて重ね合わされている。両基板11と12の間には液晶が封入され、液晶層20を形成している。換言すれば、液晶層20は両基板11と12によって挟持されている。第1基板11と第2基板12の外側（ガラス基板11aと12aの裏面）には、一对の偏光板（図示せず）がそれぞれ配置されている。

【0079】

配向膜31および32の表面の配向処理により、無電界時には、図1に矢印で示すように、液晶層20の液晶分子21は、同図の縦方向（垂直方向）から一定角度（一例として時計回り方向に15度程度）ずれた方向に沿って平行に配向せしめられる。つまり、液晶分子21の初期配向方位は、図1に矢印で示す方向とされている。また、前記一对の偏光板の透過軸の方向は、互いに直交せしめられており、これら偏光板の一方の透過軸は、液晶分子21の無電界時の配向方向（すなわち初期配向方位）に一致している。

20

【0080】

（第1実施形態の製法）

次に、図1～図3に示した本第1実施形態の液晶表示装置の製造方法について説明する。

。

【0081】

まず、第1基板11のガラス基板11aの表面全体にCr膜を形成し、その後このCr膜を所定形状にパターン化して、複数のゲート電極と、複数のゲートバスライン55と、複数の共通バスライン52と、複数の遮光電極53とをガラス基板11aの表面に形成する。次に、ガラス基板11aの表面全体にSiN_xからなるゲート絶縁膜57を形成し、ゲート電極とゲートバスライン55と共通バスライン52と遮光電極53とを覆う。

30

【0082】

続いて、ゲート絶縁膜57上にa-Si膜を形成してからこれを島状にパターン化し、TFT45用の複数の半導体膜43を形成する。これら半導体膜43の各々は、ゲート絶縁膜57を介して対応するゲート電極と重なる位置に配置される。さらに、Cr膜を形成してからこれをパターン化して、ゲート絶縁膜57上に複数のドレインバスライン56と複数のドレイン電極56aと複数のソース電極42とを形成する。その後、ガラス基板11aの表面全体にわたってSiN_xからなる保護絶縁膜59を形成し、ドレインバスライン56、ドレイン電極56aおよびソース電極42を覆う。

40

【0083】

続いて、各ソース電極42と重なる所定の位置で保護絶縁膜59を選択的に除去し、各ソース電極42に達する複数のコンタクトホール61を形成する。また、各共通バスライン52と重なる所定の位置で保護絶縁膜59とゲート絶縁膜57とを選択的に除去し、各共通バスライン52に達する複数のコンタクトホール62を形成する。

【0084】

その後、保護絶縁膜59上にITO等からなる透明導電体膜を形成してからこれを所定

50

形状にパターン化し、複数の櫛歯状の画素電極 7 1 と複数の櫛歯状の共通電極 7 2 を形成する。この時、各画素電極 7 1 は、対応するコンタクトホール 6 1 を介して対応するソース電極 4 2 に接続される。各共通電極 7 2 は、対応するコンタクトホール 6 2 を介して対応する共通バスライン 5 2 に接続される。こうして第 1 基板 1 1 が製造される。

【0085】

第 2 基板 1 2 は、次のようにして製造される。最初に、ガラス基板 1 2 a の表面にブラックマトリックス層 8 1 と色層 8 2 を形成する。色層 8 2 を形成する際には、それぞれ所定形状（パターン）を持つ赤色層 8 2 R と緑色層 8 2 G と青色層 8 2 B を適当な順序で順次形成すればよい。次に、ガラス基板 1 2 a の表面全体にオーバーコート層 8 5 を形成し、ブラックマトリックス層 8 1 と色層 8 2 を覆う。その後、オーバーコート層 8 5 上に柱状スペーサー（図示せず）を形成する。こうして第 2 基板 1 2 が製造される。

10

【0086】

続いて、このようにして製造された第 1 基板（アクティブマトリックス基板）1 1 および第 2 基板（対向基板）1 2 の表面に、それぞれ、ポリイミドからなる配向膜 3 1 と 3 2 が形成される。配向膜 3 1 と 3 2 の表面には、一様に所定の配向処理が施される。

【0087】

その後、両基板 1 1 および 1 2 が例えば 4. 0 μm の間隔をあけて重ね合わせられる。そして、真空チャンバー（図示せず）内で、両基板 1 1 および 1 2 の間の隙間に例えば屈曲率異方性が 0. 075 のネオマチック液晶を注入してから、この空間を封止する。その後、両基板 1 1 および 1 2 の外側にそれぞれ偏光板（図示せず）を貼り合わせると、液晶表示パネルが完成する。

20

【0088】

この液晶表示パネルに所定の駆動用 L S I とバックライト装置を装着すると、図 1 ～図 3 に示した本第 1 実施形態の液晶表示装置が完成する。

【0089】

図 1 ～図 3 に示した本第 1 実施形態の液晶表示装置では、電圧印加時の液晶駆動電界は、おおよそ同図の横方向（水平方向）に一様に発生する。このため、無電界時に初期配向方向（図 1 の矢印の方向）に一様に配向していた液晶分子 2 1 は、前記液晶駆動電界によって時計回り方向に回転するように配向状態を変化させる。この配向状態の変化により、各画素領域 P（画素）の透過率が変調せしめられるため、所望の画像を表示することが可能となる。

30

【0090】

また、本第 1 実施形態の液晶表示装置では、液晶駆動電界を発生させる画素電極 7 1 と共通電極 7 2 がいずれも透明導電体によって形成されているため、画素電極 7 1 と共通電極 7 2 が存在する領域においても光が透過する。このため、画素電極 7 1 と共通電極 7 2 を不透明金属によって形成した場合と比較して、開口率および透過率が向上する。

【0091】

また、ブラックマトリックス層 8 1 の開口領域内に存在する不透明金属部分が少なくなるため、不透明金属部分のエッジによる光散乱や、当該エッジの近傍での段差による液晶配向の乱れが抑制される。この光散乱や液晶配向の乱れは、黒表示時の光漏れの原因となるが、この液晶表示装置ではこれらが抑制されるため、表示コントラストが向上する。

40

【0092】

また、不透明金属部分がブラックマトリックス層 8 1 の開口領域内に存在すると、比較的明るい環境で使用した時に入射光を不透明金属が反射するために「明所コントラスト」の低下が顕著となる。しかし、当該開口領域内に不透明金属部分が存在しないこの液晶表示装置では、明所コントラストの低下が抑制される。

【0093】

さらに、各ドレインバスライン 5 6 の近傍にそれに沿って遮光電極 5 3 が設けられていると共に、これら遮光電極 5 3 と対応するドレインバスライン 5 6 の間の領域は、第 2 基板 1 2 上に形成されたブラックマトリックス層 8 1 で覆われているため、各ドレインバス

50

ライン５６から漏洩する電界によって生じる光漏れや縦クロストークが抑制される。

【００９４】

これらの点については上述した従来の液晶表示装置と同様である。しかし、本第１実施形態の液晶表示装置は、画素領域Ｐの各々に設けられた遮光電極５３が、周囲の電極やバスラインとは電氣的に接続されておらず孤立している点で、当該従来の液晶表示装置とは異なっている。

【００９５】

すなわち、遮光電極５３は、上述した従来の液晶表示装置と同様に、当該画素領域Ｐを画定するドレインバスライン５６に隣接し且つそれに沿って延在しているが、周囲の電極やバスラインから孤立していると共に、当該画素領域Ｐに対応する画素電極７１のドレインバスライン５６に隣接して延在する櫛歯状部分７１ａと重なっていて、動作時には電氣的にフローティング状態となる。この時、遮光電極５３の電位は、対応する画素電極７１の電位（信号電圧に相当する電位）に近い値になる。これは、孤立している遮光電極５３が、ゲート絶縁膜５７を挟んで、当該画素領域Ｐに対応する画素電極７１のドレインバスライン５６に隣接して延在する櫛歯状部分７１ａと重なっているからである。このため、ドレインバスライン５６と対応する遮光電極５３との電位差は非常に小さい、すなわち、ドレインバスライン５６と対応する遮光電極５３との結合容量（寄生容量）が非常に小さいものとなる。

【００９６】

他方、図９および図１０に示した従来の液晶表示装置では、遮光部１５２ａは対応する共通バスライン１５２と一体的に形成されているので、共通電極１７２の電位に等しい。したがって、ドレインバスライン１５６と対応する共通バスライン１５２との電位差は、ドレインバスライン１５６に供給される信号電圧に相当する電位と共通電極１７２の電位との差に等しくなる。これは、ドレインバスライン１５６と対応する遮光部１５２ａとの結合容量（寄生容量）がかなり大きいことを意味している。

【００９７】

このように、本第１実施形態の液晶表示装置におけるドレインバスライン５６と対応する遮光電極５３との結合容量（寄生容量）は、図９および図１０に示した従来の液晶表示装置におけるドレインバスライン１５６と対応する共通バスライン１５２（遮光部１５２ａ）との結合容量（寄生容量）に比べて小さくなるため、横クロストークの発生を抑制することができる。また、横クロストークの抑制により、画質が改善される。

【００９８】

なお、ドレインバスライン５６に沿って配置された遮光電極５３は、動作時には電氣的にフローティングとなるが、画素電極７１の左右外側にある櫛形状部分７１ａとゲート絶縁膜５７を挟んで重なっているため、動作時の遮光電極５３の電位は画素電極７１の電位に近い値となる。したがって、当該櫛形状部分７１ａと遮光電極５３との間には液晶の配向を初期配向方向から強く変化させるような電界は発生せず、安定な表示を行うことができる。

【００９９】

（第２実施形態の構成）

図４～図６は、本発明の第２実施形態に係る横電界（ＩＰＳ）方式のアクティブマトリックス型液晶表示装置を示す。図４は当該液晶表示装置に使用されたアクティブマトリックス基板の平面図であり、図５はその画素電極と共通電極の平面形状（パターン）を示す説明図であり、図６はその共通バスラインとソース電極と補助電極の平面形状（パターン）を示す説明図である。これらの図はいずれも、一つの画素領域の構成を示している。

【０１００】

本第２実施形態の液晶表示装置の構成は、図１～図３に示した上記第１実施形態の液晶表示装置と多くの点で共通しているが、本第２実施形態の液晶表示装置では、横電界を発生させる画素電極７１および共通電極７２と、ドレインバスライン５６とを、それらの中央部で略Ｖ字状に屈曲させており、電界作用時の液晶駆動（回転）方向をその屈曲部の両

10

20

30

40

50

側で意図的に異ならせるようにしている点で、上記第1実施形態の液晶表示装置とは異なっている。また、画素電極71および共通電極72とソース電極42の形状も少し異なっている。

【0101】

したがって、以下では主としてこれらの相違点について説明し、両液晶表示装置に共通する構成については、上記第1実施形態の液晶表示装置において使用したのと同じ符号を付してその説明を省略する。

【0102】

本第2実施形態の液晶表示装置は、図4の横方向（水平方向）に延在し且つ同図の縦方向（垂直方向）に等間隔で配置された複数本のゲートバスライン55と、図4の縦方向に延在し且つ同図の横方向に等間隔で配置された複数本のドレインバスライン56とを有している。これらのゲートバスライン55とドレインバスライン56によって画定される略矩形領域の各々は、画素領域Pとされており、全体として縦横のマトリックス状に配列されている。ゲートバスライン55の平面形状は、上記第1実施形態の液晶表示装置と同じである。ドレインバスライン56の平面形状は、上記第1実施形態の液晶表示装置とは異なっており、画素領域Pの各々において、中央部で略V字状に屈曲していて、その屈曲部において画素領域Pを図4の上位にある第1サブ領域1と同図の下位にある第2サブ領域2とに分割している。ドレインバスライン56の傾き方向は、第1サブ領域1においては図5の縦（上下）方向に対して時計回りとされ、第2サブ領域2においては反時計回りとされている。第1サブ領域1での傾斜角度と第2サブ領域2でのドレインバスライン56の傾斜角度の大きさは同じである。

【0103】

この液晶表示装置は、さらに、複数のゲートバスライン55の各々と平行に延在する複数の共通バスライン52aおよび52bを有している。共通バスライン52aおよび52bは、各画素領域Pを画定する2本のゲートバスライン55の各々の近傍にあって、各画素領域Pの内側に対応するゲートバスライン55から所定距離をあけて配置されている。

【0104】

図4の画素領域Pについて言えば、下位にある共通バスライン52aは、下位にあるゲートバスライン55の上方に近接してそれに平行に延在している。上位にある共通バスライン52bは、上位にあるゲートバスライン55の下方に近接してそれに平行に延在している。これらの共通バスライン52aおよび52bは、各画素領域Pに形成された共通電極72を電氣的に相互接続するために設けられている。

【0105】

共通バスライン52aの平面形状は、図6（a）に示すとおりであり、各画素領域Pの内部において幅広部を有していると共に、その幅広部の内側の端縁が鋸歯状になっている。共通バスライン52bの平面形状は、図6（c）に示すとおりであり、共通バスライン52aと同様に、各画素領域Pの内部において幅広部を有していると共に、その幅広部の内側の端縁が鋸歯状になっている。共通バスライン52aと52bの平面形状は、それらの設置個所の構造に応じて少し異なっている。

【0106】

ゲートバスライン55とドレインバスライン56と共通バスライン52aおよび52bは、いずれも、不透明の金属膜により形成されている。

【0107】

各画素領域Pの内部には、当該画素領域Pを画定する2本のドレインバスライン56に沿ってそれぞれ配置された2本の帯状（ストライプ状）の遮光電極53を有している。これら遮光電極53は、いずれも、ドレインバスライン56と同じように中央部で略V字状に屈曲されており、また、周囲にある電極やバスラインとは電氣的に接続されておらず、孤立している。遮光電極53は、いずれも同じ平面形状（パターン）を持っている。各遮光電極53の屈曲部から上半分は、第1サブ領域1に属し、その下半分は第2サブ領域2に属している。

【0108】

図4の画素領域Pについて言えば、左側の遮光電極53は、同図の左側にあるドレインバスライン56（V字状に屈曲している）の右側（当該画素領域Pの内側）に近接して配置されており、当該ドレインバスライン56から所定間隔をおいてそれに対して平行に延在している。この遮光電極53は、当該画素領域Pに対応する共通バスライン52aおよび52bとゲートバスライン55とは交差していない。

【0109】

図4の右側の遮光電極53は、同図の右側にあるドレインバスライン56（V字状に屈曲している）の左側（当該画素領域Pの内側）に近接して配置されており、当該ドレインバスライン56から所定間隔をおいてそれに対して平行に延在している。この遮光電極53も、当該画素領域Pに対応する共通バスライン52aおよび52bとゲートバスライン55とは交差していない。

10

【0110】

また、各画素領域Pに対しては、対応するゲートバスライン55と対応するドレインバスライン56との交点の近傍においてTF T45が形成されている。各TF T45は、対応するゲートバスライン55と一体的に形成されたゲート電極（図示せず）と、ゲート絶縁膜57を介して当該ゲート電極に重ねて形成されたアイランド状の半導体膜43と、対応するドレインバスライン56と一体的に形成され且つ当該半導体膜43に部分的に重ねて形成されたドレイン電極56aと、当該ドレイン電極56aに対して所定間隔をあけて対向・配置され且つ当該半導体膜43に部分的に重ねて形成されたソース電極42とから構成されている。

20

【0111】

ソース電極42の平面形状は、図6（b）に示すとおりであり、第1実施形態の液晶表示装置よりも大きく、共通バスライン52aと重なる程度まで拡大されており、また、その内側の端縁が鋸歯状になっている。

【0112】

各画素領域Pの内部の共通バスライン52bと重なる箇所には、ソース電極42に似た形状の補助電極46が形成されている。補助電極46は、ソース電極42と同じ層に配置されており、ソース電極42と同じ材料で形成されている。補助電極46の平面形状は、図6（d）に示すとおりであり、ソース電極42と同様に、その内側の端縁が鋸歯状になっている。ソース電極42と補助電極46の平面形状は、それらの設置個所の構造に応じて少し異なっている。補助電極46は、コンタクトホール63を介して、後述する画素電極71の基部71cに電氣的に接続されている。

30

【0113】

各画素領域Pの内部には、図4および図5に示すように、液晶駆動電界を発生させる画素電極71および共通電極72が形成されている。画素電極71および共通電極72は、いずれも、透明導電体によって形成されており、その平面形状はドレインバスライン56と同様の略V字状に屈曲された楕形である。

【0114】

図5の画素領域Pについて言えば、画素電極71は、当該画素領域Pの内部でTF T45の側に配置された帯状の基部71bと、当該画素領域Pの内部でTF T45と反対側に配置された帯状の基部71cと、基部71bからTF T45の反対側に向かって（図5では上方に向かって）突出する3本の略V字状の櫛歯状部71aと、基部71cからTF T45の側に向かって（図5では下方に向かって）突出する1本の略V字状の櫛歯状部71aとから形成されている。基部71cは、基部71bから突出する3本の櫛歯状部71aのうち右側にあるものの先端部に接合されている。基部71bは、対応するゲートバスライン55とは重なっていないが、TF T45のソース電極42と重なっている。画素電極71の合計4本の櫛歯状部71aは、当該画素領域Pを画定する略V字状のドレインバスライン56と平行に延在しており、基部71bおよび71cに沿って（図5では横方向に）等間隔に配置されている。基部71bから突出している各櫛歯状部71aの先端は、対

40

50

応する共通バスライン52bの近傍まで達している。基部71cから突出している櫛歯状部71aの先端は、対応する共通バスライン52aの近傍まで達している。画素電極71の左右の外側にある櫛歯状部71aは、それぞれ、当該画素領域Pを画定する2本のドレインバスライン56の近傍にある2本の遮光電極53と部分的に重なっている。櫛歯状部71aの幅は、遮光電極53の幅よりも少し小さい。画素電極71は、その基部71bにおいて、コンタクトホール61を介してTF T 45のソース電極42に電氣的に接続されている。

【0115】

共通電極72は、当該画素領域Pの内部でTF T 45とは反対側に配置された略L字状の基部72bと、当該画素領域Pの内部でTF T 45の側に配置された略L字状の基部72cと、基部72bからTF T 45の側に向かって（図5では下方に向かって）突出する2本の櫛歯状部72aと、基部72cからTF T 45とは反対側に向かって（図5では上方に向かって）突出する1本の櫛歯状部72aとから形成されている。基部72bは、その全体が対応する共通バスライン52bと重なっている。基部72cは、対応する共通バスライン52aおよびゲートバスライン55と重なっている。合計3本の櫛歯状部72aは、当該画素領域Pを画定する2本のドレインバスライン56と平行に延在しており、基部72bおよび72cに沿って（図5では横方向に）等間隔に配置されている。従って、これらの櫛歯状部72aは、画素電極71の櫛歯状部71aおよびドレインバスライン56と平行である。また、各櫛歯状部72aの先端は、画素電極71の基部71bの近傍まで達している。3本の櫛歯状部72aは、画素電極71の4本の櫛歯状部71aに対して交互に配置されている。従って、3本の櫛歯状部72aと4本の櫛歯状部71aとは、相互に噛み合った状態にある。共通電極72は、その基部72bにおいてコンタクトホール65を介して共通バスライン52bに電氣的に接続されていると共に、その基部72cにおいてコンタクトホール64を介して共通バスライン52aに電氣的に接続されている。なお、図5から分かるように、基部72bと基部72cとは、図5の上下方向に隣接する画素領域Pの境界部において相互に接続されている。

【0116】

画素電極71に電氣的に接続されていてそれと同じ電位になるソース電極42および補助電極46は、それぞれ鋸歯状部分を有している。また、共通電極72に電氣的に接続されていてそれと同じ電位となる共通バスライン52aおよび52bも、それぞれ鋸歯状部分を有している。そして、ソース電極42および補助電極46の鋸歯状部分と、共通バスライン52aおよび52bの鋸歯状部分は、ゲートバスライン55に沿って（図5の横方向に）交互に配置されている。これは、液晶分子21を第1サブ領域1および第2サブ領域2のそれぞれの内部において一様かつ互いに反対方向に回転させるようにするためである。つまり、このような構成とすることにより、第1サブ領域1と第2サブ領域2の各々において、画素電極71の櫛歯状部71aと共通電極72の櫛歯状部71aの先端部の近傍での液晶分子21の回転方向を、それ以外の領域における液晶分子21の回転方向と略一致させることができる。

【0117】

本第2実施形態の液晶表示装置も、第1実施形態の液晶表示装置と同様に、第1基板（アクティブマトリックス基板）11と第2基板（対向基板）12と液晶層20とを備えているが、第2基板12と液晶層20の構成は第1実施形態の液晶表示装置と同じであるから、それらについての説明は省略し、本第2実施形態の液晶表示装置の第1基板11について説明する。

【0118】

なお、本第2実施形態の液晶表示装置のA-A線に沿った断面構造は、上記第1実施形態の液晶表示装置のそれと同じであるので、以下の説明は適宜、図3を参照して行うことにする。

【0119】

第1基板11のガラス基板11aの表面には、ゲートバスライン55と、共通バスライ

ン52aおよび52bと、遮光電極53と、TFT45のゲート電極とが形成されており、それらを覆うようにゲート絶縁膜57が形成されている（図3では遮光電極53のみが示されている）。各ゲート電極は、対応するゲートバスライン55と一体的に形成されている。ゲート絶縁膜57の上には、ドレインバスライン56と、TFT45の半導体膜43、ドレイン電極56aおよびソース電極42と、補助電極46とが形成されており（図3ではドレインバスライン56のみが示されている）、これらは保護絶縁膜59で覆われている。保護絶縁膜59の上には、画素電極71と共通電極72が形成されている（図3では画素電極71の櫛歯状部71aと共通電極72の櫛歯状部72aのみが示されている）。

【0120】

10

このように、共通バスライン52aおよび52bはガラス基板11aの表面に形成され、ドレインバスライン56はゲート絶縁膜57の上に形成されているので、共通バスライン52aおよび52bはドレインバスライン56よりも下層に（液晶層20から遠い層に）配置されていることになる。また、ゲートバスライン55は、ガラス基板11aの表面に形成されているので、ゲートバスライン55もドレインバスライン56よりも下層に（液晶層20から遠い層に）配置されている。画素電極71および共通電極72は、保護絶縁膜59上に形成されているので、ドレインバスライン56よりも上層に（液晶層20に近い層に）配置されている。

【0121】

以上の構成を持つ第1基板11の表面（内面）、すなわち保護絶縁膜59の上には、有機高分子膜からなる配向膜31が形成されている。従って、画素電極71と共通電極72は、配向処理を施された配向膜31によって覆われている。

20

【0122】

配向膜31および32の表面の配向処理により、無電界時には、図4に矢印で示すように、液晶層20の液晶分子21は、同図の縦方向（垂直方向）に沿って平行に配向せしめられる。つまり、液晶分子21の初期配向方位は、図4に矢印で示す方向とされている。

【0123】

（第2実施形態の製法）

次に、図4～図6に示した本第2実施形態の液晶表示装置の製造方法について説明する。

30

【0124】

まず、第1基板11のガラス基板11aの表面全体にCr膜を形成し、その後このCr膜を所定形状にパターン化して、ガラス基板11aの表面に複数のゲート電極と、複数のゲートバスライン55と、複数の共通バスライン52aおよび52bと、複数の遮光電極53とを形成する。次に、ガラス基板11aの表面全体にSiNxからなるゲート絶縁膜57を形成し、ゲート電極とゲートバスライン55と共通バスライン52と遮光電極53とを覆う。

【0125】

続いて、ゲート絶縁膜57上にa-Si膜を形成してからこれを島状にパターン化し、TFT45用の複数の半導体膜43を形成する。これら半導体膜43の各々は、ゲート絶縁膜57を介して対応するゲート電極と重なる位置に配置される。さらに、ゲート絶縁膜57上にCr膜を形成してからこれをパターン化して、ゲート絶縁膜57上に複数のドレインバスライン56と複数のドレイン電極56aと複数のソース電極42と複数の補助電極46を形成する。その後、ガラス基板11aの表面全体にわたってSiNxからなる保護絶縁膜59を形成し、ドレインバスライン56、ドレイン電極56a、ソース電極42および補助電極46を覆う。

40

【0126】

続いて、各ソース電極42と重なる所定の位置で保護絶縁膜59を選択的に除去し、各ソース電極42に達する複数のコンタクトホール61と、各補助電極46に達する複数のコンタクトホール65とを形成する。また、各共通バスライン52aおよび52bと重なる

50

る所定の位置で保護絶縁膜 59 とゲート絶縁膜 57 とを選択的に除去し、各共通バスライン 52a および 52b に達する複数のコンタクトホール 63 および 64 を形成する。

【0127】

その後、保護絶縁膜 59 上に ITO 等からなる透明導電体膜を形成してからこれを所定形状にパターン化し、複数の櫛歯状の画素電極 71 と複数の櫛歯状の共通電極 72 を形成する。この時、各画素電極 71 は、対応するコンタクトホール 61 と 65 を介して、対応するソース電極 42 と補助電極 46 にそれぞれ接続される。各共通電極 72 は、対応するコンタクトホール 63 と 64 を介して対応する共通バスライン 52b と 52a にそれぞれ接続される。こうして第 1 基板 11 が製造される。

【0128】

第 2 基板 12 は、上述した第 1 実施形態の液晶表示装置と同様にして製造される。

【0129】

そこで、こうして製造された第 1 基板 11 と第 2 基板 12 を用いて、上述した第 1 実施形態の液晶表示装置と同様にして液晶表示パネルを形成した後、この液晶表示パネルに所定の駆動用 LSI とバックライト装置を装着すると、図 4～図 6 に示した本第 2 実施形態の液晶表示装置が完成する。

【0130】

以上説明したように、本第 2 実施形態の液晶表示装置は、各ドレインバスライン 56 の近傍において、画素電極 71 の櫛歯状部 71a に沿って延在する遮光電極 53 を周囲の電極やバスラインから孤立させて設けた点は、上述した第 1 実施形態の液晶表示装置と同じであるから、上述した第 1 実施形態の液晶表示装置と同じ効果が得られることは明らかである。

【0131】

しかし、本第 2 実施形態の液晶表示装置では、電圧印加時の液晶駆動電界は、第 1 サブ領域 1 では、図 4 の横方向に対して時計回りに若干傾いた方向に発生し、第 2 サブ領域 2 では、同図の横方向に対して反時計回りに若干傾いた方向に発生するため、無電界時の図 4 の縦方向（垂直方向）に沿って一様に初期配向していた液晶分子 21 は、前述の液晶駆動電界により、第 1 サブ領域 1 では時計回りに、第 2 サブ領域 2 では反時計回りに、それぞれ回転する。このように、2 つのサブ領域 1、2 における液晶分子の回転方向が逆になるため、視角変化による表示の色づきを抑制することができる、という利点がある。

【0132】

また、本第 2 実施形態の液晶表示装置では、各画素領域 P に設けられた共通電極 72 が、共通バスライン 52a および 52b によって図 4 の横（左右）方向に相互接続されていると共に、基部 72b および 72c によってゲートバスライン 55 を跨ぐように同図の縦（上下）方向にも相互接続されており、全体として網目状の構造を持っているため、各画素領域 P の共通電極 72 は、ドレインバスライン 56 の電位変動の影響を受けにくい。よって、横クロストークの発生を上述した第 1 実施形態の液晶表示装置よりも確実に抑制することが可能となり、結果として、画質がいっそう改善される、という利点がある。

【0133】

（第 3 実施形態）

図 7～図 8 は、本発明の第 3 実施形態に係る横電界（IPS）方式のアクティブマトリックス型液晶表示装置を示す。図 7 は当該液晶表示装置に使用されたアクティブマトリックス基板の平面図であり、図 8 はその画素電極と共通電極の平面形状（パターン）を示す説明図である。これらの図はいずれも、一つの画素領域の構成を示している。

【0134】

本第 3 実施形態の液晶表示装置の構成は、各画素領域 P 内の 2 本の遮光電極 53 が相互接続され、さらに対応する画素電極 71 に電気的に接続されている（フローティング電極ではない）点が異なるのみであり、それ以外の点は図 1～図 3 に示した上記第 1 実施形態の液晶表示装置と同じである。よって、同一の構成については、上記第 1 実施形態の液晶表示装置において使用したのと同じ符号を付してその説明を省略する。

【0135】

本第3実施形態では、各画素領域Pに設けられた2本の帯状（ストライプ状）の遮光電極53は、上記第1実施形態の液晶表示装置と同様に、当該画素領域Pを画定する2本のドレインバスライン56の近傍にそれらに沿ってそれぞれ配置されているが、周囲の電極やバスラインから孤立していない。すなわち、これら2本の遮光電極53は、TF T 45の近傍に形成された略帯状の連結部54によって相互に接続されている。連結部54は、ゲートバスライン55の近傍に位置していてそれに平行に延在している。連結部54は、その一部が下方（TF T 45の側に）に突出して画素電極71の基部71bと重なっており、その箇所でゲート絶縁膜57を貫通するコンタクトホール66を介して画素電極71に接続されている。共通電極72の櫛歯状部72aは、連結部54と重ならないように、上記第1実施形態の液晶表示装置よりも少し短くされている。

10

【0136】

本第3実施形態の液晶表示装置では、このように、各画素領域Pに設けられた2本の遮光電極53が、当該画素領域の内部において対応する画素電極71の基部71bと電氣的に接続されているので、遮光電極53は常に画素電極71と同じ電位になる。上記第1実施形態の液晶表示装置において述べたように、電氣的にフローティングである遮光電極53の電位は、対応する画素電極71の電位に近い値となるのであるから、本第3実施形態の液晶表示装置の構成においても、上記第1実施形態の場合とほぼ同様の作用が得られる。よって、上記第1実施形態の液晶表示装置と同じ効果が得られることが明らかである。

【0137】

20

なお、ここでは、各画素領域Pに設けられた2本の遮光電極53が、帯状の連結部54によって相互接続されると共に、コンタクトホール66を介して画素電極71に接続されているが、本発明はこれに限定されない。連結部54を使用せずに、2本の遮光電極53が直接、個別にコンタクトホール66を介して画素電極71に接続されていてもよい。遮光電極53は、各画素領域P内のいずれかの箇所において、画素電極71と電氣的に接続されていれば足りる。

【0138】

（変形例）

上記第1～3の実施形態は本発明の好適な例を示すものである。したがって、本発明はこれら実施形態に限定されず、種々の変形が可能なことは言うまでもない。

30

例えば、上記第1～3の実施形態では遮光電極53は帯状とされているが、本発明はこれには限定されない。遮光電極53は、ドレインバスライン56の近傍にそれに沿って延在していれば足りるのであり、帯状以外の任意の形状であってもよい。

【図面の簡単な説明】

【0139】

【図1】本発明の第1実施形態に係る横電界方式のアクティブマトリックス型液晶表示装置に使用されたアクティブマトリックス基板の平面図である。

【図2】図1のアクティブマトリックス基板の画素電極と共通電極の平面形状を示す説明図である。

【図3】図1のA-A線に沿った要部断面図である。

40

【図4】本発明の第2実施形態に係る横電界方式のアクティブマトリックス型液晶表示装置に使用されたアクティブマトリックス基板の平面図である。

【図5】図4のアクティブマトリックス基板の画素電極と共通電極の平面形状を示す説明図である。

【図6】（a）は図4のアクティブマトリックス基板の一方の共通バスラインの幅広部の平面形状を示す説明図、（b）はそのソース電極の平面形状を示す説明図、（c）は図4のアクティブマトリックス基板の他方の共通バスラインの幅広部の平面形状を示す説明図、（d）はその補助電極の平面形状を示す説明図である。

【図7】本発明の第3実施形態に係る横電界方式のアクティブマトリックス型液晶表示装置に使用されたアクティブマトリックス基板の平面図である。

50

【図 8】図 7 のアクティブマトリックス基板の画素電極と共通電極の平面形状を示す説明図である。

【図 9】従来の横電界方式のアクティブマトリックス型液晶表示装置に使用されたアクティブマトリックス基板の平面図である。

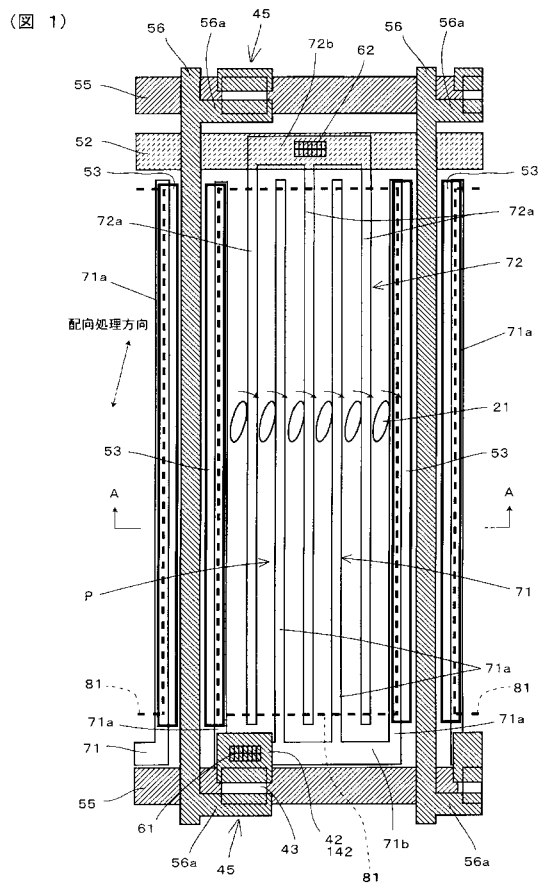
【図 10】図 9 の B－B 線に沿った要部断面図である。

【符号の説明】

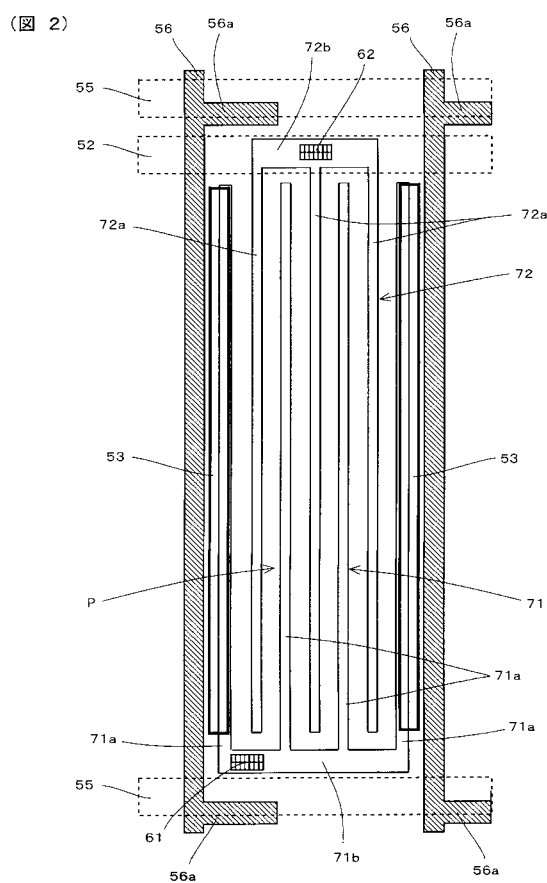
【0140】

1	画素領域の第 1 サブ領域	
2	画素領域の第 2 サブ領域	
1 1	第 1 基板（アクティブマトリックス基板）	10
1 1 a	ガラス基板	
1 2	第 2 基板（対向基板）	
1 2 a	ガラス基板	
2 0	液晶層	
2 1	液晶分子	
3 1、3 2	配向膜	
4 2	ソース電極	
4 3	半導体膜	
4 5	薄膜トランジスタ（TFT）	
4 6	補助電極	20
5 2、5 2 a、5 2 b	共通バスライン	
5 3	遮光電極	
5 4	遮光電極の連結部	
5 5	ゲートバスライン	
5 6	ドレインバスライン	
5 6 a	ドレイン電極	
5 7	ゲート絶縁膜	
5 9	保護絶縁膜	
6 1、6 2、6 3、6 4、6 5、6 6	コンタクトホール	
7 1	画素電極	30
7 1 a	画素電極の櫛歯状部	
7 1 b、7 1 c	画素電極の基部	
7 2	共通電極	
7 2 a	共通電極の櫛歯状部	
7 2 b、7 2 c	共通電極の基部	
8 1	ブラックマトリックス層	
8 2	色層	
8 5	オーバーコート層	
P	画素領域	

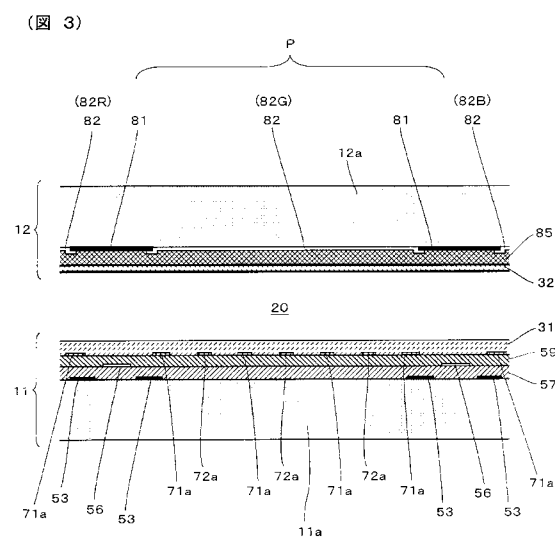
【図 1】



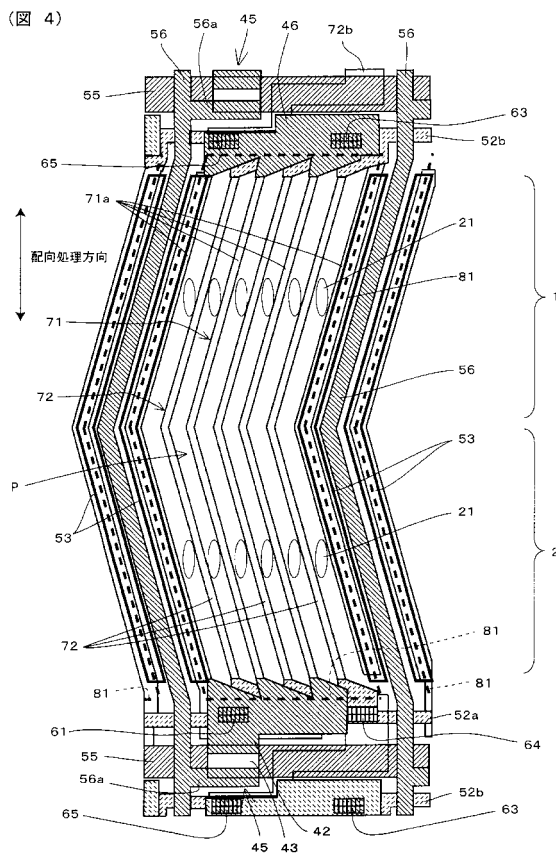
【図 2】



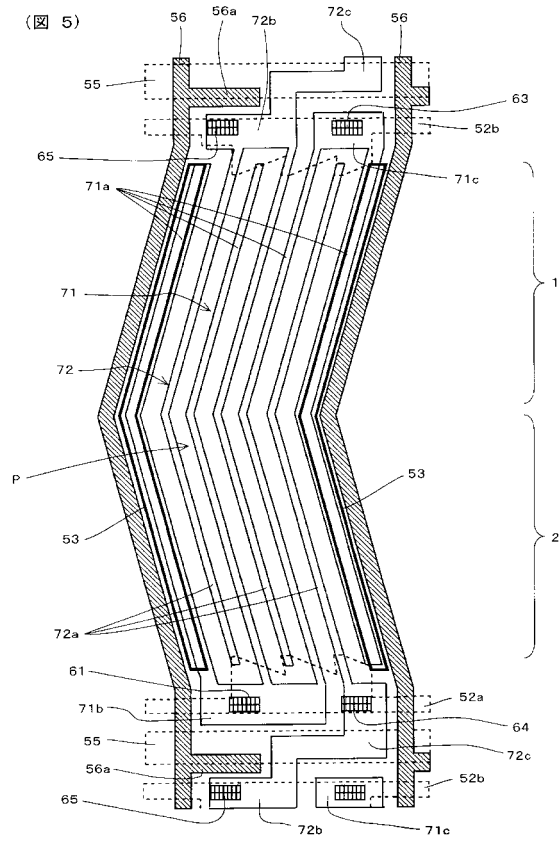
【図 3】



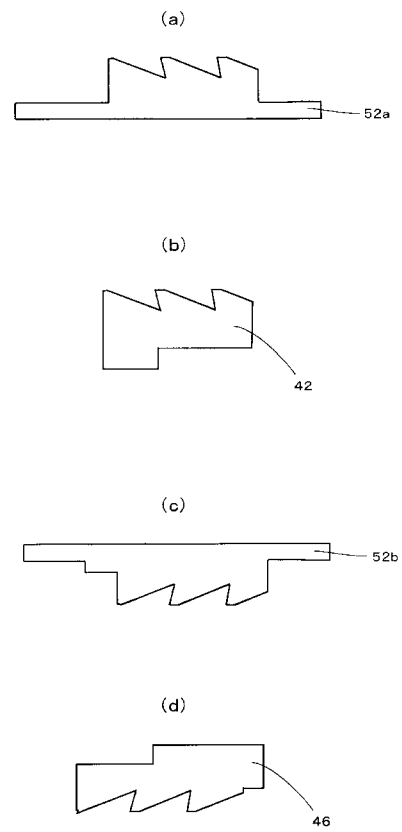
【图 4】



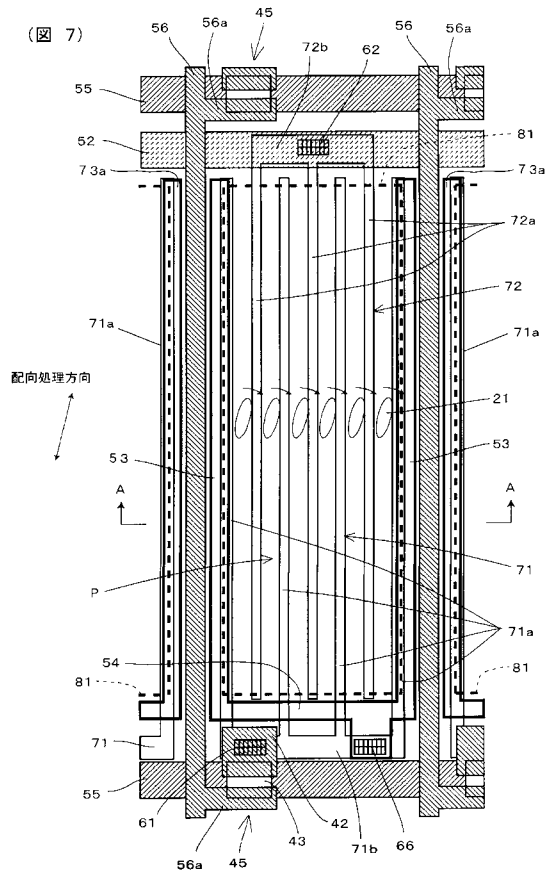
【図 5】



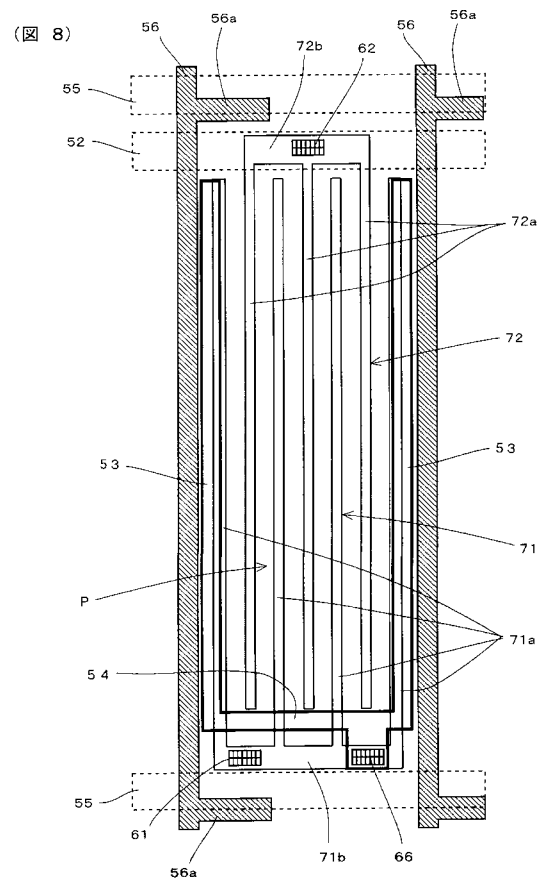
【図 6】



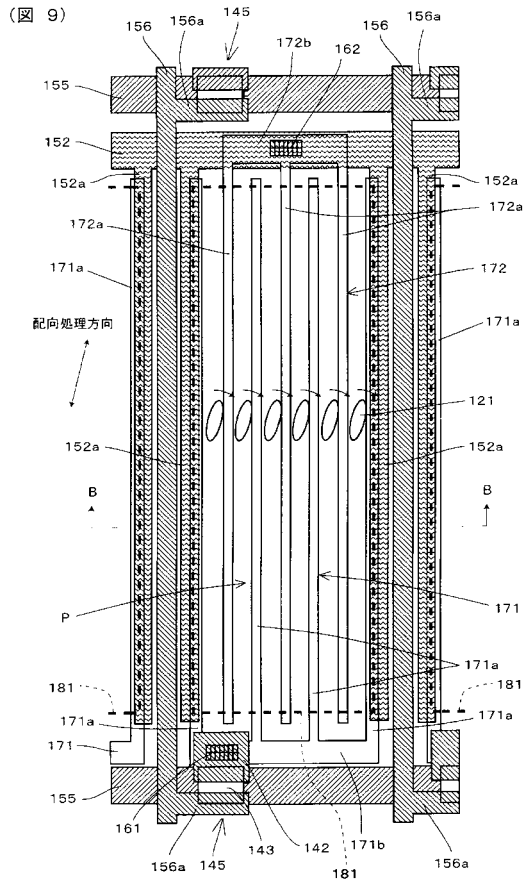
【図 7】



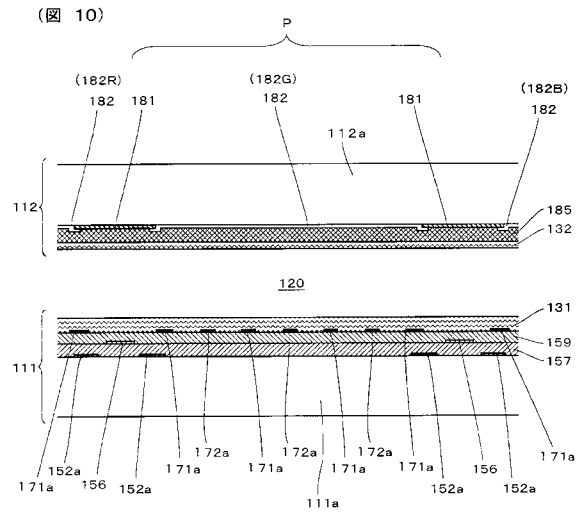
【図 8】



【図 9】



【図 10】



フロントページの続き

- (56)参考文献 特開平10-020338 (JP, A)
特開平11-271810 (JP, A)
特開平05-196963 (JP, A)
特開2005-283870 (JP, A)
特開2005-195927 (JP, A)
特開2004-163622 (JP, A)
特開2006-317516 (JP, A)
特開2001-250958 (JP, A)
特開2003-195352 (JP, A)

(58)調査した分野(Int.Cl., DB名)

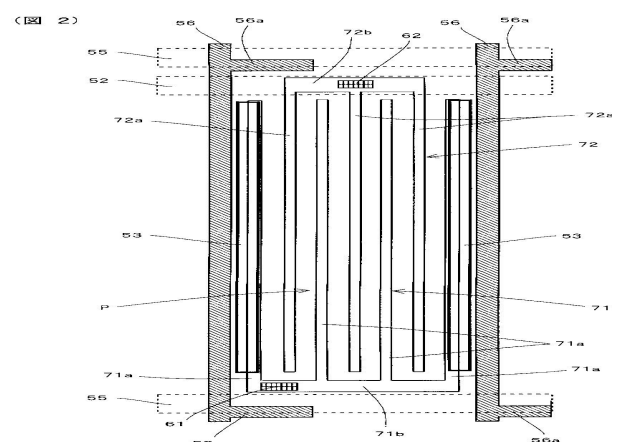
G02F	1/1343
G02F	1/1368
G02F	1/1335

专利名称(译)	水平电场型有源矩阵型液晶显示装置		
公开(公告)号	JP5224237B2	公开(公告)日	2013-07-03
申请号	JP2007275702	申请日	2007-10-23
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NEC LCD科技有限公司		
当前申请(专利权)人(译)	NLT科技有限公司		
[标]发明人	鈴木照晃 西田真一		
发明人	鈴木 照晃 西田 真一		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1335		
CPC分类号	G02F1/13439 G02F1/134363 G02F1/136286		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.500		
F-TERM分类号	2H091/FA34Y 2H091/FA35Y 2H091/FB08 2H091/FD04 2H091/GA03 2H091/GA13 2H091/LA08 2H091/LA16 2H092/GA14 2H092/GA17 2H092/JA24 2H092/JB05 2H092/JB32 2H092/JB33 2H092/JB52 2H092/JB53 2H092/JB54 2H092/NA01 2H092/NA23 2H191/FA13Y 2H191/FA14Y 2H191/FB14 2H191/FD04 2H191/GA05 2H191/GA19 2H191/LA08 2H191/LA21 2H192/AA24 2H192/BB03 2H192/BB53 2H192/BB73 2H192/BB82 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC42 2H192/CC55 2H192/DA74 2H192/EA04 2H192/EA15 2H192/EA22 2H192/EA43 2H192/GA03 2H192/JA33 2H291/FA13Y 2H291/FA14Y 2H291/FB14 2H291/FD04 2H291/GA05 2H291/GA19 2H291/LA08 2H291/LA21		
代理人(译)	泉 克文		
其他公开文献	JP2009103925A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够抑制横向串扰的高图像质量的横向电场型有源矩阵液晶显示器。ŽSOLUTION：在由栅极总线55和漏极总线56划分的各个像素区域P中设置与分隔像素区域P并沿其延伸的漏极总线56相邻的光屏蔽电极53。光屏蔽电极53被隔离，重叠梳状部分71a与像素电极71的漏极总线56相邻地延伸，其间具有绝缘膜，并且在操作时进入电浮置状态。浮置状态下的遮光电极53的电位接近像素电极71的电位，漏极总线56与公共电极72（公共总线）之间的耦合电容减小，从而抑制横向串扰从生成。Ž

【图 2】



【图 4】