

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4537526号
(P4537526)

(45) 発行日 平成22年9月1日(2010.9.1)

(24) 登録日 平成22年6月25日(2010.6.25)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/133 (2006.01)

G O 2 F 1/133 5 5 O

G O 9 F 9/30 (2006.01)

G O 9 F 9/30 3 1 O

G O 9 G 3/20 (2006.01)

G O 9 F 9/30 3 3 8

G O 9 G 3/36 (2006.01)

G O 9 G 3/20 6 2 2 R

請求項の数 6 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2000-80442 (P2000-80442)
 (22) 出願日 平成12年3月22日(2000.3.22)
 (65) 公開番号 特開2001-264814 (P2001-264814A)
 (43) 公開日 平成13年9月26日(2001.9.26)
 審査請求日 平成19年1月25日(2007.1.25)

(73) 特許権者 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 100083806
 弁理士 三好 秀和
 (72) 発明者 佐藤 肇
 埼玉県深谷市幡羅町一丁目9番地2号 株
 式会社東芝 深谷工場内
 (72) 発明者 木村 裕之
 埼玉県深谷市幡羅町一丁目9番地2号 株
 式会社東芝 深谷工場内
 (72) 発明者 前田 孝志
 埼玉県深谷市幡羅町一丁目9番地2号 株
 式会社東芝 深谷工場内

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

互いに交差して配置された複数の走査線及び複数の信号線、これら両線の各交差部に配置された画素電極、前記走査線に供給される走査信号によりオン/オフ制御され、オン時に前記信号線と前記画素電極間を導通させて前記信号線に供給された映像信号を前記画素電極に書き込む第1のスイッチ素子を含む第1の電極基板と、

前記画素電極に対し所定間隔をもって対向配置された対向電極を含む第2の電極基板と、

前記第1の電極基板と第2の電極基板との間に挟持された液晶層と、

一水平走査期間毎に前記複数の信号線に映像信号を供給する信号線駆動回路と、

前記一水平走査期間に対応して前記走査線に走査信号を順次供給する走査線駆動回路とを備えた液晶表示装置において、

前記第1の電極基板は、

2つのインバータ回路で構成されたデジタルメモリと、

前記第1のスイッチ素子及び前記画素電極と前記デジタルメモリとの間に挿入され、前記第1のスイッチ素子及び前記画素電極と前記デジタルメモリ間の導通を制御する第2のスイッチ素子と、を備え、

前記デジタルメモリは、前記第2のスイッチ素子がオンの期間に前記信号線に供給された映像信号を保持することを特徴とする液晶表示装置。

【請求項 2】

10

20

前記画素電極は、金属薄膜で構成された光反射型の画素電極であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 2 のスイッチ素子は、前記デジタルメモリの出力端子及び反転出力端子と前記画素電極との間を接続する 2 つのスイッチ素子で構成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記デジタルメモリは第 3 のスイッチ素子を有し、当該第 3 のスイッチ素子は、前記第 1 のスイッチ素子とは逆チャンネルのスイッチ素子であり、前記第 3 のスイッチ素子のゲートは前記第 1 のスイッチ素子のゲートと同じ走査線に接続されることを特徴とする請求項 1 に記載の液晶表示装置。

10

【請求項 5】

第 1 の表示期間では、前記第 2 のスイッチ素子により前記画素電極と前記デジタルメモリ間の導通をオフし、かつ前記第 1 のスイッチ素子を所定周期でオンして、前記信号線に供給された映像信号を前記画素電極に書き込むことで表示を行い、

第 2 の表示期間では、前記第 2 のスイッチ素子をオンし、前記信号線に供給された映像信号を前記デジタルメモリに保持させた後、前記第 1 のスイッチ素子により前記信号線と前記画素電極間の導通をオフして、前記デジタルメモリに保持された映像信号を前記画素電極に書き込むことで表示を行うことを特徴とする請求項 1 に記載の液晶表示装置の駆動方法。

20

【請求項 6】

前記第 2 の表示期間では、1 フレーム毎に前記第 2 のスイッチ素子を構成する 2 つのスイッチ素子を交互にオンし、かつ前記対向電極の電位を反転させることを特徴とする請求項 5 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、携帯電話や電子ブック等に使用される高画質、低消費電力な液晶表示装置及びその駆動方法に関する。

【0002】

30

【従来の技術】

従来、液晶表示装置は軽量、薄型、低消費電力という利点を活かして携帯電話や電子ブック等の小型情報端末のディスプレイとして使われている。このような小型情報端末は、一般にバッテリー駆動方式が採用されていることから、低消費電力化が重要な課題となっている。

【0003】

とくに携帯電話においては、待ち受け時間中に低消費電力で表示できることが求められており、これを実現するための技術としては、例えば特開昭 58 - 23091 号などが挙げられる。ここに開示された画像表示装置は、画素内にデジタルメモリを備えており、待ち受け時（静止画表示時）には、液晶を交流駆動するための交流駆動回路のみを動作させ、その他の周辺駆動回路を止めることにより、大幅な消費電力の低減を図っている。

40

【0004】

【発明が解決しようとする課題】

しかし、上記特開昭 58 - 23091 号の画像表示装置では、画素電圧が二値に制限されるため、二値の画像しか表示することができなかった。

【0005】

最近では、携帯電話においてもインターネットや TV 電話等のカラー中間調表示や動画表示が始まっており、待ち受け時に低消費電力であるだけでなく、通話時にはカラーの高画質表示を行うことが求められているが、上記画像表示装置では、待ち受け時にマルチカラー表示ができないだけでなく、通話時においてもフルカラーによる中間調表示や動画表示

50

ができないという問題点があった。

【 0 0 0 6 】

この発明は、待ち受け時には低消費電力でマルチカラー表示を行い、また通話時にはフルカラーによる中間調表示や動画表示を行うことができる液晶表示装置及びその駆動方法を提供することを目的とする。

【 0 0 0 7 】

【課題を解決するための手段】

上記目的を達成するため、請求項 1 の発明は、互いに交差して配置された複数の走査線及び複数の信号線、これら両線の各交差部に配置された画素電極、前記走査線に供給される走査信号によりオン / オフ制御され、オン時に前記信号線と前記画素電極間を導通させて前記信号線に供給された映像信号を前記画素電極に書き込む第 1 のスイッチ素子を含む第 1 の電極基板と、前記画素電極に対し所定間隔をもって対向配置された対向電極を含む第 2 の電極基板と、前記第 1 の電極基板と第 2 の電極基板との間に挟持された液晶層と、一水平走査期間毎に前記複数の信号線に映像信号を供給する信号線駆動回路と、前記一水平走査期間に対応して前記走査線に走査信号を順次供給する走査線駆動回路とを備えた液晶表示装置において、前記第 1 の電極基板は、2 つのインバータ回路で構成されたデジタルメモリと、前記第 1 のスイッチ素子及び前記画素電極と前記デジタルメモリとの間に挿入され、前記第 1 のスイッチ素子及び前記画素電極と前記デジタルメモリ間の導通を制御する第 2 のスイッチ素子と、を備え、前記デジタルメモリは、前記第 2 のスイッチ素子がオンの期間に前記信号線に供給された映像信号を保持することを特徴とする。

【 0 0 0 8 】

請求項 2 の発明は、請求項 1 において、前記画素電極が金属薄膜で構成された光反射型の画素電極であることを特徴とする。

【 0 0 0 9 】

請求項 3 の発明は、請求項 1 において、前記第 2 のスイッチ素子が、前記デジタルメモリの出力端子及び反転出力端子と前記画素電極との間を接続する 2 つのスイッチ素子で構成されることを特徴とする。

【 0 0 1 0 】

好ましい態様として、前記第 1 のスイッチ素子と前記第 2 のスイッチ素子を、ともに MOS トランジスタで構成する。

【 0 0 1 2 】

請求項 4 の発明は、請求項 1 において、前記デジタルメモリは第 3 のスイッチ素子を有し、当該第 3 のスイッチ素子が、前記第 1 のスイッチ素子とは逆チャネルのスイッチ素子であり、前記第 3 のスイッチ素子のゲートは前記第 1 のスイッチ素子のゲートと同じ走査線に接続されることを特徴とする。

【 0 0 1 3 】

好ましい態様として、前記第 3 のスイッチ素子を前記第 1 のスイッチ素子と相補型の MOS トランジスタで構成する。

【 0 0 1 4 】

請求項 5 の発明は、請求項 1 の液晶表示装置の駆動方法であって、第 1 の表示期間では、前記第 2 のスイッチ素子により前記画素電極と前記デジタルメモリ間の導通をオフし、かつ前記第 1 のスイッチ素子を所定周期でオンして、前記信号線に供給された映像信号を前記画素電極に書き込むことで表示を行い、第 2 の表示期間では、前記第 2 のスイッチ素子をオンし、前記信号線に供給された映像信号を前記デジタルメモリに保持させた後、前記第 1 のスイッチ素子により前記信号線と前記画素電極間の導通をオフして、前記デジタルメモリに保持された映像信号を前記画素電極に書き込むことで表示を行うことを特徴とする。

【 0 0 1 5 】

請求項 6 の発明は、請求項 5 において、前記第 2 の表示期間では、1 フレーム毎に前記第 2 のスイッチ素子を構成する 2 つのスイッチ素子を交互にオンし、かつ前記対向電極の

10

20

30

40

50

電位を反転させることを特徴とする。

【 0 0 1 6 】

上記請求項 1 乃至 6 の発明によれば、第 1 の表示期間では、前記第 2 のスイッチ素子をオフして、前記第 1 のスイッチ素子をオンすることにより、前記信号線から供給される映像信号で画像表示を行い、また第 2 の表示期間では、前記第 1 のスイッチ素子をオフして、前記第 2 のスイッチ素子をオンすることにより、走査線 / 信号線駆動回路の動作を止めつつ、前記デジタルメモリに保持された映像信号で画像表示を行なうため、通話時（第 1 の表示期間）には、通常のフルカラーによる中間調 / 動画表示を行うことができ、また待ち受け時（第 2 の表示期間）には、低消費電力でマルチカラー表示を行うことができる。

10

【 0 0 1 7 】

【発明の実施の形態】

以下、この発明に係わる液晶表示装置及びその駆動方法を、アクティブマトリクス型液晶表示装置に適用した場合の実施形態について説明する。

【 0 0 1 8 】

図 3 は、この実施形態に係わるアクティブマトリクス型液晶表示装置の回路構成図であり、図 4 は図 3 の概略断面図である。

【 0 0 1 9 】

この液晶表示装置 1 0 0 は、複数の表示画素 1 0 が形成された表示画素部 1 1 0、走査線駆動回路 1 2 0 及び信号線駆動回路 1 3 0 とから構成されている。

20

【 0 0 2 0 】

この実施形態において、走査線駆動回路 1 2 0 及び信号線駆動回路 1 3 0 は、アレイ基板 1 0 1 上において、後述する信号線 1 1、走査線 1 2 及び画素電極 1 3 などと一体に形成されている。

【 0 0 2 1 】

表示画素部 1 1 0 は、アレイ基板 1 0 1 上に複数本の信号線 1 1 及びこれと交差する複数本の走査線 1 2 が図示しない絶縁膜を介してマトリクス状に配置されており、両線の各交差部には表示画素 1 0 が配置されている。

【 0 0 2 2 】

表示画素 1 0 は、画素電極 1 3、第 1 のスイッチ素子 1 4、対向電極 1 5、液晶層 1 6、第 2 のスイッチ素子 1 7 及びデジタルメモリ 1 8 により構成されている。

30

【 0 0 2 3 】

第 1 のスイッチ素子 1 4 のソースは信号線 1 1 に、ゲートは走査線 1 2 に、ドレインは画素電極 1 3 にそれぞれ接続されている。また画素電極 1 3 は第 2 のスイッチ素子 1 7 を介してデジタルメモリ 1 8 に接続されており、その第 2 のスイッチ素子 1 7 のゲートは制御信号線 1 9 に、ソースは画素電極 1 3 に、ドレインはデジタルメモリ 1 8 にそれぞれ接続されている。第 2 のスイッチ素子 1 7 及びデジタルメモリ 1 8 の構成については後述する。

【 0 0 2 4 】

画素電極 1 3 はアレイ基板 1 0 1 上に形成され、この画素電極 1 3 と相対する対向電極 1 5 は対向基板 1 0 2 上に形成されている。対向電極 1 5 には、図示しない外部駆動回路から所定の対向電位が与えられている。さらに、画素電極 1 3 と対向電極 1 5 の間には液晶層 1 6 が挟持され、アレイ基板 1 0 1 及び対向基板 1 0 2 の周囲はシール材 1 0 3 により封止されている。

40

【 0 0 2 5 】

走査線駆動回路 1 2 0 は、シフトレジスタ 1 2 1 及び図示しないバッファ回路などで構成されており、図示しない外部駆動回路から供給されるコントロール信号（垂直のクロック / スタート信号）に基づいて、上から順に走査線 1 2 に走査信号を出力する。

【 0 0 2 6 】

走査線駆動回路 1 2 0 では、中間調表示や動画表示時（以下、中間調 / 動画表示時）には

50

、制御信号線 19 をオフレベルとし、通常のアクティブマトリクス型液晶表示装置と同様に上から順に走査線 12 に走査信号を出力する。また静止画表示時には、走査線 12 をオフレベルとし、制御信号線 19 をオンレベルとする。

【0027】

信号線駆動回路 130 は、シフトレジスタ 131、A S W (アナログスイッチ) 132 など構成されており、図示しない外部駆動回路からコントロール信号 (水平のクロック / スタート信号) 及びビデオバス 133 を通じて映像信号が供給されている。信号線駆動回路 130 では、水平のクロック / スタート信号に基づいて、シフトレジスタ 131 から A S W 132 の開閉信号を供給することにより、ビデオバス 133 から供給される映像信号を所定のタイミングで信号線 11 にサンプリングする。

10

【0028】

ここで、通常のアクティブマトリクス型液晶表示装置として駆動する場合について簡単に説明する。

【0029】

走査線駆動回路 120 から走査信号を出力して、各走査線 12 を上から順にオンし、これと同期して信号線 11 に映像信号をサンプリングすると、オンとなった走査線 12 に接続するすべての第 1 のスイッチ素子 14 は、一水平走査期間だけオンとなり、信号線 11 にサンプリングされていた映像信号は第 1 のスイッチ素子 14 を通じて画素電極 13 に書き込まれる。この映像信号は画素電極 13 と対向電極 15 との間に信号電圧として充電され、この信号電圧の大きさに応じて液晶層 16 が応答することで表示画素からの透過光量が制御される。このような動作を一フレーム期間内にすべての走査線 12 について実施することにより、一画面の映像が出来上がる。

20

【0030】

次に、表示画素 10 の回路構成を、図 1 及び図 2 を参照しながら、さらに詳細に説明する。

【0031】

図 1 は、表示画素 10 の回路構成図、図 2 はその概略平面図である。

【0032】

第 2 のスイッチ素子 17 は、ディジタルメモリ 18 の出力端子及び反転出力端子と、画素電極 13 との間に挿入された 2 つのスイッチ素子 21、22 で構成されている。このうち、スイッチ素子 21 のゲートは制御信号線 19 a に接続され、スイッチ素子 22 のゲートは制御信号線 19 b にそれぞれ接続されており、それぞれの制御信号線にオン又はオフレベルの制御信号が供給されることで、2 つのスイッチ素子 21、22 は独立して制御される。この第 2 のスイッチ素子 17 と第 1 のスイッチ素子 14 は、ともに M O S トランジスタで構成されている。

30

【0033】

ディジタルメモリ 18 は、2 つのインバータ回路 23、24 と、第 3 のスイッチ素子 25 で構成されている。このうち、第 3 のスイッチ素子 25 は、第 1 のスイッチ素子 14 とは逆チャネルのスイッチ素子であり、第 1 のスイッチ素子 14 と相補型の M O S トランジスタで構成されている。また、第 3 のスイッチ素子 25 のゲートは、第 1 のスイッチ素子 14 のゲートと同じ走査線 12 に接続されている。

40

【0034】

次に、上記ように構成された液晶表示装置 100 の動作を図 5 に示す信号波形のタイミングチャートを参照しながら説明する。

【0035】

なお、図 5 において、X C K 及び / X C K (反転) は水平のクロック信号、X S T は水平のスタート信号、V i d e o はビデオバス 133 から入力される映像信号、Y C K は垂直のクロック信号、Y S T は垂直のスタート信号、S P O L A は制御信号線 19 a に供給される制御信号の電位レベル、S P O L B は制御信号線 19 b に供給される制御信号の電位レベル、C O M は対向電極 15 の対向電位をそれぞれ示している。

50

【 0 0 3 6 】

まず、中間調 / 動画表示時（通常表示）には、2本の制御信号線 19 a、19 bをとともオフレベルとし、第2のスイッチ素子 17の機能を停止する。この間は、走査線駆動回路 120及び信号線駆動回路 130に対し、それぞれクロック信号、スタート信号及び映像信号を供給して、通常のアクティブマトリクス型液晶表示装置と同様に駆動を行うことにより、フルカラーによる高画質な中間調 / 動画表示を行う。

【 0 0 3 7 】

一方、通常表示から静止画表示に切り替える際は、通常表示から静止画表示に移行する最後のフレーム（静止画書き込みフレーム）において、制御信号線 19 aをオンレベルとする。そして、第1のスイッチ素子 14がオンしている間に、信号線 11に2値化された映像信号をサンプリングし、これを第1のスイッチ素子 14及び第2のスイッチ素子 17を通じてデジタルメモリ 18に書き込む。この2値化された映像信号は、静止画表示時に表示するマルチカラー画像用の映像信号である。

【 0 0 3 8 】

静止画表示の期間において、デジタルメモリ 18に書き込まれた映像信号は、短時間であればこの状態で保持することもできるが、長時間保持すると直流成分により液晶層 16が劣化するため、交流駆動する必要がある。この実施形態では、一定の周期で制御信号線 19 a、同 19 bを交互にオンレベルとすることによって、スイッチ素子 21、22を交互にオンし、同時に対応電極 15の電位を反転させることで交流駆動を実現している。

【 0 0 3 9 】

このように、2つのスイッチ素子 21、22を交互にオンすることで、画素電極 13の電位は電源 / 接地電位が交互に出力され、これと同期させて対向電極 15の電位を電源 / 接地電位間でシフトすることにより、対向電極 15と極性が同じ表示画素 10では液晶層 16に電圧がかからず、逆極性の表示画素 10では液晶層 16に電圧がかかるため、2値表示（マルチカラー表示）を行うことができる。このとき、表示画素部 110で動作しているのは、低周波数の制御信号線 19と対向電極 15だけであるため、待ち受け時（静止画表示時）には、低消費電力でマルチカラー表示を行うことができる。

【 0 0 4 0 】

また、静止画表示から通常表示に切り替える際は、最後のフレーム（静止画最終フレーム）を経て、再び2本の制御信号線 19 a、19 bをとともオフレベルとし、走査線駆動回路 120及び信号線駆動回路 130に対し、それぞれクロック信号、スタート信号及び映像信号を供給する。

【 0 0 4 1 】

次に、この実施形態による液晶表示装置 100の製造方法を図6を用いて説明する。図6は液晶表示装置の製造プロセスを示す概略断面図であり、破線の右側の領域は画素部（表示画素部 110）、左側の領域が駆動回路部（走査線駆動回路 120など）を示している。以下、図6の（a）～（f）の順に説明する。

【 0 0 4 2 】

（a）ガラスなどの透明絶縁基板 50上に、プラズマCVD法により厚さ50nmのアモルファスシリコン（a-Si）薄膜 51を堆積し、このアモルファスシリコン薄膜 51を図示しないXeClエキシマレーザ装置でアニールすることで多結晶化する。ここで、前記XeClエキシマレーザ装置からのレーザ光 52は、図中Aの方向に走査され、このレーザ光 52が照射された領域は結晶化され多結晶シリコン膜 53となる。その際、レーザ照射エネルギーを段階的に上げて複数回照射を行うことにより、アモルファスシリコン膜中の水素を効果的に抜くことができ、結晶化時のアブレーションを防ぐことができる。なお、照射エネルギーは200～500mJ/cm²とする。

【 0 0 4 3 】

（b）多結晶シリコン膜 53をフォトリソグラフィ法を用いてパターニングし、薄膜トランジスタの活性層 54を形成する。

【 0 0 4 4 】

(c) シリコン酸化膜によるゲート絶縁膜 55 をプラズマ CVD 法で形成した後、モリブデン - タングステン合金膜をスパッタ法で成膜、パターニングすることでゲート電極 56 を形成する。また、前記パターニング時に走査線も同時に形成する。ゲート絶縁膜 55 としては、このほかに窒化シリコン膜や常圧 CVD 法によるシリコン酸化膜を使うことができる。

【0045】

ゲート電極 56 を形成後に、ゲート電極 56 をマスクとしてイオンドーピング法で不純物を打ち込み、薄膜トランジスタのソース/ドレイン領域 54a を形成する。不純物としては、N - ch トランジスタについてはリンを、P - ch トランジスタについてはボロンを用いることができる。画素部のトランジスタについてはオフ時のリーク電流を抑えるために LDD (Lightly Doped Drain) 構造を用いるのが効果的である。この場合、ソース/ドレイン電極 54a への不純物注入後にゲート電極 56 を再パターニングし、一定量だけ細かくした後、再度低濃度の不純物打ち込みを行う。

【0046】

(d) ゲート電極 56 上にプラズマ CVD 法又は常圧 CVD 法でシリコン酸化膜による第 1 の層間絶縁膜 57 を形成する。

【0047】

(e) 第 1 の層間絶縁膜 57 及びゲート絶縁膜 55 にコンタクトホールを形成後、スパッタ法で A1 膜を形成、パターニングすることでソース/ドレイン電極 59、60 を形成する。このとき、信号線も同時に形成する。

【0048】

(f) 前記 A1 膜上に低誘電率絶縁膜 (第 2 の層間絶縁膜) 61 を形成する。低誘電率絶縁膜 61 としては、プラズマ CVD 法で作成した窒化シリコン膜や、酸化シリコン膜、有機絶縁膜等の低誘電率絶縁膜を用いることができる。そして、低誘電率絶縁膜 61 にコンタクトホールを形成し、A1 薄膜 62 を形成し、パターニングすることで画素電極を形成する。

【0049】

以上のプロセスにより、透明絶縁基板 50 上に画素部と駆動回路部とを一体で形成することができる。この後、透明絶縁基板 50 と、図示しない対向電極が形成された対向基板とを対向し、周囲をエポキシ樹脂からなるシール材で密閉し、内部に液晶組成物を注入、封止することで液晶表示装置を完成することができる (図 4 参照)。

【0050】

なお、p - Si (ポリシリコン) TFT は、a - Si TFT に比べて電子の移動度が二桁程度高いため、TFT サイズを小さくすることが可能であり、周辺駆動回路をも同時に基板上に一体に形成することができる。この周辺回路としては、高速化、低消費電力化を図るために CMOS 構造とすることが望ましい。そのため、前記不純物ドーピング工程は、レジスタマスクを用いて P 型及び N 型不純物ドーピング工程の 2 回に分けて行っている。

【0051】

また、この実施形態のように、画素電極 13 を金属薄膜で構成された光反射型の画素電極とした場合は、バックライトが不要となるため、バックライトを用いた透過型の構成に比べて、さらに低消費電力での駆動が可能となる。ちなみに、対角 5 cm、25 万画素の液晶パネルについてフレーム周波数 60 Hz で静止画表示を行ったところ、消費電力を 5 mW とすることができた。

【0052】

【発明の効果】

以上説明したように、請求項 1 乃至請求項 6 の発明においては、画素電極と信号線とを第 1 のスイッチ素子で接続するとともに、前記画素電極とデジタルメモリとの間を第 2 のスイッチ素子で接続し、第 1 の表示期間では、前記第 2 のスイッチ素子をオフして、前記第 1 のスイッチ素子をオンすることにより、前記信号線から供給される映像信号で画像表示を行い、また第 2 の表示期間では、前記第 1 のスイッチ素子をオフして、前記第 2 の

10

20

30

40

50

スイッチ素子をオンすることにより、走査線／信号線駆動回路の動作を止めつつ、前記デジタルメモリに保持された映像信号で画像表示するようにしたので、本発明を携帯電話のディスプレイに適用した場合、通話時（第１の表示期間）には、通常のフルカラーによる中間調／動画表示を行うことができ、また待ち受け時（第２の表示期間）には、低消費電力でマルチカラー表示を行うことができる。

【００５３】

とくに、請求項２の発明においては、前記画素電極を金属薄膜で構成された光反射型の画素電極としたので、バックライトが不要となり、バックライトを用いた透過型の構成に比べて、さらに低消費電力での駆動を行うことができる。

【００５４】

10

また、とくに請求項３及び請求項６の発明においては、前記第２のスイッチ素子を、前記デジタルメモリの出力端子及び反転出力端子と前記画素電極との間を接続する２つのスイッチ素子で構成し、第２の表示期間において前記２つのスイッチ素子を交互にオンし、同時に前記対向電極の電位を反転するようにしたので、液晶を交流駆動することができ、液晶に直流成分が長時間印加されることによる劣化を抑えることができる。

【００５５】

また、前記デジタルメモリを、２つのインバータ回路と第３のスイッチ素子で構成したので、素子数の削減と周辺回路の簡素化を図ることができる。

【００５６】

また、とくに請求項４の発明においては、第３のスイッチ素子を、前記第１のスイッチ素子とは逆チャネルのスイッチ素子とし、前記第３のスイッチ素子のゲートを前記第１のスイッチ素子のゲートと同じ走査線に接続するようにしたので、前記走査線から供給される一つの走査信号によって、前記第１のスイッチ素子と前記第３のスイッチ素子のオン／オフ制御を同時に行うことができる。

20

【図面の簡単な説明】

【図１】図３に示す表示画素の回路構成図。

【図２】図１の概略平面図。

【図３】実施形態に係わるアクティブマトリクス型液晶表示装置の回路構成図。

【図４】図３の概略断面図。

【図５】液晶表示装置の動作を示す信号波形のタイミングチャート。

30

【図６】液晶表示装置の製造プロセスを示す概略断面図。

【符号の説明】

１０…表示画素、１１…信号線、１２…信号線、１３…画素電極

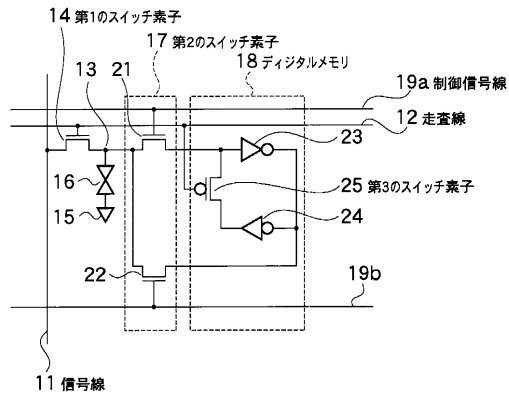
１４…第１のスイッチ素子、１５…対向電極、１７…第２のスイッチ素子

１８…デジタルメモリ、１９…制御信号線、２１，２２…スイッチ素子

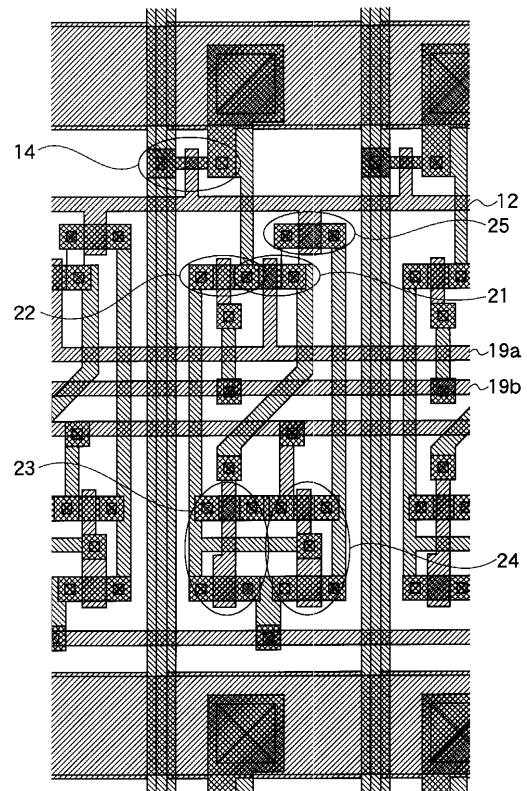
２３，２４…インバータ回路、２５…第３のスイッチ素子

１１０…表示画素部、１２０…走査線駆動回路、１３０…信号線駆動回路

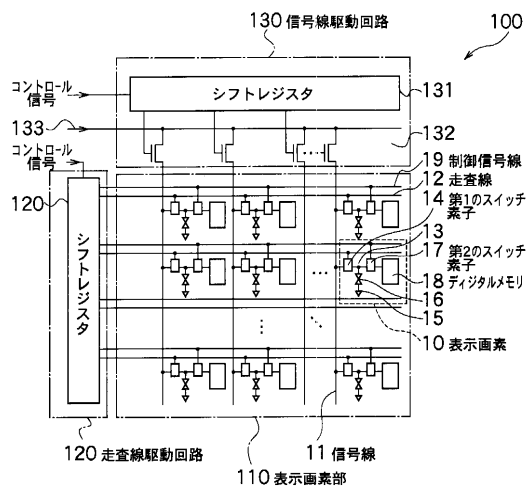
【図 1】



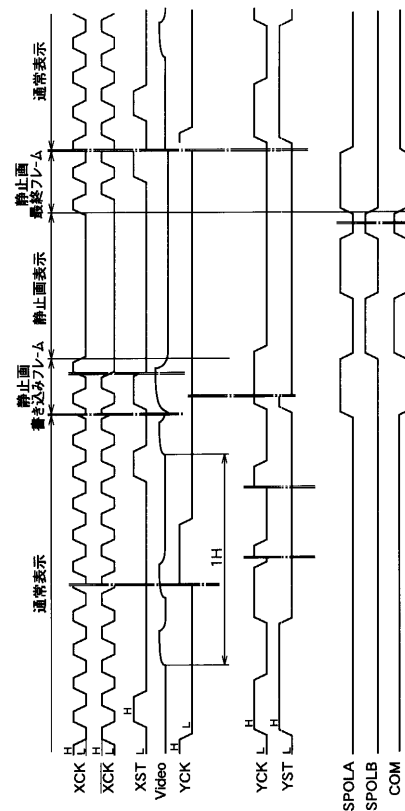
【図 2】



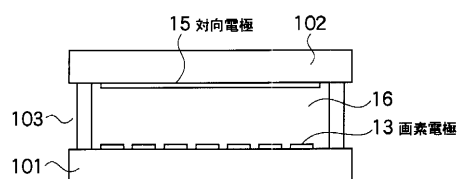
【図 3】



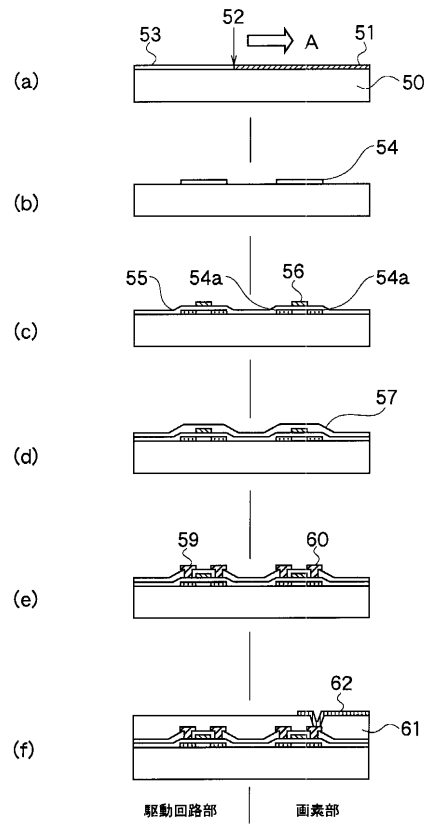
【図 5】



【図 4】



【図 6】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 4 B
G 0 9 G 3/36

審査官 福田 知喜

(56)参考文献 特開昭 6 0 - 0 6 4 3 9 5 (J P , A)
特開平 0 8 - 2 8 6 1 7 0 (J P , A)
特開 2 0 0 2 - 1 6 2 9 4 7 (J P , A)
特開平 0 9 - 2 1 2 1 4 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1368
G02F 1/133
G09F 9/30
G09G 3/20
G09G 3/36

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP4537526B2	公开(公告)日	2010-09-01
申请号	JP2000080442	申请日	2000-03-22
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
当前申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	佐藤肇 木村裕之 前田孝志		
发明人	佐藤 肇 木村 裕之 前田 孝志		
IPC分类号	G02F1/1368 G02F1/133 G09F9/30 G09G3/20 G09G3/36 G02F1/136		
CPC分类号	G09G3/3648 G09G2300/0857 G09G2340/0428		
FI分类号	G02F1/1368 G02F1/133.550 G09F9/30.310 G09F9/30.338 G09G3/20.622.R G09G3/20.624.B G09G3/36 G02F1/136.500		
F-TERM分类号	2H092/GA59 2H092/JB22 2H092/JB31 2H092/KA05 2H092/MA08 2H092/MA13 2H092/MA17 2H092/MA27 2H092/MA30 2H092/NA01 2H092/NA26 2H092/NA27 2H093/NA15 2H093/NA33 2H093/NA55 2H093/NA61 2H093/NC16 2H093/NC23 2H093/NC29 2H093/NC34 2H093/NC40 2H093/ND17 2H093/ND39 2H093/NE07 2H192/AA24 2H192/BC31 2H192/BC72 2H192/CB02 2H192/CB12 2H192/CB23 2H192/FA42 2H192/FB03 2H192/FB05 2H192/FB09 2H192/GD61 2H193/ZA04 2H193/ZA20 2H193/ZC15 2H193/ZD25 2H193/ZE20 5C006/AA21 5C006/AA22 5C006/AC22 5C006/AC25 5C006/AC27 5C006/AF61 5C006/AF69 5C006/BB15 5C006/BB16 5C006/BB28 5C006/BC03 5C006/BC06 5C006/FA04 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD21 5C080/DD26 5C080/EE19 5C080/EE29 5C080/EE30 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK47 5C094/AA22 5C094/AA44 5C094/AA45 5C094/BA02 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA14 5C094/DA15 5C094/EA04 5C094/EA07 5C094/EB04 5C094/ED11 5C094/HA10		
代理人(译)	三好秀		
审查员(译)	福田 知喜		
其他公开文献	JP2001264814A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种用于移动电话等的液晶显示装置，能够在待机期间以低功耗执行多色显示并且在通话时执行半色调显示和全色运动图像显示。 解决方案：像素电极13和11信号线通过第一开关元件14和像素电极13连接，数字存储器18通过第二开关元件17连接。在通话期间，，关闭第一开关元件14以接通第一开关元件14以显示具有从信号线11提供的视频信号的图像并且在待机时关闭第一开关元件14通过接通第二开关元件17，停止扫描线/信号线驱动电路的操作，并且图像信号保持在数字存储器18中显示图像。

