

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4316909号  
(P4316909)

(45) 発行日 平成21年8月19日(2009.8.19)

(24) 登録日 平成21年5月29日(2009.5.29)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 9 G 3/20 (2006.01)

G O 9 G 3/36 (2006.01)

G O 2 F 1/1343

G O 9 G 3/20 6 2 1 J

G O 9 G 3/20 6 2 1 M

G O 9 G 3/20 6 7 O A

G O 9 G 3/20 6 8 O G

請求項の数 4 (全 7 頁) 最終頁に続く

(21) 出願番号 特願2003-78306 (P2003-78306)  
 (22) 出願日 平成15年3月20日(2003.3.20)  
 (65) 公開番号 特開2004-287030 (P2004-287030A)  
 (43) 公開日 平成16年10月14日(2004.10.14)  
 審査請求日 平成17年6月1日(2005.6.1)

(73) 特許権者 000006013  
 三菱電機株式会社  
 東京都千代田区丸の内二丁目7番3号  
 (74) 代理人 100103894  
 弁理士 冢入 健  
 (72) 発明者 永野 慎吾  
 熊本県菊池郡西合志町御代志997番地  
 株式会社アドバンスト・ディスプレイ内  
 (72) 発明者 升谷 雄一  
 熊本県菊池郡西合志町御代志997番地  
 株式会社アドバンスト・ディスプレイ内

審査官 奥田 雄介

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

絶縁性基板上に形成された複数の画素と、  
 前記複数の画素のうち少なくとも1画素内に形成された画素電極と、  
 前記複数の画素のうち少なくとも1画素内に形成され、且つ前記画素電極と対向して配設された共通電極と、  
 前記共通電極と接続された蓄積容量電極と、  
 前記蓄積容量電極と略平行に形成された走査線と、  
 前記走査線と絶縁膜を介して交差し、前記画素電極に信号を供給する映像信号線と、  
 前記走査線に接続されたゲート電極と、  
 前記映像信号線に接続されたソース電極と、  
 前記ソース電極と対向して配置され、且つ前記画素電極と接続されたドレイン電極と、  
 前記蓄積容量電極と前記絶縁膜を介して蓄積容量を形成すべく配置され、かつ前記画素電極と接続される蓄積容量形成用パターンと、  
 前記絶縁性基板と液晶を介して対向する対向基板と、  
 を備え、前記画素電極と前記共通電極との間で、前記絶縁性基板と略平行な方向に電界を印加せしめ、前記液晶を配向して表示を行う液晶表示装置であって、  
 前記画素電極は、前記蓄積容量形成用パターン及び前記ドレイン電極より上の絶縁膜上に形成されると共に、前記ドレイン電極上のコンタクトホールを介して前記ドレイン電極に接続され、

10

20

且つ前記蓄積容量形成用パターンへの少なくとも2つの電位供給経路を有しており、前記電位供給経路は、前記画素電極の前記ドレイン電極との接続部から、前記蓄積容量形成用パターンとの接続部の間の前記画素電極の部分であり、前記電位供給経路の少なくとも2つは前記蓄積容量形成用パターン上のコンタクトホールを介して前記蓄積容量形成用パターンに接続されることを特徴とする液晶表示装置。

【請求項2】

前記画素電極は、透光性を有する導電膜で形成されることを特徴とする請求項1記載の液晶表示装置。

【請求項3】

前記画素電極と前記共通電極とは同一層の導電膜で形成されることを特徴とする請求項1または2記載の液晶表示装置。

10

【請求項4】

前記蓄積容量電極と前記蓄積容量形成用パターンとが、前記1画素の前記映像信号線の配線方向における略中央部に配設されることを特徴とする請求項1乃至3記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、対向する電極間で、基板と略平行な方向に電圧を印加して表示を行う（横方向電界方式）アクティブマトリクス型の液晶表示装置に関する。

20

【0002】

【従来の技術】

近年、液晶表示装置の高視野角化のために、対向して配置された画素電極と共通電極との間で、絶縁性基板と略平行な方向に電界を印加し、液晶を配向して表示を行うタイプ（横方向電界方式）の液晶表示装置の採用が進んでいる。当該横方向電界方式を採用することによって、視覚方向を変化させた際のコントラストの変化、階調レベルの反転がほとんど無くなることが明らかにされている。しかしながら、従来の横方向電界方式の液晶表示装置では、1画素内において、画素電極と接続され、蓄積容量電極と絶縁膜を介して蓄積容量を形成するために形成された蓄積容量形成用パターンにおいて、該蓄積容量形成用パターンには画素電極で形成された1つの電位供給経路のみにて電位が供給されていた。

30

【0003】

【特許文献1】

特開2000-131714号公報（第1図）

【特許文献2】

特開2001-33814号公報（第1図）

【0004】

【発明が解決しようとする課題】

しかしながら、上記の特許文献1に係る従来技術においては、少なくとも1画素内に形成された画素電極と蓄積容量形成用パターンとにおいて、1つの電位供給経路しか有しておらず、画素電極とドレイン電極との接続部から画素電極と蓄積容量形成用パターンとの接続部までの画素電極の配線において、製造工程中の異物などの発生により断線してしまった場合、当該蓄積容量形成用パターンには電位が供給されず、所望の蓄積容量を形成することが不可能となり、結果として画面のちらつきなどの不良を発生してしまうという問題点があった。

40

【0005】

なお、上記の特許文献2に係る従来技術においては、画素電極と蓄積容量形成用パターンとが同一層の導電膜で形成される例についての開示がなされているが、この構成においても、少なくとも1画素内に形成された画素電極と蓄積容量形成用パターン（当該公報においては蓄積容量部）とにおいて、1つの電位供給経路しか有しておらず、画素電極とドレイン電極との接続部から画素電極と蓄積容量形成用パターン（蓄積容量部）との接続部ま

50

での画素電極の配線において、製造工程中の異物などの発生により断線してしまった場合、当該蓄積容量形成用パターンには電位が供給されず、所望の蓄積容量を形成することが不可能となり、結果として画面のちらつきなどの不良を発生してしまうという問題点があった。

#### 【0006】

本発明は、このような問題点を解決するためになされたもので、画素電極の断線が生じた場合でも、蓄積容量形成用パターンに電位を供給可能とし、所望の蓄積容量を形成することで、表示品位の高い液晶表示装置を提供することを目的とする。

#### 【0007】

本発明に係る液晶表示装置は、絶縁性基板上に形成された複数の画素と、前記複数の画素のうち少なくとも1画素内に形成された画素電極と、前記複数の画素のうち少なくとも1画素内に形成され、且つ前記画素電極と対向して配設された共通電極と、前記共通電極と接続された蓄積容量電極と、前記蓄積容量電極と略平行に形成された走査線と、前記走査線と絶縁膜を介して交差し、前記画素電極に信号を供給する映像信号線と、前記走査線に接続されたゲート電極と、前記映像信号線に接続されたソース電極と、前記ソース電極と対向して配置され、且つ前記画素電極と接続されたドレイン電極と、前記蓄積容量電極と前記絶縁膜を介して蓄積容量を形成すべく配置され、かつ前記画素電極と接続される蓄積容量形成用パターンと、前記絶縁性基板と液晶を介して対向する対向基板と、を備え、前記画素電極と前記共通電極との間で、前記絶縁性基板と略平行な方向に電界を印加せしめ、前記液晶を配向して表示を行う液晶表示装置であって、前記画素電極は、前記蓄積容量形成用パターン及び前記ドレイン電極より上の絶縁膜上に形成されると共に、前記ドレイン電極上のコンタクトホールを介して前記ドレイン電極に接続され、且つ前記蓄積容量形成用パターンへの少なくとも2つの電位供給経路を有しており、前記電位供給経路は、前記画素電極の前記ドレイン電極との接続部から、前記蓄積容量形成用パターンとの接続部の間の前記画素電極の部分であり、前記電位供給経路の少なくとも2つは前記蓄積容量形成用パターン上のコンタクトホールを介して前記蓄積容量形成用パターンに接続されることを特徴とする。

#### 【0008】

##### 【発明の実施の形態】

実施の形態1.

本発明の第1の実施の形態を図1～図2により説明する。図1は本発明の第1の実施の形態における液晶表示装置の略1画素の平面図であり、図2は図1のA-A部～D-D部の各部分における製造工程を示す断面図である。

#### 【0009】

本発明に係る液晶表示装置を、図2の製造工程図を参照しながら、図1により説明する。まず、図2(a)に示すように、絶縁性基板15上にCr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法等により成膜し、写真製版・加工により薄膜トランジスタ9のゲート電極を含む走査線1と該走査線1と略平行に配設された蓄積容量電極3とを形成する。ここで、蓄積容量電極3は、1画素における後述する映像信号線2の配線方向の略中央部に配置されている。この蓄積容量電極の配置とすることで、走査線1と蓄積容量電極3との短絡を防止することが可能となる。次に、図2(b)に示すように、窒化シリコン等よりなるゲート絶縁膜16を形成し、さらに非晶質Siまたは多結晶Siよりなる半導体膜17、n型のTFTの場合はP等の不純物を高濃度にドーピングしたn+非晶質Siまたはn+多結晶Si等よりなるコンタクト膜18を、連続的に例えばプラズマCVD、常圧CVD、減圧CVD法で成膜する。その後、半導体膜17およびコンタクト膜18を必要な領域に島状にパターニングする。

#### 【0010】

次に、図2(c)に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、または

10

20

30

40

50

それらの多層膜等をスパッタ法や蒸着法で成膜後、写真製版と微細加工技術により映像信号線 2、ソース電極 10、ドレイン電極 11、保持容量形成用パターン 12等を形成する。ここで、蓄積容量形成用パターン 12は、1画素における映像信号線 2の配線方向の略中央部で蓄積容量電極 3と重なるように配置されており、保持容量は、図 1および図 2に示されるように、蓄積容量電極 3とゲート絶縁膜 16を介して配設された蓄積容量形成用パターン 12との間に形成される。また、ソース電極 10およびドレイン電極 11あるいはそれらを形成したホトレジストをマスクとしてコンタクト膜 18をエッチングし、薄膜トランジスタ 9のチャネル領域からコンタクト膜 18を除去する。

#### 【0011】

次に、図 2(d)に示すように、窒化シリコンや酸化シリコン、無機絶縁膜または有機樹脂等からなる絶縁膜 19を成膜する。その後、写真製版とそれに続くエッチングによりコンタクトホール 6、7、8を形成する。ここで、コンタクトホール 6は画素電極 4と蓄積容量形成用パターン 12とを接続するコンタクトホール、コンタクトホール 7は共通電極 5と蓄積容量電極 3とを接続するコンタクトホール、コンタクトホール 8は画素電極 4とドレイン電極 11とを接続するコンタクトホールを示している。なお、画素電極 4と蓄積容量形成用パターン 12とを接続するコンタクトホール 6は、蓄積容量形成用パターン 12が形成された領域において2箇所形成されている。従って、該2つのコンタクトホールを介して画素電極 4と蓄積容量形成用パターン 12とが接続されている。上記ゲート電極、ソース電極 10、ドレイン電極 11、ゲート絶縁膜 16、半導体膜 17、コンタクト膜 18等によって、絶縁性基板 15上に薄膜トランジスタ 9が形成される。

#### 【0012】

最後に、図 2(e)に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等を成膜後、パターニングすることで画素電極 4、共通電極 5を形成する。ここで、画素電極 4を形成する際、ドレイン電極 11から画素電極 4を介して蓄積容量形成用パターン 12に電位が供給される際に、その電位供給経路を複数(図 1においては2つ)とすべく、画素電極 4を蓄積容量形成用パターン 12への第1の電位供給経路 13と、第2の電位供給経路 14とに分割して、蓄積容量形成用パターン 12へ電位を供給できる構成とする。従って、該2つの電位供給経路 13、14は、画素電極 4とドレイン電極 11との接続部から、前記蓄積容量形成用パターン 12と画素電極 4との接続部の間に形成されている。さらに、画素電極 4と共通電極 5とを対向して配設することで、前記絶縁性基板 15と略平行な方向に電界を印加可能な構成とする。なお、図 1および図 2においては、画素電極 4および共通電極 5は、製造工程の簡略化のため、同一層の導電膜で形成されている。

#### 【0013】

上記のように形成された絶縁性基板に、図示せぬ対向基板を液晶を介して対向して配置することで、液晶表示装置を作製する。

#### 【0014】

以上説明したように、画素内の蓄積容量形成用パターンへの電位供給経路を少なくとも2つ形成することで、どちらかの電位供給経路が製造工程中の異物などにより断線した場合においても、蓄積容量形成用パターンへ電位を供給可能となり、所望の蓄積容量を形成し、表示品位の高い液晶表示装置を得ることができる。

#### 【0015】

なお、本実施の形態においては、ドレイン電極から蓄積容量形成用パターンへの電位供給経路を2つ形成した場合について説明を行っているが、それに限定されることなく、3つまたは4つなどの複数であれば同様の効果を奏することはいうまでもない。さらに、本実施の形態においては、画素電極と共通電極とが同一層の導電膜にて形成される場合について示しているが、それに限定されることなく、異なる導電膜で形成されてもよい。この場合、蓄積容量形成用パターンと画素電極とが同一層の導電膜で形成され、蓄積容量形成用パターンと画素電極とのコンタクトホールが不要となる場合もあるが、この場合において

も、蓄積容量形成用パターンへの電位供給経路を複数設けることによって、同様の効果を奏することができる。

【 0 0 1 6 】

また、本実施の形態においては、蓄積容量電極から共通電極への電位供給経路は蓄積容量電極を挟んで1画素内で上下に1本ずつ形成されているが、これらのどちらかまたは両方が断線した場合、1画素内の蓄積容量電極を挟む上または下の共通電極あるいは上下両方の共通電極の電位供給が充分行われず、または所望の電位が供給されないなどの問題を生じるため、該蓄積容量電極から共通電極への電位供給経路についても、蓄積容量電極を挟んで1画素内で上下に2本ずつ形成すべく、例えば図1におけるXの領域等に蓄積容量電極3上で蓄積容量形成用パターン12が形成されない領域を設け、共通電極と蓄積容量電極とのコンタクトホール7を設ける構成とする。このような構成とすることで、蓄積容量電極から共通電極への電位供給についても、安定して行うことが可能となる。

10

【 0 0 1 7 】

なお、本発明は上述した実施の形態の層構成、各層の積層順序に限定されることなく、蓄積容量形成用パターンに電位を供給する画素電極を有するあらゆる液晶表示装置に適用可能である。

【 0 0 1 8 】

【発明の効果】

本発明によれば、画素内の蓄積容量形成用パターンに電位を供給する画素電極に断線が生じた場合でも、所望の蓄積容量を形成可能であり、表示品位の高い表示装置を得ることができる。

20

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における液晶表示装置の略1画素の平面図である。

【図2】図1におけるA - A部 ~ D - D部の各部分における製造工程を示す断面図である。

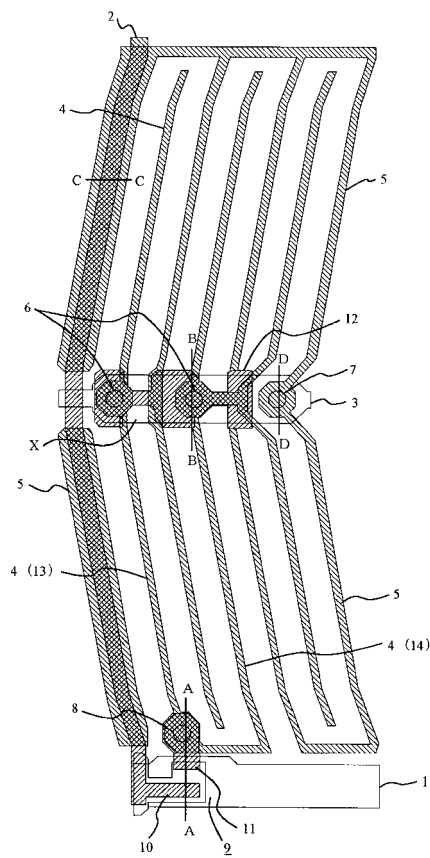
【符号の説明】

- 1 走査線
- 2 映像信号線
- 3 蓄積容量電極
- 4 画素電極
- 5 共通電極
- 6 画素電極4と蓄積容量形成用パターン12とを接続するコンタクトホール
- 7 共通電極5と蓄積容量電極3とを接続するコンタクトホール
- 8 画素電極4とドレイン電極11とを接続するコンタクトホール
- 9 薄膜トランジスタ
- 10 ソース電極
- 11 ドレイン電極
- 12 蓄積容量形成用パターン
- 13 画素電極における蓄積容量形成用パターンへの第1の電位供給経路
- 14 画素電極における蓄積容量形成用パターンへの第2の電位供給経路
- 15 絶縁性基板
- 16 ゲート絶縁膜
- 17 半導体膜
- 18 コンタクト膜
- 19 絶縁膜

30

40

【図 1】



【図 2】

|     | TFT部(A-A部) | 容量部(B-B部) | ノス配線部(C-C部) | 共通電極(D-D部) |
|-----|------------|-----------|-------------|------------|
| (a) |            |           |             |            |
| (b) |            |           |             |            |
| (c) |            |           |             |            |
| (d) |            |           |             |            |
| (e) |            |           |             |            |

---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/36

(56)参考文献 特開平 0 9 - 2 3 0 3 8 0 ( J P , A )  
特開平 1 1 - 3 5 2 5 1 2 ( J P , A )  
特開平 1 1 - 3 1 1 8 0 8 ( J P , A )  
特開 2 0 0 3 - 2 0 7 8 0 3 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
G02F 1/1343

|               |                                                                                                                                                                                                                                                                                                                     |         |            |
|---------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)       | 液晶表示装置                                                                                                                                                                                                                                                                                                              |         |            |
| 公开(公告)号       | <a href="#">JP4316909B2</a>                                                                                                                                                                                                                                                                                         | 公开(公告)日 | 2009-08-19 |
| 申请号           | JP2003078306                                                                                                                                                                                                                                                                                                        | 申请日     | 2003-03-20 |
| 申请(专利权)人(译)   | 有限公司高级显示                                                                                                                                                                                                                                                                                                            |         |            |
| 当前申请(专利权)人(译) | 三菱电机株式会社                                                                                                                                                                                                                                                                                                            |         |            |
| [标]发明人        | 永野慎吾<br>升谷雄一                                                                                                                                                                                                                                                                                                        |         |            |
| 发明人           | 永野 慎吾<br>升谷 雄一                                                                                                                                                                                                                                                                                                      |         |            |
| IPC分类号        | G02F1/1343 G09G3/20 G09G3/36 G02F1/1362                                                                                                                                                                                                                                                                             |         |            |
| CPC分类号        | G02F1/134363 G02F1/136213 G02F1/136286                                                                                                                                                                                                                                                                              |         |            |
| FI分类号         | G02F1/1343 G09G3/20.621.J G09G3/20.621.M G09G3/20.670.A G09G3/20.680.G G09G3/36                                                                                                                                                                                                                                     |         |            |
| F-TERM分类号     | 2H092/GA12 2H092/GA13 2H092/GA14 2H092/GA24 2H092/JA24 2H092/JB01 2H092/JB11 2H092/JB61 2H092/JB63 2H092/JB64 2H092/JB67 2H092/JB69 2H092/NA11 2H092/NA13 2H092/NA17 2H092/NA25 5C006/BB16 5C006/BC06 5C006/BC20 5C006/BC22 5C006/BC23 5C006/EB04 5C006/EB05 5C006/FA18 5C080/AA10 5C080/BB05 5C080/DD28 5C080/JJ06 |         |            |
| 其他公开文献        | JP2004287030A5<br>JP2004287030A                                                                                                                                                                                                                                                                                     |         |            |
| 外部链接          | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                           |         |            |

#### 摘要(译)

要解决的问题：即使在像素电极中产生断开，也通过形成所需的存储电容来提供具有高显示质量的液晶显示器。  
 ŽSOLUTION：在具有用于形成存储容量的图案12的液晶显示器中，该图案12经由存储电容电极3和绝缘膜设置并且连接到像素电极4并且通过在像素电极4和公共电极之间施加电场来执行显示电极5在与绝缘基板几乎平行的方向上与像素电极相对设置以对准液晶，像素电极4具有至少两个到图案12的电位供应路径，用于形成存储电容。Ž

