

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-39380

(P2010-39380A)

(43) 公開日 平成22年2月18日(2010.2.18)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G02F 1/1343 (2006.01)</b>	G02F 1/1343	2H092
<b>G02F 1/1333 (2006.01)</b>	G02F 1/1333	2H189
<b>G09F 9/30 (2006.01)</b>	G09F 9/30 349Z	5B087
<b>G09F 9/00 (2006.01)</b>	G09F 9/00 366A	5C094
<b>G06F 3/041 (2006.01)</b>	G09F 9/00 338	5G435
審査請求 未請求 請求項の数 15 O L (全 23 頁) 最終頁に続く		

(21) 出願番号 特願2008-204593 (P2008-204593)  
 (22) 出願日 平成20年8月7日(2008.8.7)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100094053  
 弁理士 佐藤 隆久  
 (72) 発明者 小糸 健夫  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 (72) 発明者 野口 幸治  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 Fターム(参考) 2H092 GA17 GA62 HA03 JA24 JB54  
 JB58 NA25 NA27 PA01 PA02  
 PA06 PA08 PA09 QA09

最終頁に続く

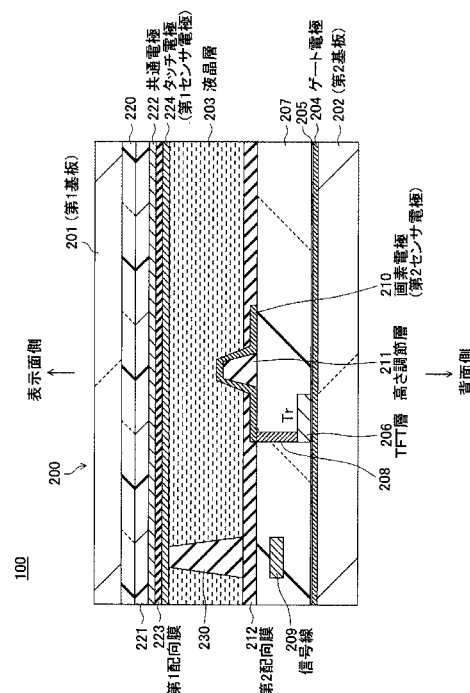
(54) 【発明の名称】 液晶表示装置およびその製造方法

## (57) 【要約】

【課題】コスト増となるプロセスを必要とせず、信頼性が高く、高感度で、かつ、表示性能に影響を与えない抵抗膜式のタッチセンサ機能を一体化した液晶表示装置を提供する。

【解決手段】カラーフィルタ基板201と、TFTアレイ基板202と、両基板間の液晶層203と、カラーフィルタ基板201に形成され液晶層に接する第1配向膜223と、第1配向膜223上のセンサ電極224と、TFTアレイ基板202に形成される第2センサ電極(画素電極210)と、を有する。

【選択図】図1



**【特許請求の範囲】****【請求項 1】**

表示面側の第 1 基板と、  
背面側の第 2 基板と、  
前記第 1 および第 2 基板間に形成されている液晶層と、  
前記第 1 および第 2 基板の一方の基板に形成され、前記液晶層に接する配向膜と、  
前記配向膜の前記液晶層に接する面に形成されている第 1 センサ電極と、  
前記第 1 および第 2 基板の他方の基板側に形成され、前記表示面側から前記第 1 基板が  
押されたときに前記第 1 センサ電極と接触または接近する第 2 センサ電極と、  
を有する液晶表示装置。

10

**【請求項 2】**

前記表示面からみた平面が複数の画素で区分され、  
前記複数の画素の各々が遮光領域と光透過領域とを有し、  
前記第 1 センサ電極が前記遮光領域に形成されている  
請求項 1 に記載の液晶表示装置。

**【請求項 3】**

前記表示面からみた平面が複数の画素で区分され、  
前記複数の画素で共通な共通電極が形成され、  
前記第 1 センサ電極は前記共通電極と電氣的に接続されている  
請求項 2 に記載の液晶表示装置。

20

**【請求項 4】**

前記他方の基板に高さ調整層が形成され、  
前記高さ調整層と一部重なって前記第 2 センサ電極が形成され、  
前記第 2 センサ電極上に他方基板側配向膜が形成され、  
前記高さ調整層が前記液晶層の厚さ方向に所定の高さを有することによって、当該高さ  
調整層の突出端面に接する領域で、前記他方側配向膜が前記第 2 センサ電極上に形成され  
ない、あるいは、前記他方基板側配向膜の前記第 2 センサ電極上に接する部分が周囲の他  
の部分より薄い  
請求項 1 に記載の液晶表示装置。

**【請求項 5】**

前記高さ調整層が遮光材料から形成されている  
請求項 4 に記載の液晶表示装置。

30

**【請求項 6】**

前記一方の基板は、前記配向膜が形成される面の一部に凹部を有し、  
前記凹部内に、当該凹部の内外に連続する前記配向膜と、当該凹部内に形成されている  
前記第 1 センサ電極とが積層されている  
請求項 4 に記載の液晶表示装置。

**【請求項 7】**

前記一方の基板と前記配向膜との間に、光透過部に対応してカラーフィルタ層が形成さ  
れ、  
前記凹部は、前記カラーフィルタ層が形成されていない部分で隣接するカラーフィルタ  
層のエッジ形状を反映して形成されている  
請求項 6 に記載の液晶表示装置。

40

**【請求項 8】**

前記第 1 センサ電極は、前記表示面側から見た平面パターンが、少なくとも有効画素領  
域内で一方の方向に長い矩形状またはライン状の形状を有する  
請求項 1 に記載の液晶表示装置。

**【請求項 9】**

前記第 1 センサ電極の、前記矩形状またはライン状の形状を有する部分は、有効画素領  
域の外で互いに電氣的に接続されている

50

請求項 8 に記載の液晶表示装置。

【請求項 10】

前記液晶層に局部的に異なる電界をかけることが可能にマトリクス配置された複数の画素電極と、画素電極ごとの印加電圧をマトリクス駆動するための配線群と、当該配線群内の信号線と前記画素電極との接続を制御するトランジスタとが、前記他方の基板に形成されることによって、前記表示面からみた平面が複数の画素で区分され、

前記第 2 センサ電極は、前記画素電極を兼用して画素ごとに設けられ、

前記信号線は、前記複数の画素のマトリクス配置において画素列ごとに配置され、

複数の前記信号線に接続された回路であって、前記第 1 センサ電極と前記画素電極との間の電気的な変化を読み出す読み出し回路を有する

10

請求項 1 に記載の液晶表示装置。

【請求項 11】

前記液晶層に局部的に異なる電界をかけることが可能にマトリクス配置された複数の画素電極と、画素電極ごとの印加電圧をマトリクス駆動するための配線群と、当該配線群内の信号線と前記画素電極との接続を制御するトランジスタとが、前記他方の基板に形成されることによって、前記表示面からみた平面が複数の画素で区分され、

複数の画素に 1 つの割合で前記平面内に検出領域が配置され、

前記検出領域が、

前記第 2 センサ電極と、

前記第 2 センサ電極が前記第 1 センサ電極と接触または接近したときの電気的な変化を出力するための検出線と、を含む

20

請求項 1 に記載の液晶表示装置。

【請求項 12】

前記液晶層に局部的に異なる電界をかけることが可能にマトリクス配置された複数の画素電極と、画素電極ごとの印加電圧をマトリクス駆動するための配線群と、当該配線群内の信号線と前記画素電極との接続を制御するトランジスタと、前記第 2 センサ電極と、前記第 2 センサ電極が前記第 1 センサ電極と接触または接近したときの電気的な変化を出力するための検出線と、当該検出線と前記第 2 センサ電極との接続を制御する検出トランジスタとが、前記他方の基板に形成されることによって、前記表示面からみた平面が複数の画素で区分されている

30

請求項 1 に記載の液晶表示装置。

【請求項 13】

前記第 1 センサ電極は、前記表示面側から見た平面パターンが、少なくとも有効画素領域内で一方の方向に長い矩形状またはライン状の形状を有し、

前記第 2 センサ電極は、前記表示面側から見た平面パターンが、少なくとも有効画素領域内で前記一方の方向と直交する他方の方向に長い矩形状またはライン状の形状を有し、

前記第 1 センサ電極に対し矩形状またはラインの長手方向に電圧を印加したときに、前記第 2 センサ電極の電位変化を検出し、前記第 2 センサ電極に対し矩形状またはラインの長手方向に電圧を印加したときに、前記第 1 センサ電極の電位変化を検出し、当該 2 回の検出における電位変化から、前記第 1 センサ電極と前記第 2 センサ電極とが接触または接近した箇所を検出する

40

請求項 1 に記載の液晶表示装置。

【請求項 14】

第 1 基板に所定の機能膜を形成する第 1 ステップと、

第 2 基板に所定の機能膜を形成する第 2 ステップと、

前記第 1 基板を表示面側に、前記第 2 基板を背面側に配置してパネルフレームに固定し、前記第 1 および第 2 基板間に液晶を注入して封止する第 3 ステップと、を含む、

前記第 2 ステップが、前記第 2 基板の一部の領域に第 2 センサ電極を形成するステップ

50

を含み、

前記第 1 ステップが、

前記第 1 基板に配向膜を形成するステップと、

前記配向膜上の一部の領域であって、前記第 3 ステップで形成される前記液晶の層を介して前記第 2 センサ電極と対向する位置に、第 1 センサ電極を形成するステップと、

前記第 1 センサ電極を形成した状態で、前記配向膜を一方向にラビングするステップと、

を含む

液晶表示装置の製造方法。

【請求項 15】

10

前記第 1 センサ電極を形成するステップでは、前記ラビングの方向に長い矩形状またはライン状の形状を少なくとも有効画素領域内で有するパターンとなるように前記第 1 センサ電極を形成する

請求項 14 に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、第 1 および第 2 基板間の液晶を挟んで対向するように 2 つのセンサ電極を配置した、タッチセンサ機能を有する液晶表示装置と、その製造方法に関する。

【背景技術】

20

【0002】

液晶表示装置は、薄型、軽量、低消費電力といった利点を有する。このため、液晶表示装置は、携帯電話、デジタルカメラなどのモバイル用途の電子機器において多く使用されている。

液晶表示装置は、一对の基板の間に液晶が封入された液晶パネルを有している。液晶表示装置は、液晶パネルの背面に設けられたバックライトなどの平面光源から照射された光を、液晶パネルが変調する。そして、変調した光によって画像の表示が液晶パネルの正面（表示面を見る側）にて実施される。

【0003】

近年、液晶表示装置において、液晶表示装置の画面上に表示されたアイコン等を利用してユーザの指示内容を示すデータを直接、入力する「タッチパネル」と呼ばれるセンサ機能を有する液晶表示装置が実現されている。

30

タッチパネルは、液晶表示装置の画面上に示す指示内容を人の手または物体（たとえばスタイラスペン）で選択できるように液晶表示装置の表示面側に設置される。人の手または物体がタッチパネルに直接、接触すると、タッチパネルは手または物体が接触するパネル面内の位置を検出する。液晶表示装置は、接触が検出された位置に応じて指示された内容を入力信号として受け入れ、この入力信号に基づく動作を実行する。

【0004】

タッチパネルを備える液晶表示装置は、コンピュータ等に使用される場合、キーボードやマウスのような、本体およびディスプレイとは別の付属部品としての入力装置を必要としない。あるいはタッチパネルが、これらの入力装置を補助する別の入力装置を提供する。また、携帯電話のようなモバイル製品にタッチパネルが使用される場合、キーパッドのような入力装置を必要としない、あるいは、キーの数を減らせる。

40

以上より、タッチパネルを液晶表示装置に実装すると、個別の付属部品点数が削減される。製品の提供側にとっては、付属部品点数が少ないと、製品設計の自由度が増し、小型化や利便性向上を進展させて商品力を高めるといった利益をもたらす。このことは利用者側にも製品の低価格化、高機能化、利便性向上といった利益をもたらす。そのため、タッチパネルの使用が年々拡大している傾向にある。

【0005】

タッチパネルの実装方法としては、タッチパネルを液晶表示パネルの表示面側に付加し

50

た液晶表示装置が知られている。

しかしながら、タッチパネルを外付けで付加することが表示装置の薄型化に不利であり、製造コスト増の要因になる。また、タッチパネルを外付けにした液晶表示装置は、屈折界面の影響により映像表示時の光学特性が変化し、画像の視認性が低下する。このため、液晶表示パネルとタッチパネルを一体化して形成することが検討されている。

【0006】

タッチパネルの検出方式としては、抵抗膜方式、静電容量方式、光学式が知られている。このうち抵抗膜方式のタッチパネルは1点検出が原則であり、用途が限られる。

【0007】

液晶表示パネルとタッチパネルを一体化することは各方式で検討されている。

とくに抵抗膜方式で液晶表示パネルとタッチパネルを一体化すると、表示のための画素アレイ駆動配線を抵抗変化検出のための配線としても有効に使うことができることから、表示の解像度を低下させることがなく、センサによる位置検出の精度が高く、また、多点検出等の付加機能も得ることもできる。

【0008】

抵抗膜方式で液晶表示パネルとタッチパネルを一体化するために、ユーザが指などでパネル表面を押したときに互いに接触する一対の電極（以下、第1および第2のセンサ電極、または、タッチ（接触）電極という）を、液晶層を挟む2つの基板に形成する接触センサ付きの液晶表示装置が知られている（例えば、特許文献1参照）。

このような構造の抵抗膜式のタッチセンサ機能を有する液晶表示装置では、2つのセンサ電極を、液晶層を挟んで互いに接触可能に形成する必要がある。

【0009】

ところが、一般に、液晶分子の配向方向を決める配向膜に接するように、液晶層が位置する。このため、上記構造を適用するためには、第1および第2のセンサ電極が配向膜を間に介在させた状態で接触することを余儀なくされる。このため、センサ電極が接触する部分の配向膜が削れて、配向不良を起したり、削れた配向膜が液晶中を浮遊して表示不良を起したりするおそれがある。このような構造の抵抗膜式の液晶表示装置では、上記の理由から、繰り返し使用することによって表示品位が維持できなくなるおそれがある。

【0010】

かかる不都合を回避するために、センサ電極が接触する部分の配向膜を除去した、抵抗膜式のタッチセンサ機能を有する液晶表示装置が知られている（例えば、特許文献2参照）。

【特許文献1】特開2001-75074号公報

【特許文献2】特開2007-52368号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

上記特許文献2には、抵抗膜式のタッチセンサ機能を有する液晶表示装置の製造において、インクジェットに用いる微細ノズルから溶剤を配向膜の局所に塗布し、その部分の配向膜を溶かすことでタッチ電極の表面を露出させる技術が開示されている。

【0012】

しかし、このような工程はスループットが低いと予想され、製造コストが増加する。一旦付けた配向膜を局所的に完全に除去することは難しく、歩留まりの低下も懸念される。また、インクジェット技術の適用は新規設備の投資が必要になることを意味し、この点でも製造コストが増加する。

【0013】

さらに、局所的に溶剤を塗布する技術では、表面を露出させたいタッチ電極周囲でも一部、配向膜が溶解することを想定しなくてはならず、配向膜除去が表示に影響しないように面積的なマージンが必要となるので、画素内で実質的に表示に寄与する以外の余分な面積が増大する。このことは、例えば透過型液晶表示装置における開口率（光の透過部の画

10

20

30

40

50

素面積に占める割合)が低下した場合と同様な不利益を与える。このため、配向膜除去による面積的なマージン増大は、画面の輝度低下という不利益をもたらす可能性が高い。

【0014】

本発明は、コスト増となるプロセスを必要とせず、信頼性が高く、高感度で、かつ、表示性能に影響を与えない抵抗膜式のタッチセンサ機能を一体化した液晶表示装置を提供するためのものである。

【課題を解決するための手段】

【0015】

本発明の第1観点に関わる液晶表示装置は、表示面側の第1基板と、背面側の第2基板と、前記第1および第2基板間に形成されている液晶層と、前記第1および第2基板の一方の基板に形成され、前記液晶層に接する配向膜と、前記配向膜の前記液晶層に接する面に形成されている第1センサ電極と、前記第1および第2基板の他方の基板側に形成され、前記表示面側から前記第1基板が押されたときに前記第1センサ電極と接触または接近する第2センサ電極と、を有する。

10

【0016】

本発明では好適に、前記表示面からみた平面が複数の画素で区分され、前記複数の画素の各々が遮光領域と光透過領域とを有し、前記第1センサ電極が前記遮光領域に形成されている。

さらに好適に、前記表示面からみた平面が複数の画素で区分され、前記複数の画素で共通な共通電極が形成され、前記第1センサ電極は前記共通電極と電氣的に接続されている。

20

【0017】

本発明では好適に、前記他方の基板に高さ調整層が形成され、前記高さ調整層と一部重なって前記第2センサ電極が形成され、前記第2センサ電極上に他方基板側配向膜が形成され、前記高さ調整層が前記液晶層の厚さ方向に所定の高さを有することによって、当該高さ調整層の突出端面に接する領域で、前記他方側配向膜が前記第2センサ電極上に形成されない、あるいは、前記他方基板側配向膜の前記第2センサ電極上に接する部分が周囲の他の部分より薄い。

さらに好適に、前記一方の基板は、前記配向膜が形成される面の一部に凹部を有し、前記凹部内に、当該凹部の内外に連続する前記配向膜と、当該凹部内に形成されている前記第1センサ電極とが積層されている。

30

【0018】

本発明では好適に、前記第1センサ電極は、前記表示面側から見た平面パターンが、少なくとも有効画素領域内で一方の方向に長い矩形状またはライン状の形状を有する。

【0019】

以上の構成では、一方の基板に配向膜を介して第1センサ電極が形成されている。配向膜は第1センサ電極の下地の膜であり、配向膜によって第1センサ電極の表面が覆われていない。また、他方の基板側の、液晶層を挟んで第1センサ電極と対向する位置に、第2センサ電極が配置されている。

この状態で表示面側の一方の基板が押されると外圧によって基板が撓む。外圧により基板が撓むと第1センサ電極が第2センサ電極と接触し、第1、第2センサ電極の少なくとも一方の電位が接触前と変化する。あるいは接触に至らなくとも近接するため、第1センサ電極と第2センサ電極間に電氣的な変化、例えば容量変化が生じる。このような電氣的な変化を外部に引き出して検出するか、内蔵の検出手段で検出することで、基板が押された位置が検出される。

40

【0020】

より詳細な構成として、第2センサ電極と画素電極が兼用されている構成(第1構成)、画素とは別の検出領域が所定の規則で配置されている場合(第2構成)、画素内に画素電極とは別の第2センサ電極が配置されている場合(第3構成)、第1センサ電極と第2センサ電極が、互いに直交する方向に長く、複数の画素に共通な長いパターンで形成され

50

、接触による抵抗変化を読み出す場合（第４構成）が採用可能である。

【００２１】

本発明に関わる液晶表示装置の製造方法は、第１基板に所定の機能膜を形成する第１ステップと、第２基板に所定の機能膜を形成する第２ステップと、前記第１基板を表示面に、前記第２基板を背面側に配置してパネルフレームに固定し、前記第１および第２基板間に液晶を注入して封止する第３ステップと、を含み、前記第２ステップが、前記第２基板の一部の領域に第２センサ電極を形成するステップを含み、前記第１ステップが、前記第１基板に配向膜を形成するステップと、前記配向膜上の一部の領域であって、前記第３ステップで形成される前記液晶の層を介して前記第２センサ電極と対向する位置に、第１センサ電極を形成するステップと、前記第１センサ電極を形成した状態で、前記配向膜を一方向にラビングするステップと、を含む。

10

本発明では好適に、前記第１センサ電極を形成するステップでは、前記ラビングの方向に長い矩形状またはライン状の形状を少なくとも有効画素領域内に有するパターンとなるように前記第１センサ電極を形成する。

【発明の効果】

【００２２】

本発明によれば、コスト増となるプロセスを必要とせず、信頼性が高く、高感度で、かつ、表示性能に影響を与えない抵抗膜式のタッチセンサ機能を一体化した液晶表示装置を提供することができる。

20

【発明を実施するための最良の形態】

【００２３】

以下、本発明の実施形態を、透過型液晶表示装置を主な例として、図面を参照して説明する。

【００２４】

《第１実施形態》

図１および図２は、透過型液晶表示装置の概略的な断面図である。図３は、透過型液晶表示装置が有する画素の一部を示す概略的な平面図である。図３のＡ－Ａ線に沿う断面が、ほぼ図１に示す断面に相当する。図３のＢ－Ｂ線に沿う断面が、ほぼ図２に示す断面に相当する。

30

図１および図２に図解する液晶表示装置１００は、液晶パネル２００と、バックライト（不図示）と、液晶パネルやバックライトを駆動する駆動部（不図示）とを有する。

図１および図２に示す液晶パネル２００は、図の上側が「表示面側」、図の下側が「背面側」である。バックライトは背面側に液晶パネル２００と近接配置される。

【００２５】

液晶パネル２００においては、「表示面側の第１基板」としてのカラーフィルタ基板２０１と、「背面側の第２基板」としてのＴＦＴアレイ基板２０２とが間隔を隔てるように対面している。ＴＦＴアレイ基板２０２は「駆動基板」とも呼ばれ、カラーフィルタ基板２０１は「対向基板」とも呼ばれる。

ＴＦＴアレイ基板２０２は、詳細は後述するが、画素電極、配線、トランジスタがマトリクス配置されている。これにより、液晶パネル２００を、例えば表示面側から見ると複数の画素ＰＩＸがマトリクス配置される。画素は階調変化が可能な最小単位である。

40

【００２６】

図１および図２に示すように、カラーフィルタ基板２０１とＴＦＴアレイ基板２０２との間に挟まれるように、液晶層２０３が形成されている。

詳細は後述するが、カラーフィルタ基板２０１とＴＦＴアレイ基板２０２のそれぞれに所定の機能層を積層して形成した後に、互いに対向して２枚の基板を配置し、その間に液晶を注入して封止することで、液晶層２０３が形成される。

【００２７】

ＴＦＴアレイ基板２０２は、例えばガラスなどの透明度が高い材料から形成され、その上にトランジスタＴｒのゲート電極２０４が形成されている。ゲート電極２０４上に薄い

50

ゲート絶縁膜 205 を介して、トランジスタ Tr のボディ領域となる TFT 層 206 が形成されている。図 1 および図 2 では TFT アレイ基板 202 上に直接、ゲート電極 204 が形成されている。しかし、絶縁層上にゲート電極 204 を形成してもよい。また、詳細は図示を省略しているが、TFT 層 206 に不純物を注入してソース領域とドレイン領域を形成している。

#### 【0028】

なお、ゲート電極 204 は、図 1 に示す断面に沿って長く配線されて走査線を兼用する。ゲート電極 204 はモリブデンなどの高融点金属材料からなるため、その配線抵抗を下げたい場合は、図示しない上層の配線に適直接続されている。

#### 【0029】

このように形成されたトランジスタ Tr を埋め込むように多層絶縁膜 207 が、TFT アレイ基板 202 に形成されている。

多層絶縁膜 207 内に導電層、例えばトランジスタのプラグ 208、あるいは、アルミニウム等の金属配線からなる信号線 209 が埋め込まれている。信号線 209 は、図 3 に示すようにゲート電極 204 (走査線) と直交する方向に長く配線されている。

#### 【0030】

平坦化膜 205 上に、プラグ 208 上に接続し「第 2 センサ電極」を兼用する画素電極 210 が形成されている。画素電極 210 は透明電極材料からなる。

第 1 実施形態の液晶表示装置 100 は、「VA ECB モード」の液晶表示装置である。このため、図 3 に示すように画素電極 210 は、画素 PIX のほぼ全域に一枚の大きな面積の電極として配置されている。透明材料からなる画素電極 210 と、その周囲の何も光を遮る部材がない領域が「光透過領域」、ゲート電極 204 や信号線 209 の配線、さらには、トランジスタ Tr 等によって光の透過が遮られる領域が「遮光領域」と呼ばれる。

#### 【0031】

画素電極 210 は、画素ごとに液晶層 203 に対して電界を印加するための電極である。この電界印加時の画素電極 210 の電位 (表示画素電位) は、画素階調を決めるため、表示画素電位を与えるために信号線 209 から映像信号が供給され、その映像信号の所定の電位をトランジスタ Tr でサンプリングする。

液晶層 203 に対して電界を印加するためのもう片方の電極は、後述するように、カラーフィルタ基板 201 側に形成されている。

画素電極 210 の一部分の下に、高さ調整層 211 が形成され、画素電極 210 の上に「他方基板側配向膜」としての第 2 配向膜 212 が予め形成されている。高さ調整層 211 と第 2 配向膜 212 の詳細は後述する。

#### 【0032】

カラーフィルタ基板 201 は、その液晶層側の面に、複数の機能膜が積層されている。より詳細には、カラーフィルタ基板 201 は、例えばガラスなどの透明度が高い材料から形成され、その上にカラーフィルタ層 220 が形成されている。カラーフィルタ層 220 は、図 2 の断面で見ると分かるが、例えば赤 (R) などの所定の色が染色されたフィルタ領域 220A を有する。フィルタ領域 220A の色は 1 画素に 1 色が指定され、その色配列は所定のパターンで決められている。例えば、赤 (R)、緑 (G)、青 (B) の 3 色の配列を 1 単位として、この色配列がマトリクス状に繰り返されている。

フィルタ領域間に非フィルタ領域 220B を設ける場合と、設けない場合がある。図 2 では非フィルタ領域 220B が設けられている。非フィルタ領域 220B は遮光のためのブラックマトリクス領域としてもよいし、後述する他の実施形態のように段差を形成するために、カラーフィルタ膜を局所的に除去した構成でもよい。

#### 【0033】

カラーフィルタ層 220 上に平坦化膜 221 が形成され、その上に、さらに「対向電極」とも称せられる共通電極 222 が形成されている。共通電極 222 は透明電極材料からなり、複数の画素、例えば有効画素領域の全画素で共通な 1 枚のブランケット電極として

10

20

30

40

50



形成されている。

共通電極 222 上に第 1 配向膜 223 が形成されている。

【0034】

本実施形態では、この第 1 配向膜 223 上に「第 1 センサ電極」としてのセンサ電極 224 が形成されている。「第 1 センサ電極」としてのセンサ電極 224 が第 1 配向膜 223 上に形成されていることは、本発明の実施形態における大きな特徴の 1 つである。

センサ電極 224 は、有効画素領域全体で見ると、格子状、平行ストランド状、あるいは、矩形状に形成されている。

なかでも平行ストランド状、あるいは、矩形状にセンサ電極 224 を形成することが望ましく、この場合、その矩形やラインの長手方向は第 1 配向膜 223 のラビングの方向と略一致させることが、さらに望ましい。このラビングと電極パターンの関係の詳細は後述する。

【0035】

センサ電極 224 は第 1 配向膜 223 上に形成され、その表面（液晶層 203 に望む面）が画素電極 210 と対向している。

よって、外からの力でカラーフィルタ基板 201 が押されると、センサ電極 224 が画素電極 210 に接触してタッチセンサによる押圧位置の検出が行われる。

なお、液晶層 203 を厚さ方向に支えるスペーサ 230 が画素ごとに配置されているため、外からの力がかかってもある程度までしか液晶層 203 が変形しない。スペーサ 230 は、センサ電極 224 と画素電極 210 との接触箇所でも大きく液晶層 203 が変形する（カラーフィルタ基板 201 が撓む）ように適宜、その配置箇所と大きさ（強度）が決められている。

【0036】

ここで画素電極 210 を形成する下地には、予め、高さ調整層 211 が形成されている。高さ調整層 211 は、どのような平面形状でもよいが、例えば図 3 に示すように、楕円の孤立パターンとして形成される。高さ調整層 211 を設けた目的は、画素電極 210 とセンサ電極 224 との接触を良好なものとすることと、第 2 配向膜 212 が、画素電極 210 のセンサ電極 224 の接触部分に形成されないようにすることである。高さ調整層 211 は、高さ調整層 211 上の画素電極 210 部分に第 2 配向膜 212 が形成されないような高さを有する。ここで「高さ」とは液晶層 203 の厚さ方向のサイズをいう。プロセスにも依存するが、高さ調整層 211 の高さが  $2[\mu\text{m}]$  以上とすることが望ましい。また、この高さ調整層 211 を光透過領域に設けると、光透過の妨げとなるため、遮光部（例えばブラックマトリクスや配線の影となる遮光領域）に設けることが望ましい。図 3 では、ゲート電極の影となる部分に高さ調整層 211 を形成しているが、例えば信号線 209 の影となる領域などに、これを形成してもよい。

【0037】

なお、高さ調整層 211 の高さによっては、高さ調整層 211 の突出端面上に位置する画素電極 210 部分の上に、第 2 配向膜 212 が薄く形成されることも許容される場合がある。つまり、画素電極 210 とセンサ電極 224 との接触に影響がない程度の薄い第 2 配向膜 212 の形成なら許容される。そのような薄い第 2 配向膜 212 が高さ調整層 211 の突出端面上に位置する画素電極 210 部分の上に形成される程度にまで、高さ調整層 211 の高さを低くしてもよい。ただし、接触に影響がある程度に厚い第 2 配向膜 212 の形成は、高さ調整層 211 を設ける趣旨を損なうため、許容されない。

【0038】

図 4 に、画素の等価回路を、タッチ検出やデータ書き込みのための回路とともに示す。

図 4 に図解する画素 PIX の等価回路において、図 1 ~ 図 3 に図示して既に説明した構成を同一符号で示している。

ここで液晶層 203 をキャパシタ誘電体とするキャパシタの一方電極が画素電極 210 により形成され、他方電極が共通電極 222 により形成されている。

このキャパシタと等価回路上で並列にセンサスイッチ  $SW_s$  が形成されている。このセ

10

20

30

40

50

ンサスイッチ  $SW_s$  は、制御端子がない 2 端子のスイッチであり、図 5 に示すように外から指などで押すときの圧力でオンし、圧力が解除されるとオフに復帰する。センサスイッチ  $SW_s$  の一方電極が画素電極 210、他方電極がセンサ電極 224 から形成されている。

#### 【0039】

トランジスタ  $Tr$  のソースとドレインの一方が画素電極 210 に接続され、ソースとドレインの他方が信号線 209 に接続されている。

トランジスタ  $Tr$  のゲートはゲート電極 204 に接続されている。不図示の垂直ドライバ等の走査回路からゲート電極 204 を介してゲート電圧  $V_{gate}$  が供給される。トランジスタ  $Tr$  はゲート電圧  $V_{gate}$  の電位によって制御される。

共通電極 222 とセンサ電極 224 は、共通電圧  $V_{com}$  の供給線 ( $V_{com}$  配線) に接続されている。

#### 【0040】

信号線 209 には、通常、駆動部内の 1 つの構成回路として、書き込み回路 ( $WRITE.C$ ) 301 がダイレクトに接続される。

本実施形態では、書き込み回路 301 とともに信号線 209 に「接触検出部」内の 1 つの構成回路として読み出し回路 ( $READ.C$ ) 2 が設けられている。読み出し回路 2 と書き込み回路 301 は、差動的に（「同時にオンすることはない」との意味）動作するスイッチ  $SW$  によって接続制御されてもよいが、このスイッチ  $SW$  は設けなくてもよい。なぜなら、スイッチの押圧がユーザに許可される場合、動作中のアプリケーションソフトに  
20 応じて、画面にスイッチの押圧がどのような指令（意味）に相当するかを表示する所定の画面が表示されており、その表示時間はある程度長い。一時的にデータを書き込んで表示している最中に画面が押され、これによりセンサスイッチ  $SW_s$  がオンして信号線 209 の電位が、例えば共通電圧  $V_{com}$  に固定されても、押圧が解除されると直ぐに同じ画面表示状態となり、押圧の前の状態が自動復帰するからである。

#### 【0041】

図 6 (A) ~ 図 6 (E) に接触検出時に印加されるパルス、および、信号線等の電圧の波形図を示す。図 6 に示す接触検出は、図 4 に示すようにスイッチ  $SW$  が作動的な制御信号で制御される場合の例である。図 6 (A) はトランジスタ  $Tr$  のゲート電圧  $V_{gate}$  の波形図である。図 6 (B) は信号線 209 の信号電圧  $V_{sig}$  の波形図である。図 6 (C) は  
30 共通電圧  $V_{com}$  の波形図である。図 6 (D) はスイッチ  $SW$  の書き込み側に印加される制御信号 ( $Write$ ) の波形図である。図 6 (E) はスイッチ  $SW$  の読み出し側に印加される制御信号 ( $Read$ ) の波形図である。以下、制御信号 ( $Write$ ) を“ライト信号 ( $Write$ )”と呼び、制御信号 ( $Read$ ) を“リード信号 ( $Read$ )”と呼ぶ。

#### 【0042】

時間  $T_1$  の前（初期状態）では、全ての信号および電圧がローレベルである。

時間  $T_1$  にて、図 6 (D) のようにライト信号 ( $Write$ ) がハイレベルになるとともに、信号電圧  $V_{sig}$  が図 4 の書き込み回路 301 によって信号線 209 に供給される。

時間  $T_2$  にて、図 6 (A) に示すように、ゲート電圧  $V_{gate}$  がハイレベルに活性化される。このとき、あるいは、時間  $T_2$  より前に図 6 (D) のようにライト信号 ( $Write$ ) がローレベルとなっている。このためスイッチ  $SW$  の書き込み側が閉じて信号線 209 がフローティングとなる。そのため、時間  $T_2$  でゲート電圧  $V_{gate}$  がハイレベルになってトランジスタ  $Tr$  がオンすると信号電圧  $V_{sig}$  の電荷の放電経路が形成される。

#### 【0043】

時間  $T_2$  の時点でタッチセンサがオンしている、つまり、図 5 に示すように画素電極 210 がセンサ電極 224 に接触しているとする。この場合、非常に大きな容量の  $V_{com}$  配線にフローティング状態の信号線 209 の電荷が放電されるため、図 6 (B) に実線で示すように信号電圧  $V_{sig}$  が大きく低下する。

一方、時間  $T_2$  の時点でタッチセンサがオフしている場合は、信号線 209 の電荷量が

10

20

30

40

50

低下するときでも、比較的小さい画素電極 210 等の容量のみ充電するために用いられる。このため、図 6 (B) に破線で示すように信号電圧  $V_{sig}$  は殆ど変化しない。

【0044】

このようにタッチセンサのオンとオフで大きく変化する信号電圧  $V_{sig}$  の電位を、十分な電位変化が予想される時間  $T_3$  のタイミングで検出する。具体的には、時間  $T_3$  にて、図 6 (E) に示すようにリード信号 (Read) が活性化し、信号線 209 を図 4 の読み出し回路 2 に接続する。読み出し回路 2 内にはセンスアンプ等の検出回路が内蔵されており、この検出回路により信号線 209 の電位が参照電位より大きい小さいかを検出する。そして、信号線 209 の電位が参照電位より大きい場合は「センサオフ」、小さい場合は「センサオン」と判断する。

なお、参照電位を変化させて信号線 209 の電位を段階的に調べ、より詳細にセンサの接触状態を検出するようにしてもよい。また、接触時間等を検出してもよい。

【0045】

その後は、リード信号 (Read) をオフし (非活性レベルに戻し)、再び、ライト信号 (Write) をオンして (活性化して) 信号線 209 を充電する。このとき以後は通常の表示が可能となる。その後、共通電圧  $V_{com}$  を反転して表示制御を続行する。

【0046】

図 7 (A) に、液晶パネル 200 全体の透視図 (表示面側からの透視図) を示す。

図 7 (A) に示すように、液晶パネル 200 は、TFT アレイ基板 202 と、それより一回り大きいカラーフィルタ基板 201 とを重ねて形成されている。カラーフィルタ基板 201 のほとんどの領域は、有効画素領域 200A を形成して映像表示に寄与する。

有効画素領域 200A は、図 7 (B1) に示す所定の色配列がなされている。一方、有効画素領域 200A の周囲四方は、表示特性が低いいため有効画素とならない周辺画素領域、液晶の封入のためのキャップを設けるための領域として枠領域が形成されている。この枠領域は表示装置としては無駄な領域であるが製造上、形成されることが必須な領域である。この枠領域には、図 7 (B2) に示すように、センサ電極 224 (図 1、図 2 参照) を電氣的に接続するセンサ電極枠 225 が、1 つの枠状に形成されている。センサ電極枠 225 は個々のセンサ電極 224 より幅が十分大きく、低抵抗なためセンサ電極 224 の電位分布を有効画素領域 200A 内で均一化する作用がある。

【0047】

センサ電極枠 225 は共通電圧  $V_{com}$  等の一定電圧で保持してもよいし、電位的にフローティングでもよい。タッチセンサがオンすると画素電極が、タッチ電極に電氣的に接続される。このとき、電極としての容量は画素電極の容量に比べると圧倒的にタッチ電極の容量が大きいため、タッチ電極の電位変動は無視でき、一定電位で保持しても、フローティングとしても作用としては余り変わらない場合がある。

また、電位変化を検出するのであれば、共通電圧  $V_{com}$  を基準とした所定の電位をタッチ電極に印加してからフローティングにしてもよい。

【0048】

このような液晶パネル 200 の製造方法は、大別すると、以下の 4 つの工程を含む。

第 1 ステップ：カラーフィルタ基板 201 上に必要な機能膜や層間膜、例えば、カラーフィルタ層 220、平坦化膜 221、共通電極 222、第 1 配向膜 223 およびセンサ電極 224 (第 1 センサ電極) を形成する。

第 2 ステップ：TFT アレイ基板 202 上に必要な機能膜や層間膜、例えば、ゲート電極 204、ゲート絶縁膜 205、TFT 層 206、多層絶縁膜 207、プラグ 208、信号線 209、画素電極 210 (第 2 センサ電極)、高さ調整層 211、第 2 配向膜 212 を形成する。

第 3 ステップ：第 1 ステップ後の第 1 基板 (カラーフィルタ基板 201) と、第 2 ステップ後の第 2 基板 (TFT アレイ基板 202) を、スペーサ 230 を介して貼り合わせる。

第 4 ステップ、さらに必要な機能膜、偏光板等を第 1 基板と第 2 基板の所定の側に固定

10

20

30

40

50

した後、出来上がった液晶パネル 200 をパネルフレームに固定する。さらに、別途形成したバックライトをパネルフレームに固定する。また、必要な部品を実装した基板を第 2 基板に接続するなどして液晶パネル 200 を完成させる。

#### 【0049】

本実施形態の液晶表示装置の製造方法は、上記第 1 ステップに特徴がある。

図 8 は、第 1 ステップの特徴部分を含むさらに詳細なステップのフロー図である。

図 8 のステップ S T 1 では、平坦化膜 221 ( 平坦化膜 221 が省略される場合はカラーフィルタ層 220 ) を形成する。

ステップ S T 2 では、第 1 配向膜 223 を、例えば日産化学工業製の「S E - 7 4 9 2 ( 製品型番 ) 」等の材料から塗布形成する。

ステップ S T 3 では、第 1 配向膜 223 上に第 1 センサ電極 ( 画素電極 210 と兼用する場合は画素電極 210 ) を、例えばスクリーン印刷などの手法により形成する。

#### 【0050】

ステップ S T 3 の前にラビングすると、ラビングの効果がステップ S T 3 の実施で大幅に低下するので、本実施形態では、その後のステップ S T 4 においてラビングを実施する。このようにしても液晶の光学特性が従来の構造と同等であることを確認した。

#### 【0051】

ただし、第 1 配向膜 223 の上にセンサ電極が形成された状態でのラビングでは、パフカスと呼ばれるラビング表面の削りカスがセンサ電極縁に溜まり、特性や歩留まり、信頼性に影響を与える可能性が心配された。

しかし、センサ電極の膜厚が薄いと、パフカスによる信頼性低下は生じないことが判明した。このとき、センサ電極パターンのラビング方向と整合をとるなどを行うと、さらに望ましい。

#### 【0052】

図 9 ( B ) に示すように、ラビング方向に対してほぼ平行な矩形、あるいはライン形状にセンサ電極 224 を形成しておく、望ましい。なお、この検討結果は、図 9 ( A ) のセンサ電極 224 を完全に排除するものではなく、センサ電極 224 のさらなる薄膜化や後述する凹部との併用などによって、図 9 ( A ) のようなパターン形状を採用しても信頼性が低下しないことは可能である。

#### 【0053】

以上の第 1 実施形態では、第 1 配向膜 223 上にセンサ電極 224 が形成されているため、センサ電極 224 の表面に配向膜がなく、タッチセンサの接触抵抗が小さく、感度が高い。また、センサ電極の接触、非接触の誤差が小さい。高さ調整層 211 を設けると、高感度で小さな誤差での接触検出がさらに容易であり、また、セルギャップに応じた接触圧が得られる。さらに、T F T アレイ基板 202 側の第 2 配向膜 212 を、第 2 センサ電極の突出端面に形成しないようにすることが容易である。

有効画素領域の外でセンサ電極 225 によりセンサ電極 224 を電氣的に接続すると、電位分布が均一で望ましい。

また、製造方法においては、特殊な製造方法の追加がなく、単にステップの順番を逆にすることで第 1 配向膜のセンサ接触が邪魔されない構造を実現できる。また、ラビング方向と、センサ電極 224 のパターンとの整合をよくすると、パフカスの発生が抑制され、さらに望ましい。

#### 【0054】

第 1 実施形態のように、画素電極 210 を第 2 センサ電極と兼用すると、開口率 ( 光透過領域の画素面積に占める割合 ) を大きくできて望ましい。

そうすることで、光学特性への影響が少ない。V A や T N 、E C B などアレイ側に画素電極があり、対向側に共通電極を配置している場合は、共通電極形成後に配向膜を形成し、その後にセンサ電極を形成する。このとき、センサ電極を共通電極にすることで、配向膜にピンホールがあったり、センサ電極形成の際にダメージがあったりと、配向膜が完全な絶縁膜でなかったとしても、接触する電極も共通電極となるため、センサ電極としての

10

20

30

40

50

機能（位置検出）または、表示としての共通電極の機能（画質）に影響がない。そのため、タッチパネル機能を持つために、センサ電極形成というプロセス追加になるが、プロセス選択の幅の広がり、さらには、歩留まりの面に与える影響が少なくて済む。

#### 【0055】

ところで、抵抗膜式のタッチパネルを表示パネルに外付けする場合、タッチパネルの有効検出領域の外で、有効検出領域内の接触に応じて変化した4点の電流値を読み取り、抵抗値の変化で有効検出領域内の接触位置を検出する。そのため、この読み取った4点の電流値により検出される位置は1点となる。

#### 【0056】

これに対し、本願の第1実施形態では、タッチパネルの機能を表示装置内に有し、しかも、接触電極を信号線と電氣的につなげ、センサ電極との接触による電位の変化を読み出している。

このため、どの画素で接触が生じているかが認識でき、位置検出精度が、上記外付けの抵抗膜式タッチパネルより高いという利点がある。また、第1実施形態では、画素ごとに接触が生じているかが分かるので、2点以上の接触検出が可能である。この点、上記外付けの抵抗膜式タッチパネルでは2箇所以上の検出は難しい。

#### 【0057】

第1実施形態では、さらに強く表示面が外部から押されると、1画素程度の接触だったものが、例えば10画素以上の広い範囲で接触と判定される。つまり、第1実施形態では、画素ごとの検出が可能ことから、接触面積の検出、あるいは、押圧力に応じた重量認識が可能となる。どのような理由から、点字パターンを表示面に押し付けた場合など、外圧を受ける範囲が形状を有する場合でも、その形状が認識できる。

#### 【0058】

以上のように、本実施形態によれば、最小で画素単位の解像度を得ることができ、その分、検出感度が高いだけでなく、さらに多点認識、形状認識、重量認識等が可能となり、外付けのタッチパネルとは異なる高機能を有するディスプレイ装置を提供できる。

#### 【0059】

#### 《第2実施形態》

図10は、FFSモードの液晶表示装置の概略的な断面図である。

共通電極222が、カラーフィルタ層220側はなく、カラーフィルタ基板201側に形成されていること、画素電極210が、共通電極222からの電界作用が液晶層203に及ぶように、短冊状にパターンニングされていると点が、第1実施形態と大きく異なる。

他の構成は、ほぼ第1実施形態と同様であり、第1配向膜223上にセンサ電極224が形成されている特徴は共通する。

よって、第1実施形態と同様な効果が得られる。

#### 【0060】

#### <変形例1>

第1配向膜223上のセンサ電極224上は、液晶がきちんと配向しないので、開口部に設置すると画質の低下が見られるため、センサ電極224の配置は非開口部が望ましい。遮光部としてアレイ基板側に設けられた側の走査線や信号線209に隠れるようにセンサ電極224を配置しても良い。

ただし、センサ電極224は対向基板（カラーフィルタ基板201）側に設置しているので、セル合わせマージンの必要がないカラーフィルタ基板201側のブラックマトリクスで隠すのが開口率を考慮すると望ましい。そこで、センサ電極224は光学特性には寄与しないので、モリブデン（Mo）やアルミニウム（Al）などの金属電極、ブラックマトリクスとして用いられる酸化クロム、導電性ブラックレジストなどを用いると、センサ電極224は遮光層を兼ねることができる。この際、工程の簡略化という効果、および、アライメント精度を加味する必要がないので、高開口率が実現できるという利点がある。

#### 【0061】

10

20

30

40

50

## &lt; 変形例 2 &gt;

画素電極 2 1 0 (画素電極 2 1 0 と兼用しない場合は、第 2 センサ電極) とセンサ電極 2 2 4 は、外圧が無いときは触れてはいけない。そのため、前述の高さ調整層 2 1 1 の高さで規定する画素電極 2 1 0 の突出端面の高さは通常、セルギャップ (液晶層 2 0 3 の定常 (外圧ゼロ) 時の厚さ) 以下になる。つまり、セルギャップが狭い場合などに前述の第 2 配向膜 2 1 2 の“はじき”が、安定しない場合が生じる。ここで“はじき”とは、第 2 配向膜 2 1 2 の形成時に、配向膜の塗布とラビングの過程を経たときに、高さ調整層 2 1 1 の存在によって、第 2 配向膜 2 1 2 が画素電極 2 1 0 の突出端面に形成されない、あるいは、接触に影響しないほど薄くしか形成されないことを意味する。

そこで、図 1 1 に示すように、カラーフィルタ基板 2 0 1 側のセンサ電極 2 2 4 を凹みに形成することで、画素電極 2 1 0 (または第 2 センサ電極) の突出端面の高さが、安定的に配向膜の“はじき”が安定して生じる高さの範囲に入ることが可能となる。

## 【0062】

カラーフィルタ基板 2 0 1 側に凹部を形成する手法としては、平坦化膜 2 2 1 をポジレジストで形成し、露光量でその凹みを調整する方法が、もっとも制御がよい。また、カラーフィルタ層 2 2 0 の非フィルタ領域 2 2 0 B を抜くことで段差を形成し、凹部の深さを調整することも可能である。そうすると、マスクを別途つくる必要や、別途工程を付加する必要なく、凹みが容易に作製できる利点がある。非フィルタ領域 2 2 0 B を抜くことと、平坦化膜 2 2 1 にくぼみを形成することを併用してもよい。

## 【0063】

## &lt; 変形例 3 &gt;

センサ電極 2 2 4 のパターンは、ラビング方向にほぼ平行な矩形やライン形状とする必要は必ずしもない。ラビング方向に長いパターン成分が、他の方向のパターン成分より多ければ、その差に応じた効果が得られる。

つまり、直交する x ベクトル、y ベクトルにおいて、ラビング方向が y 方向のとき、センサ電極は y ベクトルと平行に配置する。抵抗値などの関係や画素の形状がくの字になるなどセンサ電極 2 2 4 のパターンに x ベクトルと平行なパターン成分を含むときは、当該パターン成分が可能な限り少なくなるように配置する。つまり、ラビング方向以外のセンサ電極の方向ベクトルは、ラビングの方向ベクトルで、 $aX + AY$ 、 $bX + BY$ 、 $cX + CY$ 、・・・と表記できる。それに各々のセンサ電極の長さ、 $a$ 、 $b$ 、 $c$ 、・・・をかけたものは、 $(a + b + c + \dots) < (A + B + C + \dots)$  のような関係にある。

## 【0064】

例えばラビング方向と直行方向のセンサ電極が必要な場合も、平行な方向の本数を多くし、直行成分がある方向は少なくするように配置することで、信頼性の高いものが得られる。

上記のようにラビング方向を適切にしても、パネルの最外周にバフカスが溜まる。そこで、有効画素より外ならば、その影響が無いので、有効画素から、遠いところでパターン端を形成するか、有効画素より細かくスリットを切って、バフカスを外周でトラップする構造など、有効端以降にパターンを切って有効画素外でバフカスが溜まる構造を作ること

## 【0065】

## &lt; 変形例 4 &gt;

第 1 および第 2 実施形態のように、画素電極 2 1 0 を第 2 センサ電極と兼用すると、開口率 (光透過領域の画素面積に占める割合) を大きくできて望ましい。

ただし、図 1 2 (図 7 (B 1) に相当) ように、センサのみを有する別の画素 (斜線表示、実際には画素として機能しないので以下、「検出領域 DET」とも言う) として別途、RGB の各画素と所定の配列、割合で設けてもよい。この場合、センサのみを有する画素 (検出領域 DET) に信号線 2 0 9、走査線 (ゲート電極線) が適宜接続されている。このように第 2 センサ電極を画素電極 2 1 0 と兼用しない場合は、透明電極材料とする必

10

20

30

40

50

要がない。よって、第2センサ電極を、導電体（導電有機材料・金属）で形成するとよい。これにより第2センサ電極が遮光帯として働きる。この遮光帯は、半透過型液晶表示装置では、画素ごとの反射電極の代替物として利用可能である。この場合、無駄な領域の発生抑制や工程の削減が可能となる。遮光帯の影となる領域に周辺画素のトランジスタを集約して配置するとTFT膜の光リーク電流を低減することができる。

【0066】

<変形例5>

上述した変形例4では、画素電極210を第2センサ電極と兼用しないために、画素PIXと検出領域DETとを領域上で分けて形成している。

これに対し、変形例5では、画素PIX内に接触検出の機能を持たせるが、画素電極210を第2センサ電極と兼用しないようにする場合の画素パターン例を説明する。

【0067】

図13は、変形例5に関する画素の平面図である。

図13に図解する変形例5に関わる画素PIXは、ゲート電極204、信号線209、画素電極210、および、ゲート電極204がTFT層と交差する箇所に形成されているトランジスタTrを有することは、図3に図解する画素と共通する。

図13に図解する画素PIXは、さらに、新たな構成として、検出線213、検出ゲート線214、検出トランジスタTr（DET）のTFT層215、第2センサ電極216が追加されている。

【0068】

検出ゲート線214は、ゲート電極204と同様にモリブデン等の高融点金属から形成され、ゲート電極204と平行に配線されている。

TFT層215はトランジスタTrのTFT層206と同じ材料から同時に形成される。TFT層206には不純物が導入されてソース領域やドレイン領域が形成されている。TFT層215と検出ゲート線214との交差部分に検出トランジスタTr（DET）が形成されている。検出トランジスタTr（DET）のソースとドレインの一方が、信号線209と並行に配線されている検出線213に接続されている。また、検出トランジスタTr（DET）のソースとドレインの他方が第2センサ電極216に接続されている。第2センサ電極216は、透明電極材料からなる画素電極210とは別に形成されている。よって、第2センサ電極216を、信号線209、検出線213と同一材料から同時に形成することができる。第2センサ電極216は、その下地に予め形成されている高さ調整層211と一部重ねられている。このため、高さ調整層211により位置が高くなった第2センサ電極216部分が、（第1）センサ電極224と接触可能となっている。なお、センサ電極224は、図13には図示していないが、図3と同様、検出ゲート線214と平行に配置することが可能である。

【0069】

図14に、画素電極210と第2センサ電極とを兼用しない場合の画素PIXの等価回路図を示す。

トランジスタTrのソースとドレインの一方が画素電極210に接続され、ソースとドレインの他方が信号線209に接続されている。

トランジスタTrのゲートはゲート電極204に接続されている。垂直駆動回路（V-DRV）3からゲート電極204を介してゲート電圧Vgateが供給される。トランジスタTrはゲート電圧Vgateの電位によって制御される。

共通電極222とセンサ電極224は、共通電圧Vcomの供給線（Vcom配線）に接続されている。

信号線209は、スイッチSWを介して読み出し回路2と書き込み回路301とに接続されている。

【0070】

以上の構成と動作は図4と同様であるが、図14では、垂直駆動回路（V-DRV）3が駆動する制御線として、検出ゲート線214が設けられている。検出ゲート線214は

、検出トランジスタ  $T_r$  (DET) のゲートに接続されている。また、スイッチ  $SW$  とは別の検出スイッチ  $SW$  (DET) が読み出し回路 2 と書き込み回路 301 に接続されている。検出スイッチ  $SW$  (DET) は、書き込み時に書き込み回路 301 を検出線 213 に接続することと、読み出し時に読み出し回路 2 を検出線 213 に接続することを差動的に（「同時にオンすることはない」との意味）行う。

#### 【0071】

図 14 の構成において、図 6 に示す波形図を用いて既に説明した動作はほぼ同じである。ただし、図 6 (D) のライト信号 (Write)、図 6 (E) のリード信号 (Read) は、図 14 の検出スイッチ  $SW$  (DET) を制御する信号である。一方、信号線 209 から位置検出のための読み出しを行わない場合、図 14 に示すスイッチ  $SW$  は省略して、信号線 209 を直に書き込み回路 301 に接続してもよい。

10

#### 【0072】

また、図 14 は、＜変形例 4＞の等価回路と考えるてもよい。この場合、図 14 は、図 12 との対応では、隣接する画素  $P_{IX}$  (B 表示の画素) と検出領域 DET との等価回路を示す。

#### 【0073】

##### < 変形例 6 >

図 15 に、変形例 6 に関わるセンサ電極の構成図を示す。

アレイ基板側の第 2 センサ電極 216 A は、画素電極と兼用しない場合、変形例 5 のように画素ごとに孤立したパターンでなく、図 15 (A) に示すように、平行ライン状に形成することができる。この場合、対向基板側の第 1 センサ電極 224 A は、平行ライン状の第 2 センサ電極 216 A と直交する向きの平行ライン状に形成する。

20

第 2 センサ電極 216 A と第 1 センサ電極 224 A のピッチは、図 15 (B) に示すように、画素ごとに交点が形成されるような狭ピッチが望ましい。

#### 【0074】

検出の仕方は、以下のごとくである。

第 1 センサ電極 224 A の平行ライン方向に電圧を印加して、第 2 センサ電極 216 A の電位を検出する。ある点で接触が発生していると、第 1 センサ電極 224 A において接触位置に応じたライン抵抗の分圧が生じ、この分圧の値が第 2 センサ電極 216 A の電位を決定する。よって、第 2 センサ電極 216 A の電位から接触位置の X 座標が検出できる。

30

同様に、第 2 センサ電極 216 A の平行ライン方向に電圧を印加して、第 1 センサ電極 224 A の電位を検出する。ある点で接触が発生していると、第 2 センサ電極 216 A において接触位置に応じたライン抵抗の分圧が生じ、この分圧の値が第 1 センサ電極 224 A の電位を決定する。よって、接触位置の Y 座標が検出できる。

#### 【0075】

図 15 では、第 1 センサ電極 224 A、第 2 センサ電極 216 A それぞれにおいて、平行ライン部分を外枠で接続して同電位としている。

この外枠を省いて、第 1 センサ電極 224 A、第 2 センサ電極 216 A の各平行ラインを分離して、どの平行ライン同士が接触しているかを電氣的に検出してもよい。

40

第 1 センサ電極 224 A、第 2 センサ電極 216 A の各平行ライン部分は、図 15 (B) のように、画素電極 210 の周囲のゲート電極 204 や信号線 209 と重なる遮光領域に配置すると光の利用効率を損ねないため好ましい。

#### 【0076】

##### < 変形例 7 >

上述した第 1 および第 2 実施形態と、変形例 1 ~ 6 は、2 つ以上任意の組み合わせで実施することが可能である。

変形例 7 は、第 1、第 2 実施形態の 1 つ、第 1、第 2 実施形態の 1 つに変形例 1 ~ 6 の何れかを組み合わせたもの、または、実施形態と変形例の 2 つ以上の任意の組み合わせに対して、さらに加重的に適用可能な変形例である。

50



ここでは、最も単純な第 1 実施形態に変形例 7 を単独で組み合わせた場合を例示する。

【 0 0 7 7 】

図 1 6 は、変形例 7 の断面構成図である。

図 1 6 において図 1 と共通する構成は同一符号を付している。図 1 6 に示す構成は、図 1 と比較すると、カラーフィルタ基板 2 0 1 が背面側（バックライト側）に位置し、T F T アレイ基板 2 0 2 が表示面側に位置することで表裏面が反転している。ユーザは指等で表示面側をタッチするので、その外力によって T F T アレイ基板 2 0 2 が撓み、T F T アレイ基板 2 0 2 側に形成されている画素電極 2 1 0 が、カラーフィルタ基板 2 0 1 側に形成されているセンサ電極 2 2 4 に近づいて接触する。

T F T 層に応力がかかることは望ましくないが、セルギャップ（液晶層 2 0 3 の厚さ）が小さい場合は、応力も小さいため、このような反転構造でも接触検出が可能である。

【 0 0 7 8 】

< 変形例 8 >

上述した第 1, 第 2 実施形態、および、変形例 1 ~ 7 は読み出し回路が、第 1 センサ電極と第 2 センサ電極の接触を検出することを前提としたが、接触でなく、近づくことによる容量変化を検出してもよい。

よって、本発明では、読み出し回路は「第 1 センサ電極と第 2 センサ電極（画素電極が兼用されている場合は画素電極）との電気的な変化を読み出す。

【図面の簡単な説明】

【 0 0 7 9 】

【図 1】第 1 実施形態の透過型液晶表示装置の概略的な断面図である。この断面は、図 3 の A - A 線に沿ったものである。

【図 2】第 1 実施形態の透過型液晶表示装置の概略的な他の断面図である。この断面は、図 3 の B - B 線に沿ったものである。

【図 3】第 1 実施形態の透過型液晶表示装置が有する画素の一部を示す概略的な平面図である。

【図 4】第 1 実施形態の画素の等価回路を、タッチ検出やデータ書き込みのための回路とともに示す図である。

【図 5】指で押されたときにセンサ電極同士が接触する様子を模式的に示す断面図である。

【図 6】配線の電圧や信号波形を示すタイミングチャートである。

【図 7】液晶パネル全体でセンサ電極とその枠部分を示す平面図と、その一部拡大図である。

【図 8】第 1 実施形態の製造方法の特徴部分を示す工程フロー図である。

【図 9】ラビング方向とセンサ電極パターンとの好ましい関係を説明するための図である。

【図 1 0】第 2 実施形態の透過型液晶表示装置の概略的な断面図である。

【図 1 1】変形例 3 に関わり、凹部が形成された図 2 に対応する断面図である。

【図 1 2】変形例 4 に関わる、4 つの画素ユニットと 2 つの検出領域との配置説明図である。

【図 1 3】変形例 5 に関わる画素の平面図である。

【図 1 4】変形例 4 と 5 に関わる画素の等価回路図と周辺回路の一部を示す図である。

【図 1 5】変形例 6 に関わるセンサ電極の構成図である。

【図 1 6】変形例 7 の断面構成図である。

【符号の説明】

【 0 0 8 0 】

2 ... 読み出し回路、3 ... 垂直駆動回路、1 0 0, 1 0 0 A ... 液晶表示装置、2 0 0 ... 液晶パネル、2 0 0 A ... 有効画素領域、2 0 1 ... カラーフィルタ基板、2 0 2 ... T F T アレイ基板、2 0 3 ... 液晶層、2 0 4 ... ゲート電極、2 0 6 ... T F T 層、2 0 9 ... 信号線、2 1 0 ... 画素電極、2 1 1 ... 高さ調整層、2 1 2 ... 第 2 配向膜、2 1 3 ... 検出線、2 1 4 ...

10

20

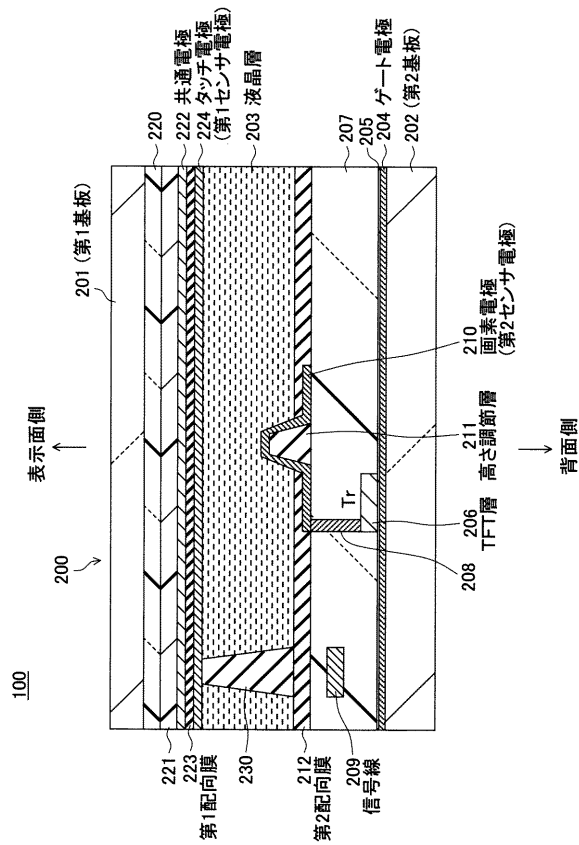
30

40

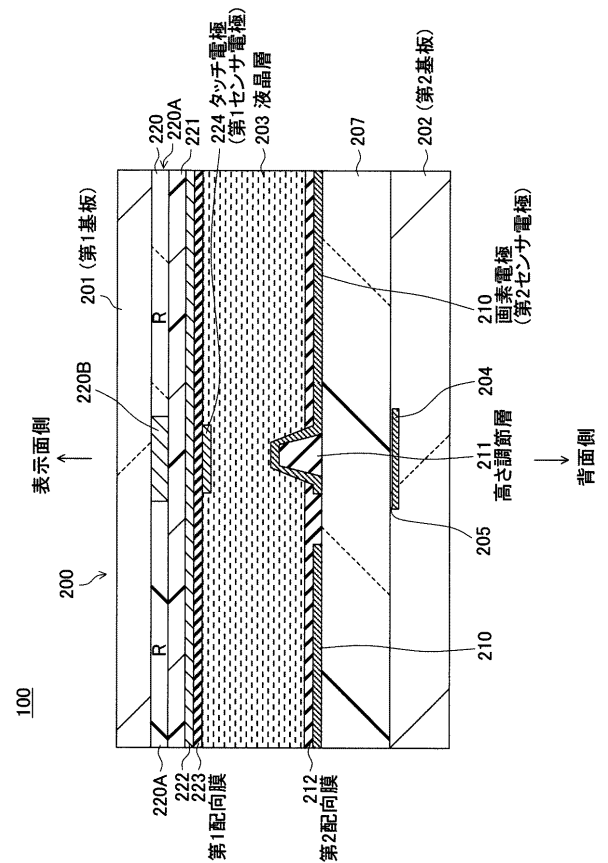
50

検出ゲート線、215...TFT層、216,216A...第2センサ電極、220...カラーフィルタ層、223...第1配向膜、224,224A...センサ電極、301...書き込み回路、PIX...画素、DET...検出領域、SW...スイッチ、SW(DET)...検出スイッチ

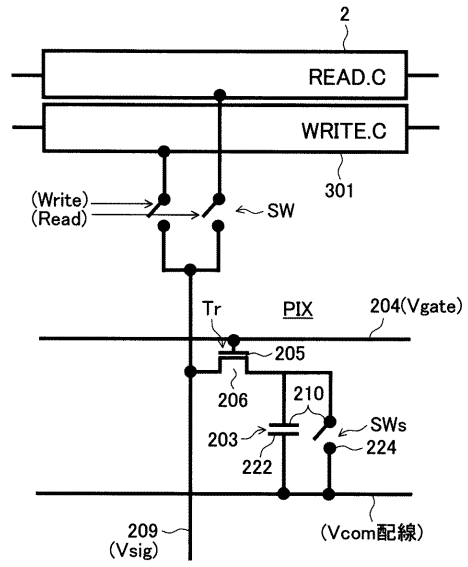
【図1】



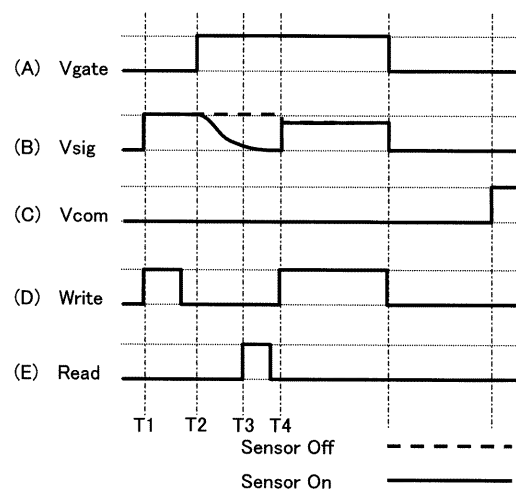
【図2】



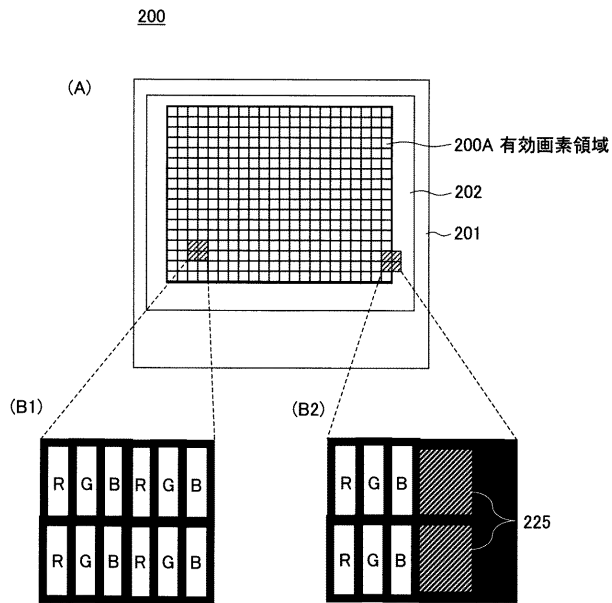
【 図 4 】



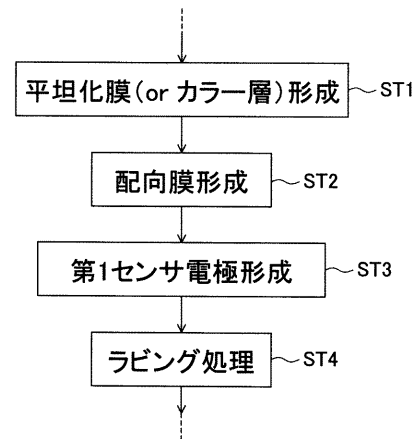
【 図 6 】



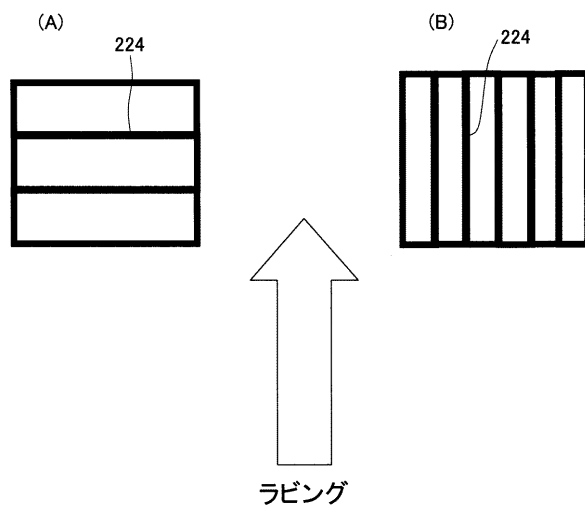
【図 7】



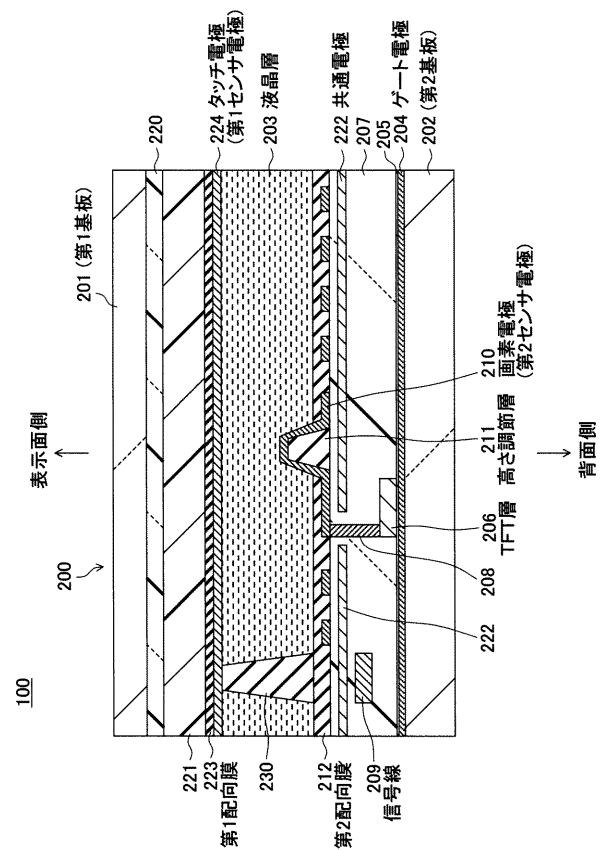
【図 8】



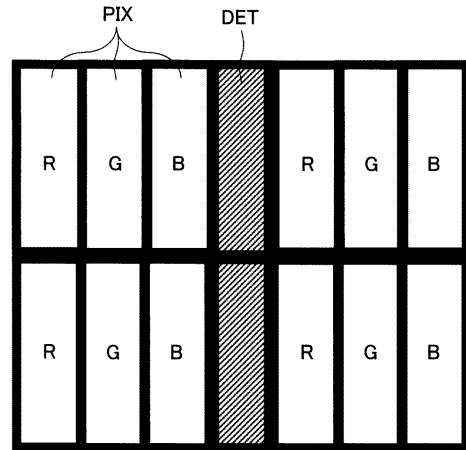
【図 9】



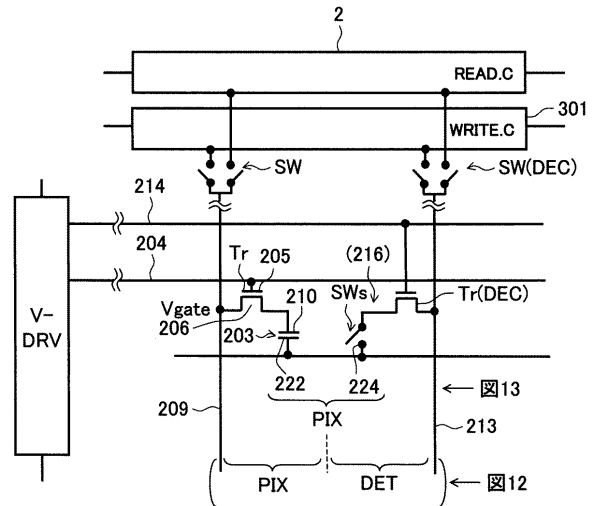
【図 10】



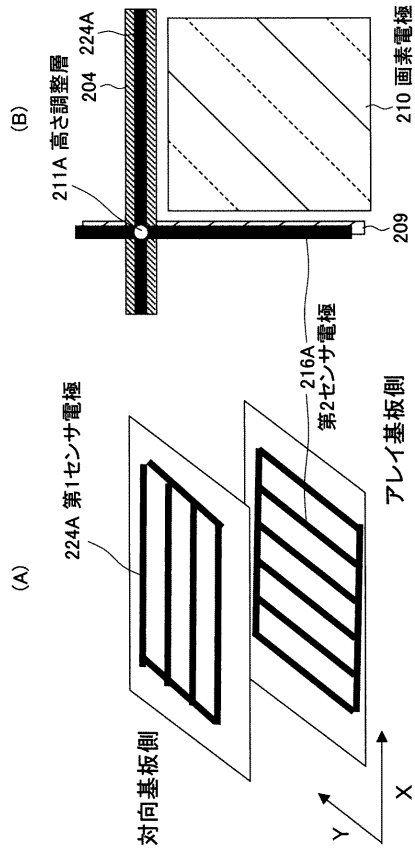
【 図 1 2 】



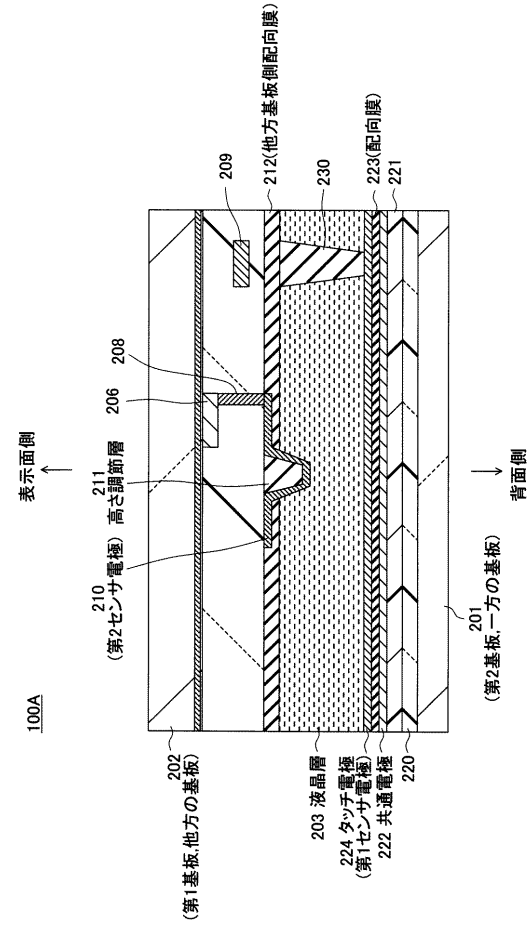
【 図 1 4 】



【図 15】



【図 16】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 6 F 3/041 3 2 0 A

F ターム(参考) 2H189 AA07 AA08 AA14 HA12 HA13 JA07 JA10 LA03 LA05 LA06  
LA10 LA14 MA15  
5B087 AA02 CC02 CC11 CC15 CC16 CC17 CC18 CC26  
5C094 AA03 AA10 AA13 AA36 AA37 AA43 AA44 AA51 AA53 BA03  
BA43 DA13 DA20 DB04 EA10 GB10 HA08 HA10  
5G435 AA03 AA07 AA14 AA17 BB12 CC09 EE50 HH15 KK05 LL07

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">JP2010039380A</a>	公开(公告)日	2010-02-18
申请号	JP2008204593	申请日	2008-08-07
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	小糸健夫 野口幸治		
发明人	小糸 健夫 野口 幸治		
IPC分类号	G02F1/1343 G02F1/1333 G09F9/30 G09F9/00 G06F3/041		
CPC分类号	G02F1/13338 G06F3/0412		
FI分类号	G02F1/1343 G02F1/1333 G09F9/30.349.Z G09F9/00.366.A G09F9/00.338 G06F3/041.320.A G06F3/041.412 G06F3/047.A		
F-TERM分类号	2H092/GA17 2H092/GA62 2H092/HA03 2H092/JA24 2H092/JB54 2H092/JB58 2H092/NA25 2H092/NA27 2H092/PA01 2H092/PA02 2H092/PA06 2H092/PA08 2H092/PA09 2H092/QA09 2H189/AA07 2H189/AA08 2H189/AA14 2H189/HA12 2H189/HA13 2H189/JA07 2H189/JA10 2H189/LA03 2H189/LA05 2H189/LA06 2H189/LA10 2H189/LA14 2H189/MA15 5B087/AA02 5B087/CC02 5B087/CC11 5B087/CC15 5B087/CC16 5B087/CC17 5B087/CC18 5B087/CC26 5C094/AA03 5C094/AA10 5C094/AA13 5C094/AA36 5C094/AA37 5C094/AA43 5C094/AA44 5C094/AA51 5C094/AA53 5C094/BA03 5C094/BA43 5C094/DA13 5C094/DA20 5C094/DB04 5C094/EA10 5C094/GB10 5C094/HA08 5C094/HA10 5G435/AA03 5G435/AA07 5G435/AA14 5G435/AA17 5G435/BB12 5G435/CC09 5G435/EE50 5G435/HH15 5G435/KK05 5G435/LL07 2H189/LA28 2H189/LA31		
代理人(译)	佐藤隆久		
其他公开文献	JP2010039380A5 JP5571298B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种液晶显示装置，省去了成本高，可靠性高，灵敏度高的工艺，并且还具有不影响显示性能的集成电阻膜型触摸传感器功能。解决方案：该液晶显示装置具有：滤色器基板201；TFT阵列基板202；两个基板之间的液晶层203；第一取向层223，形成在滤色器基板201上并与液晶层接触；第一取向层223上的传感器电极224；形成在TFT阵列基板202上的第二传感器电极（像素电极210）。

