

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-224798

(P2008-224798A)

(43) 公開日 平成20年9月25日(2008.9.25)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 623A	5C006
G02F 1/133 (2006.01)	G09G 3/20 622A	5C080
	G09G 3/20 622P	
	G09G 3/20 650J	

審査請求 未請求 請求項の数 20 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2007-59620 (P2007-59620)
 (22) 出願日 平成19年3月9日 (2007.3.9)

(71) 出願人 503121103
 株式会社ルネサステクノロジ
 東京都千代田区大手町二丁目6番2号
 (74) 代理人 100080001
 弁理士 筒井 大和
 (72) 発明者 赤井 亮仁
 神奈川県横浜市戸塚区吉田町292番地
 株式会社日立製作所組み込みシステム基盤研
 究所内
 (72) 発明者 工藤 泰幸
 神奈川県横浜市戸塚区吉田町292番地
 株式会社日立製作所組み込みシステム基盤研
 究所内

最終頁に続く

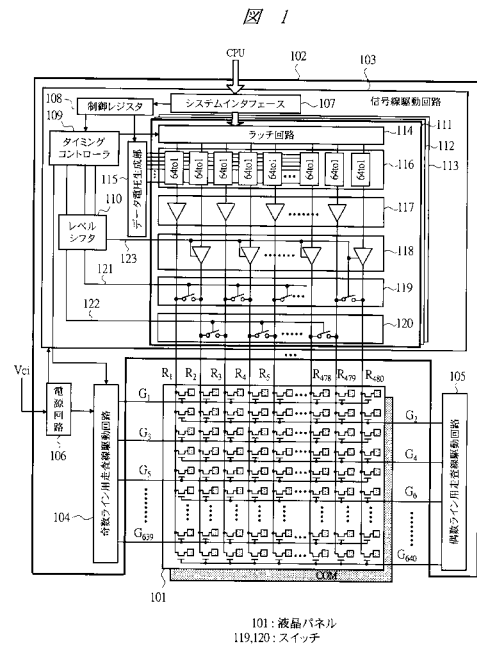
(54) 【発明の名称】 表示用駆動回路

(57) 【要約】

【課題】表示パネルの解像度より、低い解像度の表示データを表示する場合に、従来回路の流用で低コストな拡大処理を実現し、さらに表示装置の消費電力を低減させることが可能な、表示用駆動回路を提供する。

【解決手段】液晶表示装置において、信号線駆動回路103の出力部に、液晶パネル101の偶数列及び奇数列の一方の例えば偶数信号線とその左側に隣接する奇数信号線に短絡するためのスイッチ119と、偶数信号線とその右側に隣接する奇数信号線に短絡するためのスイッチ120を設置する。これらを制御することにより、水平方向はバイリニア処理に相当する拡大表示を実現し、また、走査線を2ライン同時に走査することで、垂直方向は単純拡大表示を実現する。さらに、偶数信号線にデータ電圧を印加するオペアンプへの定常電流の供給を停止することで、低コスト且つ低消費電力な拡大表示を実現する。

【選択図】 図1



101: 液晶パネル
 119,120: スイッチ

【特許請求の範囲】**【請求項 1】**

第 1 の方向に配列された複数の信号線と、前記第 1 の方向に交差する第 2 の方向に配列された複数の走査線と、前記複数の信号線と前記複数の走査線との交点に対応して設けられた複数の画素と、前記複数の画素の各々において、その第 1 の端子が前記複数の信号線のうちの対応するものに結合され、その第 2 の端子が前記複数の走査線のうちの対応するものに結合され、かつその第 3 の端子が該画素の画素電極に結合されたスイッチング素子とを備えた表示パネルを駆動する表示用駆動回路であって、

前記走査線に選択状態を示す走査パルスを一歩走査期間毎に線順次に出力する走査線駆動回路と、

前記信号線に表示データに応じたデータ電圧を出力する信号線駆動回路とを備え、
前記信号線駆動回路は、

前記信号線にデータ電圧を印加する手段と、

前記表示パネルの偶数列及び奇数列の一方の第 1 の信号線と、該第 1 の信号線の左側に隣接する第 2 の信号線との間に設けられた第 1 の電氣的結合を開閉するスイッチング素子と、

前記第 1 の信号線と、該第 1 の信号線の右側に隣接する第 3 の信号線との間に設けられた第 2 の電氣的結合を開閉するスイッチング素子とを備え、

前記第 1 の電氣的結合を開いて、かつ前記第 2 の電氣的結合を開いて、それぞれの信号線に該信号線に対応するデータ電圧を印加する第 1 のデータ電圧印加方法と、

前記第 1 の電氣的結合を閉じ、かつ前記第 2 の電氣的結合を開いて、前記第 1 の信号線に前記第 2 の信号線に対応するデータ電圧を印加する第 1 の電氣的結合状態と、前記第 1 の電氣的結合を開き、かつ前記第 2 の電氣的結合を閉じて、前記第 1 の信号線に前記第 3 の信号線に対応するデータ電圧を印加する第 2 の電氣的結合状態と、を切り替える第 2 のデータ電圧印加方法とを有する、ことを特徴とする表示用駆動回路。

【請求項 2】

請求項 1 に記載の表示用駆動回路において、

前記第 1 のデータ電圧印加方法では、前記走査線駆動回路は、一歩走査期間当たり一本の走査線に対して走査パルスを出し、

前記第 2 のデータ電圧印加方法では、前記走査線駆動回路は、一歩走査期間当たり一本以上の走査線に対し、走査パルスを出し、ことを特徴とする表示用駆動回路。

【請求項 3】

請求項 2 に記載の表示用駆動回路において、

前記第 2 のデータ電圧印加方法では、前記第 1 の信号線にデータ電圧を印加するデータ電圧印加手段に対して、定常電流の供給を停止し、前記データ電圧印加手段の出力は Hi-Z 状態にする、ことを特徴とする表示用駆動回路。

【請求項 4】

請求項 3 に記載の表示用駆動回路において、

前記第 1 のデータ電圧印加方法と前記第 2 のデータ電圧印加方法の変更は、外部装置から入力されるレジスタ値、または解像度の自動判定のいずれかにより実施する、ことを特徴とする表示用駆動回路。

【請求項 5】

請求項 4 に記載の表示用駆動回路において、

前記第 1 のデータ電圧印加方法と前記第 2 のデータ電圧印加方法を切り替える場合、前記信号線駆動回路と前記走査線駆動回路が、前記表示パネルを駆動するフレーム周波数を変更可能である、ことを特徴とする表示用駆動回路。

【請求項 6】

請求項 5 に記載の表示用駆動回路において、

前記フレーム周波数は、外部装置から入力されるレジスタ値による変更、または解像度の自動判定のいずれかにより実施する、ことを特徴とする表示用駆動回路。

10

20

30

40

50

【請求項 7】

請求項 6 に記載の表示用駆動回路において、

前記第 2 のデータ電圧印加方法では、前記第 1 の電氣的結合状態と前記第 2 の電氣的結合状態の切り替える周期は、2 走査期間以上である、ことを特徴とする表示用駆動回路。

【請求項 8】

請求項 7 に記載の表示用駆動回路において、

前記第 2 のデータ電圧印加方法では、前記第 1 の電氣的結合状態と前記第 2 の電氣的結合状態の切り替える周期は、外部装置から入力されるレジスタ値により変更可能である、ことを特徴とする表示用駆動回路。

【請求項 9】

請求項 8 に記載の表示用駆動回路において、

前記第 1 のデータ電圧印加方法と前記第 2 のデータ電圧印加方法は、前記第 2 の信号線の表示データと前記第 3 の信号線の表示データを比較した結果で変更される、ことを特徴とする表示用駆動回路。

【請求項 10】

請求項 9 に記載の表示用駆動回路において、

前記第 2 の信号線の表示データと前記第 3 の信号線の表示データは、上位 1 b i t 以上である、ことを特徴とする表示用駆動回路。

【請求項 11】

第 1 の方向に配列された複数の信号線と、前記第 1 の方向に交差する第 2 の方向に配列された複数の走査線と、前記複数の信号線と前記複数の走査線との交点に対応して設けられた複数の画素と、前記複数の画素の各々において、その第 1 の端子が前記複数の信号線のうちの対応するものに結合され、その第 2 の端子が前記複数の走査線のうちの対応するものに結合され、かつその第 3 の端子が該画素の画素電極に結合されたスイッチング素子とを備えた表示パネルを駆動する表示用駆動回路であって、

前記走査線に選択状態を示す走査パルスを 1 走査期間毎に線順次に出力する走査線駆動回路と、

前記信号線に表示データに応じたデータ電圧を出力する信号線駆動回路とを備え、

前記信号線駆動回路は、

前記信号線にデータ電圧を印加する手段と、

前記表示パネルの偶数列及び奇数列の一方の第 1 の信号線と、該第 1 の信号線の左側に隣接する第 2 の信号線との間に設けられた第 1 の電氣的結合を開閉するスイッチング素子と、

前記第 1 の信号線と、該第 1 の信号線の右側に隣接する第 3 の信号線との間に設けられた第 2 の電氣的結合を開閉するスイッチング素子とを備え、

前記第 1 の電氣的結合を開いて、かつ前記第 2 の電氣的結合を開いて、それぞれの信号線に該信号線に対応するデータ電圧を印加する第 1 のデータ電圧印加方法と、

前記第 1 の電氣的結合を閉じ、かつ前記第 2 の電氣的結合を開いて、前記第 1 の信号線に前記第 2 の信号線に対応するデータ電圧を印加する第 1 の電氣的結合状態と、前記第 1 の電氣的結合を開き、かつ前記第 2 の電氣的結合を閉じて、前記第 1 の信号線に前記第 3 の信号線に対応するデータ電圧を印加する第 2 の電氣的結合状態と、を切り替える第 2 のデータ電圧印加方法と、

前記第 1 の電氣的結合を閉じ、かつ前記第 2 の電氣的結合を開いて、前記第 1 の信号線に前記第 2 の信号線に対応するデータ電圧を印加する第 3 のデータ電圧印加方法とを有する、ことを特徴とする表示用駆動回路。

【請求項 12】

請求項 11 に記載の表示用駆動回路において、

前記第 1 のデータ電圧印加方法では、前記走査線駆動回路は、1 走査期間当たり 1 本の走査線に対して走査パルスを出力し、

前記第 2 のデータ電圧印加方法、及び前記第 3 のデータ電圧印加方法では、前記走査線

10

20

30

40

50

駆動回路は、1走査期間当たり1本以上の走査線に対し、走査パルスを出力する、ことを特徴とする表示用駆動回路。

【請求項13】

請求項12に記載の表示用駆動回路において、

前記第2のデータ電圧印加方法、及び前記第3のデータ電圧印加方法では、前記第1の信号線にデータ電圧を印加するデータ電圧印加手段に対して、定常電流の供給を停止し、前記データ電圧印加手段の出力はHi-Z状態にする、ことを特徴とする表示用駆動回路。

【請求項14】

請求項13に記載の表示用駆動回路において、

前記第1のデータ電圧印加方法と前記第2のデータ電圧印加方法、又は前記第3のデータ電圧印加方法の変更は、外部装置から入力されるレジスタ値、または解像度の自動判定のいずれかにより実施する、ことを特徴とする表示用駆動回路。

【請求項15】

請求項14に記載の表示用駆動回路において、

前記第2のデータ電圧印加方法では、前記第1の電気的結合状態と前記第2の電気的結合状態の切り替える周期は、2走査期間以上である、ことを特徴とする表示用駆動回路。

【請求項16】

請求項15に記載の表示用駆動回路において、

前記第2のデータ電圧印加方法では、前記第1の電気的結合状態と前記第2の電気的結合状態の切り替える周期は、外部装置から入力されるレジスタ値により変更可能である、ことを特徴とする表示用駆動回路。

【請求項17】

請求項16に記載の表示用駆動回路において、

前記第2のデータ電圧印加方法と前記第3のデータ電圧印加方法は、前記第2の信号線の表示データと前記第3の信号線の表示データを比較した結果で変更される、ことを特徴とする表示用駆動回路。

【請求項18】

請求項17に記載の表示用駆動回路において、

前記第2の信号線の表示データと前記第3の信号線の表示データは、上位1bit以上である、ことを特徴とする表示用駆動回路。

【請求項19】

入力された表示データのサイズを変えて、マトリクス状に配列された画素を有する表示パネルに表示するための、表示用駆動回路であって、

前記表示データのサイズを変えずに前記表示パネルに表示する場合に、前記表示パネルの画素の奇数列に表示すべき表示データの表示信号を前記表示パネルの画素の奇数列に出力し、前記表示パネルの画素の偶数列に表示すべき表示データの表示信号を前記表示パネルの画素の偶数列に出力し、

前記表示データのサイズを変えて前記表示パネルに表示する場合に、前記表示パネルの画素の奇数列と偶数列の一方に表示すべき表示データの表示信号を、前記表示パネルの画素の隣接する奇数列と偶数列の双方に出力し、

前記表示データのサイズを変えて前記表示パネルに表示する場合に、前記奇数列と前記偶数列の一方に表示すべき表示データの表示信号を出力すべき前記隣接する奇数列と偶数列の組み合わせを、nフレーム周期(nは2以上の整数)で変える、ことを特徴とする表示用駆動回路。

【請求項20】

入力された表示データのサイズを変えて、マトリクス状に配列された画素を有する表示パネルに表示するための、表示用駆動回路であって、

各画素に接続された信号線を介して、前記表示データの表示信号を各画素へ出力し、

前記表示データのサイズを変えて前記表示パネルに表示する場合に、隣接する2つの信

10

20

30

40

50

号線を接続して、前記表示パネルの画素の奇数列と偶数列の一方に表示すべき表示データの表示信号を、前記表示パネルの画素の隣接する奇数列と偶数列の双方に出力する、ことを特徴とする表示用駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示データに応じたデータ電圧を生成し、アクティブマトリクス型表示パネル、例えば液晶表示パネルへ出力する表示用駆動回路、及びその表示用駆動回路を備えた表示装置に係り、特に、表示パネルの高解像度化において、低消費電力化が可能な表示用駆動回路に適用して有効な技術に関する。

10

【背景技術】

【0002】

近年、携帯電話に代表されるモバイル機器向けの液晶パネルにおいても、パネルの高解像度化が進んでいる。しかし、携帯電話用のインターネットコンテンツや動画コンテンツの表示画面設計は、現時点では水平240×RGB、垂直320の解像度（以下QVGAと呼ぶ）が主流になっており、表示装置が高解像度化しても表示するコンテンツはすぐには高解像度に移行しないと考えられる。これに対し、高解像度の表示装置にQVGAコンテンツを表示するためには、拡大処理を行い、表示装置の解像度に対応した表示画像に変換する方法が、特許文献1に記載されている。しかし、この方法を実現するためには、拡大処理回路、表示領域に対応した表示RAMなどの拡大手段が必要となり、演算処理装置の負荷又はコスト増大に繋がる。

20

【0003】

また、表示装置の高解像度化に伴い、表示タイミング、動作クロックが高周波数化する。通常、パネルやドライバで消費する電力は表示タイミング、動作クロックに比例して上昇するため、高解像度なディスプレイでは、消費する電力も増大する傾向にある。

【特許文献1】特開2004-252102号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ディスプレイの高解像度化で、QVGAの表示データをQVGAより解像度の高い表示パネル、例えば水平480×RGB、垂直640の解像度（以下VGAと呼ぶ）の表示パネルに拡大して表示する場合、前記特許文献1の拡大方法では、拡大処理によるコスト増大と、消費電力の増大が懸念される。

30

【0005】

そこで、本発明は、表示パネルの解像度より、低い解像度の表示データを表示する場合に、従来回路の流用で低コストな拡大処理を実現し、さらに表示装置の消費電力を低減させることが可能な、表示用駆動回路を提供することを目的とするものである。

【0006】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

40

【課題を解決するための手段】

【0007】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0008】

本発明の表示装置は、高解像度の表示パネルを搭載し、走査線駆動回路、信号線駆動回路で構成し、信号線駆動回路の出力部に、表示パネルの偶数列及び奇数列の一方の例えば偶数信号線とその左側に隣接する奇数信号線に短絡するための第1のスイッチと、偶数信号線とその右側に隣接する奇数信号線に短絡するための第2のスイッチを設置する。そして、拡大表示時には、第1のスイッチと第2のスイッチを制御することで、信号線駆動回

50

路は奇数信号線のデータ電圧を奇数信号線と偶数信号線の2本の信号線に出力する。ここで、接続する信号線の組み合わせは、例えば1フレームと2フレームで第1のスイッチをオン、第2のスイッチをオフして偶数信号線を左側の奇数信号線と接続し、3フレームと4フレームで第1のスイッチをオフ、第2のスイッチをオンして偶数信号線を右側の奇数信号線と接続することにする。このようにフレーム毎に偶数信号線に印加するデータ電圧を切り替えることで、偶数信号線は左右に隣接する奇数信号線の間階調を表示することになり、水平方向はバイリニア処理に相当する拡大表示を実現する。また、走査線を2ライン同時に走査することで、パネルの垂直方向は単純拡大表示を実現する。

【0009】

さらに、前述した拡大表示時には、偶数信号線にデータ電圧を印加するオペアンプへの定常電流の供給を停止することで、低消費電力化を実現する。

10

【0010】

このような構成により、表示装置が持つ解像度より低い解像度での画像データを表示する場合に、前記特許文献1に記載の拡大方法と比べて低コストで、且つ消費電力を低減させることが可能な、表示用駆動回路を提供することが可能になる。

【0011】

また、表示パネルの画素に着目した観点では、表示データのサイズを変えずに表示する場合に、表示パネルの画素の奇数列に表示すべき表示データの表示信号を画素の奇数列に出力し、表示パネルの画素の偶数列に表示すべき表示データの表示信号を画素の偶数列に出力する。表示データのサイズを変えて表示する場合に、表示パネルの画素の奇数列と偶数列の一方に表示すべき表示データの表示信号を画素の隣接する奇数列と偶数列の双方に出力し、さらに、隣接する奇数列と偶数列の組み合わせを、 n フレーム周期(n は2以上の整数)で変える。このような構成により、前記と同様の効果を実現できる表示用駆動回路を提供することが可能になる。

20

【発明の効果】

【0012】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0013】

本発明によれば、表示パネルの解像度より小さい表示データを拡大して表示する場合に、水平方向はバイリニア処理に相当する拡大表示、パネルの垂直方向は単純拡大表示が可能になる。ここで、偶数信号線にデータ電圧を印加するオペアンプへの定常電流の供給を停止することで、表示装置において低消費電力化が実現できる。このように、既存の信号線駆動回路の部分的な改造で本発明は構築可能であるため、表示装置において、コストと消費電力の増大なく拡大表示が可能で、携帯電話に代表されるモバイル機器向け表示装置に効果的に利用できる。

30

【発明を実施するための最良の形態】

【0014】

本発明は、アクティブマトリクス型表示パネルを使用した表示装置に関わるものであるが、前述の如く、現在、表示パネルの中で、最も一般的に広く普及しているのは液晶表示パネルと考えられるので、表示パネルの代表例として液晶パネルを例に採り、詳細に説明する。しかし、本発明は、後述する如く、液晶パネル以外のアクティブマトリクス型表示パネル、例えば、エレクトロルミネセンス(EL)タイプの表示パネルを使用した場合にも適用できることは言うまでもない。

40

【0015】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

【実施例1】

【0016】

50

本発明の第1の実施の形態による液晶表示装置の構成及び動作について、図1～5を用いて説明する。

【0017】

図1は、本発明の第1の実施の形態に係る液晶表示装置のブロック図である。本実施の形態に係る液晶表示装置は、液晶パネル101と、この液晶パネル101を駆動する表示用駆動回路102から構成される。

【0018】

液晶パネル101は、画素毎にTFTが配置されており、これに接続する信号線と走査線とがマトリクス状に配線されて、アクティブマトリクス型で構成される。具体的に、液晶パネル101は、第1の方向に配列された複数の信号線($R_1 \sim R_{480}$)と、第1の方向に交差する第2の方向に配列された複数の走査線($G_1 \sim G_{640}$)と、複数の信号線と複数の走査線との交点に対応して設けられた複数の画素と、複数の画素の各々において、その第1の端子が複数の信号線のうちの対応するものに結合され、その第2の端子が複数の走査線のうちの対応するものに結合され、かつその第3の端子が該画素の画素電極に結合されたスイッチング素子とを備えている。

10

【0019】

表示用駆動回路102は、信号線駆動回路103と、奇数ライン用走査線駆動回路104と、偶数ライン用走査線駆動回路105と、電源回路106を含み、CPUから転送される各種データをもとに液晶パネル101を駆動する。

【0020】

信号線駆動回路103は、CPUから転送される表示データをアナログのデータ電圧に変換し、液晶パネル101内の信号線を介して、TFTのソース端子に接続された画素電極にデータ電圧を印加する。なお、画素電極に印加されたデータ電圧により、液晶分子にかかる実効値が変化し、液晶パネル101の表示輝度は制御されるものとする。

20

【0021】

奇数ライン用走査線駆動回路104は、液晶パネル101内の奇数走査線にTFTをオン状態にする走査パルスを線順次で印加する。偶数ライン用走査線駆動回路105は、液晶パネル101内の偶数走査線にTFTをオン状態にする走査パルスを線順次で印加する。

【0022】

電源回路106は、外部から供給される電源電圧 V_{ci} から、信号線駆動回路103と奇数ライン用走査線駆動回路104、偶数ライン用走査線駆動回路105内で必要な電源電圧レベルを生成するブロックである。なお、電源電圧レベルの生成は、チャージポンプ回路等による電源電圧 V_{ci} を n 倍化することで実現する。

30

【0023】

次に、信号線駆動回路103の構成、及び信号線駆動回路103を構成する各ブロックの動作について説明する。

【0024】

信号線駆動回路103は、システムインタフェース107と、制御レジスタ108と、タイミングコントローラ109と、レベルシフタ110と、R(赤)用DAC(デジタル-アナログ変換)部111と、G(緑)用DAC部112と、B(青)用DAC部113と、データ電圧生成部115から構成される。

40

【0025】

システムインタフェース107は、CPUから転送される表示データ及びインストラクションを受け、制御レジスタ108へ出力する動作を行う。ここで、インストラクションとは、信号線駆動回路103、走査線駆動回路104、105の内部動作を決定するための情報であり、フレーム周波数、駆動ライン数、色数と本発明の特徴である拡大表示設定DIS_Mなどの各種パラメータを含む。

【0026】

制御レジスタ108は、ラッチ回路を内蔵し、システムインタフェース107から転送

50

される拡大表示設定DIS_Mを後述するタイミングコントローラ109に転送する。なお、制御レジスタ108は、拡大表示設定DIS_Mを保持するための拡大表示設定レジスタを有するものとする。

【0027】

タイミングコントローラ109は、ドットカウンタを持っており、ドットクロックをカウントすることで、Hsync等のクロックを生成する。また、タイミングコントローラ109は、制御レジスタ108から転送される拡大表示設定DIS_Mをもとに、後述するスイッチ119とスイッチ120の制御信号SIG_L(121)、SIG_R(122)と偶数信号線用オペアンプ118のオンオフ制御を実施する制御信号AMP_PW(123)を生成するものとする。

10

【0028】

レベルシフタ110は、タイミングコントローラ109から転送される制御信号SIG_L(121)、SIG_R(122)、AMP_PW(123)をVcc-GNDレベルからVDD-GNDレベルに変換し、スイッチ119、スイッチ120、偶数信号線用オペアンプ118に転送する。

【0029】

R用DAC部111は、液晶パネル101内のRの信号線Rxに対して、表示輝度を規定するデータ電圧を印加するブロックであり、G用DAC部112は、液晶パネル101内のGの信号線に対して、表示輝度を規定するデータ電圧を印加するブロックであり、B用DAC部113は、液晶パネル101内のBの信号線に対して、表示輝度を規定するデータ電圧を印加するブロックである。

20

【0030】

R用DAC部111は、ラッチ回路114と、64to1セレクタ116と、奇数信号線用オペアンプ117と、偶数信号線用オペアンプ118と、スイッチ119と、スイッチ120から構成される。なお、R用DAC部111とG用DAC部112とB用DAC部113の内部構成は同一とする。

【0031】

ラッチ回路114は、ラインクロックの立ち下がりタイミングで動作し、1ライン分の表示データを後述する64to1セレクタ116に一斉に転送する。

【0032】

データ電圧生成部115は、液晶パネル101の表示輝度を決定する64レベルのデータ電圧を生成するブロックであり、例えばVDD-GND電源間をラダー抵抗で接続し、ラダー抵抗の分圧比で生成されるデータ電圧を後述する64to1セレクタ116に出力する。なお、本実施の形態では信号線駆動回路103の対応色数を6bitとしたため、出力する電圧レベル数はRGBそれぞれが64レベルであるが、本発明は、対応色数が8bitの場合でも適用可能であり、その場合、データ電圧生成部115は256レベルを生成することになる。

30

【0033】

64to1セレクタ116は、ラッチ回路114から転送されるデジタルの表示データをデータ電圧生成部115から転送されるアナログのデータ電圧に変換する。

40

【0034】

奇数信号線用オペアンプ117は、64to1セレクタ116から転送される奇数信号線に対応するアナログのデータ電圧をバッファリングし、液晶パネル101の奇数信号線にデータ電圧を印加する。

【0035】

偶数信号線用オペアンプ118は、64to1セレクタ116から転送される偶数信号線に対応するアナログのデータ電圧をバッファリングし、液晶パネル101の偶数信号線にデータ電圧を印加する。なお、偶数信号線用オペアンプ118は、レベルシフタ110から転送される制御信号AMP_PW(123)に従って、定常電流の供給状態と供給停止状態を切り替えることにし、AMP_PW=1(High)で、偶数信号線用オペアンプ

50

ブ 1 1 8 に定常電流を供給して、6 4 t o 1 セレクタ 1 1 6 から転送されるデータ電圧を対応する信号線に出力する。また、AMP__PW = 0 (Low) で、偶数信号線用オペアンプ 1 1 8 への定常電流の供給を停止し、その出力は Hi - Z になるようにする。

【 0 0 3 6 】

スイッチ 1 1 9 は、レベルシフタ 1 1 0 から転送される制御信号 SIG__L (1 2 1) で制御され、例えば SIG__L = 1 (High) で偶数信号線と左側 (図 1 を見た場合の方向) に隣接する奇数信号線とを短絡し、SIG__L = 0 (Low) で偶数信号線と左側に隣接する奇数信号線との電氣的結合を開放するスイッチング素子である。

【 0 0 3 7 】

スイッチ 1 2 0 は、レベルシフタ 1 1 0 から転送される制御信号 SIG__R (1 2 2) で制御され、例えば SIG__R = 1 (High) で偶数信号線と右側 (図 1 を見た場合の方向) に隣接する奇数信号線とを短絡し、SIG__R = 0 (Low) で偶数信号線と右側に隣接する奇数信号線との電氣的結合を開放するスイッチング素子である。なお、拡大表示設定 DIS__M = 1 (High) では、SIG__L = 1 (High) の場合は SIG__R = 0 (Low)、SIG__L = 0 (Low) の場合は SIG__R = 1 (High) となるように制御する。

10

【 0 0 3 8 】

図 2 は、拡大表示設定 DIS__M = 0 (Low) で、液晶パネル 1 0 1 の解像度と表示データの解像度が一致している場合の信号線駆動回路 1 0 3 と奇数ライン用走査線駆動回路 1 0 4、偶数ライン用走査線駆動回路 1 0 5 に関するタイミングチャートであり、水平期間信号 Hsync を基準に、信号線駆動回路 1 0 3 のデータ電圧の出力タイミングと、奇数ライン用走査線駆動回路 1 0 4、偶数ライン用走査線駆動回路 1 0 5 のシフトクロックと、出力走査パルスとの関係を示している。

20

【 0 0 3 9 】

信号線駆動回路 1 0 3 は、Hsync に同期して水平 1 ライン単位で液晶パネル 1 0 1 にデータ電圧を転送する。奇数ライン用走査線駆動回路 1 0 4、偶数ライン用走査線駆動回路 1 0 5 のシフトクロックは 2 走査期間とし、奇数ライン用走査線駆動回路 1 0 4 のマスク信号 DISP__A は、走査線の奇数ラインを有効にするマスクタイミングである。これによって、奇数ライン用走査線駆動回路 1 0 4 は、2 走査期間毎のシフト動作で奇数ラインを走査する信号を出力する。また、偶数ライン用走査線駆動回路 1 0 5 のマスク信号 DISP__B は、走査線の偶数ラインを有効にするマスクタイミングであり、偶数ライン用走査線駆動回路 1 0 5 は、2 走査期間毎のシフト動作で偶数ラインを走査する信号を出力する。

30

【 0 0 4 0 】

なお、拡大表示設定 DIS__M = 0 (Low) においては、制御信号 SIG__L (1 2 1) と制御信号 SIG__R (1 2 2) は 0 (Low) 固定、制御信号 AMP__PW (1 2 3) は 1 (High) 固定とする。

【 0 0 4 1 】

以上の制御により、走査線 $G_1 \sim G_{640}$ が線順次で選択される走査パルスが生成でき、信号線駆動回路 1 0 3 は、奇数信号線用オペアンプ 1 1 7、偶数信号線用オペアンプ 1 1 8 が 6 4 t o 1 セレクタ 1 1 6 から転送されるデータ電圧を対応する信号線に印加するため、解像度 VGA の通常表示、具体的には表示装置の解像度と合致した表示データを表示可能になる。言い換えれば、液晶パネル 1 0 1 の画素の奇数列に表示すべき表示データの表示信号を液晶パネル 1 0 1 の画素の奇数列に出力し、液晶パネル 1 0 1 の画素の偶数列に表示すべき表示データの表示信号を液晶パネル 1 0 1 の画素の偶数列に出力することで、表示データのサイズを変えずに液晶パネル 1 0 1 に表示することが可能になる。

40

【 0 0 4 2 】

図 3 は、拡大表示設定 DIS__M = 1 (High) で、携帯電話機用のコンテンツの主流解像度である QVGA の表示データを水平方向、垂直方向のそれぞれで 2 倍して、解像度 VGA の液晶パネル 1 0 1 に表示する場合のタイミングチャートを示したものであり、

50

水平期間信号 $Hsync$ を基準に、信号線駆動回路 103 のデータ電圧の出力タイミングと、奇数ライン用走査線駆動回路 104、偶数ライン用走査線駆動回路 105 のシフトクロックと、出力走査パルスとの関係を示している。

【0043】

信号線駆動回路 103 は、入力される解像度 $QVGA$ の表示データから、2 走査期間毎にデータ電圧を切り替えて出力することにする。走査線駆動回路 104、105 のシフトクロックは 2 走査期間とし、マスク信号 $DISP_A$ と $DISP_B$ は $High$ 固定として、マスクを解除する。これにより、例えば走査線 G_1 と G_2 、 G_3 と G_4 、...、 G_{639} と G_{640} というように 2 ラインが同時走査で選択する走査パルスが生成できる。

【0044】

なお、拡大表示設定 $DIS_M = 1 (High)$ においては、制御信号 $SIG_L (121)$ は 2 フレーム毎に 0 (Low) と 1 ($High$) を切り替えることとする。また、制御信号 $SIG_R (122)$ は、 $SIG_L (121)$ と逆位相の動作となるようにし、例えば、 $SIG_L (121) = 0 (Low)$ の場合は $SIG_R (122) = 1 (High)$ 、 $SIG_L (121) = 1 (High)$ の場合は $SIG_R (122) = 0 (Low)$ とする。また、偶数信号線用オペアンプ 118 をオンオフ制御する信号 $AMP_PW (123)$ は 0 (Low) 固定とする。

【0045】

この制御により、偶数信号線用オペアンプ 118 への定常電流の供給が停止され、偶数信号線は、2 フレーム毎に左側の奇数信号線と短絡する状態と、右側の奇数信号線と短絡する状態を切り替えることになる。

【0046】

図 4、5 は、本実施の形態を適用した場合 ($DIS_M = 1 (High)$) の液晶パネル 101 上の表示データの配置を示したものであり、図 4 はフレーム $4n$ 、 $4n+1$ における液晶パネル 101 の表示データの配置、図 5 はフレーム $4n+2$ 、 $4n+3$ における液晶パネル 101 の表示データの配置を示したものである。また、301 は表示データであり、英字は表示データの x 座標 (a 、 b 、 c 、...)、数字は表示データの y 座標を示す。先に説明したように、 $DIS_M = 1 (High)$ においては、2 ラインを同時走査で選択する走査パルスを印加するため、液晶パネル 101 の座標 $(X, Y) = (R_1, 1)$ 、 $(R_1, 2)$ に配置するデータは同一データ a_1 となり、液晶パネル 101 の座標 $(X, Y) = (R_1, 3)$ 、 $(R_1, 4)$ に配置するデータは同一データ a_2 となる。これにより、垂直方向は単純拡大表示が可能となる。

【0047】

また、302 はフレーム $4n$ 、 $4n+1$ における偶数信号線 R_2 の表示データ、303 はフレーム $4n+2$ 、 $4n+3$ における偶数信号線 R_2 の表示データを示したものであるが、液晶パネル 101 の座標 $(X, Y) = (R_2, 1)$ に着目すると、フレーム $4n$ 、 $4n+1$ では左側に隣接する $(X, Y) = (R_1, 1)$ と同一のデータ a_1 になり、フレーム $4n+2$ 、 $4n+3$ では右側に隣接する $(X, Y) = (R_3, 1)$ と同一データ b_1 となる。このように 2 フレーム毎にデータを切り替えることで、液晶パネル 101 の座標 $(X, Y) = (R_2, 1)$ においては、 $(X, Y) = (R_1, 1)$ の輝度と $(X, Y) = (R_3, 1)$ の輝度を交互に表示することになり、時間変調による中間輝度表示を実現する。その結果、水平方向はバイリニア相当の拡大表示が可能になる。

【0048】

以上の制御により、垂直方向は単純拡大表示が可能となり、水平方向はバイリニア相当の拡大表示が可能になる。言い換えれば、液晶パネル 101 の画素の奇数列と偶数列の一方に表示すべき表示データの表示信号を液晶パネル 101 の画素の隣接する奇数列と偶数列の双方に出力し、さらに、隣接する奇数列と偶数列の組み合わせを、2 フレーム毎で変えることで、表示データのサイズを変えて液晶パネル 101 に表示することが可能になる。

【0049】

10

20

30

40

50

なお、液晶パネル101のように、駆動電圧の交流化が必須である場合、前述したように、SIG_L(121)とSIG_R(122)の信号レベルは2フレーム毎に切り替えて4フレーム周期で動作させる必要がある。例えばSIG_L(121)とSIG_R(122)の信号レベルを1フレーム毎に切り替えた場合、偶数信号線に印加するデータ電圧の切り替えと印加電圧の極性変化が同タイミングで発生する。この結果、印加電圧の極性が正極性の場合には常に左側に隣接する信号線のデータ電圧が印加され、負極性の場合には常に右側に隣接する信号線のデータ電圧が印加されることになり、これが液晶分子の焼き付きの原因になりうる。したがって、本実施の形態では、SIG_L(121)とSIG_R(122)の信号レベルを2フレーム毎に切り替える4フレーム周期での動作で説明したが、駆動電圧の交流化が不要な表示パネル、例えば有機ELにおいては、SIG_L(121)とSIG_R(122)は1フレーム毎に切り替えて2フレーム周期で動作させることになる。

10

20

30

40

50

【0050】

なお、本発明を液晶パネルに適用する場合は、4フレーム周期で動作させる必要があることを述べたが、周期を短くすることを目的にフレーム周波数を向上させることは可能である。拡大表示設定DIS_M=1(High)とした場合、走査線駆動回路104, 105は2ライン同時走査の走査パルスを出し、そのハイ幅は2走査期間である。仮にフレーム周波数を2倍にすると、走査パルスのハイ幅は1/2の時間になるが、拡大表示設定DIS_M=0(Low)時の走査パルスのハイ幅である1走査期間と等しくなる。したがって、拡大表示設定DIS_Mに合わせてフレーム周波数を変更するようにしても構わない。

【0051】

以上のような回路構成と動作タイミングにより、液晶パネル101の解像度と表示データの解像度が一致している場合は、拡大表示設定DIS_M=0(Low)として、等倍の通常表示を実施し、液晶パネル101の解像度より小さい表示データを拡大して表示する場合は、拡大表示設定DIS_M=1(High)として、水平方向はバイリニア相当の拡大表示、垂直方向は単純拡大表示を実施し、表示装置においては低消費電力化を実現することができる。

【0052】

また、CPUから拡大表示設定DIS_Mを切り替えれば、例えば解像度VGAの液晶パネル101に対して、解像度VGAの表示データを表示させる通常モードと、解像度VGAの液晶パネル101に対して、解像度QVGAの表示データを拡大表示させる拡大モードを容易に切り替えることができるようになる。また、拡大表示設定DIS_Mの切り替えは、CPUから入力されるレジスタ値に限らず、解像度の自動判定で実施することも可能である。

【0053】

なお、これまで液晶パネル101の解像度より小さい表示データを拡大表示する場合を例にして説明してきたが、液晶パネル101の解像度と表示データの解像度が一致している場合に、表示装置の消費電力を削減する目的で水平方向と垂直方向で、1ライン毎に表示データを間引いて表示する場合も本実施の形態は適用可能である。この場合、例えば、表示データが解像度VGAの場合、垂直方向の表示データは640ライン分であるが、CPUが転送する表示データは、偶数走査線G₂、G₄、G₆、...、G₆₄₀に接続される画素電極に対応する表示データは間引き、奇数走査線G₁、G₃、G₅、...、G₆₃₉に接続される画素電極に対応する表示データのみを表示用駆動回路102に転送する。その上で、拡大表示設定DIS_M=1(High)を設定すると、本実施の形態の特徴である拡大表示が実現でき、偶数信号線用オペアンプ118の定常電流を0にできるため、表示用駆動回路102の低消費電流化が実現できる。また、本実施の形態で説明したスイッチ119とスイッチ120の制御により、水平方向はバイリニア処理に相当する補完表示が可能であるため、表示データを間引いた表示であっても画質劣化を最小にできる。なお、信号線駆動回路103がCPUから転送される表示データを保持するための表示RAMを内蔵してい

れば、CPU上での表示データの間引きは必要ではなく、表示RAMからのデータ読み出し方法を変更すれば、上記した表示が容易に実現できる。

【0054】

また、本発明は、縦方向あるいは横方向で信号線を共有化するアクティブマトリクス型パネルであり、電圧レベルで表示輝度を制御するパネルであれば適用可能である。また、本実施の形態では、表示パネルの解像度がVGA、表示データがQVGAの場合を例に説明したが、CIF(352RGB×288)とQCIF(176RGB×144)や、その他の解像度であっても構わない。さらに、走査線駆動回路は奇数ライン用走査線駆動回路104と偶数ライン用走査線駆動回路105の2系統として説明したが、1系統でも2系統以上でも同等な動作であれば構わないし、信号線駆動回路103は表示RAMを内蔵しない場合を例に説明したが、信号線駆動回路103に表示RAMを内蔵した場合でも構わない。また、本実施の形態では、信号線駆動回路103と走査線駆動回路104、105、電源回路106を表示用駆動回路102に内蔵する場合を例に説明したが、これまで説明してきた制御内容と同様な動作が実現できるのであれば、走査線駆動回路104、105を液晶パネル101に内蔵しても構わないし、電源回路106を液晶パネル101に内蔵しても構わない。

10

【実施例2】

【0055】

本発明の第2の実施の形態による液晶表示装置の構成及び動作について、図6～8を用いて説明する。

20

【0056】

本発明の第2の実施の形態は、拡大表示時に偶数信号線に印加するデータ電圧に関して、左側に隣接する奇数信号線のデータ電圧と右側に隣接する奇数信号線のデータ電圧を切り替える周期を2走査期間毎にすることで、偶数信号線の輝度変化が垂直ラインの単位で同一にならないようにし、左側に隣接する奇数信号線の輝度と右側に隣接する奇数信号線の輝度差が大きい場合でも、その変化がちらつきとして知覚できないようにするものである。

【0057】

図6は、本発明の第2の実施の形態に係るタイミングチャートであり、スイッチ119を制御する信号SIG_L(121)とスイッチ120を制御する信号SIG_R(122)の動作が本実施の形態の特徴部分である。なお、その他の部分については、本発明の第1の実施の形態と同様であるため、以後の説明は省略する。

30

【0058】

SIG_L(121)とSIG_R(122)の動作は、拡大表示設定DIS_M=0(Low)の場合は本発明の第1の実施の形態と同様である。拡大表示設定DIS_M=1(High)の場合に、図6に示すように、2走査期間毎にSIG_L(121)=0(Low)とSIG_L(121)=1(High)を切り替えることにする。なお、SIG_R(122)は、本発明の第1の実施の形態と同様にSIG_L(121)と逆位相となるように動作させ、SIG_L(121)=0(Low)の場合はSIG_R(122)=1(High)、SIG_L(121)=1(High)の場合はSIG_R(122)=0(Low)とする。

40

【0059】

図7、8は、本実施の形態を適用した場合(DIS_M=1(High))の液晶パネル101上の表示データの配置を示したものであり、図7はフレーム4n、4n+1における液晶パネル101の表示データの配置、図8はフレーム4n+2、4n+3における液晶パネル101の表示データの配置を示したものである。401はフレーム4n、4n+1における偶数信号線R₂の表示データ、402はフレーム4n+2、4n+3における偶数信号線R₂の表示データを示したものであるが、401に着目すると、液晶パネル101の座標(X、Y)=(R₂、1)、(R₂、2)のデータは、左側に隣接する(X、Y)=(R₁、1)、(R₁、2)と同一のデータa1になり、液晶パネル101の座標(X、

50

$X、Y) = (R_2、3)、(R_2、4)$ のデータは、右側に隣接する $(X、Y) = (R_3、3)、(R_3、4)$ と同一データ b_2 となる。これにより、偶数信号線 R_2 の表示データ 401 は、隣接する信号線のデータ電圧の配置が櫛形状になる。また、 402 に着目すると、液晶パネル 101 の座標 $(X、Y) = (R_2、1)、(R_2、2)$ のデータは、右側に隣接する $(X、Y) = (R_3、1)、(R_3、2)$ と同一のデータ b_1 になり、液晶パネル 101 の座標 $(X、Y) = (R_2、3)、(R_2、4)$ のデータは、左側に隣接する $(X、Y) = (R_1、3)、(R_1、4)$ と同一データ a_2 となる。これにより、偶数信号線 R_2 の表示データ 402 は、隣接する信号線のデータ電圧の配置が、 401 とは異なる櫛形状になる。そして、2フレーム毎に 401 と 402 を切り替えることで、液晶パネル 101 の座標 $(X、Y) = (R_2、1)$ では、 $(X、Y) = (R_1、1)$ の輝度と $(X、Y) = (R_3、1)$ の輝度を交互に表示することになり、時間変調による中間輝度表示を実現することができる。

【0060】

以上のような回路構成と動作タイミングにより、本発明の第1の実施の形態で説明した偶数信号線に隣接する奇数信号線に対応するデータ電圧を印加する駆動方法で拡大表示と表示装置の低消費電力化を実現すると共に、本実施の形態の特徴である、偶数信号線に印加するデータ電圧が垂直ラインの単位で同一ではなく、データ電圧の配置が櫛形状になるため、2フレーム毎の輝度変化が知覚しにくくできる。

【実施例3】

【0061】

本発明の第3の実施の形態による液晶表示装置の構成及び動作について、図9、10を用いて説明する。

【0062】

本発明の第3の実施の形態は、偶数信号線を挟む奇数の2本の信号線に対応する表示データを比較し、そのデータの差が大きい場合には、部分的に第1～第2の実施の形態で説明したスイッチング動作の制御信号 $SIG_L(121)$ と $SIG_R(122)$ の信号レベルを固定して、水平方向も単純拡大表示とするものである。

【0063】

図9は、本発明の第3の実施の形態に係る信号線駆動回路のブロック図であり、501は信号線駆動回路、502は比較器、503、504は奇数信号線に対応する表示データ上位1bit、505は比較器502の演算結果、506はスイッチ部、507はスイッチ部、508は2to1セレクタ、509はスイッチ、510は2to1セレクタ、511はスイッチ、512は2to1セレクタ508の出力である制御信号 SIG_L2 、513は2to1セレクタ510の出力である制御信号 SIG_R2 であり、比較器502、スイッチ部506、スイッチ部507が本実施の形態の特徴部分である。なお、その他の部分については、本発明の第1、2の実施の形態と同様であるため、以後の説明は省略する。

【0064】

比較器502は、ラッチ回路114から転送される2種類の奇数信号線に対応する表示データ、例えば信号線 R_1 と信号線 R_3 に対応する表示データ上位1bit (503、504) が入力され、排他的論理和の演算を実施する。そして、演算結果505をスイッチ部506とスイッチ部507に転送する。

【0065】

スイッチ部506は、2to1セレクタ508と、偶数信号線と左側に隣接する奇数信号線を短絡するためのスイッチ509で構成され、レベルシフタ110から転送される $SIG_L(121)$ と電源回路106から入力される電源電圧 VDD と比較器502から転送される演算結果505が入力される。

【0066】

2to1セレクタ508は、比較器502から転送される演算結果505をもとに、レベルシフタ110から転送される $SIG_L(121)$ と電源回路106から入力される

電源電圧VDDの2レベルのいずれかを選択する。なお、演算結果505が1(High)の場合、2to1セレクタ508は電源電圧VDDレベルを選択し、演算結果505が0(Low)の場合、2to1セレクタ508はSIG_L(121)を選択することにする。そして、2to1セレクタ508の出力である制御信号SIG_L2(512)をスイッチ509に転送する。

【0067】

スイッチ509は、前述した出力信号512が1(High(VDDレベル))で偶数信号線と左側に隣接する奇数信号線とを短絡し、出力信号512が0(Low)で偶数信号線と左側に隣接する奇数信号線との電気的結合を開放する。

【0068】

スイッチ部507は、2to1セレクタ510と、偶数信号線と右側に隣接する奇数信号線を短絡するためのスイッチ511で構成され、レベルシフタ110から転送されるSIG_R(122)とGNDレベルと比較器502から転送される演算結果505が入力される。

【0069】

2to1セレクタ510は、比較器502から転送される演算結果505をもとに、レベルシフタ110から転送されるSIG_R(122)とGNDレベルの2レベルのいずれかを選択する。なお、演算結果505が1(High)の場合、2to1セレクタ510はGNDレベルを選択し、演算結果505が0(Low)の場合、2to1セレクタ510はSIG_R(122)を選択することにする。そして、2to1セレクタ510の出力である制御信号SIG_R2(513)をスイッチ511に転送する。

【0070】

スイッチ511は、前述した出力信号513が1(High)で偶数信号線と左側に隣接する奇数信号線とを短絡し、出力信号513が0(Low(GNDレベル))で偶数信号線と左側に隣接する奇数信号線との電気的結合を開放する。

【0071】

図10は、本実施の形態を実現するためのタイミングチャートであり、表示データと、レベルシフタ110から転送されるSIG_L(121)とSIG_R(122)、2to1セレクタ508の出力信号SIG_L2(512)と、2to1セレクタ510の出力信号SIG_R2(513)と偶数信号線用オペアンプ118のオンオフ制御信号AMP_PW(123)の関係を示したものである。

【0072】

比較器502は、表示データの上位1bit(503)と(504)の値が異なると、信号線R1と信号線R3における輝度差が大きいと判断して1(High)を出力し、レベルシフタ110から転送されるSIG_L(121)とSIG_R(122)の値によらず、SIG_L2(512)を1(High)、SIG_R2(513)を0(Low)に固定にする。この制御により、表示データに応じて、拡大表示の方法、例えばバイリニア相当の拡大表示と単純拡大表示を切り替えることが可能になる。

【0073】

なお、比較器502は2本の奇数信号線毎に複数設置しており、それぞれが独立して動作するものとする。したがって、表示データによっては、偶数信号線毎にスイッチ509とスイッチ511の動作が異なる場合があり、液晶パネル101内でバイリニア相当の拡大表示と単純拡大表示が混在することになる。ただし、複数の比較器502から転送される複数の演算結果505をもとに、水平方向の1ライン毎や1フレーム以上毎にスイッチ部506とスイッチ部507の動作を同一にしても構わない。

【0074】

また、本実施の形態は、本発明の第1,2の実施の形態に対して、比較器502を追加し、スイッチ部506、スイッチ部507を改良することで実現可能であり、外部から入力される設定値によって、比較器502の演算結果505を0(Low)固定できれば、本実施の形態と本発明の第1,2の実施の形態を容易に切り替えることができる。

10

20

30

40

50

【 0 0 7 5 】

以上のような回路構成と動作タイミングにより、本発明の第 1, 2 の実施の形態で説明した偶数信号線に隣接する奇数信号線に対応するデータ電圧を印加する駆動方法で拡大表示と表示装置の低消費電力化を実現すると共に、本実施の形態の特徴である表示データに応じて、バイリニア処理相当の拡大表示と単純拡大表示を切り替えて表示させることが可能になる。これにより、偶数信号線の隣接する 2 本の奇数信号線の表示輝度差が大きい場合であっても、2 フレーム毎の輝度変化が知覚しにくくできる。

【 0 0 7 6 】

なお、本実施の形態では、比較器 5 0 2 が参照する奇数信号線に対応する表示データの上位 1 b i t として説明したが、対象とする信号線の輝度差を検出できれば良いので、上位 1 b i t に限らず、例えば表示データの上位 2 b i t 以上でも構わない。

10

【 実施例 4 】

【 0 0 7 7 】

本発明の第 4 の実施の形態による液晶表示装置の構成及び動作について、図 1 1, 1 2 を用いて説明する。

【 0 0 7 8 】

本発明の第 4 の実施の形態は、液晶パネル 1 0 1 の解像度と表示データの解像度が一致している場合を前提に、偶数信号線を挟む奇数の 2 本の信号線に対応する表示データを比較し、そのデータの差が大きい場合には、部分的に第 1, 2 の実施の形態で説明したスイッチング動作を行わず、偶数信号線用オペアンプ部 6 0 2 で 6 4 t o 1 セレクタ 1 1 6 から転送されるデータ電圧を信号線に印加する。これにより、偶数信号線の隣接する 2 本の奇数信号線の輝度差が大きい信号線では通常の等倍表示を実施し、偶数信号線の隣接する 2 本の奇数信号線の輝度差が小さい信号線では第 1, 2 の実施の形態で説明した拡大（補完）表示を実施する。これにより、液晶パネル 1 0 1 の解像度と表示データの解像度が一致している場合に、低消費電力化を目的に、表示データを間引いて表示させたとしても画質劣化を最小化できる。

20

【 0 0 7 9 】

図 1 1 は、本発明の第 4 の実施の形態に係る信号線駆動回路のブロック図であり、6 0 1 は信号線駆動回路、6 0 2 は偶数信号線用オペアンプ部、6 0 3 はスイッチ部、6 0 4 は 2 t o 1 セレクタ、6 0 5 はオペアンプ、6 0 6 は 2 t o 1 セレクタ、6 0 7 は制御信号 A M P _ P W 2、6 0 8 は制御信号 S I G _ L 2 であり、偶数信号線用オペアンプ部 6 0 2 が本実施の形態の特徴部分である。なお、その他の部分については、本発明の第 1 ~ 3 の実施の形態と同様であるため、以後の説明は省略する。

30

【 0 0 8 0 】

偶数信号線用オペアンプ部 6 0 2 は、2 t o 1 セレクタ 6 0 4 とオペアンプ 6 0 5 で構成され、比較器 5 0 2 から転送される演算結果 5 0 5 が入力される。

【 0 0 8 1 】

2 t o 1 セレクタ 6 0 4 は、比較器 5 0 2 から転送される演算結果 5 0 5 をもとに、レベルシフタ 1 1 0 から転送される制御信号 A M P _ P W (1 2 3) と電源回路 1 0 6 から入力される電源電圧レベル V D D のいずれかを選択する。なお、演算結果 5 0 5 が 1 (H i g h) の場合、2 t o 1 セレクタ 6 0 4 は電源電圧レベル V D D を選択し、演算結果 5 0 5 が 0 (L o w) の場合、2 t o 1 セレクタ 6 0 4 は A M P _ P W (1 2 3) を選択することにする。そして、2 t o 1 セレクタ 6 0 4 の出力である制御信号 A M P _ P W 2 (6 0 7) をオペアンプ 6 0 5 に転送する。

40

【 0 0 8 2 】

オペアンプ 6 0 5 は、6 4 t o 1 セレクタ 1 1 6 から転送される偶数信号線に対応するアナログのデータ電圧をバッファリングし、液晶パネル 1 0 1 の偶数信号線にデータ電圧を印加する。なお、2 t o 1 セレクタ 6 0 4 から転送される制御信号 A M P _ P W 2 (6 0 7) に従って、オペアンプ 6 0 5 への定常電流の供給状態と供給停止状態を切り替え可能とし、A M P _ P W 2 = 1 (H i g h) で、オペアンプ 6 0 5 に定常電流を供給して、

50

64 to 1セレクタ116から転送されるデータ電圧を対応する信号線に出力する。また、AMP_PW2 = 0 (Low)で、オペアンプ605への定常電流の供給を停止し、その出力はHi-Zになるようにする。

【0083】

スイッチ部603は、2 to 1セレクタ606と、偶数信号線と左側に隣接する奇数信号線を短絡するためのスイッチ509で構成され、レベルシフタ110から転送されるSIG_L (121)とGNDレベルと比較器502から転送される演算結果505が入力される。

【0084】

2 to 1セレクタ606は、比較器502から転送される演算結果505をもとに、レベルシフタ110から転送されるSIG_L (121)とGNDレベルの2レベルのいずれかを選択する。なお、演算結果505が1 (High)の場合、2 to 1セレクタ606はGNDレベルを選択し、演算結果505が0 (Low)の場合、2 to 1セレクタ606はSIG_L (121)を選択することにする。そして、2 to 1セレクタ606の出力である制御信号SIG_L2 (608)をスイッチ509に転送する。

10

【0085】

スイッチ509は、2 to 1セレクタ606から転送される制御信号SIG_L2 (608)が1 (High)で偶数信号線と左側に隣接する奇数信号線とを短絡し、制御信号SIG_L2 (608)が0 (Low (GNDレベル))で偶数信号線と左側に隣接する奇数信号線との電氣的結合を開放する。

20

【0086】

図12は、本実施の形態を実現するためのタイミングチャートであり、表示データと、レベルシフタ110から転送されるSIG_L (121)とSIG_R (122)、2 to 1セレクタ606の出力である制御信号SIG_L2 (608)と、2 to 1セレクタ510の出力である制御信号SIG_R2 (513)と2 to 1セレクタ604の出力である制御信号AMP_PW2 (607)の関係を示したものである。

【0087】

比較器502は、表示データの上位1bit (503)と(504)の値が異なると、信号線R₁と信号線R₃における輝度差が大きいと判断して1 (High)を出力し、レベルシフタ110から転送されるSIG_L (121)とSIG_R (122)の値によらず、SIG_L2 (608)とSIG_R2 (513)を0 (Low)に固定にする。これにより、偶数信号線は隣接する奇数信号線との電氣的結合を開放すると共に、AMP_PW2 (607)が1 (High)になるため、オペアンプ605への定常電流が供給され、オペアンプ605は、64 to 1セレクタ116から転送されるデータ電圧を、対応する信号線に印加することになる。この制御により、表示データに応じて通常の等倍表示と拡大表示を切り替えることが可能になる。

30

【0088】

なお、比較器502は2本の奇数信号線毎に複数設置しており、それぞれが独立して動作するものとする。したがって、表示データによっては、偶数信号線毎にスイッチ509とスイッチ511の動作が異なる場合があり、液晶パネル101内でバイリニア相当の拡大表示とオペアンプ605を使用した等倍表示が混在することになる。ただし、複数の比較器502から転送される複数の演算結果505をもとに、水平方向の1ライン毎や1フレーム以上毎にスイッチ部506とスイッチ部507の動作を同一にしても構わない。

40

【0089】

また、本実施の形態は、本発明の第1, 2の実施の形態に対して、比較器502を追加し、偶数信号線用オペアンプ部602とスイッチ部603、スイッチ部507を改良することで実現可能であり、外部から入力される設定値によって、比較器502の演算結果505を0 (Low)固定できれば、本実施の形態と本発明の第1, 2の実施の形態を容易に切り替えることができる。

【0090】

50

以上のような回路構成と動作タイミングにより、本発明の第1, 2の実施の形態で説明した偶数信号線に隣接する奇数信号線に対応するデータ電圧を印加する駆動方法で、拡大表示と表示装置の低消費電力化を実現すると共に、偶数信号線を挟む奇数の2本の信号線に対応する表示輝度差が大きい場合には、隣接する信号線間の電氣的結合を開放し、オペアンプ605で対応する偶数信号線にデータ電圧を印加できるようにする。これにより、奇数の隣接信号線の表示輝度差が大きい場合であっても、2フレーム毎の輝度変化が知覚しにくくできる。

【0091】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【産業上の利用可能性】

【0092】

本発明は、表示パネルの解像度より小さい表示データを拡大して表示する場合に、拡大表示を低コスト且つ低電力で実現することができ、利用範囲も携帯電話用のディスプレイのみならず、液晶ディスプレイを使用するその他のモバイル端末にも適用できる。

【図面の簡単な説明】

【0093】

【図1】本発明の第1の実施の形態に係る液晶表示装置の構成を示すブロック図である。

【図2】本発明の第1の実施の形態に係る液晶表示装置において、液晶パネルに印加する電圧波形と、拡大表示を行わない通常表示時のスイッチの動作タイミングを示すタイミング図である。

【図3】本発明の第1の実施の形態に係る液晶表示装置において、液晶パネルに印加する電圧波形と、拡大表示を行う場合のスイッチの動作タイミングを示すタイミング図である。

【図4】本発明の第1の実施の形態に係る液晶表示装置において、拡大表示した場合の液晶パネル上の表示データの配置（フレーム $4n$ 、 $4n+1$ ）を示す図である。

【図5】本発明の第1の実施の形態に係る液晶表示装置において、拡大表示した場合の液晶パネル上の表示データの配置（フレーム $4n+2$ 、 $4n+3$ ）を示す図である。

【図6】本発明の第2の実施の形態に係る液晶表示装置において、液晶パネルに印加する電圧波形と、拡大表示を行う場合のスイッチの動作タイミングを示すタイミング図である。

【図7】本発明の第2の実施の形態に係る液晶表示装置において、拡大表示した場合の液晶パネル上の表示データの配置（フレーム $4n$ 、 $4n+1$ ）を示す図である。

【図8】本発明の第2の実施の形態に係る液晶表示装置において、拡大表示した場合の液晶パネル上の表示データの配置（フレーム $4n+2$ 、 $4n+3$ ）を示す図である。

【図9】本発明の第3の実施の形態に係る液晶表示装置において、信号線駆動回路の構成を示すブロック図である。

【図10】本発明の第3の実施の形態に係る液晶表示装置において、拡大表示を行う場合のスイッチの動作タイミングを示すタイミング図である。

【図11】本発明の第4の実施の形態に係る液晶表示装置において、信号線駆動回路の構成を示すブロック図である。

【図12】本発明の第4の実施の形態に係る液晶表示装置において、拡大表示を行う場合のスイッチの動作タイミングを示すタイミング図である。

【符号の説明】

【0094】

101...液晶パネル、102...表示用駆動回路、103...信号線駆動回路、104...奇数ライン用走査線駆動回路、105...偶数ライン用走査線駆動回路、106...電源回路、107...システムインタフェース、108...制御レジスタ、109...タイミングコントローラ、110...レベルシフタ、111...R用DAC部、112...G用DAC部、113...

10

20

30

40

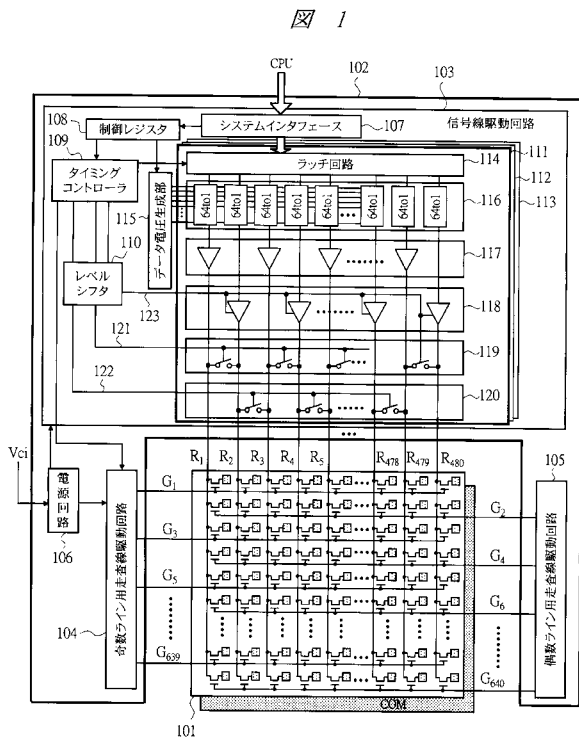
50

B用DAC部、114...ラッチ回路、115...データ電圧生成部、116...64to1セ
 レクタ、117...奇数信号線用オペアンプ、118...偶数信号線用オペアンプ、119...
 スイッチ、120...スイッチ、121...制御信号SIG_L、122...制御信号SIG_
 R、123...制御信号AMP_PW、
 301...表示データ、302...表示データ、303...表示データ、
 401...表示データ、402...表示データ、
 501...信号線駆動回路、502...比較器、503...奇数信号線対応の表示データ上位
 1bit、504...奇数信号線対応の表示データ上位1bit、505...演算結果、50
 6...スイッチ部、507...スイッチ部、508...2to1セレクタ、509...スイッチ、
 510...2to1セレクタ、511...スイッチ、512...制御信号SIG_L2、513
 ...制御信号SIG_R2、
 601...信号線駆動回路、602...偶数信号線用オペアンプ部、603...スイッチ部、
 604...2to1セレクタ、605...オペアンプ、606...2to1セレクタ、607...
 制御信号AMP_PW2、608...制御信号SIG_L2。

10

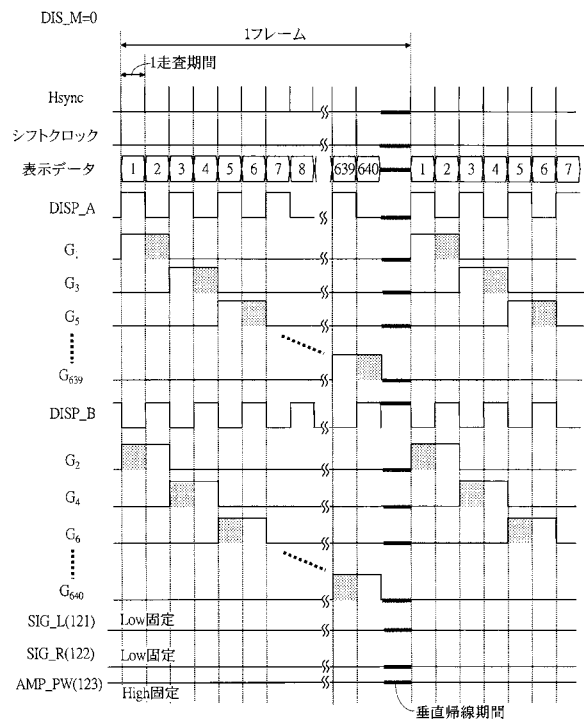
【図1】

【図2】

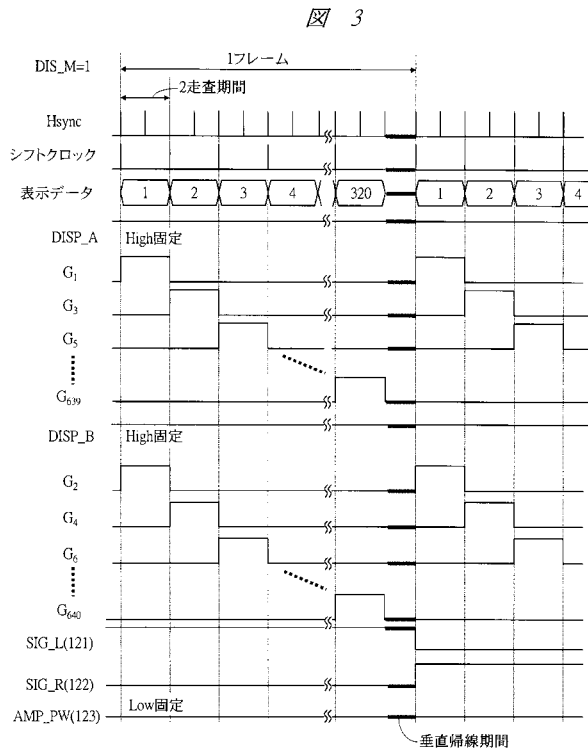


101: 液晶パネル
119,120: スイッチ

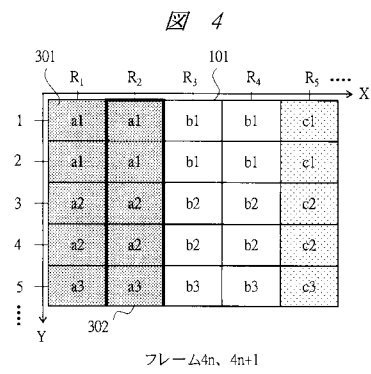
図 2



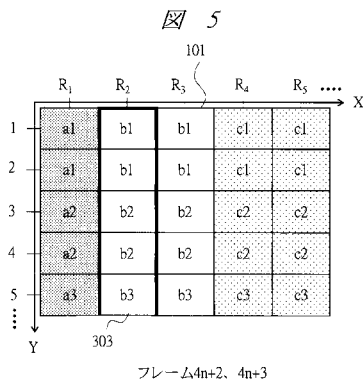
【 図 3 】



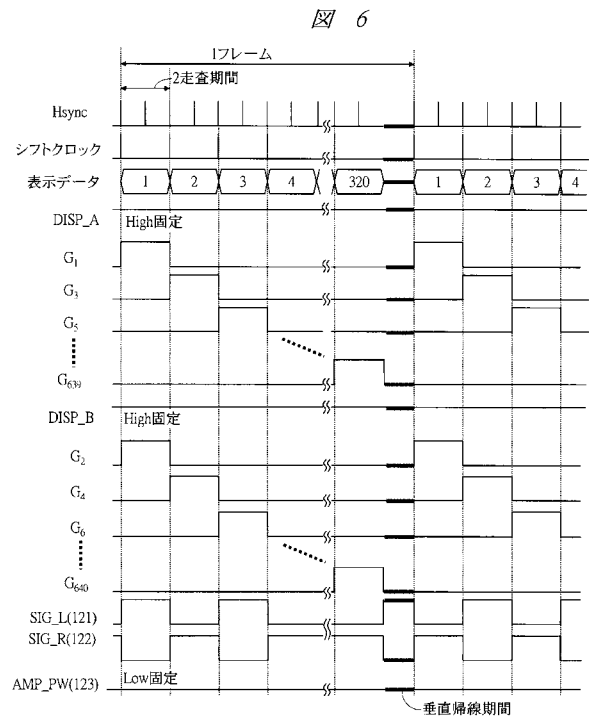
【 図 4 】



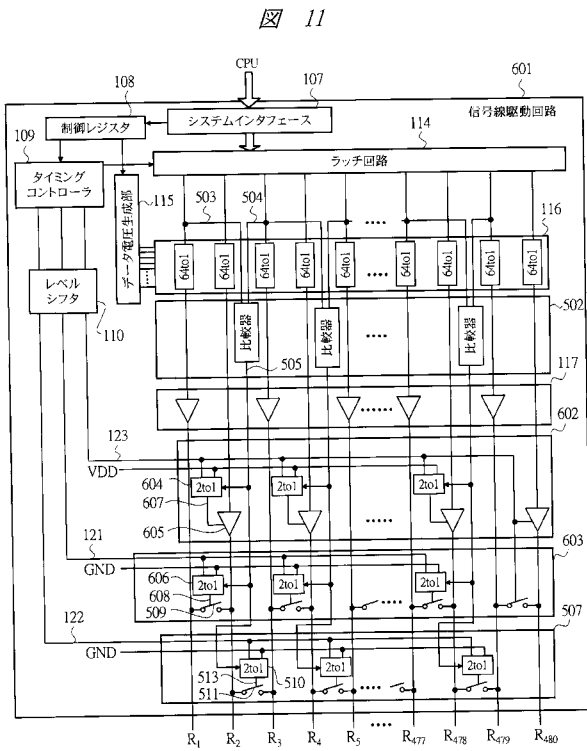
【 図 5 】



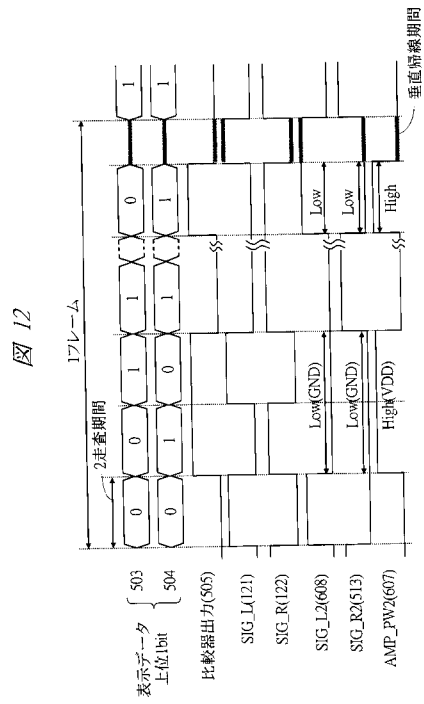
【 図 6 】



【 図 1 1 】



【 図 1 2 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 5 0 B
G 0 9 G	3/20	6 5 0 C
G 0 9 G	3/20	6 1 1 A
G 0 2 F	1/133	5 5 0

(72)発明者 大門 一夫

東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内

Fターム(参考) 2H093 NC03 NC10 NC12 NC21 NC25 NC26 NC27 NC34 ND10 ND35
ND39 ND43 ND54 NH06
5C006 AB01 AF42 AF43 AF47 AF53 BB16 BC03 BC06 BC16 FA47
5C080 AA10 BB05 DD07 DD26 JJ02 JJ03 JJ04

专利名称(译)	表示用驱动回路		
公开(公告)号	JP2008224798A	公开(公告)日	2008-09-25
申请号	JP2007059620	申请日	2007-03-09
[标]申请(专利权)人(译)	株式会社瑞萨科技		
申请(专利权)人(译)	瑞萨科技公司		
[标]发明人	赤井亮仁 工藤泰幸 大門一夫		
发明人	赤井 亮仁 工藤 泰幸 大門 一夫		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G3/2025 G09G2310/0205 G09G2310/027 G09G2310/0281 G09G2310/0289 G09G2310/08 G09G2330/021 G09G2340/0414 G09G2340/0421		
FI分类号	G09G3/36 G09G3/20.623.A G09G3/20.622.A G09G3/20.622.P G09G3/20.650.J G09G3/20.650.B G09G3/20.650.C G09G3/20.611.A G02F1/133.550		
F-TERM分类号	2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC21 2H093/NC25 2H093/NC26 2H093/NC27 2H093/ /NC34 2H093/ND10 2H093/ND35 2H093/ND39 2H093/ND43 2H093/ND54 2H093/NH06 5C006/AB01 5C006/AF42 5C006/AF43 5C006/AF47 5C006/AF53 5C006/BB16 5C006/BC03 5C006/BC06 5C006 /BC16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD07 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZF03 2H193/ZF22 2H193/ZF36		
代理人(译)	筒井大和		
外部链接	Espacenet		

摘要(译)

要解决的问题：在显示分辨率低于显示面板的显示数据的情况下，通过应用传统电路提供可以实现低成本放大处理的显示驱动电路，并且还可以降低功耗显示设备。ZOLUTION：在液晶显示装置中，开关119用于使偶数信号线短路，例如：从液晶面板101上的偶数列和奇数列到与偶数信号线左侧相邻的奇数信号线和用于使与偶数信号线右侧相邻的奇数信号线短路的开关120在信号线驱动电路103的输出部分中，通过控制这些开关119,120，可以在水平方向上实现对应于双线性处理的放大显示。通过同时扫描两条扫描线，可以在垂直方向上获得简单的放大显示。此外，通过停止向运算放大器提供稳态电流以将数据电压施加到偶数信号线，可以实现低成本和低功耗的放大显示。Z

