

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-508393

(P2006-508393A)

(43) 公表日 平成18年3月9日(2006.3.9)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/133 (2006.01)	GO2F 1/133 560	2H088
GO2F 1/137 (2006.01)	GO2F 1/137	2H093
GO9G 3/20 (2006.01)	GO9G 3/20 611A	5C006
GO9G 3/36 (2006.01)	GO9G 3/20 621A	5C080
	GO9G 3/20 622D	

審査請求 未請求 予備審査請求 未請求 (全 40 頁) 最終頁に続く

(21) 出願番号 特願2004-556412 (P2004-556412)
 (86) (22) 出願日 平成15年11月24日 (2003.11.24)
 (85) 翻訳文提出日 平成17年6月16日 (2005.6.16)
 (86) 国際出願番号 PCT/FR2003/003460
 (87) 国際公開番号 W02004/051357
 (87) 国際公開日 平成16年6月17日 (2004.6.17)
 (31) 優先権主張番号 02/14806
 (32) 優先日 平成14年11月26日 (2002.11.26)
 (33) 優先権主張国 フランス (FR)

(71) 出願人 500225778
 ネモプティック
 フランス国 マニ - レ - アモー、
 リュ、ギネメル、パルク、デュ、メランテ
 、 1
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100088889
 弁理士 橘谷 英俊
 (74) 代理人 100082991
 弁理士 佐藤 泰和
 (74) 代理人 100096921
 弁理士 吉元 弘
 (74) 代理人 100103263
 弁理士 川崎 康

最終頁に続く

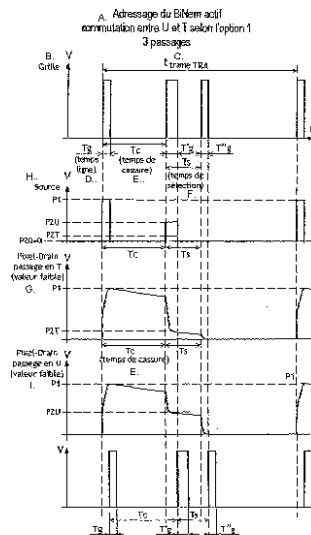
(54) 【発明の名称】 双安定ネマチック液晶ディスプレイ装置およびこのような装置の制御方法

(57) 【要約】

本発明は、固定破壊を利用した双安定液晶ネマチックマトリクススクリーンを備えるディスプレイ装置に関し、前記ディスプレイ装置は、

オフ状態とオン状態との間で切替え可能な構成要素(40)と、これらの構成要素はそれぞれ各画素に関連する駆動電極(47)と表示状態制御リンク(45)との間に配置され、

前記各構成要素(40)の入力に対して、前記状態制御リンク(45)を介して、制御された時間間隔によって区分された少なくとも2つの段階を含む入力信号を印加可能な手段とを具備してなることを特徴とし、第1の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第2の段階中に、前記入力信号の振幅を制御して前記液晶の2つの双安定状態のいずれかを選択し、前記2つの段階の間の時間間隔は、前記第2の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されている。



A. ADDRESSING SWITCHING OF ACTIVE BINEM BETWEEN U AND T IN ACCORDANCE WITH OPTION 1 (3 SHIFTS)
 B. GRID
 C. FRAME
 D. LINE TIME
 E. BREAK TIME
 F. SELECTION TIME
 G. SHIFT PIXEL-DRAIN INTO T (LOW VALUE)
 H. SOURCE
 I. SHIFT PIXEL-DRAIN INTO U (LOW VALUE)

【特許請求の範囲】

【請求項 1】

固定破壊 (anchoring breaking) トリクススクリーンを備えるディスプレイ装置であって、前記ディスプレイ装置は、

オフ状態とオン状態との間で切替え可能な構成要素と、これらの構成要素はそれぞれ各画素に関連する駆動電極と表示状態制御リンクとの間に配置され、

前記各構成要素の入力に対して、前記状態制御リンクを介して、制御された時間間隔によって区分された少なくとも 2 つの段階を含む入力信号を印加可能な手段とを具備してなることを特徴とし、第 1 の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第 2 の段階中に、前記入力信号の振幅を制御して前記液晶の 2 つの双安定状態のいずれかを選択し、前記 2 つの段階の間の時間間隔は、前記第 2 の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されている、ディスプレイ装置。

10

【請求項 2】

前記構成要素は、アドレス信号によってオフ状態とオン状態との間で駆動されるスイッチから形成され、且つ各画素に関連する駆動電極と表示状態制御リンクとの間にそれぞれ配置され、前記装置は、スイッチを前記オン状態に制御する少なくとも 2 つのアクティブ段階を含むアドレス信号を定義することが可能な手段をさらに含み、前記段階は制御時間間隔によって区分され、前記手段は、少なくとも 2 つの段階を含む入力信号を各駆動されたスイッチの入力に対して、前記状態制御リンクを介して前記スイッチを選択的にオンにする前記アドレス信号のアクティブ段階と同期して、印加することが可能であり、第 1 の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第 2 の段階中に、前記入力信号の振幅を制御して前記液晶の 2 つの双安定状態のいずれかを選択し、前記 2 つの段階の間の時間間隔は、前記第 2 の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されていることを特徴とする、請求項 1 に記載の装置。

20

【請求項 3】

前記装置は 2 つのテクスチャを用い、その一方は液晶の分子が互いに少なくともほぼ平行である均一なまたはやや擦れたテクスチャであり、他方は第 1 のテクスチャとおよそ +180° または -180° の擦れで異なるテクスチャであることを特徴とする、請求項 1 および 2 のいずれかに記載の装置。

30

【請求項 4】

前記マトリクススクリーンの共通横列の画素に関連する前記被駆動スイッチは、共通アドレス横列に接続されていることを特徴とする、請求項 1 乃至 3 のいずれかに記載の装置。

【請求項 5】

前記マトリクススクリーンの共通縦列の画素に関連する前記被駆動スイッチは、それらの入力が共通表示状態制御縦列に接続されていることを特徴とする、請求項 1 乃至 4 のいずれかに記載の装置。

【請求項 6】

前記装置は、一方の基板の上に弱い天頂固定配向 (zenithal anchoring orientation) 層を含むことを特徴とする、請求項 1 乃至 5 のいずれかに記載の装置。

40

【請求項 7】

互いに向かい合い且つそれぞれ 2 つ基板の一方の上に配置された 2 つの電極の間に画定された画素毎に、スイッチを形成する各トランジスタのドレインに前記電極の一方が接続され、状態制御信号を受信するために前記トランジスタのソースが状態制御トラックに接続され、アドレス信号を受信するために前記トランジスタのゲートがアドレストラックに接続され、後部電極がすべての画素に共通する電位に接続されていることを特徴とする、請求項 1 乃至 6 のいずれかに記載の装置。

【請求項 8】

50

前記装置は、 m 個の素子の n 個のグループの形態でまとめられた $n \times m$ 個の画素と、 $n \times m$ 個の被制御スイッチと、導電トラックのアドレス横列を形成する n 個の導電トラックのアレイと、画素を制御する縦列を形成する m 個の導電トラックのアレイとを備えることを特徴とする、請求項1乃至7のいずれかに記載の装置。

【請求項9】

前記入力信号を印加する手段は、画素制御毎に、制御時間間隔によって区分された2つの段階で構成されるシグナル配列を発生させることを特徴とする、請求項1乃至8のいずれかに記載の装置。

【請求項10】

選択信号段階は、少なくとも均一なまたはやや擦れたテクスチャを選択するために、画素の状態をゼロにリセットすることを含まないことを特徴とする、請求項9に記載の装置。

10

【請求項11】

前記装置は各画素の末端に放電抵抗を含むことを特徴とする、請求項9および10のいずれかに記載の装置。

【請求項12】

前記放電抵抗は、各画素と並列に接続された選択抵抗によって形成されることを特徴とする、請求項11に記載の装置。

【請求項13】

前記入力信号を印加する手段は、画素制御毎に、制御時間間隔によって区分された3つの段階で構成されるシグナル配列を発生させることを特徴とする、請求項1乃至8のいずれかに記載の装置。

20

【請求項14】

制御時間間隔によって区分された前記3つの段階は、第1の段階における固定破壊信号と、第2の段階における選択制御電圧と、第3の段階におけるゼロリセット信号とを含むことを特徴とする、請求項13に記載の装置。

【請求項15】

前記第2の段階中に印加される選択信号は、擦れテクスチャを得るためにゼロであるかまたは小さいことを特徴とする、請求項13および14のいずれかに記載の装置。

【請求項16】

前記入力信号は、擦れテクスチャを得るために各画素上に方形波型の制御信号を生成するように設計されていることを特徴とする、請求項13乃至15のいずれかに記載の装置。

30

【請求項17】

前記入力信号を印加する手段は、画素制御毎に、制御時間間隔によって区分された x 段階で構成される信号のシーケンスを発生させることを特徴とする、請求項1乃至8のいずれかに記載の装置。

【請求項18】

制御時間間隔によって区分された前記 x 段階は、第1の段階における固定破壊信号と、次の中間段階における選択制御電圧と、最終段階におけるゼロリセット信号とを含むことを特徴とする、請求項17に記載の装置。

40

【請求項19】

前記中間段階は、均一テクスチャを選択する場合、画素制御信号の立ち下がりの変動を制御するように設計されていることを特徴とする、請求項18に記載の装置。

【請求項20】

前記構成要素はトランジスタから形成されることを特徴とする、請求項1乃至19のいずれかに記載の装置。

【請求項21】

前記構成要素は、オフ状態で低下内部抵抗を有するトランジスタから形成されることを特徴とする、請求項1乃至19のいずれかに記載の装置。

50

【請求項 22】

前記構成要素はダイオードを含むことを特徴とする、請求項 1 乃至 19 のいずれかに記載の装置。

【請求項 23】

前記構成要素は 2 つのダイオードを背中合わせに含むことを特徴とする、請求項 1 乃至 19 のいずれかに記載の装置。

【請求項 24】

前記各ダイオードは、逆のモードで動作するように方向付けられていることを特徴とする、請求項 22 および 23 のいずれかに記載の装置。

【請求項 25】

前記ダイオードは、固定破壊電圧以上のツェナー電圧を有することを特徴とする、請求項 22 乃至 24 のいずれかに記載の装置。

10

【請求項 26】

前記構成要素は、並列蓄積キャパシタ含まないかまたは低い値のキャパシタのみを含むことを特徴とする、請求項 1 乃至 25 のいずれかに記載の装置。

【請求項 27】

各液晶画素の端子に放電抵抗が設けられていることを特徴とする、請求項 1 乃至 26 のいずれかに記載の装置。

【請求項 28】

状態を変化させなければならない画素のみに固定破壊信号が印加されることを特徴とする、請求項 1 乃至 27 のいずれかに記載の装置。

20

【請求項 29】

状態を変化させる必要がない画素に対しては前記入力信号をゼロに維持することを特徴とする、請求項 28 に記載の装置。

【請求項 30】

画素の各横列に印加される入力信号の段階は互いに交錯していることを特徴とする、請求項 1 乃至 29 のいずれかに記載の装置。

【請求項 31】

所定の横列をアドレス指定する各段階の間に、いくつかの他の横列のアドレス指定が挿入されることを特徴とする、請求項 1 乃至 30 のいずれかに記載の装置。

30

【請求項 32】

画素の同一の横列に対する破壊信号段階と選択信号段階との間に、異なる画素の横列に対して破壊信号段階を連続的に行うことを特徴とする、請求項 30 および 31 のいずれかに記載の装置。

【請求項 33】

前記信号発生手段は、入力信号の符号をフレームごとに反転させて、画素に印加される信号を対称的にすることを特徴とする、請求項 1 乃至 32 のいずれかに記載の装置。

【請求項 34】

入力信号を発生させる前記手段は、前記選択信号の振幅を制御してグレーレベルを獲得することを特徴とする、請求項 1 乃至 33 のいずれかに記載の装置。

40

【請求項 35】

前記装置は、1 つの且つ同一の画素内に双安定テクスチャが制御された比率で共存する混合テクスチャを固定破壊の後に生成することができる制御手段と、これらのテクスチャは体積に関して 180° 回位線 (disclination line) によってまたは一方の表面上の 180° 再配向壁 (reorientation wall) によって区分けされ、表面壁への体積線の遷移および前記表面上でのこれらの壁の不働化によって前記混合テクスチャを長期安定させる手段とを含むことを特徴とする、請求項 34 に記載の装置。

【請求項 36】

固定破壊を利用した双安定液晶ネマチックマトリクススクリーンを電氣的に制御する方法であって、前記方法は、

50

オフ状態とオン状態との間で切替え可能な構成要素を設けることを含むことを特徴とし、これらの構成要素はそれぞれ各画素に関連する駆動電極と表示状態制御リンクとの間に配置され、

前記方法はまた、前記電氣的制御のために、

前記各構成要素の入力に対して、前記状態制御リンクを介して、制御された時間間隔によって区分された少なくとも2つの段階を含む入力信号を印加するステップを含み、第1の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第2の段階中に、前記入力信号の振幅を制御して前記液晶の2つの双安定状態のいずれかを選択し、前記2つの段階の間の時間間隔は、前記第2の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されていることを特徴とする、方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶ディスプレイ装置の分野に関し、より詳細には、双安定ネマチックディスプレイを切替える方法および装置に関するものである。

【0002】

本発明の一般的な目的は、文献[1]に開示されている双安定ディスプレイ装置を改良することである。これらの装置は一般的に“BiNem”装置と呼ばれている。この用語を本特許出願の目的に使用する。これらの装置の構造について以下により詳細に説明する

20

【背景技術】

【0003】

使用される液晶の物理的性質に応じて、ネマチック装置、コレステリック装置、スメクチック装置、強誘電性装置およびその他の装置を区別する場合がある。本発明の主題を成すネマチックディスプレイにおいて、アキラルネマチックまたは(例えば、キラルドーパントを添加することによってキラル化された)キラル化ネマチックを使用する。このようにして得られるものは、均一なまたはやや擦れた自然テクスチャであり、その螺旋のピッチは数ミクロンよりも大きい。基板との境界の表面の近傍での液晶の配向および固定は、アラインメント層または前記基板に施される処理によって画定される。場が存在しない場合、このようにして均一なまたはやや擦れたネマチックテクスチャを強いられる。

30

【0004】

これまでに提案および製造された装置のほとんどは単安定である。場が存在しない場合、装置には単一のテクスチャのみが生成される。このテクスチャはセルの全エネルギーの絶対最小値に相当する。場内では、このテクスチャは連続的に変形し、その光学的特性は印加電圧に応じて変化する。場が除去された場合、ネマチックは再度単一の単安定テクスチャに戻る。当業者には、これらのシステムの中で、ネマチックディスプレイにおいて最も広く用いられている動作モード、即ち、擦れネマチック(TN)、超擦れネマチック(STN)、電気制御複屈折(ECB)ネマチック、垂直配向ネマチック(VAN)、面内切替(IPS)ネマチック等が認識されるであろう。

40

【0005】

他のネマチックディスプレイの種類としては、双安定、多安定または準安定ネマチックがある。この場合、場が存在しない場合には安定性または準安定性の少なくとも2つの別個のテクスチャをセル内に生成してもよい。2つの状態間の切替えは、適切な電気信号を印加することによって行われる。一度画像が書き込まれると、場が存在しない場合には双安定性によりその画像は記憶されたままとなる。双安定ディスプレイこの記憶力は多くの用途に非常に魅力的なものである。第1に、それによって(変化させたい場合にのみ)低画像リフレッシュ速度を実現することができ、携帯機器の電力消費を低減させるのに非常に好ましい。第2に、この記憶力は、画質が横列の数に依存することなく、非常に高度な多重化を有することを可能にする。

50

【0006】

BiNemと呼ばれる双安定スクリーンの説明(図1)
新規の双安定ディスプレイが文献[1]に開示されている。

【0007】

このディスプレイは図1に概略的に示されている。

【0008】

これは、少なくとも一方が透明である2つのプレートまたは基板20、30の間のキラ化ネマチック液晶またはコレステリック液晶層10で構成されている。基板20、30にそれぞれ配置されている2つの電極22、32を用いることによって、それらのあるキラ化ネマチック液晶10に電気駆動信号を印加する。電極22、32の上の固定層24、34は、液晶10の分子を所望の方向に配向させる。マスタプレート20上の分子の固定24は強く且つやや傾斜しており、スレーブプレート30上では、弱く且つ平らである。これらの表面22、32上の分子10の固定24、34は単安定である。

10

【0009】

光学系によりこの装置が完成される。

【0010】

より正確には、図1は、それぞれ左側および右側で、液晶分子がとり得るそれぞれ場が存在しない場合に安定する2つの状態を概略的に示しており、同図1の中央には、高電界では安定し、場が存在しない場合には不安定な不揃い状態が示されている。この状態は液晶分子によってディスプレイの駆動プロセス中に一時的にとられるものである。

20

【0011】

それぞれ図1の左側および右側に示された液晶の2つの双安定テクスチャ、U(均一または若干の捩れ)およびT(捩れ)は、場の印加がない場合は安定している。マスタプレート20上の固定方向とスレーブプレート30上の固定方向との角度は小さいかまたはゼロである。これら2つのテクスチャの捩れは絶対値でおよそ180°異なる。ネマチックの自然ピッチ p_0 は、UおよびTテクスチャのエネルギーが本質的に同一となるように、セルの厚さ d の4倍近く($p_0 \approx 4 \cdot d$)に選択されている。場が存在しない場合、エネルギーのより低い他の状態は存在せず、UおよびTは真の双安定性を示す。

【0012】

BiNem構造の利点の1つは、2つのテクスチャUおよびTが平面的であり、それにより補正膜なしで良好な視角を得られることである。反射構成におけるBiNemの光学性能特性については、例えば文献[5]に記載されている。

30

【0013】

BiNemのテクスチャの切替え方法

1つのテクスチャから他のテクスチャへ切替えるには、低天頂固定エネルギーを有する表面32/24上で固定を破壊する必要がある。

【0014】

物理的原理

2つの双安定テクスチャUおよびTは位相的に別々のものであり、連続的な体積歪みによって一方から他方へ変換することは不可能である。従って、一方のUテクスチャからTテクスチャへの、またはその逆の変換には、強い外部場によって誘引される表面上での固定の破壊、または回位線の移動が必要とされる。第1の現象よりも著しく遅いこの第2の現象については無視し、以下に詳細に説明しない。

40

【0015】

液晶のどのようなアラインメント層も天頂固定エネルギー A_z に特徴付けられる場合がある。このエネルギーは常に有限である。従って、同様の有限閾値電界 E_c (固定破壊閾値)があり、それによって以前の無電界テクスチャがどのようなものであっても表面にホメオトロピックテクスチャ(H)が与えられる。

【0016】

固定を破壊するには閾値電界 E_c に少なくとも等しい場を印加する必要がある。この場

50

は、表面近傍の液晶の再配向により図1の中央に概略的に示されているようなホメオトロピックテクスチャとなるように十分に長い時間印加されなければならない。この最短時間は印加される場の振幅に依存するが、液晶の物理的特性およびアラインメント層にも依存する。

【0017】

スタティック（数ミリ秒以上印加される場）の場合には、

【数1】

$$E_c \cong A_z / \sqrt{K_{33} \epsilon_0 \Delta \epsilon}$$

10

【0018】

となり、この時 A_z は表面の天頂固定エネルギーであり、 K_{33} は液晶の弾性屈曲係数であり、 $\Delta \epsilon$ はその相対誘電異方性であり、 ϵ_0 は自由空間の誘電率である。

【0019】

V_c は $V_c = E_c \cdot d$ となるように固定破壊電圧と定義され、ここで d は液晶セルの厚さである。Binemの場合、 V_c の典型的な値は16Vである。

【0020】

分子がこの表面の近傍のプレートに対して垂直である時、およびこれらの分子に対して表面によって加えられる復元トルクがゼロである時、固定は破壊されると言われている。実際に、分子の配向と表面の法線との差が十分に小さいこと、例えば 0.5° よりも小さいこと、および表面で分子に加えられるトルクが非常に小さいことのみが必要とされる（このような状態は図1の中央に概略的に示されている）。これらの条件が組み合わさった場合、壊れた表面34の近傍のネマチック分子は電場がオフにされた時に不安定な均衡状態となり、それらの初期の配向を再び取るかまたは反対方向に回転し、初期のテクスチャとは 180° 捻れで異なる新たなテクスチャを誘導する場合がある。

20

【0021】

最終的なテクスチャの制御は印加される電気信号の波形、特にこの場のゼロへの戻り方に依存する。

【0022】

パルスの電圧の漸進的な低下によって流量が最小限となる。マスタプレート20に近接する分子は、それらの平衡状態までゆっくりと落ちる。試料の中央の分子との前記分子の弾性結合によってもそれらは同じ方向に傾斜する。この動きはスレーブプレート30に到達するまで広がり、そこで分子は、表面トルクに補助されてさらに同一方向に急速に傾斜する。均一状態Uは図1の左側に概略的に示されているようにセルの中央で漸進的に構築される。

30

【0023】

場が突然低下した場合、液晶の配向は、 $\gamma_1 L^2 / K$ の表面緩和時間で、まず強い表面（マスタプレート20）の近傍で変化し、ここで $L = K_{33} / A_z$ は強い層の外挿長であり、 γ_1 は液晶の回転粘度である。この時間は通常、およそ10ミリ秒程度である。

40

【0024】

このような短時間で強い表面24を切替えるとこの表面に近接する強い流れが生じ、この流れは1マイクロ秒よりも短い特性時間の後で体積内に拡散し、弱い表面（スレーブプレート30）に到達する。弱い表面（スレーブプレート30）上に生じた剪断はこの表面で分子上に流体力学的トルクを発生させる。このトルクは、マスタプレート20の傾斜によって生じた弾性トルクと逆方向にある。剪断が十分に大きいと、弱い表面34に対する流体力学的トルクが最も強くなり、図1の右側に概略的に示された捻れテクスチャTが促進される。剪断が弱いと、弱い表面34に対する弾性トルクが最も強くなり、図1の左側に概略的に示された均一テクスチャUが誘導される。

【0025】

50

セル内の分子の回転方向は、それぞれ図 1 に (U 状態に切替える) R U および (T 状態に切替える) R T で参照される 2 つの矢印で示されている。

【 0 0 2 6 】

このようにして τ_d^2 / K の体積緩和時間 $\tau_{v,1}$ で体積が再配向され、ここで d はセルの厚さである。通常およそ 1 ミリ秒のこの時間は、強い表面の緩和時間よりもはるかに長い。

【 0 0 2 7 】

実施

一般的に、BiNem型液晶画素の切替えは、2つの段階（固定破壊第1段階および選択第2段階）で行われる。

【 0 0 2 8 】

・第1段階：Cで示される固定破壊段階

段階Cは、スレーブプレート30上で固定を破壊するのに適した電気信号を印加することで構成される。一般的に、段階Cが短いほど印加信号のピーク振幅は大きくなければならない。

【 0 0 2 9 】

所定の振幅および所定の持続時間では、固定破壊が行われたものと仮定すると、この信号の波形の詳細（勾配、中間レベル等）は次の段階の実行に目立った影響を与えない。

【 0 0 3 0 】

・第2段階：Sで示される選択段階

段階S中に印加される電圧は、2つの双安定テクスチャUまたはTのいずれかの選択を可能にしなければならない。上述の影響のために、一方のテクスチャから他方への切替えを決定するのは、各画素の端末に印加される電気パルスの上昇波形である。

【 0 0 3 1 】

テクスチャTへ切替えるためには：

段階C：固定破壊

固定破壊段階C中に、スレーブプレート30上の固定を破壊する場よりも大きな場を与えるパルスを印加し、図1の中央に示されているように画素内の分子を持ち上げるのに要する時間待機する必要がある。破壊電界は、液晶材料10の弾性および電気的特性と、セルのスレーブプレート30上に堆積した固定層34とのその相互作用とに依存する。これは1ミクロン毎に数ボルトからおよそ10ボルトに変化する。分子を持ち上げる時間は、回転粘度に比例し、使用される材料10の誘電異方性および印加された場の2乗に反比例する。実際には、この時間は1ミクロン毎に20ボルトの場では数ミリ秒まで下がる場合がある。

【 0 0 3 2 】

段階S：テクスチャの選択

従って、数ミリ秒、または最大で数十ミリ秒に渡って駆動電圧の突然の降下を発生させることによって場を急速に低下させればよい。値 V_c に少なくとも等しい振幅のこの突然の電圧降下は、液晶に十分に強い流体力学的影響を生じることができる程度のものである。Tテクスチャを生成するためには、この降下 V_c は、必ず印加電圧を固定破壊電圧 V_c よりも大きな値からこの電圧を下回る値にしなければならない。

【 0 0 3 3 】

Tテクスチャへ切替える信号の例としては、振幅 $P_1 > V_c$ および $P_1 \geq V_c$ の方形波型の信号がある。その持続時間は固定を破壊するのに十分に長くなければならない。 $P_1 \geq V_c$ の場合に P_1 から 0 への降下によって、Tの選択が可能となる（図2を参照）。

【 0 0 3 4 】

Tテクスチャへ切替える信号の他の例としては、 $P_1 > V_c$ の時に持続時間 τ_1 および振幅 P_1 の固定破壊第1シーケンスと、それに続いて $P_2 \geq V_c$ 、即ち $P_1 - P_2 \geq V_c$ となるような持続時間 τ_2 および振幅 P_2 の選択第2シーケンスとを含む2レベル信号がある。印加される場の降下時間は、その持続時間の10分の1よりも短いか、または（1 m

10

20

30

40

50

s よりも大きな) 長いパルスの場合には 30 マイクロ秒よりも短くなければならない。

【0035】

U テクスチャを得るためには：

段階 C：固定破壊

上述の状態 T での書き込みの場合と同様に、固定破壊段階 C 中に、分子を持ち上げるのに十分な時間スレーブプレート 30 上の固定破壊電界よりも大きな場を印加する必要がある。

【0036】

段階 S：テクスチャの選択

従って、印加電圧に「遅い降下」を誘発させる必要がある。文献 [1] はこの「遅い降下」を実施する 2 つの方法を提案している。即ち、信号は持続時間 t_1 および振幅 P_1 でその後に持続時間 t_2 の傾斜が続くパルスであり、その降下時間はパルスの持続時間の 3 倍よりも大きい (図 3) いか、または段階的降下である。

【0037】

U テクスチャへ切替える信号の例としては、持続時間 t_1 および振幅 P_1 ($P_1 > V_c$) の破壊第 1 シーケンスと、それに続いて $P_2 < V$ および $P_1 - P_2 < V$ となるような持続時間 t_2 および振幅 P_2 の選択第 2 シーケンスとを含む 2 レベル信号を含む 2 レベル信号がある。2 レベル段階的降下は、デジタル電子機器によってより容易に達成することができる。しかし、2 つよりも大きな数のレベルでの降下も当然考えられる。

【0038】

従って、画素の末端に単純な 2 レベル信号を印加することによって、U テクスチャまたは T テクスチャを得ることができる。第 1 のレベル (P_1 、 t_1) は固定破壊段階に対応し、第 2 のレベル (P_2 、 t_2) によって P_2 の値によるテクスチャの選択が可能になる。この信号は図 4 に示されている。 $P_2 T$ 値は T へ切替える (所定の P_1 の) P_2 の値に対応し、 $P_2 U$ 値は U テクスチャへ切替える (所定の P_1 の) P_2 の値に対応する。

【0039】

典型的な値： $t_1 = t_2 = 1 \text{ ms}$ の場合 $P_1 = 2.0 \text{ V}$ 、 $P_2 U = 7$ から 9 V

従来多重化による Binem のアドレス指定

従来多重化の原理および制約

中分解能マトリクススクリーンの場合、各画素を個々に独立駆動電極に接続することは、画素ごとに 1 つの接続を必要とし、これはスクリーンが複雑になるとすぐに位相的に不可能となるため、論外であることは当業者には知られている。用いられる電気光学的効果が非線形である場合、多重化の技術を採用することによって接続を節約することができ、これは標準的な液晶技術に当てはまる。画素はマトリクスシステムによってそれぞれ m 画素の n グループにまとめられる。これらは、例えば、マトリクススクリーンの場合には n 横列および m 縦列であり、数字ディスプレイの場合には n 数および m 分の 1 数である。最もよく用いられる順次アドレス指定モードにおいては、一度に単一の横列が選択され、その後次の横列が選択され、最後の横列まで以下同様に行われる。横列選択時間の間は、横列のすべての画素に縦列信号が同時に印加される。この方法は、横列の数 n によって多重化された横列アドレス時間に等しい総時間で画像をアドレス指定することを可能にするものである。この方法では、 $m \times n$ 画素のスクリーンをアドレス指定するのに $m + n$ 接続で十分であり、この時 m は当該マトリクスのコラムの数である。多重マトリクススクリーンは図 5 に示されている。

【0040】

画素によって見られた電気信号は横列に印加された信号と縦列に印加された信号との差であり、これと画素が交差する。

【0041】

図 5 に示されたこのスクリーン原理は「パッシブスクリーン」と呼ばれている。横列電極はこの横列のすべての画素に共通し、縦列電極はこの縦列のすべての画素に共通している。

10

20

30

40

50

【 0 0 4 2 】

導電電極は透明でなければならない。すべての製造者によって用いられている材料はITO（混合インジウム錫酸化物）である。

【 0 0 4 3 】

パッシブスクリーンを多重化する欠点は、画像アドレス時間の間中、画素は縦列信号を感知し、画素の横列の起動の期間中にのみ感知しないことである。即ち、スクリーンの画素は画像書き込み時間中、その全縦列の縦列信号を連続的に受信する。その横列を選択する時間以外に画素に印加される信号については寄生信号と考えてもよく、これは液晶画素の電気光学的応答に作用する。より正確には、標準的な動作条件の下でのTNまたはSTN型パッシブマトリクスまたはそれらの変形のいずれかでは、画素内の液晶の状態はほとんど、画像アドレス時間中にそれに印加される電圧のRMS（2乗平均平方根）値にのみ依存する。従って、液晶分子の最終状態、即ち最後に画素の光透過は、画像アドレス時間中に印加される電圧のRMS値によって決定される。加えて、画像リフレッシュ速度がちらつきに対する目の感度によって課され、通常は50Hzである。RMS値に対する感度および設定速度は、AltおよびPlesko規準（文献[2]）によって表されるスクリーンの横列の数を結果的に制限する。従って、パッシブスクリーンの多重化は中分解能LCDに適している。

10

【 0 0 4 4 】

Binemに適用される多重化

多重化されるためには、画素信号は、すべての画素に共通する横列信号、およびその符号に応じてUテクスチャまたはTテクスチャのいずれかを得ることを可能にする縦列信号に分解されなければならない。図6は、適切な画素信号を生成するための横列および縦列信号の例を示している。

20

【 0 0 4 5 】

横列信号（図6a）は2つのレベルを有し、第1のレベルは時間 t_1 の間電圧A1を供給し、第2のレベルは時間 t_2 の間電圧A2を供給する。振幅Cの縦列信号（U状態に切替える図6bおよびT状態に切替える図6c）は時間 t_2 の間にのみ印加され、これは、画像が消去されるか（即ち、U状態を得るため）または書き込まれるか（即ち、T状態を得るため）に応じて正または負となる。時間 t_3 は2つの横列パルスを分離する。図6dおよび6eは、それぞれ消去された画素の端末（Uへの切替え）および書き込まれた画素の端末（Tへの切替え）に印加された信号を示している。

30

【 0 0 4 6 】

これらの信号に満たされる条件は、

$$A_1 = P_1 ; A_2 - C = P_2 U ; A_2 + C = P_2 T$$

である。

【 0 0 4 7 】

上記数値例において、1つの解法は以下のとおりである。

【 0 0 4 8 】

$A_1 = 2.0 \text{ V}$ 、 $A_2 = 1.05 \text{ V}$ 、 $C = 2.5 \text{ V}$ ；従って $P_2 U = 8 \text{ V}$ および $P_2 T = 1.3 \text{ V}$ ； $t_1 = t_2 = 1 \text{ ms}$ 。

40

【 0 0 4 9 】

これらの信号は非常に単純であり、それらのすべてのパラメータをスクリーンの特性に容易に適合させることを可能にする。

【 0 0 5 0 】

画素信号の立ち下がりの波形に基づいた切替え原理はBinemに特有なものである。

【 0 0 5 1 】

ある液晶材料の、直流電圧を受けた際の電気分解による劣化の問題を考慮に入れると、ゼロまたはほぼゼロ平均値の信号を画素に印加することが有益である場合が多い。図6の基本信号をゼロ平均値の対称信号に変換する技術が文献[4]に記載されている。

【 0 0 5 2 】

50

B i N e mの多重化の制約

速度制約

1度に1本の横列を多重アドレス指定する場合、n横列の画像を書き込む時間は1本の横列のアドレス時間のn倍に等しい。

【0053】

上記例において、横列時間は2msであり、即ち160本の横列の場合には320msの画像時間であり、480本の横列の場合には960msの画像時間である。

【0054】

これらの画像書き込み時間は短く、動画の表示には不適合である。

【0055】

1度にいくつかの横列をアドレス指定することによって画像書き込み速度を向上させる1つの解決法が文献[3]に記載されている。

【0056】

しかし、この技術は(通常300本の横列を有する)中分解能ディスプレイにおけるおよそ50Hzの速度に到達するには不十分なおよそ2または3の因数によって速度を上げること限定される。

【0057】

この制約はB i N e mおよび標準的な液晶に共通している。

【0058】

寄生信号に対する感度

多重モードにおいて、画素(N、M)は、その関係する画素アドレス横列信号および縦列信号を受ける。しかし、この画素は、周期 $T = T_1 + T_2 + T_3$ (図7)で、それが一部を形成する縦列Mの他の画素を対象とする振幅+/-Cの縦列信号も受ける。これらの信号は画像書き込み時間中に画素電圧に影響を与える寄生信号である。これは、ネマチック液晶が、与えられる2乗平均平方根電圧を感知するためである。従って、画像書き込み中にディスプレイの光学的外観が乱される。

【0059】

この影響を低減する1つの解決法が文献[4]に提案されている。縦列信号の持続時間は横列信号の第2のレベルの持続時間に関連して短縮され、それにより寄生信号、従って書き込み中の画像の光学的摂動の低下を可能にする。しかし、この低下はいくつかの要素によって制限され、即ち、動作温度が低くなると、UとTとの間の切替えを続けるためには縦列信号の振幅を大きくする必要がある。さらに、この技術は動作過電圧に空間分散を導入し、これを考慮に入れなければならないので、セルのすべての画素を切替えるためには単一の画素に必要とされるものよりも大きな振幅Cを選択する必要がある。

【0060】

標準的な液晶は印加電圧のRMS値にも感応するが、所望の光学状態を示すためには常にアドレス指定されなければならないので、この値は画像の書き込み中だけでなく、永久に画素の状態に影響を与える。

【0061】

アドレス指定トラックの電気的および幾何学的特性に対する感度

以上の説明によれば、B i N e mの1つの特有の特徴は、Tテクスチャへの切替えというのは急な電圧降下を画素に印加しなければならないことである点である。十分な電圧降下を有する2レベル型の信号は、横列の最後の画素まで全ITO横列に沿って伝搬する。横列の電気的特性(Rs)のために、パルスの波形はその伝搬の間に変化する。最後の画素に到達する際にその波形が常にTへの切替えに対応することが根本的に重要である。そこで、典型的な例において、この横列に沿った伝搬の間に横列に印加される信号の降下勾配の変化を調べる。

【0062】

簡略化のため、Tへの切替えのために20V振幅の方形波信号を仮定する。この電圧では、電圧降下(その値の90%から10%への)がおよそ30μsの時間Tt未満で行わ

10

20

30

40

50

れた場合にTへの切替えが行われると決定されている。

【0063】

長さLおよび幅l(図8参照)のM縦列およびN横列のディスプレイについて考える。画素の長さは $L/M = p$ である。画素の幅は $l/N = a$ である。横列と縦列を分離する領域は無視し、画素の活性領域は $p \times a$ である。

【0064】

横列の等価回路図が図9に示されている。各画素は、以下のように定義される直列抵抗 R_{px} および並列キャパシタ C_{px} を備える三極に相当する。

【0065】

$R_{px} = p/a \cdot R_s$ 、この時 R_s はITOの表面抵抗である。液晶の抵抗率は無視する。 10

【0066】

$C_{px} = C_{LC} = \epsilon_0 \epsilon_r a p / e$ 、
ここで、 e は液晶セルの厚さであり、
 ϵ_0 は自由空間の誘電率であり、
 ϵ_r は液晶の比誘電率である。

【0067】

従って、各画素に関連する時定数 $R_{px} \cdot C_{px}$ は
 $R_{px} \cdot C_{px} = R_s (\epsilon_0 \epsilon_r / e) p^2$ となる。

【0068】

線に沿った伝搬は拡散方程式によって得られる。線のインピーダンスは分析的に算出される。長さLの横列の最後の特性時間Tdは $Td = R_s (\epsilon_0 \epsilon_r / e) L^2$ である。 20

【0069】

横列の最初で印加されたステップに対する横列の最後での立ち上がりまたは立ち下がり(90%から10%)時間は $0.9Td$ である。

【0070】

図10aは、以下の典型的な数値の場合に、30、60、90、120および150mmの横列長さで画素M(横列の最後の画素)に印加された電気信号の立ち下がりの算出された波形を示している。

【0071】

$\epsilon_0 = 8.854 \times 10^{-12} \text{ F/m}$; $\epsilon_r = 15$; $e = 1.5 \mu\text{m}$;
 $a = p = 200 \mu\text{m}$; $R_s = 30$; $R_{\text{contact}} = 1 \text{ k}$ 。

【0072】

図10aにおいて、120mmの長を超えると、 $30 \mu\text{s}$ よりも長い時間Ttで立ち下がり(90%から10%)が起こることが分かる。従って、T状態への切替えは不可能となる。

【0073】

1つの解決法としては、ITOの表面抵抗 R_s を低下させることである。図10bは、図10aと同じパラメータを用いているが、 $R_s(\text{ITO}) = 15$ である。2本の曲線を比較することによって、 $R_s = 30$ の場合の120mmの長さと比較すると、およそ150mmの長さでは $30 \mu\text{s}$ 閾値に達することが分かる。2の因数によって R_s を低下させることでは、2の平方根によってしか横列の長さを増すことができない。 40

【0074】

しかし、 R_s を低下させることはITOの厚さ、従ってITOのコストを増すことを意味する。15は合理的な値であるが、5は限界値である。

【0075】

従って、関係 $0.9 R_s (\epsilon_0 \epsilon_r / e) L^2 < 30 \mu\text{s}$ はアドレス指定され得るスクリーンの横列の長さを制限する。この制限は、印加電気信号の波形に感応するBiNemの切替えモードに特有のものである。標準的な液晶(例えば、TNおよびSTN)は、この減衰にあまり影響されない印加電気信号の2乗平均平方根に感応する。 50

【0076】

標準的な液晶のアクティブアドレス指定

アクティブアドレス指定の原理

例えば通常はMOS型のTFT（薄膜トランジスタ）を用いた液晶画素をアクティブアドレス指定する原理が図11に示されている。各画素はTFTスイッチ40を介してアドレス指定され、このTFTスイッチ40は各画素をアドレス指定段階（横列時間）中にその縦列45へ接続し、持続段階（フレーム時間または全画像をアドレス指定する時間）中に各画素を外部環境から隔離し、それによってフレーム時間の間中にその端末で一定の電圧を維持することが可能となる。スイッチは、（多重アドレス指定の場合と同様に）スクリーンの横列46を順次走査することによって作動し、または（トランジスタをオンにする）閉電圧が対応する横列時間の間に印加され、他の横列をアドレス指定する間には（トランジスタをオフにする）開電圧が印加される。従って、横列46は、トランジスタのオフまたはオンを制御するMOSトランジスタ40のゲート41に接続され、縦列45はソース42に接続され、ドレイン43は液晶画素の駆動電極47に接続される。画素の反対面では、すべての画素に対して後部電極48が共通となっている。

10

【0077】

トランジスタがオンおよびオフの場合の画素の等価回路図がそれぞれ図12aおよび12bに示されている。

【0078】

液晶の各実際の画素は抵抗 R_{LC} と並列にキャパシタ C_{LC} を備えるセルに連結されて

20

【0079】

オン状態においては、図12aに示されているように、電流はトランジスタの抵抗 R_n を流れ、前記セル（ C_{LC} 、 R_{LC} ）を充電する。

【0080】

オフ状態においては、図12bに示されているように、漏れ電流が並列抵抗 R_{LC} を通過してキャパシタ C_{LC} を放電させてもよい。

【0081】

持続段階および寄生画素間結合の間の漏れを最小限にするためには、TFT技術を複雑化することを犠牲にして、液晶のキャパシタ C_{LC} と並列に蓄積容量 C_S が通常付加される。

30

【0082】

TFTアドレス指定液晶スクリーンにおける重要な電気パラメータは次のとおりである。

【0083】

トランジスタの R_{on} および R_{off} 、
 $C_{px} = C_{LC} + C_S$ ：画素の全容量、
 R_{LC} ：LCの抵抗。

【0084】

さらに、電気信号を画素に搬送する横列46および縦列45を形成するトラックは非ゼロ抵抗率を有する。交差するトラック45および46は交差点で寄生キャパシタを形成する。トラックに沿って分配される抵抗および静電容量の結果として、信号の歪みおよび位相シフトが生じる（ITO同上）。以下の用語を定義する。

40

【0085】

R_{ct} ：画素にデータを搬送する縦列トラックの全抵抗、
 C_{ct} ：画素にデータを搬送する縦列トラックの全静電容量。

【0086】

液晶アラインメント層（図11には示さず）は、多重パッシブLCDと同様に電極47、48の上に堆積されている。

【0087】

50

アクティブアドレス指定の利点

速度

通常、75 Hz は 13 ms のフレーム時間に相当し、1000本の横列をアドレス指定するためには横列毎に13 μ sが必要とされる。トランジスタがオンの時、液晶のキャパシタを充電するための横列時間はおよそ1から数十 μ sでなければならない。これによってトランジスタの R_{on} に低い値が課される。この条件が満たされれば、この方法によって高解像度画像に対する高アドレス率が可能になる。

【0088】

解像度

トランジスタがオフの時、全フレーム時間の中に寄生縦列信号から隔離される画素の末端で電圧が維持される。多重化制限 (AltおよびPlesko規準) が解除され、多数の画素がアドレス指定される場合がある。この制約は、所定のグレーレベルを維持するためには、画素の末端での電圧が所定の値に維持され、2つのグレーレベルの間の電圧差よりも大きく変化しないことである。これを行うためには、画素の漏れ抵抗がある値よりも小さくしなければならず、そのためトランジスタの R_{off} および液晶の抵抗 R_{LC} の両方に制限が課される。

10

【0089】

256グレーレベルの場合、75 Hzで1000本の横列をアドレス指定するTFTのいくつかの数字は以下のとおりである。

【0090】

20

フレーム時間：13 ms、

横列（ゲート開放）時間 T_g ：13 μ s、

画素の末端に対する電圧の印加：この電圧は $T_g = 13 \mu s$ においておよそ3Vによって変化しなければならない

初期グレーレベルの維持：画素の末端での電圧は、フレーム時間中（13 ms）に10 mVよりも小さな変動で維持されなければならない。この制限によって、トランジスタの高い R_{off} および液晶の高い抵抗が課される。

【0091】

いわゆる「標準的な」TFTは薄いアモルファスシリコン (a-Si) 層を用い、TN（捩れネマチック）モードに結合されている。付加価値の高い大型スクリーンの場合、TFTはより良い視角を持つIPS（面内切替）またはMVA（マルチドメイン縦配向）モードにより大きく関連する。

30

【0092】

アクティブアドレス指定の制約：標準的なLCスクリーンの切替え

モバイル用途でのTFTスクリーンの重大な制約は、その相当の電力消費である。例えば、対角線で15インチのTFTマトリクスモニタは現在20W近く消費し、そのおよそ半分はバックライトに用いられている。この状況は、(TN効果を利用する)標準的なTFTスクリーンの非双安定特性だけでなく、TFT技術の低い発光効率を原因とする。この低い効率の主な原因の1つは、低い開口径比が存在することである。このような状況下では、事実上、標準的な光背景にバックライトが必要とされる。電力供給ネットワークに接続されていない際のこのようなTFTスクリーン装置の自給は単に不足するのみである。この傾向はTFT-IPS技術では顕著である。この技術における視角は実際にはBINEMスクリーンの視角に匹敵するものであるが、画素に横方向の場を印加するためのピッチの短い電極のレイの存在によって、開口径比がさらに低下する。照明システムの電力、従って装置の消費は、画像の同等の明るさに関して従来のTFTよりも大きくなければならない。さらに、IPS装置では従来のTFTスクリーンよりも極めて高い動作電圧が必要とされる。従ってここでもエネルギー収支が低下する。さらに、IPS技術を選択することによって生じる費用負担は、多くの大容量の用途では現実的な障害となる。TFTスクリーンの電力消費が高いだけでなく、その非双安定特性のため、都合の良い場合でも電力消費を低下させることが不可能であることを意味している。

40

50

【発明の開示】

【0093】

本発明の目的は、従来技術を改良する新規の手段を提案することである。

【0094】

この目的は、本発明の文脈内において、固定破壊を利用した双安定液晶ネマチックマトリクススクリーンを備えるディスプレイ装置によって達成され、前記ディスプレイ装置は、

オフ状態とオン状態との間で切替え可能な構成要素と、これらの構成要素はそれぞれ各画素に関連する駆動電極と表示状態制御リンクとの間に配置され、

前記各構成要素の入力に対して、前記状態制御リンクを介して、制御された時間間隔によって区分された少なくとも2つの段階を含む入力信号を印加可能な手段とを具備してなることを特徴とし、第1の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第2の段階中に、前記入力信号の振幅を制御して前記液晶の2つの双安定状態のいずれかを選択し、前記2つの段階の間の時間間隔は、前記第2の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されている。

【0095】

またより正確には、本発明の文脈内において、前記構成要素は、アドレス信号によってオフ状態とオン状態との間で駆動されるスイッチから形成されることが好ましく、且つ各画素に関連する駆動電極と表示状態制御リンクとの間にそれぞれ配置され、前記装置は、スイッチを前記オン状態に制御する少なくとも2つのアクティブ段階を含むアドレス信号を定義することが可能な手段をさらに含み、前記段階は制御時間間隔によって区分され、前記手段は、少なくとも2つの段階を含む入力信号を各駆動されたスイッチの入力に対して、前記状態制御リンクを介して前記スイッチを選択的にオンにする前記アドレス信号のアクティブ段階と同期して、印加することが可能であり、第1の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第2の段階中に、前記入力信号の振幅を制御して前記液晶の2つの双安定状態のいずれかを選択し、前記2つの段階の間の時間間隔は、前記第2の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されている。

【0096】

この構造を「アクティブBiNem」と呼ぶ。

【0097】

本発明の目的のため、「マトリクススクリーン」という表現は、横列および縦列の画素の規則的な配列に限定されないものと見なす。これは、 m 個の関連画素の n 個のグループ、例えばそれぞれ m 個の画素から形成される n 数で形成されるどのような画素配列をも含む。

【0098】

本発明はまた、固定破壊を利用した双安定ネマチック液晶マトリクススクリーンを電氣的に制御する方法に関し、前記方法は、

オフ状態とオン状態との間で切替え可能な構成要素を設けることを含むことを特徴とし、これらの構成要素はそれぞれ各画素に関連する駆動電極と表示状態制御リンクとの間に配置されることを特徴とし、

前記方法はまた、前記電氣的制御のために、

前記各構成要素の入力に対して、前記状態制御リンクを介して、制御された時間間隔によって区分された少なくとも2つの段階を含む入力信号を印加するステップを含むことを特徴とし、第1の段階中に、前記入力信号は関連画素上の液晶の固定の破壊を可能にするのに十分な振幅を有し、次に第2の段階中に、前記入力信号の振幅を制御して前記液晶の2つの双安定状態のいずれかを選択し、前記2つの段階の間の時間間隔は、前記第2の入力信号段階が行われる前に前記関連画素上の液晶の固定を破壊するように構成されている。

。

10

20

30

40

50

【0099】

本発明の他の有利な特徴によれば、本発明によるスクリーンは2つのテクスチャを用い、その一方は分子が互いに少なくともほぼ平行である均一なまたはやや擦れたテクスチャであり、他方は第1のテクスチャとおよそ $+180^\circ$ または -180° の擦れで異なるテクスチャである。

【0100】

それぞれの被制御スイッチを介してアクティブアドレス指定を用いることにより、即ち固定破壊を利用した双安定ネマチック液晶を用いることでBiNem型スクリーンの文脈内において多くの利点が提供されるが、当業者は、このような結果を達成させるものを従来技術の文献に見出すことはできなかった。

10

【0101】

これと全く反対に、アクティブアドレス指定で要求される制御信号の波形および持続時間は、これまでBiNem型の操作可能な双安定スクリーンに対応していなかった。

【0102】

さらに、アクティブアドレス指定液晶スクリーンの電力消費は、BiNemスクリーンの文脈内において当業者に完全に受け入れ不可能と思われていた。

【0103】

最後に、特に各画素に関連するスイッチの存在によるアクティブアドレス指定スクリーンのコストのため、これまで当業者はこのような結果を得ることができなかった。

【0104】

従って、本発明の文脈内において提案されているように、制御された時間間隔によって区分された2つの段階にアドレス信号および制御信号を分離することによって大幅な革新が成され、それによって以下に詳細に説明するように従来技術に対して実質的な改良を達成することが可能となる。

20

【0105】

本発明の他の特徴、目的および利点は、制限することのない例として与えられた添付図面に基づく以下の詳細な説明を読むことにより明らかとなるであろう。

【発明を実施するための最良の形態】

【0106】

本発明によるスクリーンの全体構造は、図11に示されているような従来のTFTスクリーンの構造と同一である。

30

【0107】

このような従来のTFTスクリーンとの本質的な違いは次のとおりである。

【0108】

標準的な配向層の1つがBiNemに特有の弱い天頂固定配向層34と置き換えられていること、

セルが標準的な技術の場合よりも小さな厚さで作成されていること、

セルが、図1に示されているような2つのテクスチャUおよびT、およびBiNemモードにおけるセルの動作が得られるようにBiNemに合わせた液晶がセルに満たされていること、である。

40

【0109】

従って、通常、本発明の場合においては、互いに向かい合う2つの電極22、32の間に画定され、且つそれぞれ2つのプレートまたは基板20、30のいずれかの上に配置された画素毎に、スイッチを形成する各トランジスタ40のドレイン41に電極の一方が接続され、このトランジスタのソース42が状態制御トラックまたはリンク、例えば縦列45に接続されて状態制御信号を受信し、前記トランジスタのゲート41が駆動またはアドレストラックまたはリンク、例えば横列46に接続されて駆動またはアドレス信号を受信し、後部電極が共通電位、例えばアースに接続され、これはすべての画素に共通のものである。

【0110】

50

m個の素子、例えばm本の縦列のm本の横列のn個のグループの形態でまとめられたn×m個の画素のスクリーンでは、n×m個の非制御スイッチ40が設けられ、n個の導電トラックのレイは導電トラックのアドレス横列を形成し、m個の導電トラックのレイはトランジスタを制御する縦列を形成する。

【0111】

トランジスタ40のゲート41に信号が印加されていない時、これはオフ、即ち非導電状態である。

【0112】

一方、このトランジスタ40のゲート41に適切な信号が印加された時、これはオンになる。トランジスタのソース42に印加された電圧はその後トランジスタのドレイン43、またその結果としてトランジスタの関連する電極47に現れる。 10

【0113】

2つの電極間に配置された液晶によって形成された画素は、トランジスタがオフ状態に切替えられた時に、即ちそのゲートに印加されたアドレス信号が切断された時に、その端末でこの電圧を維持することができるキャパシタを構成する。

【0114】

新たなアドレス信号および新たな制御信号の印加の前におけるこの電圧のその後の変動は、画素の2つの電極の間に画定されるインピーダンスに依存する。

【0115】

以下、それぞれ各画素に関連する前記スイッチトランジスタをTFT（薄膜トランジスタ）と呼ぶ。 20

【0116】

しかし、本発明を、被制御スイッチを製造するいずれかの技術に限定されるものと考えてはならない。本発明はこのような機能を実行することができるいかなる技術をも包含するものである。例えば、1つ以上のダイオードに基づくシステムを考えてもよい。

【0117】

TFT40は、アドレス指定された横列46に関連する画素以外のスクリーンのすべての画素を隔離することを可能にし、これらの画素はそれぞれそれらの縦列トラック45を介して縦列ドライバに接続されている。

【0118】

従来のTFTの標準的なアドレス指定では、各フレームのすべての画素をアドレス指定し且つ制御する必要があるが、BiNemの双安定によれば各画素間で状態が変化した画素のみを選択的に制御することが可能になる。双安定のため、極めて個別的なアドレス指定を行うことができる。この方式を「選択的アドレス指定」と呼ぶ。 30

【0119】

より正確には、本発明の文脈においては、横列のアドレス指定毎に、状態を変化させなければならない画素は、選択に続いて連続的に固定破壊を行うために、それらの関連するトランジスタのソースで切替え信号を受信しなければならない、その他の画素は、接地されたまま、即ちオン状態にされたそれらのトランジスタを介してゼロ電圧を受ける可能性がある（これは、このようなゼロ電圧は固定を破壊することができず、従って画素の状態を変化させることができないためである）。従って、電力消費は大幅に低下し、変化の遅い画像の場合にはほぼゼロとなる場合がある。この場合にはスクリーンのコントラストおよび輝度が最適となり、中間切替え状態を介した画素の切替えはフレーム毎に現れず、この画素が状態を変化させなければならない時にのみ現れる。従って、画像のちらつきが完全に除去される。 40

【0120】

アクティブBiNemのアドレス指定は、本発明によれば、制御された時間間隔によって区分された少なくとも2つの段階の形態で数回行われる。従って、本発明は標準的なTFTのアドレス指定とは根本的に異なっており、標準的な液晶は単に印加された場の値に従って配向されるためにアドレス指定が行われるのは1回である。 50

【0121】

本発明によるアドレスおよび制御信号の本質的な機能は、まず第1の段階でトランジスタのソースを介して（横列アドレス時間 T_g の間）制御電圧 P_1 を印加し、次に第2の段階で破壊時間と呼ばれる時間 T_c の後に、この場合もトランジスタのソースを介して（ T_g とは異なってよい横列アドレス時間 T_g' の間）制御電圧 $P_2 U$ または $P_2 T$ を印加することによって、画素の末端で例えば2つのレベルで正しい信号を生成し、それによって U テクスチャまたは T テクスチャの獲得を可能にすることである。続く第3の段階で、ゼロに近いまたは等しい第3の電圧を印加する必要がある場合もある。

【0122】

U と T との間で切替える場合の（それぞれ3段階および2段階の）2つのアドレス指定選択肢についてまず説明し、その次にそのアドレス指定概念を、グレーレベルを有する $B_i N e m$ の構造に拡大する。 10

【0123】

UとTとの間の切替え

選択肢1：3段階アドレス指定

この選択肢は図13のタイミング図に示されている。

【0124】

図13において、フレーム時間は T_{RA} によって示され、即ち、図13aに示されているアドレス信号および図13bに示されている状態制御信号が、反復周期 T_{RA} （画素が状態を変化させる際の非選択的なアドレス指定の場合または選択的なアドレス指定の場合）または T_{RA} の倍数（画素がフレーム毎に状態を変化させない際の選択的なアドレス指定の場合）で反復する。 20

【0125】

図13aに示されているように、以下のようにアドレス電圧をトランジスタ40のゲート41に連続して3回印加してトランジスタ40をオン状態に切替える。即ち、

第1の段階において、アドレス信号は持続時間 T_g を有し、

第2の段階において、第1の段階に対して立ち上がり時間が T_c だけ遅延したアドレス信号は持続時間 T_g' を有し、

第3の段階において、第2の段階に対して立ち上がり時間が T_c だけ遅延したアドレス信号は持続時間 T_g'' を有する。 30

【0126】

時間 T_g 、 T_g' および T_g'' は同じであっても異なってもよい。

【0127】

時間 T_c は、基板30上の弱い固定34が持続時間 T_g' の選択信号が印加される前に破壊されることを確実にするのに十分なように定義されている。

【0128】

図13bに示されているように、前記持続時間 T_g 、 T_g' および T_g'' のアドレス電圧と同期して、関連するトランジスタ40を介して画素に3つの制御電圧を連続して印加する（これら3つの電圧の立ち上がりも時間 T_c その後 T_s によって区分されている）。即ち、 40

第1の段階（持続時間 T_g ）：制御電圧 P_1 をトランジスタのソースに印加して破壊を達成し、

第2の段階（時間 T_c の後の持続時間 T_g' ）：獲得するテクスチャに応じて、制御電圧 $P_2 T$ または $P_2 U$ をトランジスタのソースに印加する。

【0129】

T 状態へ切替えるために、図4に概略的に示されている2つの（高および低）領域を $P_2 T$ に用いてもよい。

【0130】

$P_2 T$ の低い値が選択されると、この場合は単一の縦列信号 C の符号を用いて T および U から選択することを要求する多重化と関連した制限がないため、これをゼロまたは非常 50

に低くなるように選択してもよい。電圧の急上昇が大きくなるので（ P_1 と $P_1 - P_2 T$ 間とを比較）、 T への切替えが容易になる。このような信号は図2に示されている方形波型である。

【0131】

U テクスチャへ切替えるためには、図4の電圧 $P_2 U$ が適しており、

第3の段階（時間 T_s の後の持続時間 T_g'' ）：ゼロまたは非常に低い電圧 $P_0 T$ または $P_0 U$ によってゼロへリセットする。

【0132】

上記のように、 T テクスチャの場合の第2の段階 T_g' では、図4に示された2つの（高および低）領域を $P_2 T$ に用いてもよい。低い $P_2 T$ の場合、 T へ切替えは第2のアドレス指定 T_g' の間に開始される。高い $P_2 T$ の場合、 T へ切替えは $P_2 T$ と $P_0 T$ の間の電圧降下の時点で第3のアドレス指定 T_g'' の間に開始される。

【0133】

U テクスチャの場合、 $P_2 U$ の印加の後にゼロへリセットすることによって、新たなアドレス指定シーケンスの前に液晶分子が静止状態に到達することが可能となる。従って、選択時間と呼ばれる時間 T_s の後に、ゼロまたはほとんどゼロの電圧 $P_0 U$ が画素の端末に時間 T_g'' （横列が新たに開く）の間印加される。 $P_0 U$ は必ずしも $P_0 T$ と等しくない。

【0134】

段階 T_g' の間に低い $P_2 T$ 電圧でトランジスタのドレインでまたその結果として画素で得た結果的な制御信号が図13cに示されている。 T_g の間に、画素のキャパシタが電圧 P_1 に充電される。 T_g の後で、このキャパシタは並列漏れ抵抗によって放電する可能性がある。 T_g' の間に画素の端末での電圧は $P_2 T$ へリセットされる。 T_g' の後でキャパシタが放電する可能性がある。最終的に、 T_g'' の間に画素の端末での電圧はゼロへリセットされる。この信号の結果として T 状態となる。

【0135】

同様に、段階 T_g' の間に電圧 $P_2 U$ でトランジスタのドレインでまたその結果として画素で得た結果的な制御信号が図13dに示されている。 T_g の間に、画素のキャパシタが電圧 P_1 に充電される。 T_g の後で、このキャパシタは並列漏れ抵抗によって放電する可能性がある。 T_g' の間に画素の端末での電圧は $P_2 U$ へリセットされる。 T_g' の後でキャパシタが放電する可能性がある。最終的に、 T_g'' の間に画素の端末での電圧はゼロへリセットされる。この信号の結果として U 状態となる。

【0136】

一般的に、本発明による上述の原理を、様々な制御信号を様々な T_s^x が続く制御時間間隔 T_c によって分けられたそれぞれ持続時間 T_g^x で x 回連続的に印加する場合に拡張してもよい。制御信号の印加段階数を増加することの利点は、 U 状態へ切替える場合に最適な信号により近づくことであり、これは連続的に下がる傾斜になる。4つの遷移でアドレス指定することにより、3つのレベル等の傾斜に近づけることができる。欠点は、全体の横列時間が遷移の数と共に増大することである。従って、同一の状態制御で、各横列は、フレーム周期 T_{RA} （画素が状態を変化させる際の非選択的なアドレス指定の場合または選択的なアドレス指定の場合）または T_{RA} の倍数（画素がフレーム毎に状態を変化させない際の選択的なアドレス指定の場合）で x 回アドレス指定される。

【0137】

1つの横列のアドレス指定段階 T_g^x の間に、他の横列をアドレス指定してもよい。

【0138】

従って、図13eは、上述のアドレス信号と比較してオフセットされ且つ上述の横列に隣接する第2の横列を制御することができるアドレス信号の例を概略的に示している。

【0139】

選択肢2：2段階アドレス指定

この選択肢は、図15のタイミング図に示されている。

10

20

30

40

50

【0140】

ここでも、図15において、フレーム時間はTRAによって示され、即ち、図15aに示されているアドレス信号および図15bに示されている状態制御信号が、付加周期TRA（画素が状態を変化させる際の非選択的なアドレス指定の場合または選択的な場合）またはTRAの倍数（画素がフレーム毎に状態を変化させない際の選択的なアドレス指定の場合）で反復する。

【0141】

図15aに示されているように、アドレス電圧をトランジスタ40のゲート41に連続して2回印加してトランジスタ40をオン状態に切替える。即ち、

第1の段階において、アドレス信号は持続時間Tgを有し、

第2の段階において、第1の段階に対して立ち上がりがTcだけ遅延したアドレス信号は持続時間Tg'を有する。

【0142】

時間TgおよびTg'は同一であっても異なってもよい。

【0143】

時間Tcは、基板30上の弱い固定34が選択信号Tg'の印加の前に破壊されることを確実にするのに十分なように定義されている。

【0144】

図15bに示されているように、（破壊時間と呼ばれる時間Tcによって区分された）前記アドレス電圧TgおよびTg'と同期して、関連するトランジスタ40のドレイン43を介して画素に2つの制御電圧を連続して印加する。即ち、

第1の段階（持続時間Tg）：制御電圧P1をトランジスタのソースに印加して破壊を達成し、

第2の段階（時間Tcの後の持続時間Tg'）：獲得するテクスチャに応じて、制御電圧P2TまたはP2Uをトランジスタのソースに印加する。

【0145】

P1fを第2の遷移Tg'の開始時の画素の末端の電圧とする（図16を参照）。

【0146】

Tテクスチャの場合、P1fとP2Tの間の電圧の急上昇によってT状態への切替えが可能になるようにP2Tを十分に低く（理想的にはP2T=0）しなければならない。同様に、P1fとP2Tの間の電圧の急上昇によってT状態への切替えが可能になるように電圧P1fを十分に高く維持しなければならない。

【0147】

ゼロP2Tの場合には、電圧の急上昇が大きくなるので（P1fとP1f-P2T間とを比較）、Tへの切替えが容易になる（従って、画素に印加される信号は図2に示されている方形波型である）。ゼロP2Tの第2の利点は、液晶分子が次の切替えの間に静止状態になることである。

【0148】

電圧P2Tはゼロに戻ることなく、フレーム時間TRAの間中印加された状態になるので、ここでは高いP2T値（図4を参照）を使用することはできない。

【0149】

U状態への切替えでは、電圧P2Uを電圧P1fに近づけることによって連続的な傾斜の形態の下降を得るようにしてもよい。従って、図3に示されているような下降傾斜信号波形を画素の末端に存在する漏れ抵抗において得られた放電電流によって得ることができる。この信号波形はU状態への切替えに非常に適している。

【0150】

最適な放電時間、即ちU状態への切替えに十分ではあるがフレーム時間TRAよりも少ない時間を得るためには、図14に示されているように、画素の末端に放電抵抗Rfを付加する必要がある場合がある。

【0151】

10

20

30

40

50

T状態への切替え：

図15cは、持続時間 T_g' の段階の間に低い電圧 P_{2T} 電圧で画素に得られた結果的な制御信号を示している。 T_g の間に、画素のキャパシタは電圧 P_{1i} に充電される。 T_g の後で、画素のキャパシタは並列漏れ抵抗によって放電する可能性がある。従って、持続時間 T_g' の第2のアドレス指定遷移の前では電圧が P_{1f} に等しく、この時 $P_{1f} < P_{1i}$ である。 T_g' の間に画素の端末での電圧は P_{2T} へリセットされる。 P_{1f} を、 $P_{1f} - P_{2T}$ 間でT状態への切替えが可能になるようにしなければならない。 T_g' の後にキャパシタが放電して、フレームTRAの終了の前にゼロ電圧を得る。この信号の結果としてT状態となる。

【0152】

U状態への切替え：

同様に、図15は、段階 T_g' の間に電圧 P_{2U} でトランジスタのドレインでまたその結果として画素で得た結果的な制御信号を示している。 T_g の間に、画素のキャパシタは電圧 P_{1i} に充電される。 T_g の後で、このキャパシタは並列漏れ抵抗によって放電する。従って、持続時間 T_g' の第2のアドレス指定遷移の前に電圧が P_{1f} に等しくなり、この時 $P_{1f} < P_{1i}$ である。 T_g' の間に画素のキャパシタの端末での電圧は P_{2U} へリセットされる。 T_g' の後にキャパシタが放電して、フレームTRAの終了の前にゼロ電圧を得る。この信号の結果としてU状態となる。

【0153】

放電抵抗 R_F が存在するため、選択肢2の場合では値 $P_{1f} - P_{1i}$ は選択肢1の場合よりも大きい。

【0154】

このようにして、同一の状態制御で、各横列はフレーム周期TRAで2回(T_g および T_g')アドレス指定される。時間 T_c によって区分されたこれらのアドレス指定段階の間に他の横列をアドレス指定してもよい。

【0155】

従ってここでも、図15eは、上述のアドレス信号と比較してオフセットされ且つ上述の横列に隣接する第2の横列を制御することができるアドレス信号の例を概略的に示している。

【0156】

アクティブBinemで切替えを達成するための条件

図16は、T状態へ切替える場合の画素の端末での電圧の変動を詳細に示しており、これは(およそ $30\mu s$ の閾値よりも少ない時間 T_t での急な降下を必要とするため)最も重要な切替えである。

【0157】

この変動においては4つの連続的な段に区別してもよい。

【0158】

1. 持続時間 T_g のEC段階：画素の端末での固定破壊電圧の確立

時間 T_g の最後に、即ちトランジスタの導電周期の最後に達しなければならない電圧 P_{1i} は固定破壊電圧 V_c よりも常温で通常15から18V大きくななければならない。即ち

$P_{1i} > V_c$ 15から18Vとなり、

T_g はおよそ $20\mu s$ 。

【0159】

到達する電圧は正確な値でなくてもよいが、固定の破壊を可能にするためには V_c を超えていけばよい。さらに、 P_{1i} 固定破壊電圧は、U状態への切替えの場合とT状態への切替えの場合で異なってもよい。対照的に、TNまたは他の液晶を有する標準的なTF Tの場合には、信頼性のあるグレーレベルを得るためには非常に正確な値を時間 T_g において得なければならない。従って、EC段階では、TF Tと本発明によるアクティブBinem液晶との組み合わせに対する制約は、標準的な液晶に結合されたTF Tの場合よりも小

10

20

30

40

50

さくなる。

【0160】

P1に充電する場合に含まれる電気パラメータとしては、トランジスタの抵抗 R_{on} 、画素の静電容量 $C_{px} = C_{Lc} + C_s$ 、縦列トラックに沿って伝搬するための時間およびその抵抗があり、これらは R_{ct} および C_{ct} より決定される。

【0161】

2. 持続時間 $T_c - T_g$ のC段階：固定破壊

T_g の後の時間 $T_c - T_g$ の間に、トランジスタはオフとなり、固定を破壊するためには電圧P1を V_c 以上に維持しなければならない。P1fを時間 T_c の最後に画素の末端での電圧とする。即ち、 $P1f > V_c$ 15から18Vとする。

10

【0162】

通常、時間 $T_c - T_g$ の間に数ボルトの低下は許容される。グレーレベルを発生させる標準的なTFTの場合と異なり、電圧P1を正確なレベルに維持する必要はない。従って、C段階の場合、TFTと本発明によるアクティブBiNem液晶との組み合わせに対する制約は、TFTおよび標準的な液晶での制約よりも小さくなる。

【0163】

通常、時間 $T_c - T_g$ は τ_1 より大きいかまたはそれと等しくなければならず(図4を参照)、固定を破壊するためにはこの時間の間は V_c よりも大きい電圧を維持しなければならない。通常 $\tau_1 = 1ms$ である。 $T_g = 20\mu s$ および $T_c - T_g = \tau_1$ の場合、1つの横列を破壊する段階中に50本の他の横列をアドレス指定してもよい。

20

【0164】

P1の持続中に含まれる電気パラメータには、画素の静電容量 $C_{px} = C_{Lc} + C_s$ 、画素の抵抗 R_{Lc} 、また場合によっては選択肢2に記載されているように漏れ抵抗が加えられれば R_F がある。

【0165】

3. 持続時間 T_g' のES段階：テクスチャ選択信号の確立

パッシブ多重化の場合と同様に、時間 T_t における $P1f > V_c$ からP2Tへの急速な降下が必要とされるため、Tテクスチャへの切替えが最も難しい。通常、 T_t は、およそ $30\mu s$ 、即ちほぼゲート開放時間の程度である。速度を最適化するためには、 $T_g' < T_t - 30\mu s$ とすれば有利である。ほぼ T_g の時間で電圧がP1fからP2Tへ降下するための条件は全体としてはEC段階の場合と同じであり、即ちTFTに対する制約は同様である。ES段階中に含まれる電気パラメータは、EC段階の場合と同じである。

30

【0166】

4. 選択信号のゼロへの降下は、第3の遷移を介してゼロへリセットすること(選択肢1の場合)によって、または画素の末端での電圧漏れ(選択肢2の場合)によって発生する。

【0167】

アクティブBiNemにおけるグレーレベルの生成

大きさおよび密度が制御されたTおよびUテクスチャの微小領域を画素内に形成することによって、本発明によるアクティブBiNemモードにグレーレベルを発生させることができる(文献[6]を参照)。(アドレス指定のS段階の間に)第2のレベルの電圧P2を正確に制御することによって制御を達成する。

40

【0168】

このようなプロセスを行うには文献[6]を参照するとよい。

【0169】

従って、このプロセスについては以下詳細に説明しない。

【0170】

しかし、ここで想起されることは、グレーレベルを以下の手段によって制御してもよく、即ち、体積に関して 180° 回位線によってまたは一方の表面上の 180° 再配向壁によって区切られている双安定テクスチャが1つの且つ同一の画素内に制御された比率で共

50

存する混合テクスチャを固定破壊の後に生成することができる制御手段と、表面壁への体積線の遷移および表面上でのこれらの壁の不動化によって混合テクスチャを長期安定させる手段とによって制御してもよい。

【0171】

ゼロ平均値の獲得

正極性または負極性の信号によってアクティブ Binem を切替えてもよい。

【0172】

さらに、パッシブ多重化の場合と同様に、電気分解によって劣化するある液晶材料の問題が、それらが直流電圧を受ける場合に発生することがある。この問題を改善する1つの解決策として、液晶にゼロ平均値の信号を印加してもよい。フレームからフレームへ縦列に印加される電圧の符号を反転させることによってゼロ平均値の信号を得てもよい。

10

【0173】

本発明による模範的な実施の形態

本発明によるアクティブ Binem スクリーンのアドレス指定の2つの完全なシミュレーション（上記選択肢1および2）を市販のソフトウェアを用いて行い、それによりこれら2つの選択肢によるアドレス指定の重要なステップを検証した。これら2つのシミュレーションに共通するパラメータは以下のとおりである。

【0174】

画素の大きさ：

方形画素： $W_{LC} = L_{LC} = 210 \mu m$ 、

20

セルの厚さ：

$d = 1.5 \mu m$ 、

スクリーンの特徴：

速度： $50 Hz$ 、即ち $20 ms$ のフレーム時間、

480 本の横列および 640 本の縦列（VGA 解像度） - 利用可能な横列時間： $40 \mu s$ 、

液晶の特徴：

$C_{LC} = \epsilon_0 \epsilon_{LC} W_{LC} L_{LC} / d$ 、

ϵ_0 ：自由空間の誘電率、

ϵ_{LC} ：液晶の比誘電率。

30

【0175】

液晶の誘電異方性を考慮して、プレーナホメオトロピック間遷移（EC 段階におけるキャパシタの充電）の場合に5の ϵ_{LC} 、およびホメオトロピックプレーナ間遷移（ES 段階におけるキャパシタの放電）の場合に25の ϵ_{LC} を検討した。

【0176】

液晶の抵抗率は $10^{10} \Omega \cdot cm$ である。この液晶の質は、抵抗率の点では中程度である（標準的な TFT で用いられる液晶はおおよそ2オーダーの大きさ、即ち $10^{12} \Omega \cdot cm$ のより高い抵抗率を有する）。

【0177】

TFT の特徴（現在は従来技術の a-Si で作成された標準的な TFT に対応する）：本発明者のモデルにおいては、TFT は以下のパラメータを特徴とする。

40

【0178】

C_M = 単位面積当たりの絶縁容量： $30 nF / cm^2$ 、

μ_0 = 移動度： $0.4 cm^2 / V \cdot s$ 、

W = TFT の幅： $20 \mu m$ 、

L = TFT の長さ： $4 \mu m$ 、

C_S = 蓄積容量 = $2 C_{LC}$ ($\epsilon_{LC} = 5$ によって定義され、液晶の特徴を参照)。

【0179】

これらのパラメータによってオンモード (R_{on}) のモデリングが可能になる。

【0180】

50

(ゲートに印加される) 横列電圧

$T_g = T_{g'} = T_{g''} = 20 \mu s$ および $T_c = T_s = 1 ms$ の場合、横列電圧は $30 V$ である。

【0181】

図17は、それぞれ持続時間 T_g 、 $T_{g'}$ および $T_{g''}$ の3つのパルスを含む選択肢1に対応する横列アドレス電圧を示している。

【0182】

図18は、それぞれ持続時間 T_g および $T_{g'}$ の2つのパルスを含む選択肢2に対応する横列アドレス電圧を示している。

【0183】

金属信号搬送トラックの特徴：

R_{ct} (トラック) : 0.1 、幅 = $1_t : 5 \mu m$.

画素の末端での電圧は、縦列に沿って信号が伝搬する間のすべての寄生カップリングの影響を考慮するように最後の横列から算出される。

【0184】

選択肢1による本発明の模範的な実施の形態

この選択肢では、3つの遷移 T_g 、 $T_{g'}$ および $T_{g''}$ 、即ち $3 \times 20 \mu s = 60 \mu s$ の全横列アドレス時間が必要とされる。従って、 $50 Hz$ では、 $20 \mu s$ のゲート開放時間で333本の横列をアドレス指定することができる。横列の数を増やすためには、 T_{gs} を低下させ、即ち T_{FT} および液晶の性能を上げることによって、より短い時間 T_g で $P1$ (EC段階) まで充電し且つより短い時間 $T_{g'}$ で $P1$ (ES段階) から放電することができる。

【0185】

縦列電圧：

$20 \mu as$ で $20 V$ の選択破壊電圧 $P1_i$ まで画素を充電することを目的として、横列からの第1のアドレスパルスと同期して時間 $T_g = 20 \mu s$ の間、破壊電圧 $V_{c.1} = 25 V$ が印加され、

次に、 $1 ms$ の時間 T_c の後に、横列からの第2のアドレスパルスと同期して、以下が印加される。即ち、

T状態への切替えの場合、 $20 \mu s$ の時間 $T_{g'}$ の間にゼロ選択電圧が印加される。その目的は電圧 $P1_f$ から電圧 $P2_T$ へ移ることであり、この電圧は T_t よりも少ない時間 (およそ $30 \mu s$)、この場合は $20 \mu s$ に等しい時間で $5 V$ より小さくならなければならない ($BiNem$ の多重化に関連して先に説明したように、 $P2_U$ の場合は7から9V)。

【0186】

U状態への切替えの場合、 $20 \mu s$ の時間 $T_{g'}$ の間に例えば $8 V$ の選択電圧が印加される。その目的は、およそ $20 \mu s$ で電圧 $P1_f$ から電圧 $P2_U$ 、通常 $8 V$ へ移ることである。

【0187】

次に時間 T_s の後、横列からの第3のアドレスパルスと同期して、ゼロリセット電圧がテクスチャに関係なく $T_{g''} 20 \mu s$ の間印加される。

【0188】

シミュレーションの結果：

図19は、T状態へ切替える場合の画素の末端で算出された信号を示している。生成された信号は、図2に示されているような方形波型である。これにより、画素の充電が正確に行われ、 $20 \mu s$ で $20 V$ をやや上回る電圧に達することが分かる。この同じ電圧 (この「標準的な」 T_{FT} の場合にはほとんど漏れはない) と $0 V$ に非常に近い値との間での放電も $20 \mu s$ で行われる。従って、この信号はTテクスチャへの切替えに完全に対応する。

【0189】

10

20

30

40

50

図 20 は、U 状態への切替えの場合における画素の端末で算出された信号を示している。

【0190】

3つのアドレス指定ステップによって、多重化の場合に用いられたものと同じ型の2レベル信号を発生させ、U状態への切替えを可能にする。

【0191】

TおよびU状態へ切替える場合の制御信号は、2msの後では0Vである。従って、次のフレームの間の切替えメカニズムが妨害されることはない。

【0192】

以下の条件で、この選択肢に漏れの大きいTF Tを用いることもできる。即ち、
全C段階(通常1ms)の間中P1を V_c 以上に維持し、
RMS値が閾値電圧またはフレデリック電圧(Fredericks voltage)
(およそ0.5V)よりも大きい寄生信号は画素に送られない。

【0193】

選択肢2による本発明の模範的な実施の形態

この選択肢では、2つの遷移TgおよびTg'、即ち $2 \times 20 \mu s = 40 \mu s$ の全横列アドレス時間が必要とされる。Tg = Tg' = $20 \mu s$ で480本の横列をアドレス指定することができる。

【0194】

限定することのない例として、150Mの放電抵抗 R_F が選択され、これは液晶の最大静電容量での10msの放電時間に対応している。

【0195】

縦列電圧:

時間Tgで画素を23Vの選択破壊電圧P1iまで画素を充電することを目的として、横列からの第1のアドレスパルスと同期して時間Tg = $20 \mu s$ の間、破壊電圧 $V_{c.1} = 25V$ が印加され、

次に、1msの時間Tcの後に、横列からの第2のアドレスパルスと同期して、以下が印加される。即ち、

T状態への切替えの場合、Tgと等しくなるように選択された時間Tg'の間にゼロ選択電圧が印加される。その目的は電圧P1fから電圧P2Tへ放電することであり、この電圧はTtよりも少ない時間(およそ $30 \mu s$)、この場合は $20 \mu s$ に等しい時間で5Vより小さくならなければならない。

【0196】

U状態への切替えの場合、時間Tg' = $20 \mu s$ の間に例えば18Vの選択電圧が印加される。これは電圧P2Uに対応しており、放電抵抗を介した立ち下がり時間は20msのフレーム時間よりも短い。

【0197】

尚、この値によって連続立ち下がり信号の生成が可能になる。

【0198】

パルスがゼロにリセットされないので、画素の端末での漏れによってフレーム時間TRAの持続時間にゼロへのリセットを可能にななければならない。非ゼロ開始電圧が弾性結合および流体力学的結合、またそのために切替えを乱すことがあるため、このゼロへのリセットは次のフレームに必要である。

【0199】

シミュレーションの結果:

図21は、T状態へ切替える場合の画素の端末で算出された信号を示している。

【0200】

生成された信号は、図2に示されているような方形波型である。これにより、画素の充電が正確に行われることが分かる。 $20 \mu s$ で23Vの電圧に達する。放電抵抗によって1msで3Vの電圧降下が発生する。従って、電圧P1fは20V($P1 > V_c = 16V$)

となるように固定された限界)である。20 Vから0 Vに非常に近い電圧への間での放電も20 μ sで行われる。従って、この信号はT状態への切替えに完全に対応する。

【0201】

図22は、U状態へ切替える場合の画素の端末で算出された信号を示している。

【0202】

生成された信号は、図3に示されているような連続勾配型である。これにより、画素の充電が正確に行われることが分かる。20 μ sで23 Vの電圧に達する。放電抵抗によって1 msで3 Vの電圧降下が発生する。従って、電圧P1fは20 V (P1 > V_c 16 Vとなるように固定された限界)である (T状態への切替えに同じ)。従って、放電抵抗によって画素の端末での電圧が連続的に低下する。10 msで3 Vまでの低下が発生し、フレーム時間に選択された値20 msで (フレデリック電圧に近い) 0.45 Vの電圧に達する。

10

【0203】

TおよびU状態へ切替える場合の制御信号は、それぞれ2 msおよび20 msの後では0 Vに非常に近い。従って、次のフレームの間の切替えメカニズムが妨害されることはない。

【0204】

固定画像モードにおける作用：BiNemの双安定性および光学的品質

スクリーンがアドレス指定されず固定画像を表示する場合、画像の特性はBiNemの特性である。少なくとも50 Hzの周波数で永久的にリフレッシュする必要があるためにスクリーンの電力消費が増大する標準的な液晶とは異なり、双安定性によって、エネルギーを供給することなくこの表示されている画像を持続させることができる。UおよびTテクスチャの平面的な特徴 (基板の平面に対して傾斜した分子がない) により、TNまたはMVA効果の場合のように、複屈折補正膜を付加せずに大きな視角で画像の良好な光学的品質 (コントラスト、輝度) を実現することができる。

20

【0205】

選択的アドレス指定の貢献：固定画像の光学的品質が動画において部分的に維持される

2つのフレーム間で状態が変化する画素のみを選択的にアドレス指定する場合、再アドレス指定されない画像のその部分は安定する。これは固定画像に等しい品質を有し、観察者に良好な全体視覚的印象を与える。切替わる画素は、T状態またはU状態に切替わる必要がある時間、即ちおよそ5 msの間にのみ乱れる。従って、スクリーンのコントラストおよび輝度は最適となる。中間切替え状態を介する画素の遷移はフレーム毎には現れないが、この画素が状態を変化させる時にのみ現れる。

30

【0206】

選択的アドレス指定の貢献：電力消費の低下

画像が変化するたびに、アドレス指定された横列のすべてのTF Tは同時にゲート開放信号を受信するが、状態を変化させなければならない画素のみが関連するTF Tのドレインを介して制御信号を受信する。他の画素、即ち状態の変化が望まれない画素の場合、関連するTF Tのソースおよびドレインはゼロ電位のままとなる。従って、電力消費は、変化の遅い画像の場合にはゼロまで、大幅に低下する。

40

【0207】

TF Tの貢献：画素の隔離

各画素に結合したトランジスタはスイッチとして働き、これはデータを満たす短い時間 (およそ10から数十 μ s)の間は閉じ、フレーム時間の残りの間は開いている。従って、各液晶画素は他の画素および縦列トラックに沿って進む縦列データから隔離される。アドレス指定される画素の数に関しては何ら制限なく、画像をアドレス指定する際にちらつき効果が現れることはない。

【0208】

TF Tの貢献：アドレス率の上昇

通常およそ1から2 msの多重アドレス指定の場合に必要なとされる時間と比較して、ア

50

クティブBiNemでの横列アドレス時間は、採用される選択肢に応じて、通常数十 μ sであるゲート開放時間 T_g のおよそ2または3倍である。従って、パッシブ多重化と比較して、本発明によるアクティブBiNemではおよそ50倍のアクセス可能率の上昇が達成される。従って、TFTによってアドレス指定される標準的な液晶の場合と同様に、本発明によるアクティブBiNemモードにおいてはビデオレートで1000本の横列をアドレス指定することができる。

【0209】

TFTの貢献：横列に沿った信号伝搬の改善

TFTスクリーンにおいては、幅 1_p の画素間で非常に細い金属トラックによって信号が搬送される。ITOトラックの場合と同様に、これらの横列に沿った伝搬は拡散方程式に従って行われるが、これらのトラックの表面抵抗は0.1、即ち100倍低くなる。従って、同一のスクリーンで拡散時間が100分の1減少する。これは、縦列が10倍長いスクリーンの場合にのみ起こる。

【0210】

金属縦列トラックは一度に1つの画素のみを充電するが、これは画素よりも幅が狭い。これらの効果は互いを部分的に補正する。金属の伝導率によってトラックの抵抗による充電時間を無視することができる。L = 85 mmの大きさの方形スクリーンの場合、その画素はL/nの辺を有する方形であり、幅 1_p の金属トラックの場合の充電時間 T_c に対する拡散時間 1_d の割合は、210 μ mの辺を有する400個の方形画素では以下のとおりである。

【0211】

$$T_d / T_c = (R_s (ITO) / R_s (metal)) (n^2 1_p / L) \\ (15 / 0.1) \times (400 \times 400 \times 5 \mu m / 85 mm) = 1400$$

従って、縦列に沿って伝搬中のトラックの R_s による縦列信号の立ち下がりの変形に関しては何の制約もないことが分かる。

【0212】

十分に短い時間で電圧充電および放電する(ECおよびES段階)能力を決定するのはオン状態にあるTFTの抵抗である。

【0213】

技術的側面：TFTの仕様

標準的なTFTの使用は、U状態とT状態の間の2元的な切替えの選択肢1による本発明(時間的に間隔の置かれた3つの連続段階 T_g 、 T_g' および T_g'' の間のアドレスおよび制御信号の印加)に適合することが上記シミュレーションにより分かる。

【0214】

BiNemの切替えは印加信号の波形、および特にその立下りの波形に依存する。従って、トランジスタの抵抗 R_{on} の値によって30 μ sよりも少ない充電または放電時間を可能にしなければならない。これは標準的な移動度(シミュレーションを参照)によって容易に達成することができる。本発明によるアクティブBiNemスクリーンの解像度および速度を上げるためには、より速い画素電圧の充電および放電を可能にするトランジスタを用いることによってゲート開放時間 T_g 、 T_g' および T_g'' を短縮することができる。これは例えば、 R_{off} は重要ではないので、シミュレーションで選択されたものよりもより大きな移動度 μ_0 のTFTによって、またはより短いトランジスタ(より短いチャンネル長)によって達成することができる。

【0215】

トランジスタの抵抗 R_{off} に関して、これは、 $R_{off} C_{tx}$ フィルタによって減衰された他の画素からの縦列信号を所定の画素へ伝送する際に関与する。尚、必要とされることは切替え時間以外に画素に対する作用がないように寄生信号がフレデリック電圧(0.5V)を下回ることだけであるので、 R_{off} に対する制約はこの場合には従来のディスプレイのTFTの場合よりも極めて小さい。破壊時間 T_c の間には、必要とされることはP1をやや上昇させることにより画素の電圧を V_c 以下に降下させるこの寄生信号の危

10

20

30

40

50

険性をなくすことのみであるので、制約は存在しない。従って、2つの選択肢（時間 T_g 、 T_g' および T_g'' において間隔の置かれた3つの連続段階のアドレスおよび制御信号の印加、または時間 T_g および T_g' において間隔の置かれた2つの連続段階でのアドレスおよび制御信号の印加）に、より低い R_{off} が許容される「質の低い」トランジスタ、即ち漏れの大きいトランジスタを用いることができる。この場合、TF Tパラメータに対する制約のいくつかが解除される。

【0216】

同じ理由で、液晶の抵抗率の許容範囲が、標準的な液晶効果と関連するTF Tの場合よりも大きくなる。本発明によるアクティブBiNemの場合にはより低い液晶抵抗率が許容される。

【0217】

アドレス指定選択肢2（2遷移アドレス指定）を用いる場合には、最適化された動作のためには液晶の末端で放電抵抗 R_F を加えることが薦められる。

【0218】

従来、標準的なTF T内に配置された蓄積キャパシタ C_s を用いて、液晶の末端での電圧の変動を起こす干渉信号を選別していた。本発明によるアクティブBiNemの場合には電圧の維持に対する制約ははるかに小さいので、BiNem用途での最適化されたTF Tの設計においては、この蓄積容量 C_s を減少または除去することも考えられる。

【0219】

トランジスタが実行するスイッチ機能を、図23および24に示されているように、1つまたは2つのダイオードに基づくシステムによって実行してもよい。横列46および縦列45は、それぞれセルの一方の側にある（技術仕様）。縦列45を、第1のプレートの上の従来のITOトラックによって製造してもよい。第2のプレートは、画素を画定するように縦列45の反対側に設置されたITOパッド47を含む。さらに、第2のプレートは、画素ごとに横列46と関連するパッド47の間にそれぞれ配置されたダイオード100を備えている。各ダイオード100の方向は横列と縦列の間に印加される信号の極性に依存する。これらのダイオードは、「逆のモード」で動作するように、即ちそれらのツェナー電圧 V_Z よりも大きな逆電圧を受信する際に信号電流が流れることを可能にするように配置されている。このツェナー電圧 V_Z の絶対値はP1の絶対値よりも大きくなるように選択されている。

【0220】

縦列45に印加される正電圧および横列46に印加される負電圧のために、ダイオード100は、それらの陽極を横列46側に、それらの陰極をパッド47側に、従って縦列45側に有している。

【0221】

図23に関して：

横列1（46）と縦列45との交差点に画定される画素を制御するには、横列1には電圧 $-V_Z$ が印加され、縦列45には正電圧P1が印加される。対応する画素は、ダイオード100の末端での絶対値 V_Z の電圧効果のため、その末端で電圧P1となる。

【0222】

横列2（46）と同一の縦列45との交差点に画定される画素は制御されない。これは、横列2は0ボルトであるため、関連するダイオード100はそのツェナー電圧 V_Z 以下の電圧P1となり、オフのままとなる。

【0223】

ダイオード100の特徴は図25に示されている。

【0224】

図24に示されたような2つの背中合わせのダイオード100、102に基づくシステムによって（図26の特徴を参照せよ）、両極性切替え信号を用いた同様の動作が可能となる。

【0225】

10

20

30

40

50

参考文献：

文献 [1] : 特許 F R 2 7 4 0 8 9 4

文献 [2] : P m A l t a n d P . P l e s h k o , I E E E T r a n s
E l e c t r o n D e v i c e s E D - 2 1 , 1 4 6 - 5 5 , 1 9 7 4

文献 [3] : 特許 F R 0 2 0 4 9 4 0

文献 [4] : 特許 F R 0 2 0 1 4 4 8

文献 [5] : C . J o u b e r t , S I D P r o c e e d i n g s , 2 0 0 2 ,
p a g e s 3 0 - 3 3

文献 [6] : 特許 F R 2 8 2 4 4 0 0

【図面の簡単な説明】

10

【 0 2 2 6 】

【図 1】上述の図 1 は、従来技術による B i N e m スクリーンを概略的に示している。

【図 2】上述の図 2 は、このような B i N e m スクリーンの場合に、T 状態に切替える方
形波画素信号の例を示している。

【図 3】上述の図 3 は、このような B i N e m スクリーンの場合に、U 状態に切替える漸
進的な立下りの画素信号の例を示している。

【図 4】上述の図 4 は、このような B i N e m スクリーンの場合に、画素の端末に印加さ
れるパルスの第 2 のレベルの P 2 値に基づくテクスチャの選択を可能にする 2 レベル画素
信号の例を示している。

【図 5】上述の図 5 は、多重マトリクススクリーンを概略的に示している。

20

【図 6】上述の図 6 は、多重モードにおける B i N e m スクリーンの画素に対する横列お
よび縦列信号の例を示している。

【図 7】上述の図 7 は、多重モードにおける B i N e m スクリーンの画素の端末での電気
信号を示している。

【図 8】上述の図 8 は、他の多重ディスプレイを示している。

【図 9】上述の図 9 は、多重モードにおける B i N e m スクリーン型の多重液晶ディス
プレイの横列の等価回路図を示している。

【図 10】上述の図 10 は、それぞれ図 10 a では 30、図 10 b では 15 の I T O
表面抵抗の場合について、横列に沿った伝搬の間に多重モードにおける B i N e m 型ス
クリーンの画素に印加される電圧の立ち下りの波形の変動を示している。

30

【図 11】上述の図 11 は、従来技術によるアクティブアドレス指定の一般原理を概略的
に示している。

【図 12】上述の図 12 は、それぞれ図 12 a ではオン状態、図 12 b ではオフ状態にお
いて、トランジスタによってアドレス指定される液晶画素の等価回路図を示している。

【図 13】図 13 は、制御信号を印加する 3 つの連続的な段階または局面を含む第 1 の実
施選択肢による、必要に応じて U 状態または T 状態に切替える本発明による「アクティブ
B i N e m」スクリーンのアドレス指定を示しており、より正確には、図 13 a はラン
ジスタのゲートに印加されるアドレス信号を示し、図 13 b はそれぞれ U および T 状態を
得るためにトランジスタのソースに印加される状態制御信号の 2 つの変形例を示し、図 1
3 c および図 13 d は、それぞれ U 状態に切替える場合および T 状態に切替える場合に、
トランジスタのドレインでまたその結果として画素で得られる結果的な信号を示し、図 1
3 e は、図 13 a のアドレス信号に基づいてオフセットされ且つディスプレイの第 2 の横
列を対象とする第 2 のアドレス信号を概略的に示している。

40

【図 14】図 14 は、制御信号を印加する 2 つの連続的な段階または局面を含む第 2 の実
施選択肢による、例えば T F T 型のトランジスタによってアドレス指定される B i N e m
型液晶画素の等価回路図を示している。

【図 15】図 15 は、制御信号を印加する 2 つの連続的な段階または局面を含む第 2 の実
施選択肢による、必要に応じて U 状態または T 状態に切替える本発明による「アクティブ
B i N e m」スクリーンのアドレス指定を概略的に示しており、より正確には、図 15 a
はトランジスタのゲートに印加されるアドレス信号を示し、図 15 b はトランジスタのソ

50

ースに印加される状態制御信号を示し、図15cおよび図15dは、それぞれT状態に切替える場合およびU状態に切替える場合に、トランジスタのドレインでまたその結果として画素で得られる結果的な信号を示し、図15eは、図15aのアドレス信号に基づいてオフセットされ且つディスプレイの第2の横列を対象とする第2のアドレス信号を概略的に示している。

【図16】図16は、T状態に切替える本発明による画素の端末での電圧を概略的に示している。

【図17】図17は、本発明による第1の選択枝の場合におけるトランジスタのゲートに印加される横列アドレス電圧を概略的に示している。

【図18】図18は、本発明による第2の選択枝の場合におけるトランジスタのゲートに印加される横列アドレス電圧の例を示している。 10

【図19】図19は、Tテクスチャに切替える模擬画素信号に関する、3つの連続的な制御電圧印加を含む第1の選択枝によるアクティブBinemのアドレス指定の例を概略的に示しており、図19bは、図19aの信号の立ち上がりおよび立ち下りの部分拡大図を示している。

【図20】図20は、Uテクスチャに切替える模擬画素信号に関する図19と同様の事例を示している。

【図21】図21は、Tテクスチャに切替える模擬画素信号に関する、2つの連続的な制御電圧印加を含む本発明の第2の選択枝によるアクティブBinemのアドレス指定を示しており、ここでも同様に図21bは、図21aの信号の立ち上がりおよび立ち下りの拡大した部分図を示している。 20

【図22】図22は、Uテクスチャに切替える模擬画素信号に関する図21aと同様の図を示している。

【図23】図23は、各画素にダイオードの形態の切替え手段を備える本発明による実施の形態を概略的に示している。

【図24】図24は、各画素に背中合わせのダイオードの形態の切替え手段を備える本発明による他の実施の形態を概略的に示している。

【図25】図25は、図23の実施の形態で用いられたダイオードの応答を示している。

【図26】図26は、図24の実施の形態の場合に用いられた背中合わせに取り付けられた2つのダイオードの応答を示している。 30

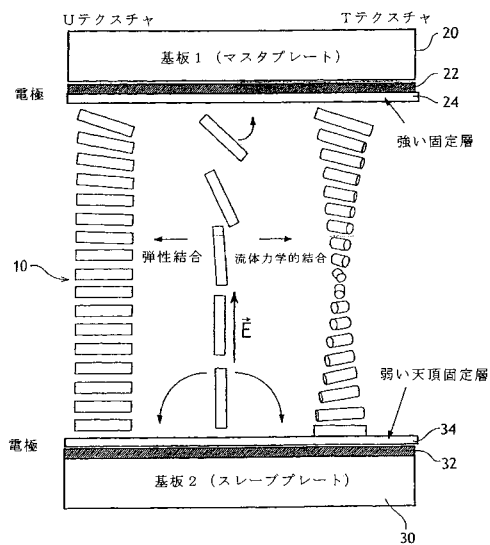
【符号の説明】

【0227】

- 10 コレステリック液晶層
- 20 基板
- 22 電極
- 24 固定層
- 30 基板
- 32 電極
- 34 固定層
- 40 TFTスイッチ
- 41 ゲート
- 42 ソース
- 43 ドレイン
- 45 縦列
- 46 スクリーンの横列
- 47 駆動電極
- 48 後部電極

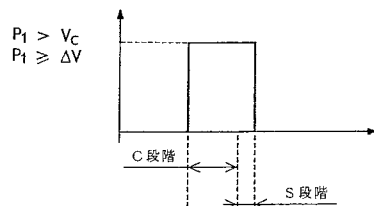
【 図 1 】

BiNemスクリーンの原理



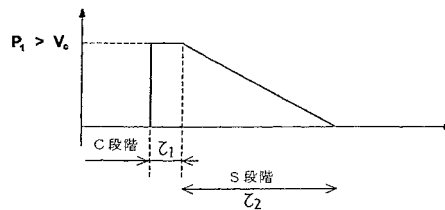
【 図 2 】

T状態に切替える画素信号の例



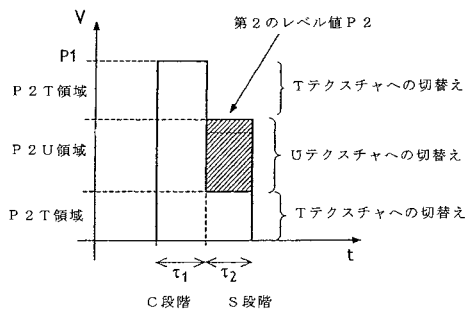
【 図 3 】

U状態に切替える画素信号の例



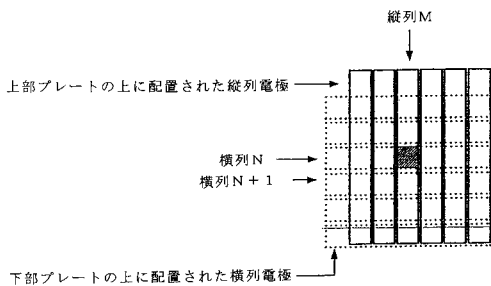
【 図 4 】

2レベル画素信号の例
画素の端末に印加されるパルスの
第2のレベルのP2値に基づくテキストチャ選択



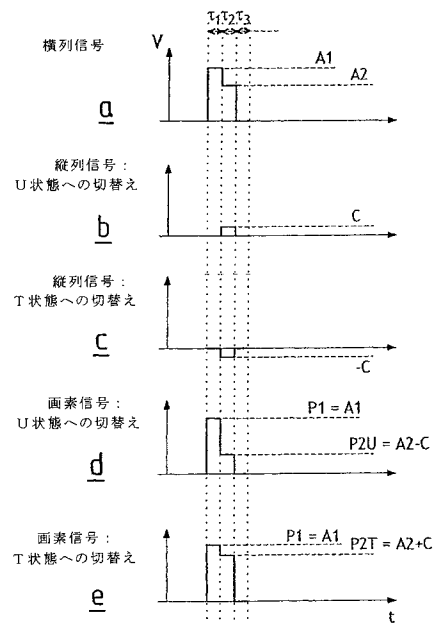
【 図 5 】

多重マトリクススクリーン



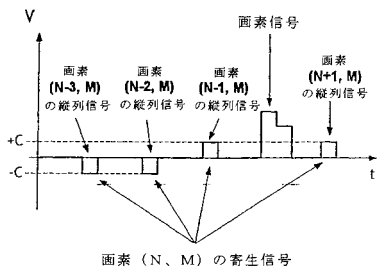
【 図 6 】

多重モードにおける横列、縦列および画素信号の例



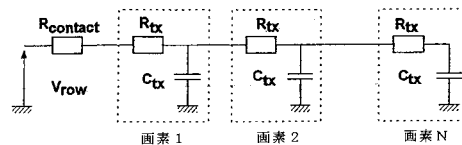
【 図 7 】

画素 (N、M) の端末での電気信号



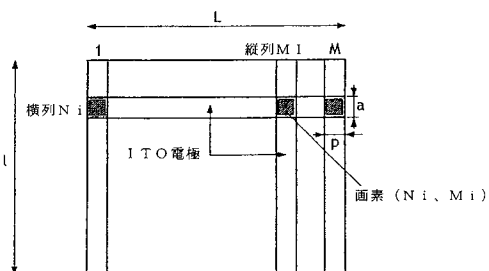
【 図 9 】

多重液晶ディスプレイの横列の等価回路図



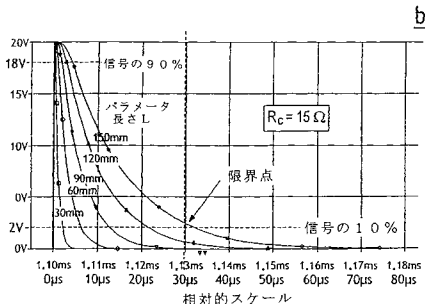
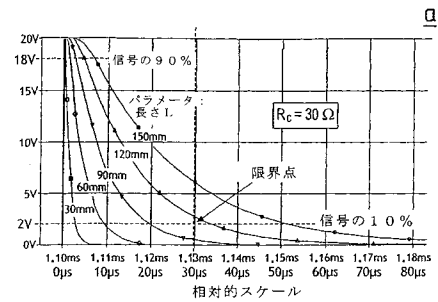
【 図 8 】

多重ディスプレイ



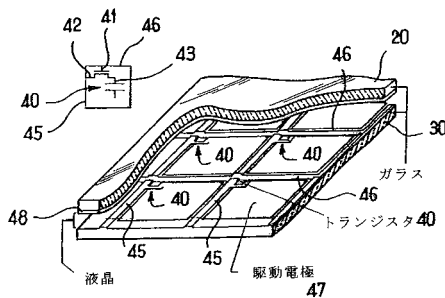
【 図 10 】

横列に沿った伝搬の間に画素に印加される電圧の立ち下がりの波形の変動



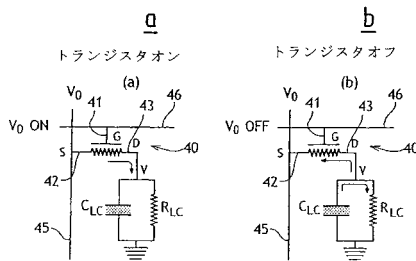
【 図 11 】

アクティブアドレス指定の原理



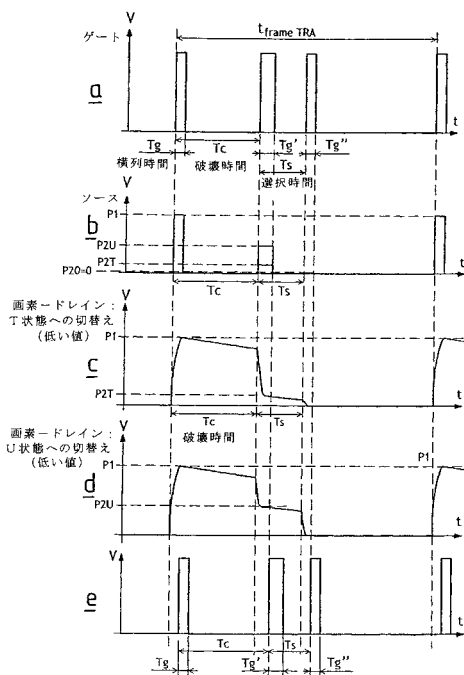
【 図 12 】

TFTによってアドレス指定される液晶画素の等価回路図



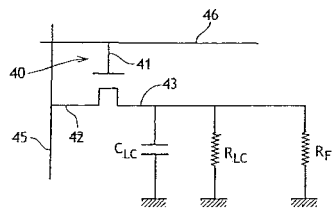
【 図 1 3 】

アクティブ BiNem のアドレス指定： 3つの遷移での
選択肢 1 による U および T 状態間の切替え



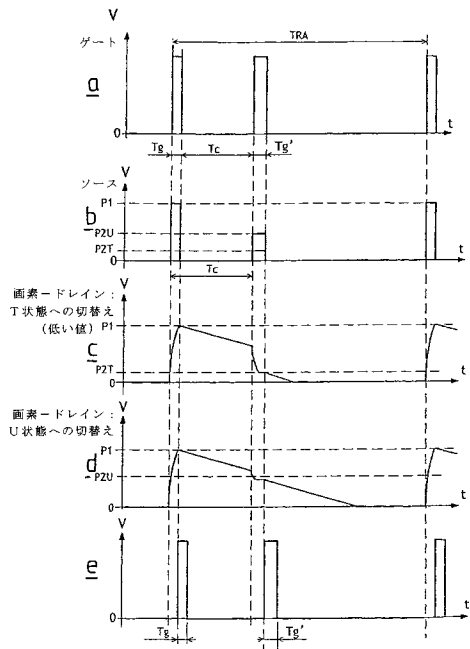
【 図 1 4 】

二重のアドレス指定に適した TFT によってアドレス指定される BiNem 型の液晶画面の
等価回路図



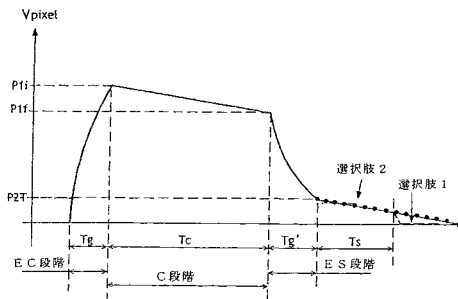
【 図 1 5 】

アクティブ BiNem のアドレス指定： 2つの遷移での選択肢 2 による U および T 状態間の切替え



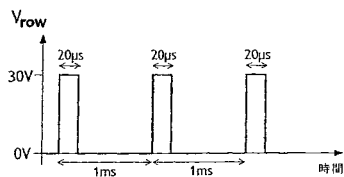
【 図 1 6 】

T 状態に切替える画素の端末での電圧



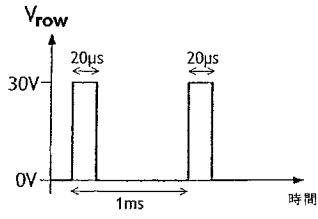
【 図 1 7 】

TFT のゲートに印加される横列電圧： 選択肢 1



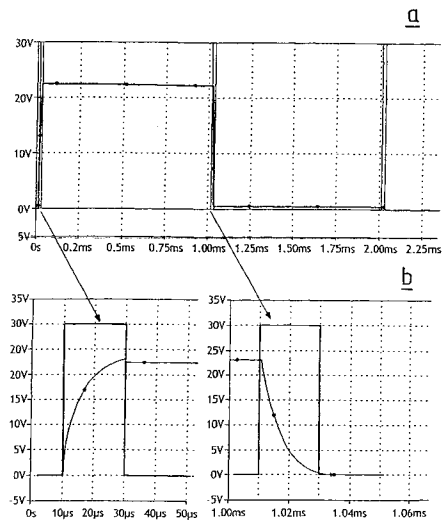
【 図 18 】

TFTのゲートに印加される横列電圧：選択肢2



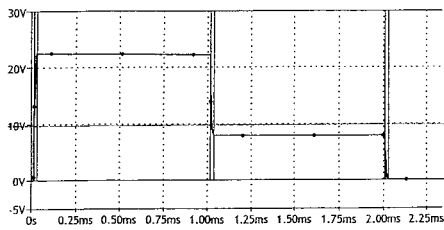
【 図 19 】

3つの遷移での選択肢1によるアクティブBiNemのアドレス指定
Tテキストチャへ切替える模擬画像信号



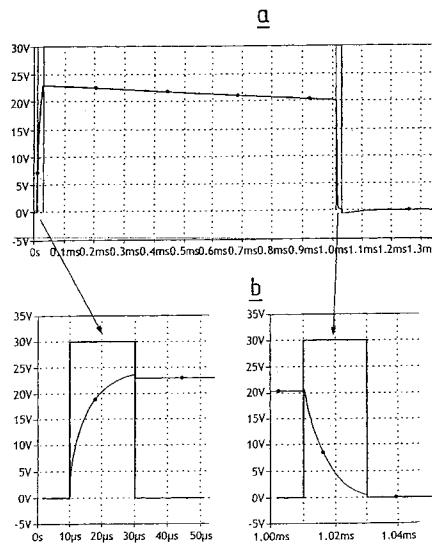
【 図 20 】

3つの遷移での選択肢1によるアクティブBiNemのアドレス指定
Uテキストチャへ切替える模擬画像信号



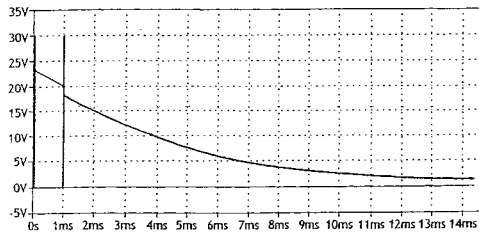
【 図 21 】

2つの遷移での選択肢2によるアクティブBiNemのアドレス指定
Tテキストチャへ切替える模擬画像信号

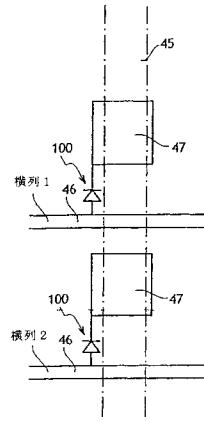


【 図 2 2 】

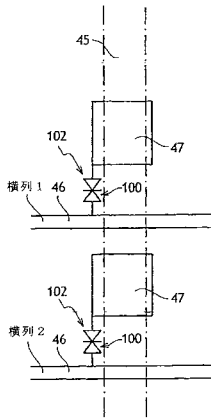
2つの遷移での選択肢2によるアクティブBiNemのアドレス指定
Uテキストチャへ切替える横線面乗信号



【 図 2 3 】

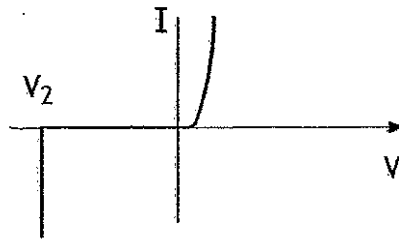


【 図 2 4 】



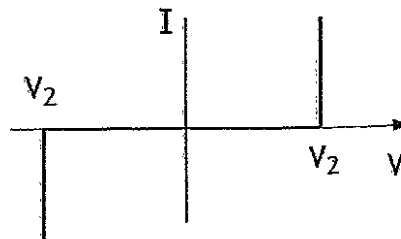
【 図 2 5 】

FIG.25



【 図 2 6 】

FIG.26



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR 03/03460

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G02F1/139		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G02F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	FR 2 740 893 A (CENTRE NAT RECH SCIENT) 9 May 1997 (1997-05-09) cited in the application page 9, line 20 -page 10, line 24 page 12, line 24 -page 14, line 21 ---	1-10,17, 20,33,36
Y	FR 2 808 891 A (NEMOPTIC) 16 November 2001 (2001-11-16) page 2, line 7 - line 33 page 4, line 18 - line 26 page 6, line 8 - line 9 ---	1-10,17, 20,33,36
A	WO 02 08825 A (BROWN CARL VERNON ;BRYAN BROWN GUY PETER (GB); JONES JOHN CLIFFORD) 31 January 2002 (2002-01-31) page 6, line 19 -page 9, line 12 -----	1,36
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *Z* document member of the same patent family		
Date of the actual completion of the international search 10 March 2004		Date of mailing of the international search report 23/03/2004
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax. (+31-70) 340-3016		Authorized officer Petitpierre, O

INTERNATIONAL SEARCH REPORT

 International Application No
 PCT/FR 03/03460

Patent document cited in search report		Publication date	Patent family member(s)	Publication date			
FR 2740893	A	09-05-1997	FR 2740893 A1	09-05-1997			
			CA 2231369 A1	15-05-1997			
			CN 1196127 A	14-10-1998			
			DE 69628937 D1	07-08-2003			
			EP 0859970 A1	26-08-1998			
			WO 9717632 A1	15-05-1997			
			FR 2740894 A1	09-05-1997			
			JP 2000504433 T	11-04-2000			
			JP 3293138 B2	17-06-2002			
			TW 442695 B	23-06-2001			
			US 2001012080 A1	09-08-2001			
			FR 2808891	A	16-11-2001	FR 2808891 A1	16-11-2001
						AU 6040201 A	20-11-2001
CA 2409619 A1	15-11-2001						
CN 1429383 T	09-07-2003						
EP 1281169 A1	05-02-2003						
WO 0186618 A1	15-11-2001						
JP 2003533716 T	11-11-2003						
US 2003174266 A1	18-09-2003						
WO 0208825	A	31-01-2002				AU 7857301 A	05-02-2002
			EP 1301823 A1	16-04-2003			
			WO 0208825 A1	31-01-2002			

RAPPORT DE RECHERCHE INTERNATIONALE		Demande internationale No PCT/FR 03/03460
A. CLASSEMENT DE L'OBJET DE LA DEMANDE CIB 7 G02F1/139		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE		
Documentation minimale consultée (système de classification suivi des symboles de classement) CIB 7 G02F		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés) EPO-Internal		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	FR 2 740 893 A (CENTRE NAT RECH SCIENT) 9 mai 1997 (1997-05-09) cité dans la demande page 9, ligne 20 -page 10, ligne 24 page 12, ligne 24 -page 14, ligne 21 ---	1-10,17, 20,33,36
Y	FR 2 808 891 A (NEMOPTIC) 16 novembre 2001 (2001-11-16) page 2, ligne 7 - ligne 33 page 4, ligne 18 - ligne 26 page 6, ligne 8 - ligne 9 ---	1-10,17, 20,33,36
A	WO 02 08825 A (BROWN CARL VERNON ;BRYAN BROWN GUY PETER (GB); JONES JOHN CLIFFORD) 31 janvier 2002 (2002-01-31) page 6, ligne 19 -page 9, ligne 12 -----	1,36
<input type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents		<input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe
* Catégories spéciales de documents cités:		
A document définissant l'état général de la technique, non considéré comme particulièrement pertinent *E* document antérieur, mais publié à la date de dépôt international ou après cette date *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée		*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier *&* document qui fait partie de la même famille de brevets
Date à laquelle la recherche internationale a été effectivement achevée 10 mars 2004		Date d'expédition du présent rapport de recherche internationale 23/03/2004
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Fonctionnaire autorisé Petitpierre, 0

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No
PCT/FR 03/03460

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
FR 2740893	A	09-05-1997	FR 2740893 A1	09-05-1997
			CA 2231369 A1	15-05-1997
			CN 1196127 A	14-10-1998
			DE 69628937 D1	07-08-2003
			EP 0859970 A1	26-08-1998
			WO 9717632 A1	15-05-1997
			FR 2740894 A1	09-05-1997
			JP 2000504433 T	11-04-2000
			JP 3293138 B2	17-06-2002
			TW 442695 B	23-06-2001
			US 2001012080 A1	09-08-2001
			FR 2808891	A
AU 6040201 A	20-11-2001			
CA 2409619 A1	15-11-2001			
CN 1429383 T	09-07-2003			
EP 1281169 A1	05-02-2003			
WO 0186618 A1	15-11-2001			
JP 2003533716 T	11-11-2003			
US 2003174266 A1	18-09-2003			
WO 0208825	A	31-01-2002	AU 7857301 A	05-02-2002
			EP 1301823 A1	16-04-2003
			WO 0208825 A1	31-01-2002

フロントページの続き

(51) Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 3 U
G 0 9 G	3/36	

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 フィリップ、マルティエーノ ラガルド
フランス国マルクシス、アブニュ、マセナ、デロシュ、29テル

(72) 発明者 アラン、ボワシエ
フランス国マルリ ル ロワ、アブニュ、ド、ラミラル、ルモニエ、48

(72) 発明者 ジャック、アンジェル
フランス国マラコフ、リュ、ルイ、ジラール、67

(72) 発明者 フランソワ、ルブラン
フランス国パリ、リュ、マチュラン、レニエ、35

F ターム(参考) 2H088 GA02 GA03 GA17 HA06 JA04 LA04 LA05 MA02 MA03 MA06
MA07 MA20
2H093 NA11 NA16 NA31 NA80 NB01 NB07 NB11 NC10 NC12 NC21
NC34 ND04 ND08 ND10 ND13 ND39 ND43 ND52 ND60 NF04
NH11
5C006 AC17 AC21 AC28 AF42 AF44 AF71 BA11 BB16 BC03 BC11
BF36 BF37 FA16 FA46 FA47 GA03
5C080 AA10 BB05 DD26 EE28 EE29 FF11 JJ03 JJ04 JJ05 JJ06

专利名称(译)	双稳向列液晶显示装置及其控制方法		
公开(公告)号	JP2006508393A	公开(公告)日	2006-03-09
申请号	JP2004556412	申请日	2003-11-24
[标]申请(专利权)人(译)	内莫普蒂克公司		
申请(专利权)人(译)	ネモプティック		
[标]发明人	フィリップマルティノーラガルド アランボワシエ ジャックアンジェル フランソワルブラン		
发明人	フィリップ、マルティノー-ラガルド アラン、ボワシエ ジャック、アンジェル フランソワ、ルブラン		
IPC分类号	G02F1/133 G02F1/137 G09G3/20 G09G3/36 G02F1/139		
CPC分类号	G02F1/1391		
FI分类号	G02F1/133.560 G02F1/137 G09G3/20.611.A G09G3/20.621.A G09G3/20.622.D G09G3/20.623.D G09G3/20.623.U G09G3/36		
F-TERM分类号	2H088/GA02 2H088/GA03 2H088/GA17 2H088/HA06 2H088/JA04 2H088/LA04 2H088/LA05 2H088 /MA02 2H088/MA03 2H088/MA06 2H088/MA07 2H088/MA20 2H093/NA11 2H093/NA16 2H093/NA31 2H093/NA80 2H093/NB01 2H093/NB07 2H093/NB11 2H093/NC10 2H093/NC12 2H093/NC21 2H093 /NC34 2H093/ND04 2H093/ND08 2H093/ND10 2H093/ND13 2H093/ND39 2H093/ND43 2H093/ND52 2H093/ND60 2H093/NF04 2H093/NH11 5C006/AC17 5C006/AC21 5C006/AC28 5C006/AF42 5C006 /AF44 5C006/AF71 5C006/BA11 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BF36 5C006/BF37 5C006/FA16 5C006/FA46 5C006/FA47 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD26 5C080 /EE28 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	耀希达凯贤治 弘吉 川崎靖		
优先权	2002014806 2002-11-26 FR		
其他公开文献	JP5148048B2		
外部链接	Espacenet		

摘要(译)

显示器包括位于与每个像素相关联的控制电极和显示状态控制链路之间的双稳态向列液晶元件。输入信号被施加到每个分量，该信号包括以时间间隔分开的至少两个相位。第一阶段授权液晶材料的锚固断裂，第二阶段选择双稳态材料的特定状态。该显示器包括具有双稳态向列液晶材料和锚固断裂的矩阵屏。显示器的组件能够从非通过状态变为通过状态，每个状态位于与每个像素相关联的控制电极和显示状态控制链路之间。输入信号可以被施加到每个分量，该信号包括以时间间隔分开的至少两个相位。在第一阶段期间，信号具有足够的幅度以授权与像素相关联的液晶材料的锚固断裂。第二阶段包括控制信号幅度以选择液晶材料的两个双稳态中的一个。选择两相之间的时间间隔以确保在施加第二相输入信号之前液晶的锚定断裂。

A. Adressage du Bit de actif
 commutation entre U et E selon l'option 1
 3 passages

