

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-209124

(P2006-209124A)

(43) 公開日 平成18年8月10日(2006.8.10)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G02F 1/1368

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 48 O L (全 21 頁)

(21) 出願番号 特願2006-16152 (P2006-16152)
 (22) 出願日 平成18年1月25日 (2006.1.25)
 (31) 優先権主張番号 10-2005-0007127
 (32) 優先日 平成17年1月26日 (2005.1.26)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国443-742京畿道水原市靈通
 区梅灘洞416
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 崔 弼 模
 大韓民国ソウル市冠岳区奉天11洞165
 1-3番地103号
 (72) 発明者 朴 泰 炯
 大韓民国京畿道龍仁市水枝邑豊徳川2洞
 シンジョンマウルスオンウ現代アパート8
 07棟1802号

最終頁に続く

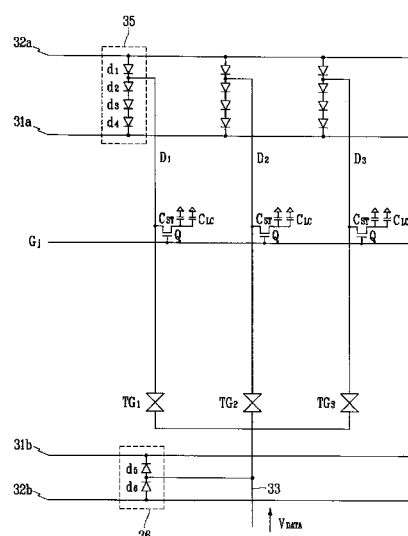
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】縦線の不良を解決することができる液晶表示装置を提供する。

【解決手段】本発明による液晶表示装置は、液晶層及びそれを挟持する二つの表示板を含む表示板部を備え、表示板部の周縁に沿って環状に配置される第1乃至第3の電圧線、表示板部の周縁に沿って環状に形成されていて第1乃至第3の電圧線の外側に各々配置される第4乃至第6の電圧線、第2の電圧線と第5電圧線との間に直列連結された複数のダイオードで構成される第1のダイオード群を備える第1のダイオード部、及び第3の電圧線と第6の電圧線との間に直列連結された複数のダイオードで構成される第2のダイオード群を含む第2のダイオード部を含み、データ線の電圧、前記第1のダイオード群の間の第1の接続点の電圧、第2のダイオード群の間の第2の接続点の電圧のうちからなる群から選択される少なくとも一つの電圧は、液晶の臨界電圧以下である。

【選択図】図5



【特許請求の範囲】

【請求項 1】

液晶層及びそれを挟持する二つの表示板を含む表示板部を備える液晶表示装置において、
スイッチング素子を各々含む複数の画素、
前記スイッチング素子に連結されているゲート線及びデータ線、
前記ゲート線にゲート信号を印加するゲート駆動部、
前記データ線にデータ電圧を印加する駆動回路チップ、
前記データ線と前記駆動回路チップとの間を連結している複数の伝送ゲート、
前記表示板部の周縁に沿って環状に配置されている第 1 乃至第 3 の電圧線、
前記表示板部の周縁に沿って環状に形成されており、前記第 1 乃至第 3 の電圧線の外側に 10
各々配置されている第 4 乃至第 6 の電圧線、
前記第 2 の電圧線と第 5 の電圧線との間に直列に連結されている複数のダイオードで構成
されている第 1 のダイオード群を含む第 1 のダイオード部、及び
前記第 3 の電圧線と第 6 の電圧線との間に直列に連結されている複数のダイオードで構成
されている第 2 のダイオード群を含む第 2 のダイオード部
を含み、
前記データ線の一端は前記第 1 のダイオード群の中に連結されており、前記データ線の他
端は前記伝送ゲートを介して前記第 2 のダイオード群の中に連結されており、
前記データ線の電圧、前記第 1 のダイオード群の中の第 1 の接続点の電圧及び前記第 2 の
ダイオード群の中の第 2 の接続点の電圧からなる群から選択される少なくとも一つの電圧 20
は、前記液晶の臨界電圧以下であることを特徴とする液晶表示装置。

【請求項 2】

前記第 1 のダイオード群及び前記第 2 のダイオード群は、逆方向に連結されていることを
特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 の接続点は、前記第 5 の電圧線に近い側に位置することを特徴とする請求項 2 に
記載の液晶表示装置。

【請求項 4】

前記第 2 の接続点は、前記第 6 の電圧線に近い側に位置することを特徴とする請求項 2 に
記載の液晶表示装置。 30

【請求項 5】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 5 の電圧線及び前記第 6 の電圧線に近
い側に各々位置することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 6】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成さ
れ、遮断時の抵抗値が実質的に同一であることを特徴とする請求項 3 乃至 5 のいずれか一
つに記載の液晶表示装置。

【請求項 7】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 1 のダイオード群及び前記第 2 のダイ
オード群の中央に各々位置することを特徴とする請求項 2 に記載の液晶表示装置。 40

【請求項 8】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成さ
れ、
前記第 1 の接続点と前記第 5 の電圧線との間に位置するダイオードの抵抗値及び前記第 2
の接続点と前記第 6 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値
は、前記第 2 の接続点と前記第 2 の電圧線との間に位置するダイオードの抵抗値及び前記
第 2 の接続点と前記第 3 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方
の値より小さいことを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子 50

を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 10】

前記駆動回路チップは、前記ゲート電圧生成部を含むことを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 11】

前記駆動回路チップは、前記表示板部に COG 方式で装着されていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 12】

前記ゲート駆動部は、前記表示板部に集積されていることを特徴とする請求項 2 に記載の液晶表示装置。 10

【請求項 13】

前記第 2 の電圧線には、互いに反対方向に連結されている第 1 のダイオード及び第 2 のダイオードが連結され、

前記第 3 の電圧線には、互いに反対方向に連結されている第 3 のダイオード及び第 4 のダイオードが連結され、

前記第 1 のダイオード及び前記第 2 のダイオードは、前記第 2 の電圧線の外側及び前記第 1 のダイオード部の接続点の外側に各々位置し、

前記第 3 のダイオード及び前記第 4 のダイオードは、前記第 3 の電圧線の外側及び前記第 2 のダイオード部の接続点の外側に各々位置し、 20

前記第 1 のダイオード及び前記第 2 のダイオードと前記第 3 のダイオード及び前記第 4 のダイオードは、アノード端子で互いに連結されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 14】

前記第 1 のダイオード群及び前記第 2 のダイオード群は、逆方向に連結されていることを特徴とする請求項 13 に記載の液晶表示装置。

【請求項 15】

前記第 1 の接続点は、前記第 5 の電圧線に近い側に位置することを特徴とする請求項 14 に記載の液晶表示装置。

【請求項 16】

前記第 2 の接続点は、前記第 6 の電圧線に近い側に位置することを特徴とする請求項 14 に記載の液晶表示装置。 30

【請求項 17】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 5 の電圧線及び前記第 6 の電圧線に近い側に各々位置することを特徴とする請求項 14 に記載の液晶表示装置。

【請求項 18】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、遮断時の抵抗値が実質的に同一であることを特徴とする請求項 15 乃至 17 のいずれか一つに記載の液晶表示装置。

【請求項 19】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 1 のダイオード群及び前記第 2 のダイオード群の中央に各々位置することを特徴とする請求項 14 に記載の液晶表示装置。 40

【請求項 20】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、

前記第 1 の接続点と前記第 5 の電圧線との間に位置するダイオードの抵抗値及び前記第 2 の接続点と前記第 6 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値は、前記第 2 の接続点と前記第 2 の電圧線との間に位置するダイオードの抵抗値及び前記第 2 の接続点と前記第 3 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値より小さいことを特徴とする請求項 19 に記載の液晶表示装置。 50

【請求項 2 1】

前記スイッチング素子を導通させることができるゲートオン電圧と、前記スイッチング素子を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むことを特徴とする請求項 1 4 に記載の液晶表示装置。

【請求項 2 2】

前記駆動回路チップは、前記ゲート電圧生成部を含むことを特徴とする請求項 2 1 に記載の液晶表示装置。

【請求項 2 3】

前記駆動回路チップは、前記表示板部に C O G 方式で装着されていることを特徴とする請求項 1 4 に記載の液晶表示装置。

10

【請求項 2 4】

前記ゲート駆動部は、前記表示板部に集積されていることを特徴とする請求項 1 4 に記載の液晶表示装置。

【請求項 2 5】

前記第 2 の電圧線には、第 1 の抵抗及び第 2 の抵抗が連結され、
前記第 3 の電圧線には、第 3 の抵抗及び第 4 の抵抗が連結され、
前記第 1 の抵抗及び前記第 2 の抵抗は、前記第 2 の電圧線の外側及び前記第 1 のダイオード部の接続点の外側に各々位置し、
前記第 3 の抵抗及び前記第 4 の抵抗は、前記第 3 の電圧線の外側及び前記第 2 のダイオード部の接続点の外側に各々位置することを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 2 6】

前記第 1 のダイオード群及び前記第 2 のダイオード群は、逆方向に連結されていることを特徴とする請求項 2 5 に記載の液晶表示装置。

【請求項 2 7】

前記第 1 の接続点は、前記第 5 の電圧線に近い側に位置することを特徴とする請求項 2 6 に記載の液晶表示装置。

【請求項 2 8】

前記第 2 の接続点は、前記第 6 の電圧線に近い側に位置することを特徴とする請求項 2 6 に記載の液晶表示装置。

【請求項 2 9】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 5 の電圧線及び前記第 6 の電圧線に近い側に各々位置することを特徴とする請求項 2 6 に記載の液晶表示装置。

30

【請求項 3 0】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、遮断時の抵抗値が実質的に同一であることを特徴とする請求項 2 7 乃至 2 9 のいずれか一つに記載の液晶表示装置。

【請求項 3 1】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 1 のダイオード群及び前記第 2 のダイオード群の中央に各々位置することを特徴とする請求項 2 6 に記載の液晶表示装置。

【請求項 3 2】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、
前記第 1 の接続点と前記第 5 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 6 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値は、前記第 2 の接続点と前記第 2 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 3 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値より小さいことを特徴とする請求項 3 1 に記載の液晶表示装置。

40

【請求項 3 3】

前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むこ

50

とを特徴とする請求項 26 に記載の液晶表示装置。

【請求項 34】

前記駆動回路チップは、前記ゲート電圧生成部を含むことを特徴とする請求項 33 に記載の液晶表示装置。

【請求項 35】

前記駆動回路チップは、前記表示板部に COG 方式で装着されていることを特徴とする請求項 26 に記載の液晶表示装置。

【請求項 36】

前記ゲート駆動部は、前記表示板部に集積されていることを特徴とする請求項 26 に記載の液晶表示装置。

【請求項 37】

前記第 2 の電圧線は、第 1 の断線部及び第 2 の断線部を有し、
前記第 3 の電圧線は、第 3 の断線部及び第 4 の断線部を有し、
前記第 1 の断線部及び前記第 2 の断線部は、前記第 2 の電圧線の外側及び前記第 1 のダイオード部の接続点の外側に各々位置し、
前記第 3 の断線部及び前記第 4 の断線部は、前記第 3 の電圧線の外側及び前記第 2 のダイオード部の接続点の外側に各々位置することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 38】

前記第 1 のダイオード群及び前記第 2 のダイオード群は、逆方向に連結されていることを特徴とする請求項 37 に記載の液晶表示装置。

【請求項 39】

前記第 1 の接続点は、前記第 5 の電圧線に近い側に位置することを特徴とする請求項 38 に記載の液晶表示装置。

【請求項 40】

前記第 2 の接続点は、前記第 6 の電圧線に近い側に位置することを特徴とする請求項 38 に記載の液晶表示装置。

【請求項 41】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 5 の電圧線及び前記第 6 の電圧線に近い側に位置することを特徴とする請求項 38 に記載の液晶表示装置。

【請求項 42】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、遮断時の抵抗値が実質的に同一であることを特徴とする請求項 39 乃至 41 のいずれか一つに記載の液晶表示装置。

【請求項 43】

前記第 1 の接続点及び前記第 2 の接続点は、前記第 1 のダイオード群及び前記第 2 のダイオード群の中央に各々位置することを特徴とする請求項 38 に記載の液晶表示装置。

【請求項 44】

前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、

前記第 1 の接続点と前記第 5 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 6 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値は、前記第 2 の接続点と前記第 2 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 3 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値より小さいことを特徴とする請求項 43 に記載の液晶表示装置。

【請求項 45】

前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むことを特徴とする請求項 38 に記載の液晶表示装置。

【請求項 46】

10

20

30

40

50

前記駆動回路チップは、前記ゲート電圧生成部を含むことを特徴とする請求項４５に記載の液晶表示装置。

【請求項４７】

前記駆動回路チップは、前記表示板部にＣＯＧ方式で装着されていることを特徴とする請求項３８に記載の液晶表示装置。

【請求項４８】

前記ゲート駆動部は、前記表示板部に集積されていることを特徴とする請求項３８に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

10

【０００１】

本発明は液晶表示装置に関し、特に静電気保護回路を利用して縦線不良を解決できる液晶表示装置に関する。

【背景技術】

【０００２】

一般的な液晶表示装置（ＬＣＤ）は、画素電極及び共通電極が備えられた二つの表示板と、その間に配置される誘電率異方性を有する液晶層とからなる表示板部を備える。画素電極は、行列状に配置され、薄膜トランジスタ（ＴＦＴ）などのスイッチング素子に連結されて一行ずつ順次にデータ電圧が印加される。共通電極は、表示板の全面にわたって形成されて共通電圧が印加される。画素電極及び共通電極と両電極の間に配置される液晶層は、回路的には、液晶蓄積容量を形成し、液晶蓄積容量は、これに連結されたスイッチング素子と共に画素を構成する基本単位となる。

20

【０００３】

このような液晶表示装置では、二つの電極に電圧を印加して液晶層に電界を形成し、この電界の強さを調節し、液晶層を通過する光の透過率を調節することによって所望の画像を得る。この時、液晶層に一方向の電界が長く印加されることによって発生する劣化現象を防止するために、フレーム別、行別、またはドット別に共通電圧に対するデータ電圧の極性を反転させる。

【０００４】

液晶表示装置中、特に携帯電話などに使用される中型や小型の表示装置として、外部と内部の各々に表示板部が形成されたデュアル表示装置が盛んに開発されている。

30

【０００５】

このようなデュアル表示装置は、内部に装着される主表示板部、外部に装着される副表示板部、外部からの入力信号を伝達する配線が形成された駆動用の可撓性印刷回路基板（ＦＰＣ）、主表示板部と副表示板部とを連結する補助ＦＰＣ、及びこれらの動作を制御するための統合チップを備える。

【０００６】

この時、液晶表示装置は、スイッチング素子を備える画素と表示信号線が備えられた表示板、及び表示信号線のうち、ゲート線にゲートオン電圧とゲートオフ電圧を送り出して画素のスイッチング素子をオン／オフさせるゲート駆動部、表示信号線のうち、データ線にデータ電圧を送り出し、導通しているスイッチング素子を介して画素に印加するデータ駆動部を備え、統合チップは、主表示板部と副表示板部とのゲート駆動部とデータ駆動部を制御するための制御信号及び駆動信号を生成するもので、主に主表示板部にＣＯＧ（ガラス板上のチップ）形式に装着される。また、ゲート駆動部は、表示板部の片側に画素のスイッチング素子と同一工程で形成されて集積される場合がある。

40

【０００７】

一方、このような液晶表示装置を製造する過程では、静電気損傷防止のために、表示板部の周縁に沿って内側と外側に各々高電圧線と低電圧線とが配置される。高電圧線と低電圧線との間には複数のダイオードで構成される静電気損傷防止用ダイオード部を連結して、このダイオード部にデータ線を連結して表示板部の中央に浸透する静電気を一定の経路を

50

通して外部に放出することによって表示板部を保護する。

【0008】

このような高電圧線と低電圧線は、統合チップとゲート駆動部との間に連結されており、例えば、携帯電話の一般的な動作モードではゲートオン電圧とゲートオフ電圧とを各々伝達する。

【0009】

統合チップは、表示板を動作させない待機モードでは、低電圧線には主に接地電位である0Vを印加し、高電圧線には2.8V乃至3Vを印加する。このようにすると、待機モードから動作モードに切り替わる時、相対的に高いゲートオン電圧が印加される場合に配線にかかる負荷を軽減でき、動作を速くすることができる。

10

【0010】

しかし、ダイオードには漏洩性(リーク性)の高抵抗があり、逆バイアスの場合には、抵抗として働いて高電圧線と低電圧線との間の電圧を分配する分圧器として作用する。このため、静電気損傷防止用ダイオード部に連結されているデータ線にリーク電流が流れて画素のスイッチング素子を介して液晶蓄積容量に電圧がかかるようになる。そうすると液晶が動作して、画面が表示されない待機モードの場合にも、データ線に沿って縦線が現れ、縦線不良と判定される問題が生じる。

【発明の開示】

【発明が解決しようとする課題】

【0011】

20

本発明の目的は、このような縦線不良を解決できる液晶表示装置を提供することである。

【課題を解決するための手段】

【0012】

このような目的を達成するための本発明の一実施形態によれば、液晶層及びそれを挟持する二つの表示板を含む表示板部を備える液晶表示装置において、スイッチング素子を各々含む複数の画素、前記スイッチング素子に連結されているゲート線及びデータ線、前記ゲート線にゲート信号を印加するゲート駆動部、前記データ線にデータ電圧を印加する駆動回路チップ、前記データ線と前記駆動回路チップとの間を連結している複数の伝送ゲート、前記表示板部の周縁に沿って環状に配置されている第1乃至第3の電圧線、前記表示板部の周縁に沿って環状に形成されており、前記第1乃至第3の電圧線の外側に各々配置されている第4乃至第6の電圧線、前記第2の電圧線と第5の電圧線との間に直列に連結されている複数のダイオードで構成されている第1のダイオード群を含む第1のダイオード部、及び前記第3の電圧線と第6の電圧線との間に直列に連結されている複数のダイオードで構成されている第2のダイオード群を含む第2のダイオード部を含み、前記データ線の一端は前記第1のダイオード群の中に連結されており、前記データ線他端は前記伝送ゲートを介して前記第2のダイオード群の中に連結されており、前記データ線の電圧、前記第1のダイオード群の中の第1の接続点の電圧及び前記第2のダイオード群の中の第2の接続点の電圧からなる群から選択される少なくとも一つの電圧は、前記液晶の臨界電圧以下である。ここで、前記第1のダイオード群及び前記第2のダイオード群は、逆方向に連結されるのが望ましい。

30

40

【0013】

この時、前記第1の接続点を前記第5の電圧線に近い側に位置させたり、前記第2の接続点を前記第6の電圧線に近い側に位置させることができる。または、前記第1の接続点及び前記第2の接続点は、前記第5の電圧線及び前記第6の電圧線に近い側に各々位置させることができる。

【0014】

一方、前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、遮断時の抵抗値が実質的に同一であることが望ましい。

【0015】

また、前記第1の接続点及び前記第2の接続点は、前記第1のダイオード群及び前記第2

50

のダイオード群の中央に各々位置させることができるが、この時、前記ダイオードは、入力端子と制御端子が互いに連結されているトランジスタで構成され、前記第1の接続点と前記第5の電圧線との間に位置するダイオードの抵抗値及び前記第2の接続点と前記第6の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最小値）は、前記第2の接続点と前記第2の電圧線との間に位置するダイオードの抵抗値及び前記第2の接続点と前記第3の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最大値）より小さいことが望ましい。

【0016】

一方、前記液晶表示装置は、前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むことができ、前記駆動回路チップは、前記ゲート電圧生成部を含むことができる。

10

【0017】

また、前記駆動回路チップは、前記表示板部にCOG方式で装着されてもよいし、前記ゲート駆動部は、前記表示板部に集積されてもよい。

【0018】

一方、本発明の他の特徴による液晶表示装置は、前記第2の電圧線には互いに反対方向に連結されている第1のダイオード及び第2のダイオードが連結され、前記第3の電圧線には互いに反対方向に連結されている第3のダイオード及び第4のダイオードが連結され、前記第1のダイオード及び前記第2のダイオードは、前記第2の電圧線の外側及び前記第1のダイオード部の接続点の外側に各々位置し、前記第3のダイオード及び前記第4のダイオードは、前記第3の電圧線の外側及び前記第2のダイオード部の接続点の外側に各々位置し、前記第1のダイオード及び前記第2のダイオードと前記第3のダイオード及び前記第4のダイオードは、アノード端子で互いに連結される。ここで、前記第1のダイオード群及び前記第2のダイオード群は、逆方向に連結されるのが望ましい。

20

【0019】

この時、前記第1の接続点を前記第5の電圧線に近い側に位置させたり、前記第2の接続点を前記第6の電圧線に近い側に位置させることができる。または、前記第1の接続点及び前記第2の接続点を前記第5の電圧線及び前記第6の電圧線に近い側に各々位置させることができる。

30

【0020】

一方、前記ダイオードは、入力端子と制御端子とが互いに連結されるトランジスタで構成され、遮断時の抵抗値が実質的に同一であることが望ましい。

【0021】

また、前記第1の接続点及び前記第2の接続点は、前記第1のダイオード群及び前記第2のダイオード群の中央に各々位置させることができるが、この時、前記ダイオードは、入力端子と制御端子が互いに連結されているトランジスタで構成され、前記第1の接続点と前記第5の電圧線との間に位置するダイオードの抵抗値及び前記第2の接続点及び前記第6の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最小値）は、前記第2の接続点と前記第2の電圧線との間に位置するダイオードの抵抗値及び前記第2の接続点と前記第3の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最大値）より小さいことが望ましい。

40

【0022】

一方、前記液晶表示装置は、前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むことができ、前記駆動回路チップは、前記ゲート電圧生成部を含むことができる。

【0023】

また、前記駆動回路チップは、前記表示板部にCOG方式で装着されてもよいし、前記ゲート駆動部は、前記表示板部に集積されてもよい。

50

【 0 0 2 4 】

また、本発明のさらに他の特徴による液晶表示装置は、前記第 2 の電圧線には、第 1 の抵抗及び前記第 2 の抵抗が連結され、前記第 3 の電圧線には、第 3 の抵抗及び前記第 4 の抵抗が連結され、前記第 1 の抵抗及び前記第 2 の抵抗は、前記第 2 の電圧線の外側及び前記第 1 のダイオード部の接続点の外側に各々位置し、前記第 3 の抵抗及び前記第 4 の抵抗は、前記第 3 の電圧線の外側及び前記第 2 のダイオード部の接続点の外側に各々位置する。ここで、前記第 1 のダイオード群及び前記第 2 ダイオード群は、逆方向に連結されることが望ましい。

【 0 0 2 5 】

この時、前記第 1 の接続点を前記第 5 の電圧線に近い側に位置させたり、前記第 2 の接続点を前記第 6 の電圧線に近い側に位置させることができる。または、前記第 1 の接続点及び前記第 2 の接続点を前記第 5 の電圧線及び前記第 6 の電圧線に近い側に各々位置させることができる。

【 0 0 2 6 】

一方、前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、遮断時の抵抗値が実質的に同一であることが望ましい。

【 0 0 2 7 】

また、前記第 1 の接続点及び前記第 2 の接続点は、前記第 1 のダイオード群及び前記第 2 のダイオード群の中央に各々位置させることができるが、この時、前記ダイオードは、入力端子と制御端子が互いに連結されているトランジスタで構成され、前記第 1 の接続点と前記第 5 の電圧線との間に位置するダイオードの抵抗値及び前記第 2 の接続点と前記第 6 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最小値）は、前記第 2 の接続点と前記第 2 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 3 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最大値）より小さいことが望ましい。

【 0 0 2 8 】

一方、前記液晶表示装置は、前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子を遮断させることができるゲートオフ電圧とを生成するゲート電圧生成部をさらに含むことができ、前記駆動回路チップは、前記ゲート電圧生成部を含むことができる。

【 0 0 2 9 】

また、前記駆動回路チップは、前記表示板部に COG 方式で装着されてもよいし、前記ゲート駆動部は、前記表示板部に集積されてもよい。

【 0 0 3 0 】

また、本発明のさらに他の特徴による液晶表示装置において、前記第 2 の電圧線は、第 1 の断線部及び第 2 の断線部を有し、前記第 3 の電圧線は、第 3 の断線部及び第 4 の断線部を有し、前記第 1 の断線部及び前記第 2 の断線部は、前記第 2 の電圧線の外側及び前記第 1 のダイオード部の接続点の外側に各々位置し、前記第 3 の断線部及び前記第 4 の断線部は、前記第 3 の電圧線の外側及び前記第 2 のダイオード部の接続点の外側に各々位置する。ここで、前記第 1 のダイオード群及び前記第 2 のダイオード群は、逆方向に連結されるのが望ましい。

【 0 0 3 1 】

この時、前記第 1 の接続点を前記第 5 の電圧線に近い側に位置させたり、前記第 2 の接続点を前記第 6 の電圧線に近い側に位置させることができる。または、前記第 1 の接続点及び前記第 2 の接続点を前記第 5 の電圧線及び前記第 6 の電圧線に近い側に各々位置させることができる。

【 0 0 3 2 】

一方、前記ダイオードは、入力端子と制御端子とが互いに連結されているトランジスタで構成され、遮断時の抵抗値が実質的に同一であることが望ましい。

【 0 0 3 3 】

10

20

30

40

50

また、前記第 1 の接続点及び前記第 2 の接続点は、前記第 1 のダイオード群及び前記第 2 のダイオード群の中央に各々位置することができるが、この時、前記ダイオードは、入力端子と制御端子が互いに連結されているトランジスタで構成され、前記第 1 の接続点と前記第 5 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 6 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最小値）は、前記第 2 の接続点と前記第 2 の電圧線との間に位置するダイオードの抵抗値と前記第 2 の接続点と前記第 3 の電圧線との間に位置するダイオードの抵抗値の少なくとも一方の値（例えば、最大値）より小さいことが望ましい。

【0034】

一方、前記液晶表示装置は、前記スイッチング素子を導通させることができるゲートオン電圧と前記スイッチング素子を遮断させることができるゲートオフ電圧を生成するゲート電圧生成部とをさらに含むことができ、前記駆動回路チップは、前記ゲート電圧生成部を含むことができる。

10

【0035】

また、前記駆動回路チップは、前記表示板部に COG 方式で装着されてもよいし、前記ゲート駆動部は、前記表示板部に集積されてもよい。

【発明の効果】

【0036】

本発明により、同じ抵抗値を有するダイオード部にデータ線を非対称的に連結したり、対称的に連結したりして、トランジスタの特性を異ならせることでデータ線にかかる電圧を小さくでき、電流の観点ではリーク電流を軽減できる。

20

【0037】

また、高電圧線を断線させたり、抵抗や逆方向ダイオードを配置することによって、高電圧線に印加される電圧を下げたり遮断したりして、データ線にかかる電圧を小さくできる。従って、データ線の電圧を液晶臨界電圧以下になるようにして縦線不良を予防することができる。

【発明を実施するための最良の形態】

【0038】

以下では、添付図面を参照し、本発明の実施形態について、本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。

30

【0039】

図面においては、多様な層及び領域を明確に示すために厚さを拡大して示した。明細書及び図面においては、全体にわたって類似する部分については同一符号を付した。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“直上”にある場合だけでなく、それらの間に他の部分がある場合も含む。一方、ある部分が他の部分の“直上”にあるとする時には中央に他の部分がないことを意味する。

【0040】

本発明の一実施形態に係る液晶表示装置について図を参照して詳細に説明する。

【0041】

図 1 は、本発明の一実施形態に係る液晶表示装置の概略図であり、図 2 は、本発明の一実施形態に係る液晶表示装置のブロック図であり、図 3 は、本発明の一実施形態に係る液晶表示装置の一つの画素に対する等価回路図である。

40

【0042】

図 1 に示したように、本発明の一実施形態に係る液晶表示装置は、主表示板部 300M と副表示板部 300S、主表示板部 300M に設けた FPC650、主表示板部 300M と副表示板部 300S との間に設けた補助 FPC680、及び表示板部 300M 上に装着された統合チップ 700 を備える。

【0043】

FPC650 は、主表示板部 300M の一つの辺付近に設けられている。また、組立状態で FPC650 を折り畳んだ時に副表示板部 300S を露出させる開口部 690 を有する

50

。開口部 690 の下側には外部からの信号が入力される入力部 660 が備えられ、その他、連結部 660 と統合チップ 700、統合チップ 700 と主表示板部 300M との電氣的連結のための複数の信号線（図示せず）を備えているが、これら信号線は統合チップ 700 と連結される地点及び主表示板部 300M に設けられる地点で大体は幅が広くなりパッド（図示せず）を形成する。また、本発明に係る縦線不良防止機構は、前記複数の信号線の一部を利用し、データ線と結合されている。

【0044】

補助 FPC 680 は、主表示板部 300M の他の辺と副表示板部 300S の一つの辺の間に設けられ、統合チップ 700 と副表示板部 300S との電氣的連結のための信号線（SL2、DL）を備える。

10

【0045】

各表示板部 300M、300S は、画面をなす表示領域 310M、310S と周辺領域 320M、320S を含み、周辺領域 320M、320S には光を遮断するための遮光層（"ブラックマトリックス"、図示せず）を備えることができる。FPC 650 及び補助 FPC 680 は、この周辺領域 320M、320S に設けられている。

【0046】

図 2 に示したように、各表示板部 300M、300S は、複数のゲート線（G1～Gn）と複数のデータ線（D1～Dm）を含む複数の表示信号線と、これに連結されてほぼ行列状に配置された複数の画素、及びゲート線（G1～Gn）に信号を供給するゲート駆動部 400 を含み、画素と表示信号線（G1～Gn、D1～Dm）の大部分は、表示領域 310M、310S 内に位置し、ゲート駆動部 400M、400S は、周辺領域 320M、320S の枠内に各々位置する。ゲート駆動部 400M、400S が位置した側の周辺領域 320M、320S は、多少広い幅を有する。

20

【0047】

また、図 1 に示したように主表示板部 300M のデータ線（D1～Dm）の一部は、補助 FPC 680 を介して副表示板部 300S に連結される。つまり、二つの表示板部 300M、300S は、データ線（D1～Dm）の一部を共有する形態であり、図面にはその中の一つ（DL）を示した。

【0048】

表示信号線（G1～Gn、D1～Dm）は、ゲート信号（走査信号とも言う。）を伝達する複数のゲート線（G1～Gn）とデータ信号を伝達するデータ線（D1～Dm）とを含む。ゲート線（G1～Gn）は、ほぼ行方向に伸ばされ互いにほぼ平行であり、データ線（D1～Dm）は、ほぼ列方向に伸ばされ互いにほぼ平行である。表示信号線（G1～Gn、D1～Dm）は、FPC 650、680 と連結される地点で大体に幅が広がってパッド（図示せず）を形成し、表示板部 300M、300S と FPC 650、680 とは、これらパッドの電氣的接続のための異方性導電膜（図示せず）または半田付けによって付着されている。

30

【0049】

各画素は、表示信号線（G1～Gn、D1～Dm）に連結されたスイッチング素子（Q）とこれに連結された液晶蓄積容量（CLC）及び蓄積容量（CST）を含む。蓄積容量（CST）は、必要に応じて省略することができる。

40

【0050】

薄膜トランジスタなどのスイッチング素子（Q）は、下部表示板 100 に備えられ、三端子素子としてその制御端子及び入力端子は、各々ゲート線（G1～Gn）及びデータ線（D1～Dm）に連結されており、出力端子は、液晶蓄積容量（CLC）及び蓄積容量（CST）に連結される。

【0051】

図 3 に示したように、表示板部 300 は、下部表示板 100 と上部表示板 200 及びその間の液晶層 3 を含み、表示信号線（G1～Gn、D1～Dm）とスイッチング素子（Q）は、下部表示板 100 に形成される。

50

【 0 0 5 2 】

液晶蓄積容量 (C L C) においては、下部表示板 1 0 0 の画素電極 1 9 0 と上部表示板 2 0 0 の共通電極 2 7 0 を二つの端子として、二つの電極 1 9 0 、 2 7 0 の間の液晶層 3 は、誘電体として機能する。画素電極 1 9 0 は、スイッチング素子 (Q) に連結され、共通電極 2 7 0 は、上部表示板 2 0 0 の前面に形成され、共通電圧 V c o m の印加を受ける。図 3 とは異なって、共通電極 2 7 0 が下部表示板 1 0 0 に形成される場合もあり、この時には二つの電極 1 9 0 、 2 7 0 が全て線状または棒状に形成される。

【 0 0 5 3 】

蓄積容量 (C S T) においては、下部表示板 1 0 0 に形成された別個の信号線 (図示せず) と画素電極 1 9 0 とが重なって構成され、この別個の信号線には共通電圧 V c o m などの決められた電圧が印加される。ただし、蓄積容量 (C S T) においては、画素電極 1 9 0 が絶縁体を媒介として直上の前段ゲート線と重なった構成とすることも可能である。

10

【 0 0 5 4 】

一方、色表示を実現するため、各画素が色相を表示できるようにするべきであるが、これは画素電極 1 9 0 に対応する領域に三原色、例えば、赤、緑、及び青のカラーフィルター 2 3 0 を備えることによって可能となる。図 3 では、カラーフィルター 2 3 0 は、上部表示板 2 0 0 に形成されているが、これとは異なって、カラーフィルター 2 3 0 を下部表示板 1 0 0 の画素電極 1 9 0 上または下に形成することも可能である。

【 0 0 5 5 】

表示板部 3 0 0 の二つの表示板 1 0 0 、 2 0 0 のうち、少なくとも一方の外側面には光を偏光させる偏光子 (図示せず) が設けられている。

20

【 0 0 5 6 】

ゲート駆動部 4 0 0 M 、 4 0 0 S は、ゲート線 (G 1 ~ G n) に連結されてスイッチング素子 (Q) を導通させることができるゲートオン電圧 (V o n) とスイッチング素子 (Q) を遮断させることができるゲートオフ電圧 (V o f f) をゲート電圧生成部 7 5 0 から受信し、これらの組み合わせで構成されるゲート信号をゲート線 (G 1 ~ G n) に印加する。ゲート駆動部 4 0 0 M 、 4 0 0 S は、画素のスイッチング素子 (Q) と同一工程で形成されて集積され、信号線 S L 1 、 S L 2 を介して統合チップ 7 0 0 と各々連結される。

【 0 0 5 7 】

統合チップ 7 0 0 は、連結部 6 6 0 と F P C 6 5 0 に備えられた信号線を通して外部の信号を受信して、処理した信号を主表示板部 3 0 0 M の周辺領域 3 2 0 M と補助 F P C 6 8 0 に備えられた配線を通して主表示板部 3 0 0 M 及び副表示板部 3 0 0 S に供給することによって、これらを制御するが、図 2 に示したゲート電圧生成部 7 5 0 、階調電圧生成部 8 0 0 、データ駆動部 5 0 0 及び信号制御部 6 0 0 などを含む。

30

【 0 0 5 8 】

階調電圧生成部 8 0 0 は、画素の輝度と関係する一組または二組の複数段階調電圧を生成する。二組の場合、二組のうち一組は、共通電圧 V c o m に対して正 (+) の値を有し、他の一組は、負 (-) の値を有する。

【 0 0 5 9 】

データ駆動部 5 0 0 は、表示板部 3 0 0 の伝送ゲート (T G 1 ~ T G 6) を介してデータ線 (D 1 ~ D m) に連結され、階調電圧生成部 8 0 0 からの階調電圧を選択してデータ信号として画素に印加する。

40

【 0 0 6 0 】

信号制御部 6 0 0 は、ゲート駆動部 4 0 0 及びデータ駆動部 5 0 0 などの動作を制御する。

【 0 0 6 1 】

このような液晶表示装置の表示動作について更に詳細に説明する。

【 0 0 6 2 】

信号制御部 6 0 0 は、外部の M P U (図示せず) から入力映像信号 (R 、 G 、 B) 及びその表示を制御する入力制御信号、例えば、垂直同期信号 V s y n c と水平同期信号 H s y

50

nc、メインクロック(MCLK)、データイネーブル信号(DE)などの提供を受けて入力制御信号及び入力映像信号(R、G、B)に基づいてゲート制御信号(CONT1)、データ制御信号(CONT2)及びスイッチング制御信号(CONT3)などを生成して入力映像信号(R、G、B)を表示板部300の動作条件に合うように適切に処理した後、ゲート制御信号(CONT1)をゲート駆動部400M、400Sのうち、一方に出力してデータ制御信号(CONT2)と処理した映像データ(DAT)をデータ駆動部500に出力し、スイッチング制御信号(CONT3)を伝送ゲート(TG1~TG6)に出力する。

【0063】

ゲート制御信号(CONT1)は、ゲートオン電圧(Von)の出力開始を指示する走査開始信号(STV)、ゲートオン電圧(Von)の出力時期を制御するゲートクロック信号(CPV)及びゲートオン電圧(Von)の持続時間を限定する出力イネーブル信号(OE)などを含む。

10

【0064】

データ制御信号(CONT2)は、映像データ(DAT)の入力開始を知らせる水平同期開始信号(STH)とデータ線(D1~Dm)に当該データ電圧を印加するロード信号(LOAD)、共通電圧(Vcom)に対するデータ電圧の極性(以下、共通電圧に対するデータ電圧の極性を“データ電圧の極性”と言う。)を反転させる反転信号(RVS)及びデータクロック信号(HCLK)などを含む。

【0065】

スイッチング制御信号(CONT3)は、伝送ゲート(TG1~TG6)の導通及び遮断を制御するために、ハイレベル及びローレベルを有する。

20

【0066】

データ駆動部500は、信号制御部600からのデータ制御信号(CONT2)によって一行の画素群に対応する映像データ(DAT)を順次受信し、階調電圧生成部800からの階調電圧のうち、各映像データ(DAT)に対応する階調電圧を選択することによって、映像データ(DAT)を当該データ電圧に変換して導通した伝送ゲート(TG1~TG6)を介してデータ線(D1~Dm)に印加する。

【0067】

ゲート駆動部400は、信号制御部600からのゲート制御信号(CONT1)によってゲートオン電圧(Von)をゲート線(G1~Gn)に印加し、このゲート線(G1~Gn)に連結されたスイッチング素子(Q)を導通させる。データ線(D1~Dm)に供給されたデータ電圧は、導通したスイッチング素子(Q)を介して当該画素に印加される。

30

【0068】

画素に印加されたデータ電圧と共通電圧(Vcom)との差は、液晶蓄積容量(CLC)の充電電圧、つまり、画素電圧として現れる。液晶分子は、画素電圧の大きさによってその配列も変わる。そのために液晶層3を通過する光の偏光が変化する。このような偏光の変化は、表示板100、200に設けられた偏光子によって光の透過率変化として示される。

【0069】

1水平周期(または“1H”)[水平同期信号(Hsync)、データイネーブル信号(DE)、ゲートクロック(CPV)の一周期]が終わると、データ駆動部500とゲート駆動部400は、次の行の画素に対して同一動作を繰り返す。このような方式で、1フレームの間、全てのゲート線(G1~Gn)に対して順次ゲートオン電圧(Von)を印加して全ての画素にデータ電圧を印加する。特に1フレームが終わると次のフレームが始まって各画素に印加されるデータ電圧の極性が以前のフレームでの極性と反対になるようにデータ駆動部500に印加される反転信号(RVS)の状態が制御される(“フレーム反転”)。この時、1フレームの内部であっても反転信号(RVS)の特性によって一つのデータ線を通して流れるデータ電圧の極性が変わったり(例:列反転、点反転)、一つの画素行に印加されるデータ電圧の極性も互いに異なったりすることもありうる(例:行反

40

50

転、点反転)。

【実施例 1】

【0070】

本発明の実施例 1 に係る液晶表示装置について、図 4 乃至図 9 を参照して詳細に説明する。

【0071】

図 4 は、本実施例に係る液晶表示装置の概略図であり、図 5 は、図 4 に示した液晶表示装置を拡大して示した図である。

【0072】

図 4 には、図 1 に示した主表示板部 300M を示し、主表示板部 300M の一例について 10 説明する。

【0073】

図 4 に示したように、主表示板部 300M の下側に統合チップ 700 が配置され、右側にはゲート駆動部 400M が集積され、統合チップ 700 とゲート駆動部 400M の間には高電圧線 31、31a、31b と低電圧線 32、32a、32b が表示領域 (DA) の外側の周辺領域に環状形態で連結されている。

【0074】

第 1 の高電圧線 31 および第 1 の低電圧線 32 は、統合チップ 700 右端とゲート駆動部 400M 下端の間を連結し、第 2 の高電圧線 31a および第 2 の低電圧線 32a は、ゲート駆動部 400M 上端から表示領域 (DA) の上側と左側とを回って統合チップ 700 左 20 端までを連結し、第 3 の高電圧線 31b および第 3 の低電圧線 32b は、表示領域 (DA) の下側を通して第 1 の高電圧線 31 および第 1 の低電圧線 32 と第 2 の高電圧線 31a および第 2 の低電圧線 32a との間を連結している。この時、高電圧線 31、31a、31b は内回り、低電圧線 32、32a、32b は外回りに位置し、第 1 の高電圧線 31 と第 2 の高電圧線 31a、第 1 の低電圧線 32 と第 2 の低電圧線 32a は、各々ゲート駆動部 400M を介して互いに連結されている。

【0075】

統合チップ 700 の各伝送チャンネル 33 には三個の伝送ゲート (TG) が連結され、各伝送ゲート (TG) には一つのデータ線 (D1 ~ Dm の一つ) が連結されている。

【0076】

また、第 2 の高電圧線 31a と第 2 の低電圧線 32a との間及び第 3 の高電圧線 31b と第 3 の低電圧線 32b との間には各々ダイオード部 35、36 が連結されている。 30

【0077】

ダイオード部 35 は、第 2 の低電圧線 32a から第 2 の高電圧線 31a に逆方向に連結されている複数のダイオード (d1 ~ d4) をダイオード群として含み、ダイオード部 36 も第 3 の低電圧線 32b から第 3 の高電圧線 31b に逆方向に連結されている複数のダイオード (d5、d6) をダイオード群として含む。

【0078】

この時、ダイオード部 35 に含まれるダイオード群の中 (隣接ダイオードの接続点) にはデータ線 (D1 ~ Dm) が連結され、ダイオード部 36 には伝送チャンネル 33 が連結さ 40 れている。例えば、各データ線 (D1 ~ Dm) は、対応する二つのダイオード (d1、d2) の中間接続点に連結され、各伝送チャンネル 33 は、二つのダイオード (d5、d6) の中間接続点に連結されている。

【0079】

このようにすれば、第 2 の高電圧線 31a 及び第 3 の高電圧線 31b から第 2 の低電圧線 32a 及び第 3 の低電圧線 32b に電流が流れず、静電気が表示板部 300M の中央に浸透する場合、ダイオード (d1 ~ d4) の間またはダイオード (d5、d6) の間に連結されたデータ線 (D1 ~ Dm) または伝送チャンネル 33 を介して静電気が放出される。

【0080】

ダイオード (d1 ~ d6) は、順電流が流れない時には抵抗として働き、二つのダイオ 50

ド (d 1、d 2) の間の電圧値は、第 2 の高電圧線 3 1 a と第 2 の低電圧線 3 2 a との間の値を 4 個のダイオードで分圧した値を有する。例えば、ダイオード (d 1 ~ d 6) が全て同一な抵抗値を有すると仮定できるならば、第 2 の高電圧線 3 1 a の電圧が 3 V であり、第 2 の低電圧線 3 2 a の電圧が 0 V である時、二つのダイオード (d 1、d 2) の間の接続点電圧値は、0 . 7 5 V となる。この電圧は、データ線 (D 1 ~ D m) に印加されるから、液晶蓄積容量 (C L C) に同一電圧が充電される。しかし、液晶は、通常 1 V 以上の範囲で動き始める臨界電圧を有するため、それ以下の電圧では動作しない。例えば、液晶表示装置がノーマリーブラックモードの場合には、0 . 7 5 V では液晶が動作しないため、画面には全体的に黒色だけが表示される。

【 0 0 8 1 】

従って、液晶表示装置、例えば、携帯電話が待機状態の場合にリーク電流によって液晶蓄積容量が充電されても画面に白い縦線が表示される縦線不良を生じない。

【 0 0 8 2 】

一方、ダイオード部 3 5 と同様に、ダイオード部 3 6 でもダイオードをさらに配置して伝送チャンネル 3 3 を第 3 の低電圧線 3 2 b に近く連結することができる。以下、ダイオード部 3 5 に対する説明は、ダイオード部 3 6 に対してもそのまま適用される。

【 0 0 8 3 】

図 5 では、ダイオード部 3 5、3 6 に 4 つのダイオード (d 1 ~ d 4) と 2 つのダイオード (d 5、d 6) を示したが、各々それ以上の数とすることができる。

【 0 0 8 4 】

このように、ダイオード (d 1 ~ d 4) が同一抵抗値を有する時、ダイオード (d 1 ~ d 4) の間にデータ線 (D 1 ~ D m) を非対称的に連結すると、つまり、第 2 の低電圧線 3 2 a の近くに連結すると、データ線 (D 1 ~ D m) にかかる電圧を液晶の臨界電圧以下にすることができる。

【 実施例 2 】

【 0 0 8 5 】

図 6 A 及び図 6 B は、本発明の実施例 2 に係るデータ線 (D 1 ~ D m) のダイオード部 3 5 に対する連結構造を示す。

【 0 0 8 6 】

図 6 A は、図 5 の場合とは異なって、データ線 (D 1 ~ D m) の 1 本、例えば、第 1 のデータ線 (D 1) が二つのダイオード (d 2、d 3) の間に連結されている。つまり、ダイオード (d 2) とダイオード (d 3) との間の接続点を中心に同数のダイオードが位置する対称構造を有する。

【 0 0 8 7 】

この時、各ダイオード (d 1 ~ d 4) は、図 6 B に示したように、ドレインとゲートが互いに連結されたダイオード接続型 F E T となった、例えば、N M O S トランジスタ (M 1 ~ M 4) で実現される。このようなトランジスタ (M 1 ~ M 4) は、反転層チャネルの幅と長さを調節してドレイン電流を調節することができ、ドレイン電流を調節することで、抵抗値を調節することができる。つまり、ドレイン電流は、反転層チャネルの幅に比例し長さに反比例するため、トランジスタ (M 1、M 2) の反転層チャネルの幅をトランジスタ (M 3、M 4) より大きくしてトランジスタ (M 1、M 2) の抵抗値を小さくするとで、図 5 に示した電圧値と同一の電圧値を得ることができる。

【 実施例 3 】

【 0 0 8 8 】

本実施例 3 においては、実施例 2 とは異なって、第 2 の高電圧線 3 1 a 及び第 2 の高電圧線 3 1 b にかかる電圧自体を遮断したり、減少させてデータ線 (D 1 ~ D m) にかかる電圧を下げたりすることができる。これについて、図 7 乃至図 9 を参照して詳細に説明する。

【 0 0 8 9 】

図 7 乃至図 9 は、本発明の実施例 3 に係る液晶表示装置の構造を示した図である。

10

20

30

40

50

【 0 0 9 0 】

図 7 は、第 2 の高電圧線 3 1 a 及び第 3 の高電圧線 3 1 b にダイオード (d 7 ~ d 1 4) を配置した図であり、図 8 は、第 2 の高電圧線 3 1 a 及び第 3 の高電圧線 3 1 b に抵抗 (R 1 ~ R 4) を配置した図であり、図 9 は、第 2 の高電圧線 3 1 a 及び第 3 の高電圧線 3 1 b を断線した図である。

【 0 0 9 1 】

図 7 では、統合チップ 7 0 0 は、右側反時計回り、つまり、ゲート駆動部 4 0 0 M 側に一定の電圧、前記例の 3 V を印加する一方、左側時計方向にも一定の電圧を印加する。そうすれば、この電圧は、反時計回りにはゲート駆動部 4 0 0 M を通過して第 2 の高電圧線 3 1 a に伝達され、時計回りにはそのまま第 2 の高電圧線 3 1 a に伝達される。しかし、右側反時計回りには電圧が印加される方向と逆方向に連結されるダイオード (d 1 3 、 d 1 4) が位置し、また、ゲート駆動部 4 0 0 M の出力側にも逆方向にダイオード (d 9 、 d 1 0) が位置する。また、左側時計回りには電圧が印加される方向に逆方向ダイオード (d 1 1 、 d 1 2) が位置し、少し下がってもまた逆方向ダイオード (d 7 、 d 8) が位置する。

10

【 0 0 9 2 】

従って、どの方向でも逆方向に位置したダイオード (d 7 ~ d 1 4) によって第 2 の高電圧線 3 1 a 及び第 3 の高電圧線 3 1 b には電圧が印加されず、実質的に図 9 に示したように電位がフローティング状態になる。そのため、第 2 の高電圧線 3 1 a 及び第 3 の高電圧線 3 1 b に流れる少しのリーク電流を勘案してもダイオード部 3 5 、 3 6 に連結されている前記データ線 (D 1 ~ D m) にかかる電圧を液晶の臨界電圧以下にすることができる。

20

【 実施例 4 】

【 0 0 9 3 】

図 8 は、図 7 に示したダイオード (d 7 ~ d 1 4) の位置に抵抗を配置する。そのため、第 2 の高電圧線 3 1 a 及び第 3 の高電圧線 3 1 b には抵抗 (R 1 ~ R 4) による電圧降下で前例の 3 V より小さい電圧がかかり、そのためにデータ線 (D 1 ~ D m) にかかる電圧が小さくなる。

【 0 0 9 4 】

一方、図 7 乃至図 9 に示した場合には、前記の図 5 乃至図 6 B に示した実施例 2 を合わせて適用することができる。例えば、図 7 に示した実施例 3 の場合、ダイオード 3 5 、 3 6 に連結されるデータ線 (D 1 ~ D m) の位置を非対称にすることができる。

30

【 0 0 9 5 】

以上、本発明の望ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されることなく、特許請求の範囲に記載する本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属するものとする。

【 図面の簡単な説明 】

【 0 0 9 6 】

【 図 1 】 本発明の一実施形態に係る液晶表示装置を示した概略図である。

【 図 2 】 本発明の一実施形態に係る液晶表示装置を示したブロック図である。

【 図 3 】 本発明の一実施形態に係る液晶表示装置の一つの画素に対する等価回路図である

40

【 図 4 】 図 1 に示した主表示板部を示したブロック図である。

【 図 5 】 図 4 に示したダイオード部を示した拡大図である。

【 図 6 A 】 本発明の一実施例に係るダイオード部を示した回路図である。

【 図 6 B 】 本発明の一実施例に係るダイオード部を示した回路図である。

【 図 7 】 本発明の一実施例に係るダイオード部を示した回路図である。

【 図 8 】 本発明の一実施例に係るダイオード部を示した回路図である。

【 図 9 】 本発明の一実施例に係る液晶表示装置を示した回路図の例である。

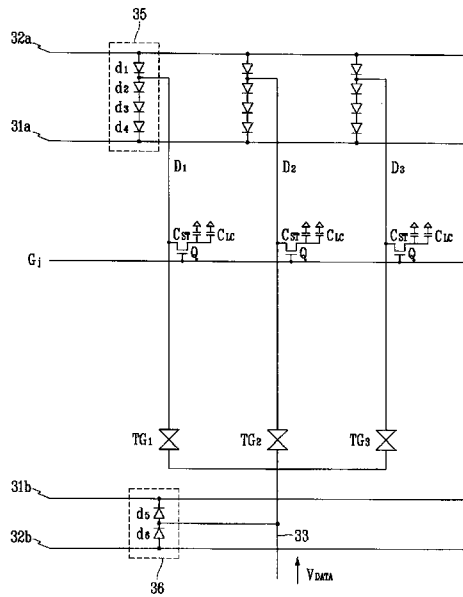
【 符号の説明 】

【 0 0 9 7 】

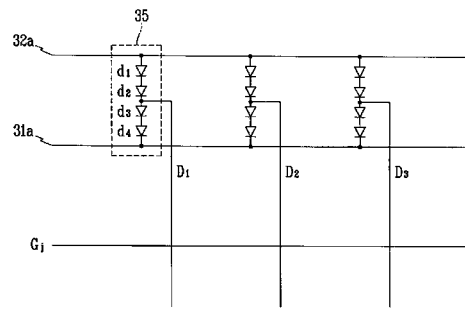
50

3	液晶層		
3 1、3 1 a、3 1 b	高電圧線		
3 2、3 2 a、3 2 b	低電圧線		
3 5、3 6	ダイオード部		
1 0 0	下部表示板		
1 9 0	画素電極		
2 0 0	上部表示板		
2 3 0	カラーフィルター		
2 7 0	共通電極		
3 0 0、3 0 0 M、3 0 0 S	表示板部	10	
4 0 0、4 0 0 M、4 0 0 S	ゲート駆動部		
5 0 0	データ駆動部		
6 0 0	信号制御部		
6 5 0	F P C		
6 6 0	連結部		
6 8 0	補助 F P C		
6 9 0	開口部		
7 0 0	統合チップ		
7 5 0	ゲート電圧生成部		
8 0 0	階調電圧生成部	20	
T G	伝送ゲート		
R、G、B	入力映像データ		
D E	データイネーブル信号		
M C L K	メインクロック		
H s y n c	水平同期信号		
V s y n c	垂直同期信号		
C O N T 1	ゲート制御信号		
C O N T 2	データ制御信号		
D A T	出力映像データ		
C L C	液晶蓄積容量	30	
C S T	蓄積容量		
Q	スイッチング素子		

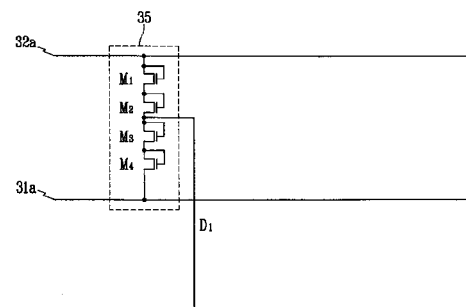
【図 5】



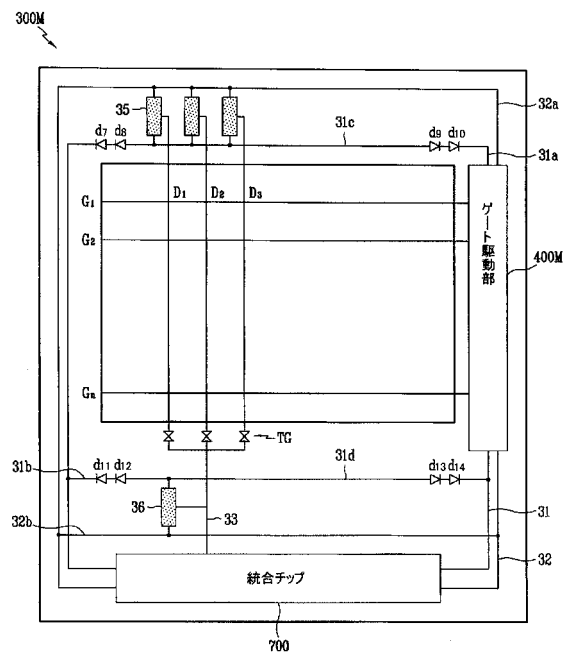
【図 6 A】



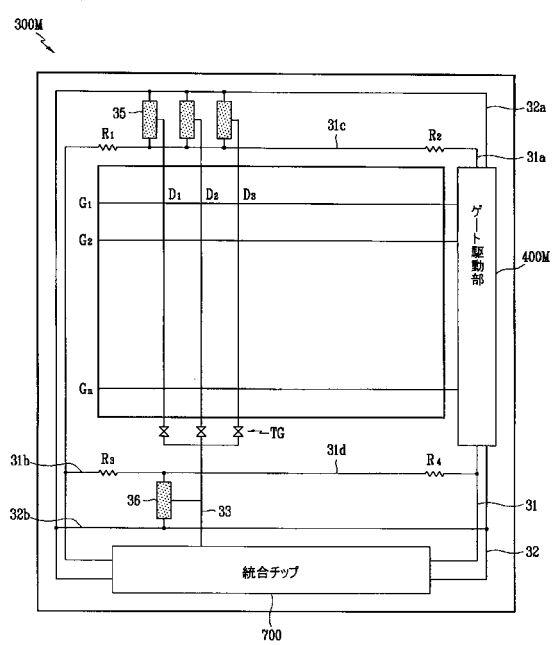
【図 6 B】



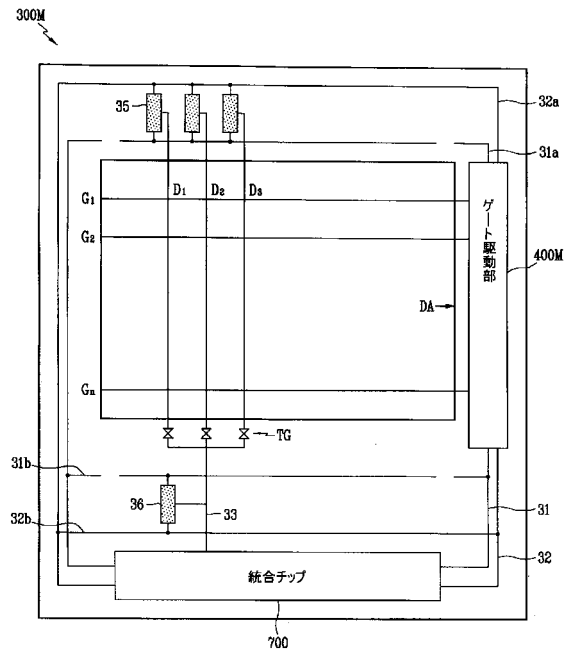
【図 7】



【図 8】



【図 9】



フロントページの続き

F ターム(参考) 2H092 GA59 GA64 JA24 JB74 JB79 MA52 MA56 NA14 NA15 NA29
NA30

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006209124A	公开(公告)日	2006-08-10
申请号	JP2006016152	申请日	2006-01-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	崔弼模 朴泰炯		
发明人	崔 弼 模 朴 泰 炯		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/136204 G02F1/13306 G02F1/13454 G02F1/1368 G02F2001/133342 G09G3/3648 G09G2320/0233 G09G2330/02 G09G2330/06		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA59 2H092/GA64 2H092/JA24 2H092/JB74 2H092/JB79 2H092/MA52 2H092/MA56 2H092/NA14 2H092/NA15 2H092/NA29 2H092/NA30 2H192/AA24 2H192/AA63 2H192/DA12 2H192/EA32 2H192/EA43 2H192/FB03 2H192/FB22 2H192/FB44 2H192/GA15		
优先权	1020050007127 2005-01-26 KR		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种能够解决垂直线缺陷的液晶显示装置。根据本发明的液晶显示装置包括液晶层和显示面板部分，显示面板部分包括夹着液晶层的两个显示面板，第一到第三液晶显示装置沿显示面板部分的周边环形设置。电压线，第四至第六电压线，沿着显示面板的周边环形地形成并且设置在第一至第三电压线，第二电压线和第五电压的外部第一二极管单元，包括由与所述线串联连接的多个二极管组成的第一二极管组，以及在所述第三电压线和所述第六电压线之间串联连接的多个二极管单元并且第二二极管单元包括第二二极管组，该第二二极管组包括第二电压的二极管，第一二极管组之间的第一连接点的电压和第二二极管组之间的电压。至少一个电压选自由第二连接点的电压组成的组是的。[选中图]图5

