

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2005-141169
(P2005-141169A)

(43) 公開日 平成17年6月2日(2005.6.2)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
GO9G 3/36	GO9G 3/36	2H093
GO2F 1/133	GO2F 1/133 510	5C006
GO9G 3/20	GO2F 1/133 575	5C080
	GO9G 3/20 611J	
	GO9G 3/20 621B	
審査請求 未請求 請求項の数 10 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2003-380316 (P2003-380316)	(71) 出願人	390001915
(22) 出願日	平成15年11月10日 (2003.11.10)		山形日本電気株式会社
			山形県鶴岡市宝田一丁目11番73号
		(74) 代理人	100096231
			弁理士 稲垣 清
		(72) 発明者	加藤 文彦
			山形県鶴岡市宝田一丁目11番73号 山形日本電気株式会社内
		Fターム(参考)	2H093 NA06 NA33 NA43 NA63 NC16 NC22 NC26 ND05 ND17
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置及びその駆動方法

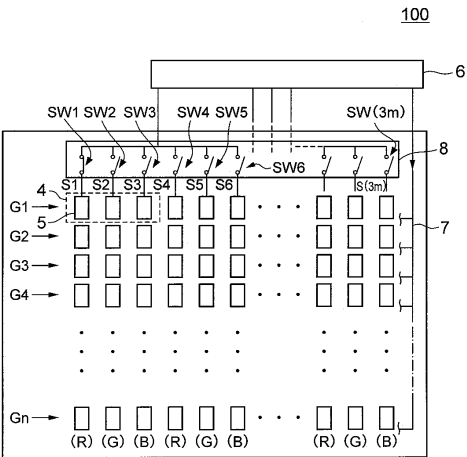
(57) 【要約】

【課題】 1走査期間内に複数の画素への書き込みを行なう際に発生する色誤差を抑制した液晶表示装置を提供する。

【解決手段】

液晶表示装置100は、マトリクス状に配置された複数の液晶ユニット5を有する。カラー画素4は、RGB3色に対応した液晶ユニット5で構成される。駆動回路6は、1走査期間内に、2つのカラー画素4に含まれる液晶ユニット5に供給すべき単色画像データを時分割で出力する。駆動回路6は、カラー画素4内での各色の順序を一定としつつ、カラー画素4への書き込みの順序を2フレームごとに入れ替える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

マトリックス状に配置され、それぞれが単色を表示する単色画素を 3 原色分まとめたカラー画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置の駆動方法であって、

1 走査期間内に、複数 (n) のカラー画素に含まれる単色画素に時分割で単色画像データの書き込みを行い、

前記時分割で書き込みを行う n 個のカラー画素に対する書き込み順序を、各カラー画素が 1 ~ n 番目までの全ての書き込み順序で書き込まれるように、2 フレームごとに変更し、

1 つのカラー画素に含まれる単色画素の書き込み順序を一定とすることを特徴とする液晶表示装置の駆動方法。

10

【請求項 2】

隣接するライン間では、同じ列のカラー画素の書き込み順序が相互に異なる、請求項 1 に記載の液晶表示装置の駆動方法。

【請求項 3】

前記時分割の書き込みでは、1 つのカラー画素に含まれる単色画素の書き込みを連続させる、請求項 1 又は 2 に記載の液晶表示装置の駆動方法。

【請求項 4】

前記時分割の書き込みでは、複数のカラー画素に含まれる同色の単色画素の書き込みを連続させる、請求項 1 又は 2 に記載の液晶表示装置の駆動方法。

20

【請求項 5】

マトリックス状に配置され、それぞれが単色を表示する単色画素を 3 原色分まとめたカラー画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置の駆動方法であって、

1 走査期間内に、2 つのカラー画素に含まれる単色画素に時分割で単色画像データの書き込みを行い、

前記 2 つのカラー画素に対する書き込み順序を 2 フレームごとに入れ替え、かつ、奇数行と偶数行とで書き込み順序を入れ替え、

各カラー画素に含まれる単色画素の書き込み順序を一定とすることを特徴とする液晶表示装置の駆動方法。

30

【請求項 6】

マトリックス状に配置され、それぞれが単色を表示する単色画素を 3 原色分まとめたカラー画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置の駆動方法であって、

複数 (n) のカラー画素に含まれる単色画素に時分割で単色画像データの書き込みを行い、

1 走査期間内に、各カラー画素ごとに対向電極の前記電位の切替えを行い、

1 つのカラー画素に含まれる単色画素の書き込み順序を一定とすることを特徴とする液晶表示装置の駆動方法。

40

【請求項 7】

複数の走査線と複数の信号線との交点に隣接してマトリックス状に配置される単色画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置であって、

前記単色画素を 3 原色分まとめて 1 つのカラー画素とし、1 走査期間内に、複数 (n) のカラー画素に含まれる単色画素に対応する単色画像データを時分割で出力し、該単色画像データの出力順序を、各カラー画素が 1 ~ n 番目までの全ての書き込み順序で書き込まれるように、2 フレームごとに変更し、1 つのカラー画素に含まれる単色画素に対応する単

50

色画像データの出力順序を一定とする駆動回路と、

前記複数のカラー画素に対応する信号線と前記駆動回路の出力との接続を、前記駆動回路の出力順序に対応して切り替えるセクタ回路とを備えることを特徴とする液晶表示装置。

【請求項 8】

前記駆動回路は、

各カラー画素に書き込むべきカラー画像データをタイミング信号に応答して順次にラッチし、 n 個のカラー画素に書き込むべき n 個のカラー画像データを保持するデータラッチ回路と、

前記データラッチ回路に保持された n 個のカラー画像データから、前記 n 個のカラー画素に含まれる単色画素に対応する単色画像データを順次に選択して出力するマルチプレクサと、

前記マルチプレクサから出力された単色画像データをアナログデータに変換する D/A 変換器とを備える、請求項 7 に記載の液晶表示装置。

【請求項 9】

前記マルチプレクサは、第 1 の選択信号に応答して、前記データラッチ回路に保持された n 個のカラー画像データのうちから 1 つのカラー画像データを選択し、第 2 の選択信号に応答して、前記選択された 1 つのカラー画像データから 1 つの単色画像データを選択する、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記マルチプレクサは、第 1 の選択信号に応答して、前記データラッチ回路に保持された n 個のカラー画像データのうちから同じ色の n 個の単色画像データを選択し、第 2 の選択信号に応答して、前記選択された n 個の単色画像データのうちから 1 つの単色画像データを選択する、請求項 8 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及びその駆動方法に関し、更に詳しくは、駆動回路の 1 つの出力が複数列の信号線に接続される液晶表示装置、及び、そのような液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

アクティブマトリクス型の液晶表示装置は、通常、マトリクス状に配置された複数の液晶ユニット（単色画素）を有する。各液晶ユニットは、TFT 等の能動素子を有し、各能動素子は、行方向に延びる走査線と、列方向に延びる信号線との交点付近に形成されている。液晶表示装置では、各能動素子は、対応する走査線が活性された際に、対応する信号線から入力されたデータ信号に応じた電圧を画素電極に供給する。液晶ユニットでは、画素電極と、液晶ユニットに共通な共通電極との間の電位差に応じた電界が液晶層に印加され、これにより、光の透過量が制御される。各信号線は、ドライバ IC を含む駆動回路により駆動され、駆動回路は、一般的には、信号線の総数以上の出力端子を備えている。

【0003】

ところで、近年、低温ポリシリ技術の発達に伴い、液晶表示装置を構成するガラス基板上に、駆動回路の 1 つの出力端子と、ガラス基板上の複数の信号線とを時分割で接続するセクタ回路が設けられるようになった。このようなセクタ回路を用いると、駆動回路の 1 つの出力によって、複数列の信号線が駆動できるようになり、表示解像度が高い液晶表示装置の場合でも、階調信号を出力する D/A 変換器の数の増大を抑えることができる。このため、信号線を駆動する回路部分の面積が増大せず、表示解像度が高い液晶表示装置を、低コストで実現できる。また、接続点数を削減することによって、ドライバ IC の実装上の信頼性を向上できる。

【0004】

10

20

30

40

50

セレクト回路を有する液晶表示装置に関する技術としては、例えば特許文献1及び特許文献2に記載された技術がある。図11は、特許文献1に記載された従来の液晶表示装置を示している。この液晶表示装置200では、信号線駆動回路201の各D/A変換器214の1つの出力が、スイッチASW1～ASW6を介して6本の信号線S1～S6に接続されており、スイッチASW1～ASW6は、何れか1つオンとなるように制御される。液晶ユニット205は、TFT203と画素電極204とを含み、信号線S1～S6のそれぞれに時分割で出力された階調信号は、対応する画素電極204に書き込まれる。

【0005】

図12は、特許文献2に記載された従来の液晶表示装置を示している。この液晶表示装置300では、信号線駆動用IC301の各出力端子OUTが、セレクト回路302内のスイッチSWによって、2つの信号線の何れかに選択的に接続されるようになっている。信号線駆動用IC301は、1つの出力端子OUTから、2つの信号線に供給すべき階調信号を時分割で出力する。

10

【0006】

一般に、液晶表示装置は、液晶に印加する電界の極性を反転する交流駆動により駆動される。液晶表示装置300では、図示しないコモン電極に5Vの一定電位が与えられており、液晶にプラス極性の電界を印加するときには、信号線に5Vを超える電圧の信号が供給され、液晶にマイナス極性の電界を印加するときには、信号線に5Vを下回る電圧の信号が供給される。液晶表示装置200が、画素反転方式によって駆動される場合には、同じフレーム内において、信号線X1に例えば9Vの信号が印加され、信号線X2には例えば1Vの信号が印加される。

20

【0007】

液晶表示装置300では、セレクト回路302のスイッチSWの切り替えによって、切り替え前の信号線に接続される画素303に書き込んだデータが変動することがある。この問題を解消するために、特許文献2では、例えば、あるフレームにおいて、スイッチSW11が、出力端子OUT1を、信号線X1、信号線X2の順に接続するように制御されるときには、スイッチSW12は、出力端子OUT2を、信号線X4、信号線X3の順に接続するように制御される。また、そのフレームの次のフレームでは、スイッチSW11は、出力端子OUT1を、信号線X2、信号線X1の順で接続するように制御され、スイッチSW12は、出力端子OUT2を、信号線X3、信号線X4の順で接続するように制御される。特許文献2では、このようにすることで、各スイッチSWの切り替えに伴う信号レベルの変化を平均化して、表示の変動を視認しにくくできるとしている。

30

【特許文献1】特開2001-337657号公報

【特許文献2】特開2001-109435号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

ここで、液晶表示装置の駆動方式としては、特許文献2でも採用される、コモン電極の電位を一定とする高電位駆動のほかに、低電位駆動による駆動方式がある。低電位駆動方式では、コモン電極の電位を、ある電位を中心電位として、その中心電位よりも低い電位と中心電位よりも高い電位との間で変化するように駆動し、画素電極とコモン電極の間の電位差によって、液晶に電界を印加する。低電位駆動の液晶表示装置は、通常、列反転又はフレーム反転で駆動される。このように、低電位駆動では、コモン電極の電位を変動させて、画素電極とコモン電極の間の電位差を得るため、コモン電極の電位を一定とする高電位駆動に比して、信号線に供給する電位を低く設定できる。

40

【0009】

図13は、低電位駆動で使用するコモン電極ドライバの回路構成を示している。コモン電極ドライバ400は、それぞれ信号φ及びφに応答してオンとなるスイッチSW21及びSW22のスイッチングによって、カップリングコンデンサC1の充放電が行われ、は、コモン電極の電位を、図14に示すように、電圧VcomSを中心として、高電位

50

と低電位との間で切り替える。この切り替えは、1走査期間又は1フレーム期間ごとに行われる。コモン電極の電位は、コンデンサの充放電の影響により、一定電位とはならず、スイッチSW21又はSW22のスイッチング時を $t=0$ 、コモン電極容量をCとすると、 $\tau = (C1 + C) \times R$ を時定数として、

$$\Delta V_{com} = \{1 - \exp(-t/\tau)\} \times V_{comS}$$

で変化する。

【0010】

特許文献1に低電位駆動についての記載はないが、以下では、図11に示す液晶表示装置200を、上記した低電位駆動により駆動する場合について考える。ここでは、信号線S1、S4に接続される液晶ユニット205は、それぞれ赤を表示する液晶ユニットR1、R2として構成され、信号線S2、S5に接続される液晶ユニット205は、それぞれ緑を表示する液晶ユニットG1、G2として構成され、信号線S3、S6に接続される液晶ユニット205は、それぞれ青を表示する液晶ユニットB1、B2として構成されるものとする。

10

【0011】

図15(a)及び(b)は、それぞれ、コモン電極と画素電極の電位変化をタイミングチャートとして示している。この例では、Nフレーム目(同図(a))とN+1フレーム目(同図(b))とにおいて、各液晶ユニット205へ、同じレベルの階調信号を書き込んでいる。この例では、Nフレーム目では、信号線S1側から、R1→G1→B1→R2→G2→B2の順で各液晶ユニット205へ階調信号を書き込んでいる。

20

【0012】

前述のように、各液晶ユニット205では、液晶に印加される電界がコモン電極と画素電極の電位差 ΔV で決まる。この電位差 ΔV は、時刻 t_0 側から順次に小さくなり、液晶ユニットR1の液晶に印加される電位差 ΔV_1 (時刻 t_1)と、液晶ユニットB2の液晶に印加される電位差 ΔV_6 (時刻 t_6)とを比較すると、 $\Delta V_1 > \Delta V_6$ となる。このため、同じレベルの階調信号を書き込む場合であっても、図15(a)に示すように、液晶ユニットR2、G2、B2等の書き込み順が遅い液晶ユニット205では、液晶ユニットR1、G1、B1等の書き込み順が早い液晶ユニット205に比して、液晶に印加される電界が弱くなる。この現象は、コモン電極に一定電位が与えられる高電位駆動では発生せず、低電位駆動に特有の現象である。

30

【0013】

上記した現象の影響を緩和するために、比較例として、各液晶ユニット205への階調信号の書き込み順を、特許文献1に記載されるようにフレームごとに入れ替える場合について考える。この場合、N+1フレーム目における液晶ユニット205への階調信号の書き込み順は、図15(b)に示すように、B2→G2→R2→B1→G1→R1となる。

【0014】

N+1フレーム目における階調信号の書き込み順を、Nフレーム目における書き込み順とは逆にする場合には、2フレームの平均で考えると、液晶ユニットR1の液晶に印加される電位差は $(\Delta V_1 + \Delta V_6)/2$ となり、液晶ユニットB2の液晶に印加される電位差は $(\Delta V_6 + \Delta V_1)/2$ となって、信号線S1～S6に接続された各液晶ユニット205の液晶に印加される電界はある程度平均化できる。しかし、同じ色について着目すると、例えば液晶ユニットR1の液晶に印加される電位差は $(\Delta V_1 + \Delta V_6)/2$ となり、液晶ユニットR2の液晶に印加される電位差は $(\Delta V_4 + \Delta V_3)/2$ となって、本来同じレベルの赤色を表示すべき2つの液晶ユニット205間に、色誤差が生じるという問題が発生する。

40

【0015】

本発明は、低電位駆動で駆動される液晶表示装置であって、観察される色誤差を抑制できる液晶表示装置及びその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0016】

50

上記目的を達成するために、本発明の第1の視点の液晶表示装置の駆動方法は、マトリックス状に配置され、それぞれが単色を表示する単色画素を3原色分まとめたカラー画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置の駆動方法であって、1走査期間内に、複数(n)のカラー画素に含まれる単色画素に時分割で単色画像データの書き込みを行い、前記時分割で書き込みを行うn個のカラー画素に対する書き込み順序を、各カラー画素が1～n番目までの全ての書き込み順序で書き込まれるように、2フレームごとに変更し、1つのカラー画素に含まれる単色画素の書き込み順序を一定とすることを特徴とする。

【0017】

10

本発明の第2の視点の液晶表示装置の駆動方法は、マトリックス状に配置され、それぞれが単色を表示する単色画素を3原色分まとめたカラー画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置の駆動方法であって、1走査期間内に、2つのカラー画素に含まれる単色画素に時分割で単色画像データの書き込みを行い、前記2つのカラー画素に対する書き込み順序を2フレームごとに入れ替え、かつ、奇数行と偶数行とで書き込み順序を入れ替え、各カラー画素に含まれる単色画素の書き込み順序を一定とすることを特徴とする。

【0018】

本発明の第1及び第2の視点の液晶表示装置の駆動方法では、各カラー画素内での各色の単色画素への書き込み順序を一定としつつ、1走査期間(水平書き込み期間)内での複数のカラー画素への時分割による書き込み順序を2フレームごとに変更して、各カラー画素の書き込み順を一巡させているため、その複数のカラー画素に含まれる同じ色で比較すると、Nフレームから、N+(2n-1)までの2nフレームの平均では、各色の単色画素に書き込まれる信号のレベルを同じにすることができる。このため、複数のカラー画素間の同じ色の表示レベルが異なる事態を回避して、色誤差の少ない液晶表示装置を実現できる。また、書き込み順序の変更を1フレームごとではなく、2フレームごとに行うため、各単色画素に含まれる液晶に直流成分が残りにくく、液晶の寿命を延ばすことができる。

20

【0019】

30

本発明の液晶表示装置の駆動方法では、隣接するライン間では、同じ列のカラー画素の書き込み順序が相互に異なることが好ましい。この場合、書き込み順序の差によって生じる表示の明暗の差を画像空間に分散することができる。

【0020】

本発明の液晶表示装置の駆動方法では、前記時分割の書き込みでは、1つのカラー画素に含まれる単色画素の書き込みを連続させる構成を採用することができ、或いは、複数のカラー画素に含まれる同色の単色画素の書き込みを連続させる構成を採用することができる。例えば複数のカラー画素を画素A、画素B、画素Cとし、それぞれの単色画素をr、g、bとしたとき、時分割書き込みでは、1つのカラー画素内に含まれる単色画素の書き込みを連続させて、A r → A g → A b → B r → B g → B b → C r → C g → C bの順で書き込むことができ、或いは、複数のカラー画素に含まれる同色の単色画素の書き込みを連続させて、A r → B r → C r → A g → B g → C g → A b → B b → C bの順で書き込むことができる。

40

【0021】

本発明の第3の視点の液晶表示装置の駆動方法は、マトリックス状に配置され、それぞれが単色を表示する単色画素を3原色分まとめたカラー画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置の駆動方法であって、複数(n)のカラー画素に含まれる単色画素に時分割で単色画像データの書き込みを行い、1走査期間内に、各カラー画素ごとに対向電極の前記電位の切替えを行い、1つのカラー画素に含まれる単色画素

50

の書き込み順序を一定とすることを特徴とする。

【0022】

本発明の第3の視点の液晶表示装置の駆動方法では、各カラー画素内での各色の単色画素への書き込み順序を一定としつつ、1走査期間内で、カラー画素ごとに対向電極に印加する電位を、高電位と低電位との間で切り替えているため、複数のカラー画素に含まれる同じ色で比較すると、各色の単色画素に書き込まれる信号のレベルを同じにすることができる。このため、複数のカラー画素間の同じ色の表示レベルが異なる事態を回避して、色誤差の少ない液晶表示装置を実現できる。

【0023】

本発明の液晶表示装置は、複数の走査線と複数の信号線との交点に隣接してマトリックス状に配置される単色画素に、対向電極の電位を高電位と低電位との間で切り替えて、液晶に印加する電界の極性を反転させる反転駆動方式で、画像データの書き込みを行う液晶表示装置であって、前記単色画素を3原色分まとめて1つのカラー画素とし、1走査期間内に、複数(n)のカラー画素に含まれる単色画素に対応する単色画像データを時分割で出力し、該単色画像データの出力順序を、各カラー画素が1～n番目までの全ての書き込み順序で書き込まれるように、2フレームごとに変更し、1つのカラー画素に含まれる単色画素に対応する単色画像データの出力順序を一定とする駆動回路と、前記複数のカラー画素に対応する信号線と前記駆動回路の出力との接続を、前記駆動回路の出力順序に対応して切り替えるセクタ回路とを備えることを特徴とする。

10

【0024】

本発明の液晶表示装置では、駆動回路によって、各カラー画素内での各色の単色画素への書き込み順序を一定としつつ、1走査期間内での複数のカラー画素への時分割による書き込み順序を2フレームごとに変更して、各カラー画素の書き込み順を一巡しているため、その複数のカラー画素に含まれる同じ色で比較すると、Nフレームから、N+(2n-1)までの2nフレームの平均では、各色の単色画素に書き込まれる信号のレベルを同じにすることができる。このため、複数のカラー画素間の同じ色の表示レベルが異なる事態を回避して、色誤差の少ない液晶表示装置を実現できる。また、駆動回路による書き込み順序の変更を1フレームごとではなく、2フレームごとに行うため、各単色画素に含まれる液晶に直流成分が残りにくく、液晶の寿命を延ばすことができる。

20

【0025】

本発明の液晶表示装置では、前記駆動回路を、各カラー画素に書き込むべきカラー画像データをタイミング信号に応答して順次にラッチし、n個のカラー画素に書き込むべきn個のカラー画像データを保持するデータラッチ回路と、前記データラッチ回路に保持されたn個のカラー画像データから、前記n個のカラー画素に含まれる単色画素に対応する単色画像データを順次に選択して出力するマルチプレクサと、前記マルチプレクサから出力された単色画像データをアナログデータに変換するD/A変換器とによって構成することができる。

30

【0026】

本発明の液晶表示装置では、前記マルチプレクサは、第1の選択信号に応答して、前記データラッチ回路に保持されたn個のカラー画像データから1つのカラー画像データを選択し、第2の選択信号に応答して、前記選択された1つのカラー画像データから1つの単色画像データを選択する構成とすることができる。

40

【0027】

本発明の液晶表示装置では、前記マルチプレクサは、第1の選択信号に応答して、前記データラッチ回路に保持されたn個のカラー画像データ内から同じ色のn個の単色画像データを選択し、第2の選択信号に応答して、前記選択されたn個の単色画像データから1つの単色画像データを選択する構成とすることができる。

【発明の効果】

【0028】

本発明の液晶表示装置及びその駆動方法は、1走査期間内に書き込まれる複数のカラー

50

画素に含まれる同じ色で比較すると、単色画素に書き込まれる信号のレベルを複数のカラー画素間で同じにすることができ、複数のカラー画素間の同じ色の表示レベルが異なる事態を回避して、色誤差の少ない液晶表示装置を実現できる。また、書き込み順序の変更を2フレームごとに行うため、各単色画素に含まれる液晶に直流成分が残りにくく、液晶の寿命を延ばすことができる。

【発明を実施するための最良の形態】

【0029】

以下、図面を参照し、本発明の実施形態例に基づいて、本発明を更に詳細に説明する。

【0030】

第1実施形態例

図1は、本発明の第1実施形態例の液晶表示装置の構成を示している。この液晶表示装置100は、 n 本の走査線 G_i ($i: 1 \sim n$)と、 $3m$ 本の信号線 S_j ($j: 1 \sim 3m$)と、液晶ユニット5と、駆動回路6と、コモン電極7と、セクタ回路8とを備える。各液晶ユニット5は、各走査線 G_i と各信号線 S_j との交点付近に形成される。各液晶ユニット5では、各液晶ユニット5内の図示しない画素電極と、各液晶ユニット5に共通のコモン電極7とによって、液晶に電界が印加される。コモン電極7には、駆動回路6から、低電位と高電位との間で切り替えられる電位が供給される。

【0031】

液晶表示装置100は、カラー表示を行うカラー液晶表示装置として構成される。液晶表示装置100では、信号線 S_1 、 S_4 、 S_7 、・・・に接続される液晶ユニット5は、赤(R)を表示する単色画素として構成される。また、信号線 S_2 、 S_5 、 S_8 、・・・に接続される液晶ユニット5は、緑(G)を表示する単色画素として構成され、信号線 S_3 、 S_6 、 S_9 、・・・に接続される液晶ユニット5は、青(B)を表示する単色画素として構成される。隣接して配置される赤を表示する液晶ユニット5、緑を表示する液晶ユニット5、及び、青を表示する液晶ユニット5は、それら3つの液晶ユニット5によって、1つのカラー画素4を形成し、液晶表示装置100は、 n 行 $\times$ m 列のカラー画素4を有する。

【0032】

駆動回路6は、各液晶ユニット5が表示すべき階調に応じた階調信号を、セクタ回路8を介して、対応するデータ線 S に向けて出力する。駆動回路6の1つの出力端子は、セクタ回路8内の対応するスイッチ SW を介して、複数の信号線 S に接続される。図1の例では、駆動回路6の1つの出力端子は、1行につき、2つのカラー画素4に対応する計6本の信号線 S に接続される。駆動回路6は、1つの出力端子から、接続された複数の信号線 S のそれぞれに供給すべき階調信号を時分割で出力する。走査線 G には、走査線 G_1 側から順次に活性化されるパルス状の走査信号が供給される。各液晶ユニット5では、対応する走査線 G から入力する走査信号が活性化された際に、対応する信号線 S から供給される階調信号に基づく電圧が画素電極に供給される。

【0033】

図2は、駆動回路6の構成をブロック図で示している。駆動回路6は、コントローラ10、シフトレジスタ11、データラッチ部12、選択部13、D/A変換部14、及び、コモン電極制御部15を備える。シフトレジスタ11は、 m 段のシフトレジスタ11(1)～11(m)から成る。データラッチ部12は、2つのカラー画素4に対応する分のRGBデータを保持するデータ保持部21を $m/2$ 個有し、選択部13は、6つの入力端子と1つの出力端子とを備え、入力する6つのデータを時分割で出力する選択回路31を $m/2$ 個有し、D/A変換部14は、デジタルデータをアナログ値に変換するD/A変換器41を $m/2$ 個有する。

【0034】

コントローラ10は、シフトレジスタ11の先頭にスタートパルスを送信する。シフトレジスタ11は、データ保持部21におけるデータ取り込みのタイミングを定めるクロック信号を生成する。コントローラ10は、データラッチ部12に、信号線 $S_1 \sim S_{3m}$ (

10

20

30

40

50

図 1) に出力する階調信号の基となるデジタル階調データを、信号線 S 1 側から順次に時分割で出力する。その際、コントローラ 10 は、1つのカラー画素 4 に関する RGB 3 つデジタル階調データを同じタイミングで出力する。各データ保持部 21 は、それぞれ、シフトレジスタ 11 から入力する 2 つのパルス信号に応答して、2 つのカラー画素 4 に関する RGB それぞれのデジタル階調データをラッチする。各データ保持部 21 は、それぞれ、計 6 つのデジタル階調データを保持する。

【0035】

各選択回路 31 は、それぞれ、対応するデータ保持部 21 でラッチされた、2 つのカラー画素 4 に関するデジタル階調データを入力し、コントローラ 10 から入力する選択信号に基づいて、2 つのうちの何れかのカラー画素 4 に関する、RGB のデジタル階調データを、R のデジタル階調データ、G のデジタル階調データ、及び、B デジタル階調データの順に、対応する D/A 変換器 41 に 1 つずつ出力する。各 D/A 変換器 41 は、それぞれ、入力されたデジタル階調データをアナログに変換し、デジタル階調データがアナログ変換された階調信号を、セレクト回路 8 (図 1) に出力する。コモン電極制御部 15 は、例えば図 13 に示すコモン電極ドライバと同様な回路によって構成され、コントローラ 10 から入力するコモン電極制御信号に基づいて、コモン電極 7 に供給する電位を、低電位と高電位との間で切り替える。

【0036】

図 3 は、駆動回路 6 の一部の構成を示している。同図に示す構成は、図 2 中の点線で囲んだ部分の構成に相当する。なお、図 2 に示すシフトレジスタ 11 (1) は、図 3 中に示す前段のシフトレジスタ 11a に相当し、シフトレジスタ 11 (2) は、後段のシフトレジスタ 11b に相当する。データ保持部 21 は、6 つのラッチ回路 22 (1) ~ (6) を有する。データ保持部 21 では、ラッチ回路 22 (1) ~ (3) は、前段のシフトレジスタ 11a によって規定されるタイミングで、コントローラ 10 (図 2) から出力される RGB 3 つのデジタル階調データをラッチする。また、ラッチ回路 22 (4) ~ (6) は、後段のシフトレジスタ 11b によって規定されるタイミングで、コントローラ 10 から出力される RGB 3 つのデジタル階調データをラッチする。

【0037】

選択回路 31 は、マルチプレクサ 32 と、ラッチ回路 33 (1) ~ (3) と、セレクト 34 とを備える。マルチプレクサ 32 は、6 入力・3 出力のマルチプレクサとして構成され、その 6 つの入力端子は、それぞれ、データ保持部 21 の 6 つのラッチ回路 22 (1) ~ (6) に接続される。マルチプレクサ 32 がどのデータを出力するかは、コントローラ 10 から入力する第 1 選択信号に基づいて決定される。データ保持部 21 のラッチ回路 22 (1) ~ (3) によって、前段のシフトレジスタ 11a のタイミングでラッチされる RGB 3 つのデータを画素 A に関するデータとし、ラッチ回路 22 (4) ~ (6) によって、後段のシフトレジスタ 11b のタイミングでラッチされる RGB 3 つのデータを画素 B に関するデータとすると、マルチプレクサ 32 は、コントローラ 10 から入力する第 1 選択信号に基づいて、画素 A に対応する RGB 3 つのデータ、又は、画素 B に対応する RGB 3 つのデータを、選択的に出力する。

【0038】

ラッチ回路 33 (1) ~ (3) は、それぞれ、マルチプレクサ 32 から出力される、画素 A に関する RGB 3 つのデータ、又は、画素 B に関する RGB 3 つのデータを、コントローラ 10 から入力するラッチタイミング信号のタイミングでラッチする。セレクト 34 は、3 入力・1 出力のセレクトとして構成される。セレクト 34 の 3 つの入力端子は、それぞれ、ラッチ回路 33 (1) ~ 33 (3) に接続され、出力端子は、D/A 変換器 41 に接続される。セレクト 34 が何れのデータを出力するかは、コントローラ 10 から入力する第 2 選択信号に基づいて決定される。セレクト 34 には、3 つの入力データを、順次に出力させる第 2 選択信号が入力され、セレクト 34 は、ラッチ回路 33 (1) ~ (3) から入力する、画素 A 又は画素 B に関する RGB 3 つのデータを、D/A 変換器 41 に、順次に 1 つずつ出力する。

10

20

30

40

50

【0039】

各D/A変換器41は、入力するデジタル階調データをアナログ変換して、アナログ変換された階調信号をセクタ回路8（図1）に向けて出力する。各D/A変換器41には、コントローラ10から極性切替信号が入力されており、各D/A変換器41は、極性切替信号に基づいて、液晶をプラス極性で駆動する際の階調信号、又は、液晶をマイナスの極性で駆動する際の階調信号を出力する。各D/A変換器路41からは、画素A及び画素Bに関するRGB3つのアナログ階調信号、つまり、計6つの階調信号が時分割で出力される。

【0040】

図4は、Nフレーム目における液晶表示装置100の駆動をタイミングチャートとして示している。この例では、液晶表示装置100は、行ごとに液晶に印加する電界の極性を反転する行反転で駆動される。なお、同図では、1行目及び2行目についての、信号線S1～S6の駆動について示しているが、他の奇数行における駆動は、1行目の駆動と同様であり、他の偶数行における駆動は、2行目の駆動と同様である。また、各行における、信号線S7以降の、信号線S(6k+1)～S(6k+6)（k:1～(m/2)-1）の駆動については、信号線S1～S6の駆動と同様である。信号線S1～S3に接続される液晶ユニット5により構成されるカラー画素4は、上述の画素Aに相当し、信号線S4～S6に接続される液晶ユニット5により構成されるカラー画素4は、上述の画素Bに相当する。

【0041】

駆動回路6では、ゲート線G1がHレベルとなる前に、データ保持部21（図3）によって、1行目の画素A及び画素Bに関するRGB3つのデジタル階調データをラッチしている。駆動回路6がNフレーム目の1行目に対応する階調信号を出力する際には、マルチプレクサ32は、画素Aに関するRGB3つのデジタル階調データ、及び、画素Bに関するRGB3つのデジタル階調データを順次にこの順で出力するように制御され、セクタ34は、Rに対応するデジタル階調データ、Gに対応するデジタル階調データ、及び、Bに対応するデジタル階調データを順次にこの順で出力するように制御される。これにより、D/A変換器41からは、Nフレーム目の1行目では、液晶に印加する電界の極性がプラスであるとする、各液晶ユニット5の液晶をプラス極性で駆動する際の、画素Aに関するRの階調信号、画素Aに関するGの階調信号、画素Aに関するBの階調信号、画素Bに関するRの階調信号、画素Bに関するGの階調信号、及び、画素Bに関するBの階調信号が順次にこの順で出力される。

【0042】

走査線G1がHレベルとなり、Nフレーム目において、1行目の信号線S1～S3mに接続された液晶ユニット5に階調信号の書き込みが行われる際には、コモン電極制御部15（図2）は、コモン電極に低電位側の電位を供給する。D/A変換器41は、上記のように、画素Aに対応するRGB3つのアナログ階調信号を、R側から1つずつ順次にこの順で出力し、更に、画素Bに対応するRGB3つの階調信号を、R側から1つずつ順次にこの順で出力する。セクタ回路8は、D/A変換器41の出力に同期して、スイッチSWを、SW1、SW2、SW3、SW4、SW5、SW6の順でオンにし、対応する信号線Sに、対応する階調信号を供給する。これにより、画素A及び画素Bの各色に対応する液晶ユニット5には、対応する階調信号が書き込まれる。

【0043】

駆動回路6では、ゲート線G2がHレベルとなる前に、データ保持部21によって、2行目の画素A及び画素Bに関するRGB3つのデジタル階調データをラッチしている。駆動回路6がNフレーム目の2行目に対応する階調信号を出力する際には、マルチプレクサ32は、画素Bに関するRGB3つのデジタル階調データ、及び、画素Aに関するRGB3つのデジタル階調データを順次にこの順で出力するように制御され、セクタ34は、Rに対応するデジタル階調データ、Gに対応するデジタル階調データ、及び、Bに対応するデジタル階調データを順次にこの順で出力するように制御される。Nフレーム目の2行

10

20

30

40

50

目では、液晶に印加する電界の極性がマイナスである。D/A変換器41からは、画素Aと画素Bとの出力順が入れ替えられ、各液晶ユニット5の液晶をマイナス極性で駆動する際の、画素Bに関するRの階調信号、画素Bに関するGの階調信号、画素Bに関するBの階調信号、画素Aに関するRの階調信号、画素Aに関するGの階調信号、及び、画素Aに関するBの階調信号が順次にこの順で出力される。

【0044】

走査線G2がHレベルとなり、Nフレーム目において、2行目の信号線S1～S3mに接続された液晶ユニット5に階調信号の書き込みが行われる際には、コモン電極制御部15は、コモン電極7に高電位側の電位を供給する。D/A変換器41は、上記のように、1行目とは画素の順序を入れ替えて、画素Bに関するRGB3つのアナログ階調信号を、R側から1つずつ順次にこの順で出力し、更に、画素Aに関するRGB3つの階調信号を、R側から1つずつ順次にこの順で出力する。セクタ回路8は、D/A変換器41の出力に同期して、スイッチSWを、SW4、SW5、SW6、SW1、SW2、SW3の順でオンにし、対応する信号線Sに、対応する階調信号を供給する。これにより、画素A及び画素Bの各色に対応する液晶ユニット5には、対応する階調信号が書き込まれる。

10

【0045】

N+1フレーム目の各行では、駆動回路6による階調信号の出力順、及び、セクタ回路8でのスイッチSWをオンにする順序は、Nフレーム目の各行と同様であるが、液晶に印加する極性が反転される。つまり、N+1フレーム目の1行目では、駆動回路6は、コモン電極7に高電位側の電位を供給し、セクタ回路8に、各液晶ユニット5の液晶をマイナス極性で駆動する際の、画素A及び画素Bに関するRGB3つの階調信号を時分割で出力する。また、2行目では、駆動回路6は、コモン電極7に低電位側の電位を供給し、セクタ回路8に、各液晶ユニット5の液晶をプラス極性で駆動する際の、画素A及び画素Bに関するRGB3つの階調信号を出力する。

20

【0046】

図5は、N+2フレーム目における液晶表示装置100の駆動をタイミングチャートとして示している。N+2フレーム目では、各行において液晶に印加する電界の極性はNフレームと同様であり、駆動回路6による階調信号の出力順、及び、セクタ回路8でのスイッチSWをオンにする順序がNフレーム目とは異なる。N+2フレーム目の1行目では、Nフレーム目の2行目と同様に、各液晶ユニット5の液晶をプラス極性で駆動する際の、画素Bに関するRGB3つのアナログ階調信号を、R側から1つずつ順次にこの順で出力し、更に、画素Aに関するRGB3つの階調信号を、R側から1つずつ順次にこの順で出力する。また、セクタ回路8は、D/A変換器41の出力に同期して、スイッチSWを、SW4、SW5、SW6、SW1、SW2、SW3の順でオンする。

30

【0047】

N+2フレーム目の2行目では、Nフレーム目の1行目と同様に、各液晶ユニット5の液晶をマイナス極性で駆動する際の、画素Aに関するRGB3つのアナログ階調信号を、R側から1つずつ順次にこの順で出力し、更に、画素Bに関するRGB3つの階調信号を、R側から1つずつ順次にこの順で出力する。また、セクタ回路8は、D/A変換器41の出力に同期して、スイッチSWを、SW1、SW2、SW3、SW4、SW5、SW6の順でオンする。N+3フレーム目の各行では、Nフレーム目とN+1フレーム目の関係と同様に、駆動回路6による階調信号の出力順、及び、セクタ回路8でのスイッチSWをオンにする順序は、N+2フレーム目の各行と同様であるが、液晶に印加する極性が反転される。

40

【0048】

図6(a)及び(b)は、それぞれ、コモン電極と画素電極の電位変化をタイミングチャートとして示している。同図(a)は、Nフレーム目の液晶ユニット5への階調信号の書き込みを表しており、同図(b)は、N+2フレーム目の液晶ユニット5への階調信号の書き込みを表している。

【0049】

50

なお、この例では、Nフレーム目とN+2フレーム目とにおいて、各液晶ユニット5へ、同じレベルの階調信号を書き込んでいる。また、以下では、信号線S1に接続される液晶ユニット5を液晶ユニットArとし、信号線S2に接続される液晶ユニット5を液晶ユニットAgとし、信号線S3に接続される液晶ユニット5を液晶ユニットAbとする。また、信号線S4に接続される液晶ユニット5を液晶ユニットBrとし、信号線S5に接続される液晶ユニット5を液晶ユニットBgとし、信号線S1に接続される液晶ユニット5を液晶ユニットBbとする。

【0050】

前述のように、各液晶ユニット5では、液晶に印加される電界の大きさが、コモン電極7と画素電極の電位差 ΔV で決まる。Nフレーム目では、図6(a)に示すように、Ar → Ag → Ab → Br → Bg → Bbの順で階調信号の書き込みが行われ、各液晶ユニット5の液晶に印加される電界の大きさは、時間経過と共に小さくなる。N+1フレーム目では、Nフレーム目とは、液晶に印加される電界の極性が反転されるが、各液晶ユニット5に印加される電界の大きさは、Nフレーム目と同様である。

10

【0051】

N+2フレーム目では、図6(b)に示すように、Br → Bg → Bb → Ar → Ag → Abの順で階調信号の書き込みが行われ、各液晶ユニット5の液晶に印加される電界の大きさは、N+1フレーム目と同様に、時間経過と共に小さくなる。N+3フレーム目では、N+1フレーム目とは、液晶に印加される電界の極性が反転されるが、各液晶ユニット5に印加される電界の大きさは、Nフレーム目と同様である。

20

【0052】

例えば同じ色を表示する液晶ユニットArと液晶ユニットBrとに着目すると、Nフレーム目及びN+1における液晶ユニットArの液晶に印加される電位差は、それぞれ $\Delta V1$ であり、液晶ユニットBrの液晶に印加される電位差は、それぞれ $\Delta V4$ である。また、N+2フレーム目及びN+3フレーム目における液晶ユニットArの液晶に印加される電位差は、それぞれ $\Delta V4$ であり、液晶ユニットBrの液晶に印加される電位差は、それぞれ $\Delta V1$ である。Nフレーム目からN+3フレーム目までの4フレームの平均を考えると、液晶ユニットArの液晶に印加される電位差は、 $(\Delta V1 \times 2 + \Delta V3 \times 2) / 4$ であり、液晶ユニットBrの液晶に印加される電位差は、 $(\Delta V3 \times 2 + \Delta V1 \times 2) / 4$ であり、両者は等しい。

30

【0053】

本実施形態例では、Nフレーム目とN+2フレーム目とにおいて、カラー画素4を単位として、階調信号の書き込み順を変更しているが、同じカラー画素4内では、RGBの書き込み順を変更していない。これにより、4フレームの平均をとると、上記のように、液晶ユニットArの液晶に印加される電界の大きさと、液晶ユニットBrの液晶に印加される電界の大きさが同じとなり、4フレーム平均の画素Aにおける赤の表示レベルと、画素Bにおける赤の表示レベルとを等しくすることができる。このように、本実施形態例では、駆動回路6の1つの出力端子を、各行において複数のカラー画素4に接続して、駆動回路部分のチップ面積のシュリンク化、つまり、低コスト化を可能にしつつ、複数のカラー画素4間の色誤差が視認されにくい、表示品質の高い液晶表示装置を実現できる。

40

【0054】

図6から判るように、同じカラー画素4内では、例えば、赤を表示する液晶ユニットArの液晶に印加される電位差は、青を表示する液晶ユニットAbの液晶に印加される電位差に比して大きくなる。しかし、両者は、表示すべき色が違うために、液晶ユニットArと液晶ユニットAbとでは、表示レベルが異なったとしても色誤差が視認されにくい。これに対し、隣接するカラー画素4において、本来表示すべき表示レベルが同じ液晶ユニット5同士が、異なる表示レベルとなると、色誤差が視認されやすい。本実施形態例では、駆動回路6の1つの出力端子が、各行において、複数のカラー画素4に共通に接続されるとき、2フレームごとに、カラー画素4への階調信号の書き込み順序を入れ替えるようにし、かつ、各カラー画素4内では、RGBに対応する階調信号の書き込み順序を同じにす

50

るようにしているため、複数のカラー画素4において、色ごとに比較した場合の各色の平均の表示レベルが同じとなって、色誤差が観察されにくい。

【0055】

また、本実施形態例では、階調信号の書き込み順序の入れ替えを2フレームごとに行う構成を採用している。比較例として、階調信号の書き込み接続順序の入れ替えを1フレームごとに行う場合について考えると、例えば液晶ユニットArの液晶は、Nフレーム目では、プラス極性の電位差 $\Delta V1$ （図6（a））で駆動され、N+1フレーム目では、マイナス極性の電位差 $\Delta V4$ で駆動されることになる。この場合、液晶の駆動電圧を比較すると、 $\Delta V1 > \Delta V4$ であるため、 $\Delta V1 - \Delta V4$ に相当する電界が直流成分として残ることになる。これに対し本実施形態例では、例えば液晶ユニットArの液晶は、Nフレーム目では、プラス極性の電位差 $\Delta V1$ で駆動され、N+1フレーム目では、マイナス極性の電位差 $\Delta V1$ で駆動され、N+2フレーム目では、プラス極性の電位差 $\Delta V4$ で駆動され、N+3フレーム目では、マイナス極性の電位差 $\Delta V4$ で駆動されることとなり、プラス極性の駆動をマイナス極性の駆動で打ち消すことが可能となる。このため、液晶に直流成分が残りにくく、液晶の寿命が短くなる事態を回避することができる。

10

【0056】

第2実施形態例

図7は、Nフレーム目における本発明の第2実施形態例の液晶表示装置100aの駆動をタイミングチャートとして示している。また、図8は、N+2フレーム目における液晶表示装置100aの駆動をタイミングチャートとして示している。本実施形態例の液晶表示装置100aは、図1に示す第1実施形態例の液晶表示装置100と同様な構成を有する。本実施形態例では、D/A変換器41が階調信号を出力する順序、及び、セクタ回路8のスイッチSWがオンとなる順序が、第1実施形態例と異なる。本実施形態例の液晶表示装置100aは、例えば、マルチプレクサ32（図3）を6入力・2出力のマルチプレクサとして構成し、2つのラッチ回路33によって保持された各カラー画素4の同じ色に対応するデジタル階調データを、2入力・1出力として構成されるセクタ34から出力することで実現できる。

20

【0057】

Nフレーム目の1行目では、D/A変換器41は、画素Aに関するRの階調信号、画素Bに関するRの階調信号、画素Aに関するGの階調信号、画素Bに関するGの階調信号、画素Aに関するBの階調信号、及び、画素Bに関するBの階調信号を順次にこの順で出力する。また、セクタ回路8内のスイッチSWは、図7に示すように、スイッチSW1、SW4、SW2、SW5、SW3、SW6の順でオンとなる。Nフレーム目の2行目では、D/A変換器41は、画素Bに関するRの階調信号、画素Aに関するRの階調信号、画素Bに関するGの階調信号、画素Aに関するGの階調信号、画素Bに関するBの階調信号、及び、画素Aに関するBの階調信号を順次にこの順で出力し、スイッチSWは、スイッチSW4、SW1、SW5、SW2、SW6、SW3の順でオンとなる。

30

【0058】

N+2フレーム目の1行目では、D/A変換器41は、Nフレーム目とは画素の順序を入れ替えて、画素Bに関するRの階調信号、画素Aに関するRの階調信号、画素Bに関するGの階調信号、画素Aに関するGの階調信号、画素Bに関するBの階調信号、及び、画素Aに関するBの階調信号を順次にこの順で出力する。また、セクタ回路8内のスイッチSWは、図8に示すように、スイッチSW4、SW1、SW5、SW2、SW6、SW3となる。Nフレーム目の2行目では、D/A変換器41は、画素Aに関するRの階調信号、画素Bに関するRの階調信号、画素Aに関するGの階調信号、画素Bに関するGの階調信号、画素Aに関するBの階調信号、及び、画素Bに関するBの階調信号を順次にこの順で出力し、スイッチSWは、スイッチSW1、SW4、SW2、SW5、SW3、SW6の順でオンの順でオンとなる。

40

【0059】

本実施形態例では、Nフレーム目とN+2フレーム目とにおいて、同じカラー画素4内

50

のRGBの書き込みは入れ替えずに、複数のカラー画素4の各色に対応する液晶ユニット5に階調信号を交互に書き込む構成を採用している。この場合にも、第1実施形態例と同様に、4フレームの平均をとると、例えば液晶ユニットArの液晶に印加される電界の大きさと、液晶ユニットBrの液晶に印加される電界の大きさが同じとなり、4フレーム平均の画素Aにおける赤の表示レベルと、画素Bにおける赤の表示レベルとを等しくすることができる。このため、第1実施形態例と同様な効果を得ることができる。

【0060】

第3実施形態例

図9は、Nフレーム目における本発明の第3実施形態例の液晶表示装置100bの駆動をタイミングチャートとして示している。また、図10は、N+1フレーム目における液晶表示装置100bの駆動をタイミングチャートとして示している。本実施形態例の液晶表示装置100bは、図1に示す第1実施形態例の液晶表示装置100と同様な構成を有する。本実施形態例の液晶表示装置では、各フレームにおいて、階調信号のカラー画素4への書き込み順序は入れ替えないが、コモン電極7の電位を、書き込み期間の半分で低電位側から高電位側、又は、その逆に切り替えることにより、色誤差を抑制する。

10

【0061】

D/A変換器41は、各フレームの各行において、画素Aに関するRの階調信号、画素Aに関するGの階調信号、画素Aに関するBの階調信号、画素Bに関するRの階調信号、画素Bに関するGの階調信号、及び、画素Bに関するBの階調信号を順次にこの順で出力する。また、セクタ回路8内のスイッチSWは、図9及び図10に示すように、各フレームの各行において、スイッチSW1、SW2、SW3、SW4、SW5、SW6の順でオンとなる。

20

【0062】

各走査線GのHレベル期間（書き込み期間）は、前半と後半との2つの期間に2等分に分割され、コモン電極制御部15は、前半と後半とで、コモン電極7に供給する電位を切り替える。コモン電極制御部15は、例えば、書き込み期間の前半でコモン電極7に低電位側の電位を供給していたときには、書き込み期間の後半では、コモン電極7に高電位側の電位を供給する。また、コモン電極制御部15は、フレームごとに、コモン電極7に供給する電位を入れ替える。コモン電極制御部15は、例えば、Nフレーム目において、図9に示すように、書き込み期間の前半に、コモン電極7に低電位側の電位を供給していたときには、N+1フレーム目では、図10に示すように、書き込み期間の前半では、コモン電極7に高電位側の電位を供給する。

30

【0063】

本実施形態例では、各フレームの各行において、書き込み期間の前半と後半とでは、コモン電極7に供給される電位が入れ替えられる。この場合には、各フレームの各行において、極性は反転するが、例えば液晶ユニットArの液晶に印加される電界の大きさと、液晶ユニットBrの液晶に印加される電界の大きさが同じとなり、画素Aにおける赤の表示レベルと、画素Bにおける赤の表示レベルとを等しくすることができる。また、フレームごとに、コモン電極7に供給する電位を入れ替えており、液晶には前述の直流成分が残らない。このため、第1実施形態例と同様な効果を得ることができる。

40

【0064】

本実施形態例の液晶表示装置100bでは、例えばNフレーム目において、信号線S1～S3に接続される奇数列のカラー画素4がプラス極性で駆動され、信号線S4～S6に接続される偶数列のカラー画素4がマイナス極性で駆動され、また、N+1フレーム目においては、奇数列のカラー画素4画素5がマイナス極性で駆動され、偶数列のカラー画素4がプラス極性で駆動される。このように、本実施形態例では、低電位駆動の液晶表示装置を、カラー画素4を単位とした列反転により駆動することができる。

【0065】

なお、上記実施形態例では、信号線S1、S4、S7、・・・に接続される液晶ユニット5が赤に対応し、信号線S2、S5、S8、・・・に接続される液晶ユニット5が緑に

50

対応し、信号線 S 3、S 6、S 9、・・・に接続される液晶ユニット 5 が青に対応する例について示したが、使用するカラーフィルタによっては、同じ信号線 S に接続される液晶ユニットが表示する色が全て同じ色とならない場合がある。このような場合には、同じ画素内では色の順番が変わらないように、セレクト回路 8 内のスイッチ S W をオンにする順番を決定することで、駆動回路 6 の同じ出力端子に接続された複数のカラー画素 4 の同じ色を表示する液晶ユニット 5 が表示する階調レベルが同じにして、色誤差を抑制することができる。

【0066】

第 1 及び第 2 実施形態例では、液晶表示装置が列反転で駆動される例について示したが、これに代えて、液晶表示装置をフレーム反転で駆動してもよい。また、第 3 実施形態例では、奇数行と偶数行において、同じ順序で階調信号を書き込む例について示したが、これに代えて、奇数行と偶数行とにおいて、階調信号の書き込み順を変える構成を採用することもできる。例えば、各フレームにおいて、奇数行目の階調信号の書き込み順が、画素 A、画素 B の順であるときには、偶数行目の階調信号の書き込み順を、画素 B、画素 A の順にする。具体的には、例えば図 9 及び図 10 において、2 行目の走査線 G 2 の H レベル期間では、スイッチ S W を、S W 4、S W 5、S W 6、S W 1、S W 2、S W 3 の順にオンにする。この場合には、液晶表示装置 100 b を、カラー画素 4 ごとに液晶に印加する電界の極性を反転させる画素反転で駆動することができる。

【0067】

以上、本発明をその好適な実施形態例に基づいて説明したが、本発明の液晶表示装置及びその駆動方法は、上記実施形態例にのみ限定されるものではなく、上記実施形態例の構成から種々の修正及び変更を施したものも、本発明の範囲に含まれる。

【図面の簡単な説明】

【0068】

【図 1】本発明の第 1 実施形態例の液晶表示装置の構成を示すブロック図。

【図 2】駆動回路 6 の構成を示すブロック図。

【図 3】駆動回路 6 の一部の構成を示すブロック図。

【図 4】N フレーム目における液晶表示装置 100 の駆動を示すタイミングチャート。

【図 5】N+2 フレーム目における液晶表示装置 100 の駆動を示すタイミングチャート。

【図 6】(a) 及び (b) は、それぞれ、コモン電極と画素電極の電位変化を示すタイミングチャート。

【図 7】N フレーム目における本発明の第 2 実施形態例の液晶表示装置 100 a の駆動を示すタイミングチャート。

【図 8】N+2 フレーム目における液晶表示装置 100 a の駆動を示すタイミングチャート。

【図 9】N フレーム目における本発明の第 3 実施形態例の液晶表示装置 100 b の駆動を示すタイミングチャート。

【図 10】N+1 フレーム目における液晶表示装置 100 b の駆動を示すタイミングチャート。

【図 11】特許文献 1 に記載された従来の液晶表示装置を示すブロック図。

【図 12】特許文献 2 に記載された従来の液晶表示装置を示すブロック図。

【図 13】一般的なコモン電極ドライバの構成を示す回路図。

【図 14】コモン電極の電位変化の様子を示すタイミングチャート。

【図 15】(a) 及び (b) は、それぞれ、コモン電極と画素電極の電位変化を示すタイミングチャート。

【符号の説明】

【0069】

100：液晶表示装置

5：液晶ユニット

10

20

30

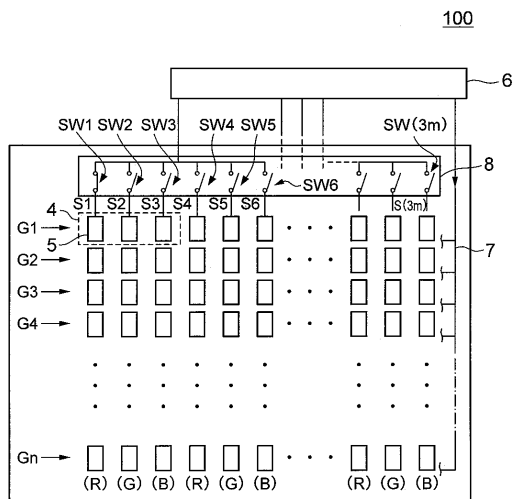
40

50

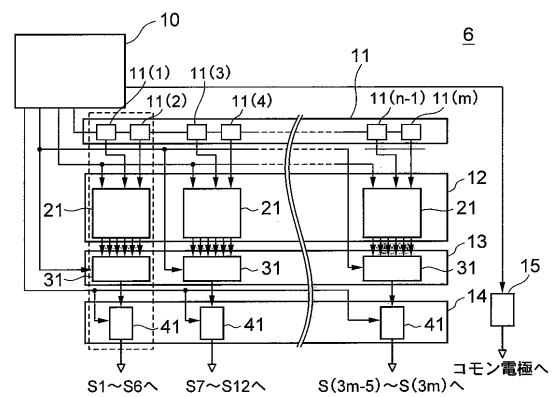
- 6 : 駆動回路
- 7 : コモン電極
- 8 : セレクタ回路
- 10 : コントローラ
- 11 : シフトレジスタ
- 12 : データラッチ部
- 13 : 選択部
- 14 : D/A変換部
- 15 : コモン電極制御部
- 21 : データ保持部
- 22 : ラッチ回路
- 31 : 選択回路
- 32 : マルチプレクサ
- 33 : ラッチ回路
- 34 : セレクタ
- 41 : D/A変換器
- G : 走査線
- S : 信号線

10

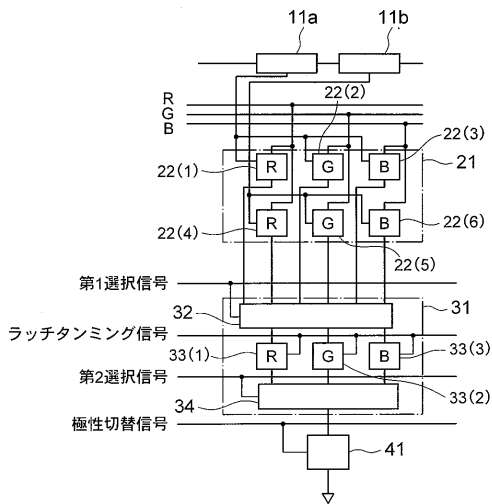
【図 1】



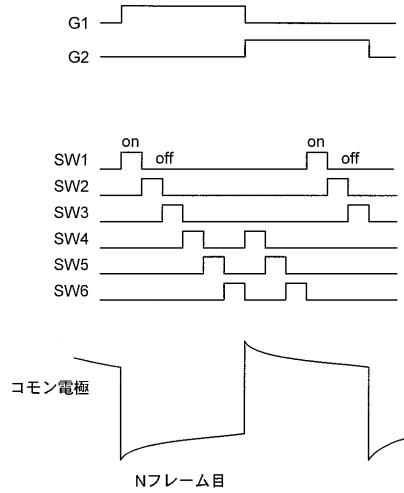
【図 2】



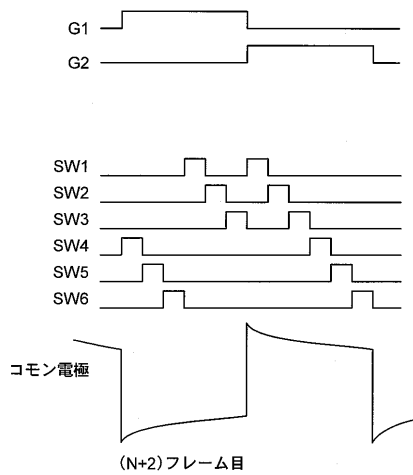
【図 3】



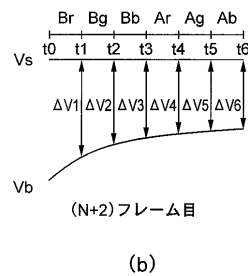
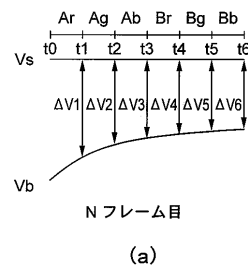
【図 4】



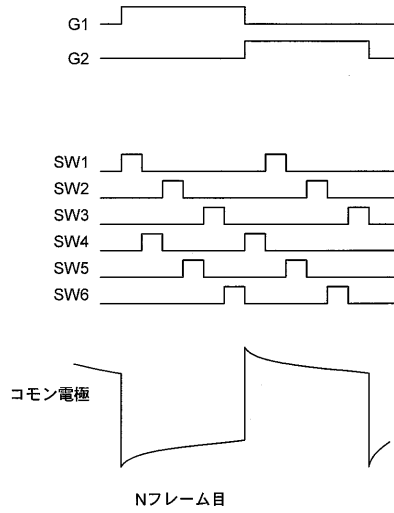
【図 5】



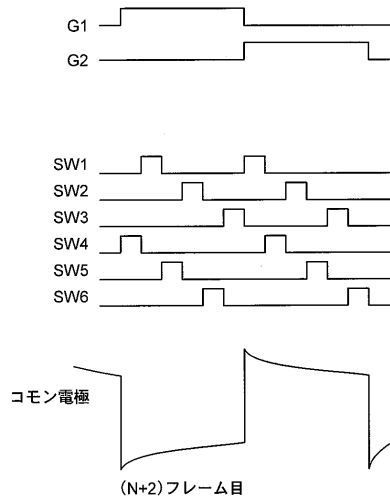
【図 6】



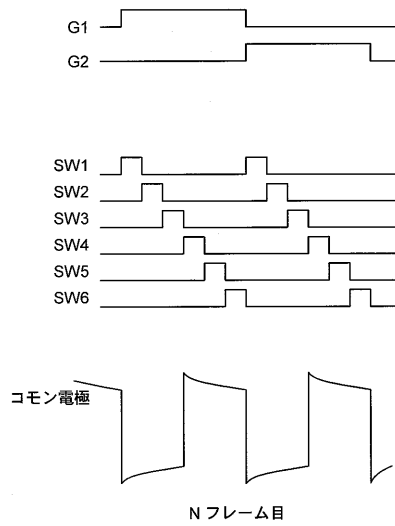
【図 7】



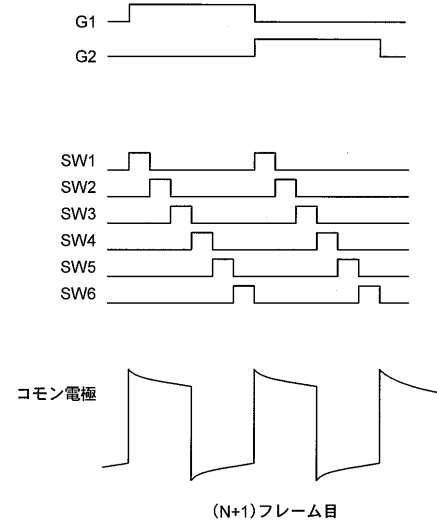
【図 8】



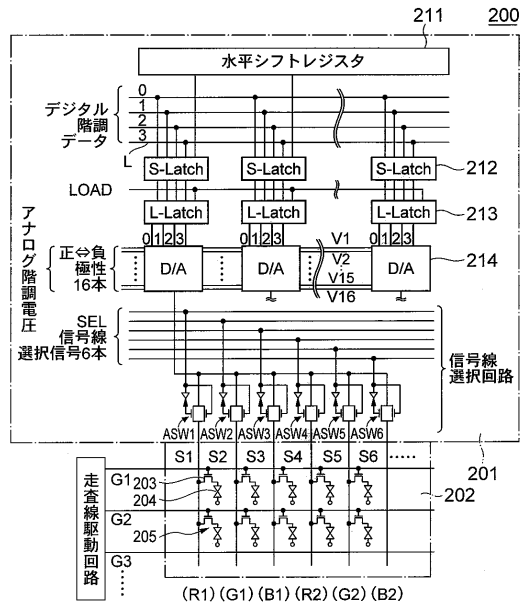
【図 9】



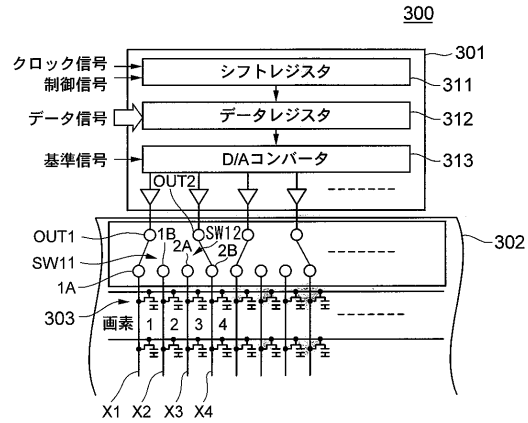
【図 10】



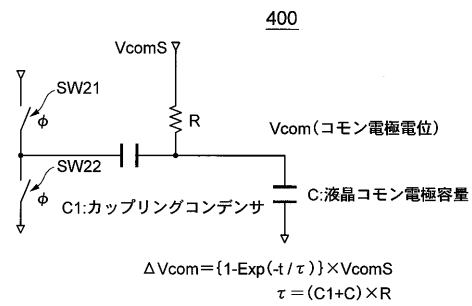
【図 1 1】



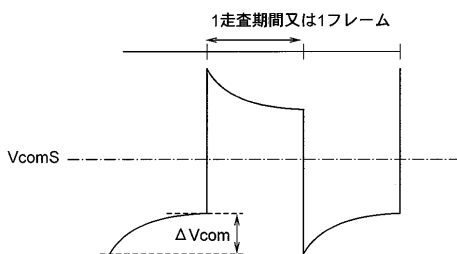
【図 1 2】



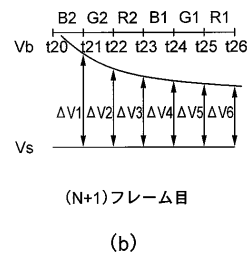
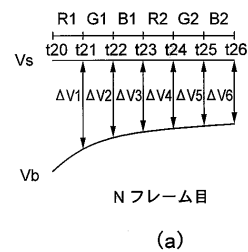
【図 1 3】



【図 1 4】



【図 1 5】



フロントページの続き(51)Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 Q
G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 2 4 C
G 0 9 G	3/20	6 4 2 A

F ターム(参考)	5C006	AA16	AA22	AC11	AC25	AC27	AC28	AF22	AF42	AF43	AF44
		AF83	AF85	BB16	BC12	BC13	BC23	BF03	BF04	BF11	BF24
		BF25	BF27	FA22	FA26	FA34	FA37	FA38	FA56		
	5C080	AA10	BB05	CC03	DD05	EE29	FF11	JJ02	JJ04		

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2005141169A	公开(公告)日	2005-06-02
申请号	JP2003380316	申请日	2003-11-10
申请(专利权)人(译)	Yamagatanihondenki有限公司		
[标]发明人	加藤文彦		
发明人	加藤 文彦		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3688 G09G3/3614 G09G3/3648 G09G2310/027 G09G2310/0297 G09G2320/0204		
FI分类号	G09G3/36 G02F1/133.510 G02F1/133.575 G09G3/20.611.J G09G3/20.621.B G09G3/20.623.F G09G3/20.623.Q G09G3/20.623.X G09G3/20.624.C G09G3/20.642.A		
F-TERM分类号	2H093/NA06 2H093/NA33 2H093/NA43 2H093/NA63 2H093/NC16 2H093/NC22 2H093/NC26 2H093/ND05 2H093/ND17 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF22 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF83 5C006/AF85 5C006/BB16 5C006/BC12 5C006/BC13 5C006/BC23 5C006/BF03 5C006/BF04 5C006/BF11 5C006/BF24 5C006/BF25 5C006/BF27 5C006/FA22 5C006/FA26 5C006/FA34 5C006/FA37 5C006/FA38 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 2H193/ZB42 2H193/ZC15 2H193/ZD34		
代理人(译)	稻垣清		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，其中抑制了在一个扫描周期内将数据写入多个像素时出现的颜色误差。[解决方案] 液晶显示装置100具有以矩阵状排列的多个液晶单元5。彩色像素4由与RGB三种颜色相对应的液晶单元5构成。驱动电路6在一个扫描周期内以时分方式输出要提供给两个彩色像素4中包括的液晶单元5的单色图像数据。驱动电路6每两帧切换到彩色像素4的写入顺序，同时保持彩色像素4中的每种颜色的顺序恒定。[选型图]图1

