

(19)日本国特許庁（J P）

(12) **公開特許公報** (A) (11)特許出願公開番号

特開2003－167271

(P2003－167271A)

(43)公開日 平成15年6月13日(2003.6.13)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 2
	1/1343		5 C 0 9 4
G 0 9 F 9/30	330	G 0 9 F 9/30	5 F 1 1 0
	338		
	9/35		

審査請求 未請求 請求項の数 5 O L (全 5 数) 最終頁に続く

(21)出願番号 特願2001－366880(P2001－366880)

(22)出願日 平成13年11月30日(2001.11.30)

(71)出願人 000103747

オプトレックス株式会社

東京都荒川区東日暮里五丁目7番18号

(72)発明者 飯田 修市

東京都荒川区東日暮里5丁目7番18号 オプ
トレックス株式会社内

(74)代理人 100083404

弁理士 大原 拓也

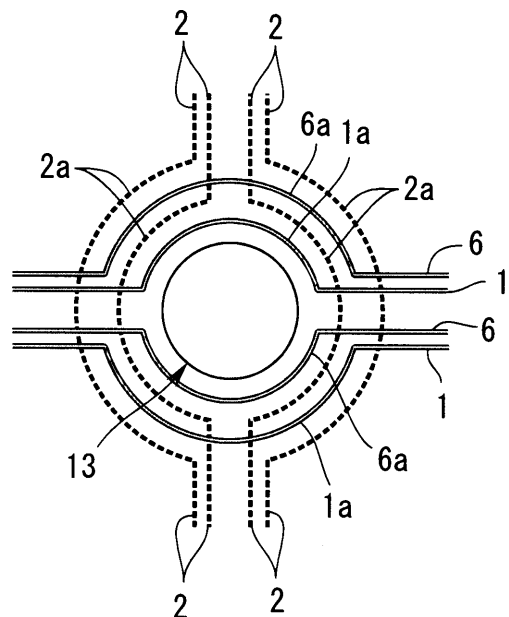
最終頁に続く

(54)【発明の名称】 液晶表示素子

(57)【要約】

【課題】 貫通孔を有するT F T－L C Dにおいて、貫通孔を避けて迂回した配線部分と、そうでない他の配線部分との電気容量できるだけ同じ条件として、表示部内での部分的な表示むらの発生を防止する。

【解決手段】 貫通孔1 3の周辺に配線されるゲート電極線1，ソース電極線2およびキャパシタ用電極線6の各々に、貫通孔の軸線を中心とする円弧状配線部1 a，2 a，6 aをそれぞれ形成し、ソース電極線2の円弧状配線部2 aを、ゲート電極線1とキャパシタ用電極線6の各円弧状配線部1 a，6 aの間に配置する。



【特許請求の範囲】

【請求項 1】 マトリクス状に配列された各画素電極ごとに能動素子と蓄積容量とが設けられ、その各能動素子に対してゲート電極線とソース電極線とが配線接続されているアレイ基板と、共通電極を有する対向基板とを周辺シール材を介して圧着し、その各基板間に液晶を封入してなるアクティブマトリクス方式の液晶表示素子において、

表示部内の所定部位に、上記両基板を同軸的に貫通し内面が環状シール材により封止された貫通孔が設けられており、上記貫通孔の周辺に配線される上記ゲート電極線および上記ソース電極線の各々には、上記貫通孔の軸線を中心とする円弧状配線部がそれぞれ形成されており、上記ソース電極線の円弧状配線部が、上記ゲート電極線の円弧状配線部の間に配置されていることを特徴とする液晶表示素子。

【請求項 2】 上記蓄積容量が上記ゲート電極線に平行に配線されたキャパシタ用電極線に接続されており、上記貫通孔の周辺に配線される上記ゲート電極線、上記ソース電極線および上記キャパシタ用電極線の各々には、上記貫通孔の軸線を中心とする円弧状配線部がそれぞれ形成されており、上記ソース電極線の円弧状配線部が、上記ゲート電極線と上記キャパシタ用電極線の各円弧状配線部の間に配置されている請求項 1 に記載の液晶表示素子。

【請求項 3】 上記ソース電極線の円弧状配線部の中心線と、上記ゲート電極線と上記キャパシタ用電極線の各円弧状配線部間の中心線とが一致している請求項 2 に記載の液晶表示素子。

【請求項 4】 マトリクス状に配列された各画素電極ごとに能動素子と蓄積容量とが設けられ、その各能動素子に対してゲート電極線とソース電極線とが配線接続されているアレイ基板と、共通電極を有する対向基板とを周辺シール材を介して圧着し、その各基板間に液晶を封入してなるアクティブマトリクス方式の液晶表示素子において、

表示部内の所定部位に、上記両基板を同軸的に貫通し内面が環状シール材により封止された貫通孔が設けられており、上記貫通孔の周辺に配線される上記ゲート電極線および上記ソース電極線の各々には、上記貫通孔の軸線を中心とする円弧状配線部がそれぞれ形成されており、上記ゲート電極線の円弧状配線部が上記貫通孔の内周側もしくは外周側のいずれか一方の側に配置され、いずれか他方の側に上記ソース電極線の円弧状配線部が配置されていることを特徴とする液晶表示素子。

【請求項 5】 上記蓄積容量が上記ゲート電極線に平行に配線されたキャパシタ用電極線に接続されており、上記貫通孔の周辺に配線される上記ゲート電極線、上記ソース電極線および上記キャパシタ用電極線の各々には、上記貫通孔の軸線を中心とする円弧状配線部がそれぞれ

形成されており、上記ゲート電極線および上記キャパシタ用電極線の各円弧状配線部が上記貫通孔の内周側もしくは外周側のいずれか一方の側に配置され、いずれか他方の側に上記ソース電極線の円弧状配線部が配置されている請求項 4 に記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、パネル面内に貫通孔を有し機械式アナログ表示手段などを組み合わせて用いられるアクティブマトリクス方式の液晶表示素子に関し、さらに詳しく言えば、貫通孔の周りの電極線の引き回し技術に関するものである。

【0002】

【従来の技術】 TFT-LCD（薄膜トランジスタによる液晶表示素子）は、基本的にドットマトリクス表示型である。まず、そのアレイ基板側に形成されている 1 画素を図 4 に模式的に示し、これについて簡単に説明する。

【0003】 アレイ基板上にゲート電極線 1 とソース電極線 2 とが互いに直交するように形成され、その交差部に TFT 3 が配置されている。ゲート電極線 1 は TFT 3 のゲート 3G に接続され、また、ソース電極線 2 は TFT 3 のソース 3S に接続されている。TFT 3 のドレイン 3D には ITO よりなる画素電極 4 が接続されている。

【0004】 画素電極 4 の裏面側に蓄積容量 5 が配置され、この蓄積容量 5 にはキャパシタ用電極線 6 が接続されている。蓄積容量 5 およびそのキャパシタ用電極線 6 はゲート電極線 1 とともに、同じ材料によってアレイ基板面上に形成され、キャパシタ用電極線 6 はゲート電極線 1 と平行に配線されている。

【0005】 なお、蓄積容量をゲート電極線に接続し、ゲート電極線にキャパシタ用電極線の役割を兼ねさせる場合もあるが、以下、キャパシタ用電極線が独立している場合を中心に説明を進める。また、ソース電極線 2 と画素電極 4 は、これらの電極線 1、6 および蓄積容量 5 の上に絶縁膜を介して形成されている。

【0006】 TFT-LCD における駆動方法は線順次走査による。すなわち、各ゲート電極線 1 に対して所定のデューティ比で駆動電圧が交替的に印加され、各ソース電極線 2 には信号電圧が印加される。蓄積容量 5 は、ゲート電極線 1 に駆動電圧が印加されその後オフとされても、信号電圧を保持するためのものである。

【0007】

【発明が解決しようとする課題】 ところで、TFT-LCD において、そのパネル面内に貫通孔を設け、その貫通孔内に例えば自動車のスピードメータやアナログ時計などのようなアナログ指示計器の指針駆動軸を挿通して、TFT-LCD をアナログ指針の目盛板として用いる場合、次のような課題が生ずる。

【0008】すなわち、パネル面の表示部内に貫通孔を設けると、その部分には画素電極 4 を設けることができないばかりでなく、ゲート電極線 1、ソース電極線 2 およびキャパシタ用電極線 6 を必然的に貫通孔から避けるように配線しなければならない。

【0009】その場合、貫通孔を避けて迂回した配線部分と、そうでない他の配線部分との電気容量をできるだけ同じ条件として、迂回した配線部分の先の画素で部分的な表示むらが生じないようにすることが求められる。これが、本発明が解決しようとする課題である。

【0010】

【課題を解決するための手段】すなわち、本発明は、マトリクス状に配列された各画素電極ごとに能動素子と蓄積容量とが設けられ、その各能動素子に対してゲート電極線とソース電極線とが配線接続されているアレイ基板と、共通電極を有する対向基板とを周辺シール材を介して圧着し、その各基板間に液晶を封入してなるアクティブマトリクス方式の液晶表示素子において、表示部内の所定部位に、上記両基板を同軸的に貫通し内面が環状シール材により封止された貫通孔を設けるにあたって、上記貫通孔の周辺に配線される上記ゲート電極線および上記ソース電極線の各々に、上記貫通孔の軸線を中心とする円弧状配線部をそれぞれ形成するとともに、上記ソース電極線の円弧状配線部を、上記ゲート電極線の円弧状配線部の間に配置することを特徴としている。

【0011】また、上記ゲート電極線に平行に配線された独立したキャパシタ用電極線がある場合には、上記ソース電極線の円弧状配線部を上記ゲート電極線と上記キャパシタ用電極線の各円弧状配線部の間に配置することが好ましい。

【0012】これによれば、ソース電極線の円弧状配線部が、ゲート電極線とキャパシタ用電極線の各円弧状配線部とオーバーラップする部分が最小となるため、貫通孔を避けて迂回した配線部分と、そうでない他の配線部分との電気容量の差を最小にすることができる。

【0013】なお、ゲート電極線とキャパシタ用電極線の各円弧状配線部の間の幅が、ソース電極線の円弧状配線部の幅よりも狭く、ソース電極線の円弧状配線部に対してオーバーラップ部分が生じてしまうような場合には、ソース電極線の円弧状配線部の中心線と、ゲート電極線とキャパシタ用電極線の各円弧状配線部間の中心線とを一致させて配線することが好ましい。

【0014】また、別の方法として、ゲート電極線およびキャパシタ用電極線の各円弧状配線部を貫通孔の内周側もしくは外周側のいずれか一方の側に配置し、いずれか他方の側にソース電極線の円弧状配線部を配置することによっても、上記課題を解決することができる。

【0015】

【発明の実施の形態】次に、本発明の実施形態について説明する。図 1 にこの実施形態に係る液晶表示素子が備

える貫通孔部分の概略的な断面図を示し、図 2 の平面図にその貫通孔周辺の電極線の配線状態を示す。

【0016】この液晶表示素子は、アレイ基板 11 と対向基板 12 とを定法にしたがって図示しない周辺シール材を介して圧着してなり、そのパネル面（表示部）の所定部位には、アレイ基板 11 と対向基板 12 とを同軸的に貫通する貫通孔 13 が設けられている。貫通孔 13 の内周は、液晶の漏洩を防止するためシール材 14 にて封止されている。貫通孔 13 には、例えばスピードメータの指針駆動軸 15 が挿通される。

【0017】アレイ基板 11 側には、先の図 4 で説明したゲート電極線 1、ソース電極線 2 およびキャパシタ用電極線 6 が縦横に無数に配線されているが、作図の都合上、貫通孔 13 の周辺に配線される各電極線の内、ゲート電極線 1 とキャパシタ用電極線 6 については各 2 本、ソース電極線 2 については 4 本のみを図 2 に示し、これについて説明する。

【0018】ゲート電極線 1 とキャパシタ用電極線 6 は 1 本置きの交互配置とされ、この例においてはともに横軸（X 軸）方向に沿って配線されている。これに対して、ソース電極線 2 は縦軸（Y 軸）方向に沿って配線されている。

【0019】貫通孔 13 の周辺において、ゲート電極線 1、ソース電極線 2 およびキャパシタ用電極線 6 の各々に、貫通孔 13 の軸線を中心とする円弧状配線部が形成されている。ゲート電極線 1 の円弧状配線部を 1a、ソース電極線 2 の円弧状配線部を 2a、キャパシタ用電極線 6 の円弧状配線部を 6a とする。

【0020】この円弧状配線部の電気容量を、これ以外の直線状配線部の電気容量と同程度とするには、ゲート電極線 1 およびキャパシタ用電極線 6 に対するソース電極線 2 のクロスオーバー部分の面積を可能な限り小さくすればよい。

【0021】そのため、この実施形態では、ソース電極線 2 の円弧状配線部 2a を、ゲート電極線 1 の円弧状配線部 1a とキャパシタ用電極線 6 の円弧状配線部 6a との間の線間内に配置するようにしている。

【0022】なお、電極線の抵抗を均一なものとするためには、電極線幅は円弧状配線部と直線状配線部とで等幅であることが好ましいが、電極線の抵抗値に TFT を駆動するに十分な余力がある場合には、円弧状配線部の線幅を狭めてもよい。

【0023】これとは反対に、設計の都合上、ゲート電極線 1 の円弧状配線部 1a とキャパシタ用電極線 6 の円弧状配線部 6a との間の線間幅が、相対的にソース電極線 2 の円弧状配線部 2a の線幅よりも狭くなってしまう場合には、円弧状配線部 2a の線幅の中心と、円弧状配線部 1a と円弧状配線部 6a 間の線間中心とを合わせるように配線することが好ましい。

【0024】次に、図 3 を参照して、本発明の別の実施

10

20

30

40

50

形態について説明する。この別の実施形態では、ゲート電極線 1 およびキャパシタ用電極線 6 の円弧状配線部 1 a, 6 a を束とし、また、ソース電極線 2 の円弧状配線部 2 a も束として、貫通孔 13 を回避して配線する。

【0025】図 3 の例では、円弧状配線部 2 a の束を貫通孔 13 の内周側とし、円弧状配線部 1 a, 6 a の束をその外周側に配置しているが、逆に円弧状配線部 1 a, 6 a の束を内周側とし、円弧状配線部 2 a の束を外周側としてもよい。

【0026】なお、いずれの電極線においても、その円弧状配線の曲率は内周側配線と外周側配線とで同一であることを要しない。例えば、図 3 のように束として配線される場合には、内周側の円弧状配線が小曲率で、外周側の円弧状配線が大曲率とされてよい。

【0027】

【発明の効果】以上説明したように、本発明によれば、貫通孔を有する TFT-LCD において、貫通孔の周辺に配線されるゲート電極線、ソース電極線およびキャパシタ用電極線の各々に、貫通孔の軸線を中心とする円弧状配線部をそれぞれ形成し、ソース電極線の円弧状配線部を、ゲート電極線とキャパシタ用電極線の各円弧状配線部の間に配置するか、もしくは、ゲート電極線およびキャパシタ用電極線の各円弧状配線部を束にして貫通孔の内周側もしくは外周側のいずれか一方の側に配置し、いずれか他方の側にソース電極線の円弧状配線部を束に*

*して配置するようにしたことにより、貫通孔を避けて迂回した配線部分と、そうでない他の配線部分との電気容量をできるだけ同じ条件として、迂回した配線部分の先の画素で部分的な表示むらの発生を防止することができる。

【図面の簡単な説明】

【図 1】本発明の実施形態に係る液晶表示素子が備える貫通孔部分を概略的に示した断面図。

【図 2】上記貫通孔周辺の電極線の配線状態を示した平面図。

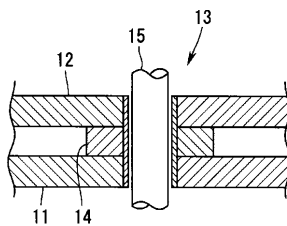
【図 3】本発明の別の実施形態の要部を図 2 とは異なる縮尺で示した平面図。

【図 4】TFT-LCD の 1 画素の構成を示した模式図。

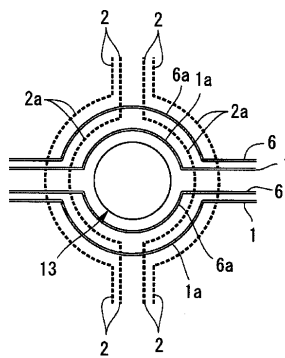
【符号の説明】

- 1 ゲート電極線
- 2 ソース電極線
- 3 TFT
- 4 画素電極
- 5 蓄積容量
- 6 キャパシタ用電極線
- 11 アレイ基板
- 12 対向基板
- 13 貫通孔
- 1 a, 2 a, 6 a 円弧状配線部

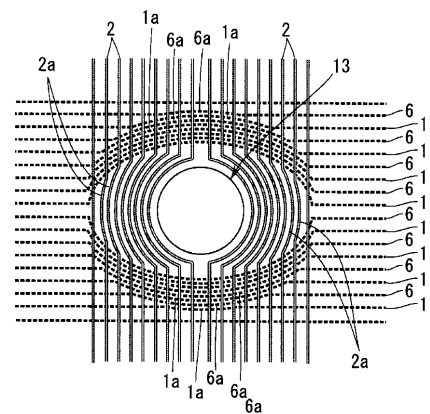
【図 1】



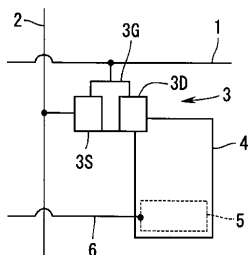
【図 2】



【図 3】



【図 4】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H O 1 L 29/786		H O 1 L 29/78	6 1 2 C

F ターム(参考) 2H092 GA13 GA20 GA26 GA37 GA41
JA24 MA35 NA25 NA27 PA01
PA05 PA06
5C094 AA03 BA03 BA43 CA19 CA20
EA04 EA07
5F110 AA30 BB01 EE37 HM19 NN72
NN73

专利名称(译)	液晶显示元件		
公开(公告)号	JP2003167271A	公开(公告)日	2003-06-13
申请号	JP2001366880	申请日	2001-11-30
申请(专利权)人(译)	光王公司		
[标]发明人	飯田修市		
发明人	飯田 修市		
IPC分类号	G02F1/1368 G02F1/1343 G09F9/30 G09F9/35 H01L29/786		
FI分类号	G02F1/1368 G02F1/1343 G09F9/30.330.Z G09F9/30.338 G09F9/35 H01L29/78.612.C G09F9/30.330		
F-TERM分类号	2H092/GA13 2H092/GA20 2H092/GA26 2H092/GA37 2H092/GA41 2H092/JA24 2H092/MA35 2H092/NA25 2H092/NA27 2H092/PA01 2H092/PA05 2H092/PA06 5C094/AA03 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA20 5C094/EA04 5C094/EA07 5F110/AA30 5F110/BB01 5F110/EE37 5F110/HM19 5F110/NN72 5F110/NN73 2H192/AA24 2H192/CC14 2H192/CC55 2H192/DA13 2H192/DA72 2H192/GD02		
代理人(译)	大原拓也		
外部链接	Espacenet		

摘要(译)

在具有通孔的TFT-LCD中，在旁路通孔的布线部分与不通孔的布线部分之间的电容尽可能相同的条件下，在显示部分中发生部分显示不均匀。预防。 解决方案：在围绕通孔13布线的每个栅电极线1，源极电极线2和电容器电极线6中的每条中均设有以通孔轴线为中心的弧形布线部分1a，2a，6a。形成它们中的每一个，并且源电极线2的弓形布线部分2a布置在栅电极线1的弓形布线部分1a和6a与电容器电极线6之间。

