

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 343970

(P2002 - 343970A)

(43)公開日 平成14年11月29日(2002.11.29)

(51)Int.Cl.⁷

識別記号

F I

テマコード (参考)

H 0 1 L 29/786

G 0 2 F 1/1368

2 H 0 9 2

G 0 2 F 1/1368

H 0 1 L 29/78

619

B

5 F 1 1 0

H 0 1 L 21/336

616

N

審査請求 未請求 請求項の数 11 O L (全 10数)

(21)出願番号 特願2001 - 139552(P2001 - 139552)

(22)出願日 平成13年5月10日(2001.5.10)

(71)出願人 590000248

コーニンクレッカ フィリップス エレク

トロニクス エヌ ヴィ

KONINKLIJKE PHILIP

S ELECTRONICS N.V.

オランダ国 5621 ペーアー アイन्दー

フェン フルーネヴァウツウェッハ 1

(72)発明者 湯川 禎三

兵庫県神戸市西区高塚台4丁目3番1 フィリ

ップスモバイルディスプレイシステムズ神

戸株式会社内

(74)代理人 100087789

弁理士 津軽 進 (外 1 名)

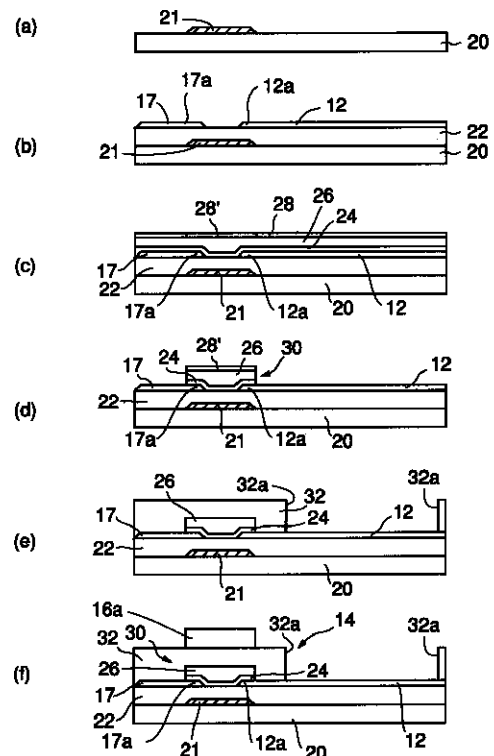
最終頁に続く

(54)【発明の名称】 薄膜トランジスタの製造方法並びにそのような製造方法を用いて製造された薄膜トランジスタ及び液晶表示パネル

(57)【要約】 (修正有)

【課題】 薄膜トランジスタにおけるチャンネル形成層に光が侵入する恐れを略除去することが可能な、工程数の少ない薄膜トランジスタの製造方法を提供する。

【解決手段】 透明基板 2 0 上に遮光膜 2 1 を形成する第 1 工程と、遮光膜 2 1 が形成された透明基板 2 0 上に絶縁層 2 2 を形成する第 2 工程と、該絶縁層 2 2 上にドレイン電極 1 2 a 及びソース電極 1 7 a を形成する第 3 工程と、これらドレイン電極及びソース電極が形成された絶縁層 2 2 上にチャンネル形成層 2 4 を形成する第 4 工程と、該チャンネル形成層 2 4 を、遮光膜 2 1 をマスクとする透明基板 2 0 側からの露光に基づくフォトリソグラフィにより島状に形成する第 5 工程と、島状のチャンネル形成層 2 4 上にゲート絶縁層 2 6、3 2 を介在させてゲート電極 1 6 a を形成する第 6 工程とを有する。



【特許請求の範囲】

【請求項 1】 ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層と、該チャンネル形成層に光が侵入するのを防止する遮光膜とを有してなる薄膜トランジスタの製造方法であって、透明基板又はこの基板に設けられた下地層上に前記遮光膜を形成する第 1 工程と、前記遮光膜が形成された前記透明基板又は下地層上に前記ドレイン電極及び前記ソース電極を形成する第 2 工程と、前記ドレイン電極及びソース電極が形成された構造体の主面上に前記チャンネル形成層の材料を堆積する第 3 工程と、当該堆積された材料の層を、前記遮光膜をマスクとする前記透明基板側からの露光に基づくフォトリソグラフィの処理により島状に形成して前記チャンネル形成層を形成する第 4 工程と、この島状のチャンネル形成層上にゲート絶縁層を介在させて前記ゲート電極を形成する第 5 工程と、を有する薄膜トランジスタの製造方法。

【請求項 2】 請求項 1 に記載の薄膜トランジスタの製造方法であって、前記第 3 工程が、前記ドレイン電極及びソース電極が形成された前記構造体主面上に前記チャンネル形成層の材料と前記ゲート絶縁層の材料とを順に堆積する工程を有し、前記第 4 工程が、当該ゲート絶縁層の材料の層上にフォトレジスト層を形成する工程と、該フォトレジスト層を前記遮光膜をマスクとする前記透明基板側からの露光によりパターン化する工程と、これによりパターン化されたフォトレジスト層をマスクとして当該ゲート絶縁層及びチャンネル形成層の堆積層を選択的にエッチングする工程とを有している、ことを特徴とする薄膜トランジスタの製造方法。

【請求項 3】 請求項 1 又は 2 に記載の薄膜トランジスタの製造方法であって、前記第 5 工程が、前記島状のチャンネル形成層及び該島状チャンネル形成層上の前記ゲート絶縁層を第 2 ゲート絶縁層としての保護層により覆う工程と、該保護層上に前記ゲート電極を形成する工程とを有していることを特徴とする薄膜トランジスタの製造方法。

【請求項 4】 請求項 1 又は 2 に記載の薄膜トランジスタの製造方法であって、前記第 5 工程が、前記島状のチャンネル形成層の側面を酸化させる工程と、該酸化された側面を有する前記島状のチャンネル形成層上に前記ゲート絶縁層を介して前記ゲート電極を形成する工程とを有していることを特徴とする薄膜トランジスタの製造方法。

【請求項 5】 ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層とを有してなる薄膜トランジ

スタの製造方法であって、透明基板又はこの基板に設けられた下地層上に遮光性導電材料を用いて前記ゲート電極を形成する第 1 工程と、前記ゲート電極が形成された透明基板又は下地層上にゲート絶縁層を形成する第 2 工程と、前記ゲート絶縁層上に前記ドレイン電極及び前記ソース電極を形成する第 3 工程と、前記ドレイン電極及びソース電極が形成された前記ゲート絶縁層上に前記チャンネル形成層の材料を堆積する第 4 工程と、当該堆積された材料の層を、前記ゲート電極をマスクとする前記透明基板側からの露光に基づくフォトリソグラフィの処理を用いて前記チャンネル形成層を形成する第 5 工程と、を有する薄膜トランジスタの製造方法。

【請求項 6】 請求項 5 に記載の薄膜トランジスタの製造方法であって、前記第 4 工程が、前記ドレイン電極及びソース電極が形成された前記ゲート絶縁層上に前記チャンネル形成層の材料を堆積する工程と、該チャンネル形成層上に絶縁材料を堆積する工程とを有し、前記第 5 工程が、前記絶縁材料の堆積層上にフォトレジスト層を形成する工程と、該フォトレジスト層に対し前記ゲート電極を一方のマスクとして前記透明基板側からの露光を行うとともに前記フォトレジスト層の上側に配される他方のマスクを用いて前記フォトレジスト層の上側からの露光を行ってパターン化する工程と、これによりパターン化されたフォトレジスト層をマスクとして当該絶縁材料の堆積層と前記チャンネル形成層の堆積層とを選択的にエッチングする工程とを有している、ことを特徴とする薄膜トランジスタの製造方法。

【請求項 7】 請求項 5 又は 6 に記載の薄膜トランジスタの製造方法であって、前記第 5 工程の後に、前記島状のチャンネル形成層の少なくとも側面を覆う保護層を形成する工程を有していることを特徴とする薄膜トランジスタの製造方法。

【請求項 8】 ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層と、該チャンネル形成層に光が侵入するのを防止する遮光膜とを有してなる薄膜トランジスタであって、前記チャンネル形成層が前記遮光膜をマスクとして用いたフォトリソグラフィの処理により形成されたものである薄膜トランジスタ。

【請求項 9】 ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層とを有してなる薄膜トランジスタであって、前記ゲート電極が遮光性導電材料からなり、前記チャンネル形成層が前記ゲート電極をマスクとして用いたフォトリソグラフィの処理を用いて形成されたものである薄膜トランジスタ。

【請求項 10】 ゲート電極、ドレイン電極、ソース電

10

20

30

40

50

極、チャンネル形成層及び該チャンネル形成層に光が侵入するのを防止する遮光膜を有してなる薄膜トランジスタと、前記ドレイン電極及び前記ソース電極の何れか一方に接続された画素電極とを有する液晶表示パネルであって、

前記チャンネル形成層が前記遮光膜をマスクとして用いたフォトリソグラフィにより形成されたものである液晶表示パネル。

【請求項 11】 ゲート電極、ドレイン電極、ソース電極及びチャンネル形成層を有してなる薄膜トランジスタと、前記ドレイン電極及び前記ソース電極の何れか一方に接続された画素電極とを有する液晶表示パネルであって、前記ゲート電極が遮光性導電材料からなり、前記チャンネル形成層が前記ゲート電極をマスクとして用いたフォトリソグラフィの処理を用いて形成されたものである液晶表示パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ (TFT) の製造方法に係り、更に詳細には、例えば液晶表示パネル用の画素電極駆動素子として好適な TFT の改善された製造方法に関する。また、本発明は斯様な製造方法を用いて製造された薄膜トランジスタ及び液晶表示パネルにも関する。

【0002】

【従来の技術】薄膜トランジスタは、例えば液晶表示パネル等の電子機器に広く使用されている。特に、アクティブマトリクス型の液晶表示パネルにおいては、画素電極に画素情報を供給する素子として、ソース電極、ドレイン電極、ゲート電極及びチャンネル領域を有する TFT が用いられている。透過型アクティブマトリクス液晶表示パネルには、このような TFT の各々に対し (特にそのチャンネル領域に対し)、当該表示パネルの背面側に配されるバックライトからの光が入り込まないように、遮光膜が設けられるものがある。

【0003】例えば上記のような液晶表示パネルにおいて、或る TFT が完全なオフ状態に制御されている場合、該 TFT のチャンネル領域にバックライトからの光が侵入すると、そのソース・ドレイン間に光励起キャリアによる漏れ電流が生じ、結果として、対応する画素電極の電位が変動して表示画像の品質に悪影響を及ぼす。上述した遮光膜は、TFT におけるチャンネル領域への光の侵入を最小限に抑え、斯様な表示画像の品質の悪化を防止する。

【0004】このような遮光膜を設けた液晶表示パネルは、例えば米国特許第4,723,838号及び米国特許第5,691,782号等から既知である。

【0005】米国特許第4,723,838号に開示された液晶表示パネルは、マトリクス状に配置された画素電極に対

して各々設けられる各 TFT に対応させて、当該表示パネルの背面側に遮光膜を備え、これら遮光膜により対応する TFT のチャンネル形成領域 (半導体層) にバックライトからの光が侵入するのを防止するようにしている。このような遮光膜は、従来、以下のような工程に従い形成されている。

【0006】即ち、透明基板上に金属等の材料からなる遮光材料膜が一様に形成される。この遮光材料膜は、パターンニング処理により、形成されるべき TFT に対応する領域以外が除去され、結果として多数の遮光膜が形成される。斯様にして遮光膜が形成された基板には、通常、 SiO_2 又は窒化シリコン等からなる絶縁層とITO等からなる透明導電層とが順次形成される。上記透明導電層からは、パターンニング処理により、ソース電極と、一体的なドレイン電極及び画素電極とが形成される。次いで、これら各部を備える上記基板上に、アモルファスシリコン (a-Si) 等からなるチャンネル形成層と窒化シリコン等からなるゲート絶縁層とが順次形成される。これら2つの層は、上記ゲート絶縁層上に形成されるフォトレジストを上面側 (即ち、フォトレジスト側) に配置される光源からの光により露光し現像することによりパターン化し、該パターン化されたフォトレジストをマスクとしてエッチングすることにより前記遮光膜に対応する各箇所の島状の領域を残し除去される。これら島状領域の各々には頂部にゲート電極が設けられ、これにより TFT が形成される。

【0007】上述したような従来の製造方法により製造される TFT においては、前記遮光膜を形成する工程に用いられるフォトマスク以外に、前記島状領域を形成する工程に使用されるフォトマスクが必要となる。また、上記両フォトマスクは通常別のものであり、且つ、これらフォトマスクの位置合わせにおいて各々位置的誤差が生じるため、対応する遮光膜と島状領域との、基板に対して垂直方向にみた場合の位置及び形状を完全に一致させることは困難である。結果として、バックライトからの光が島状領域、即ち TFT のチャンネル形成層に侵入して光励起キャリアを発生させ、その結果ドレイン・ソース間の漏れ電流が増加して表示画像の品質に悪影響を与える場合がある。さらに、かかる光の侵入防止策として遮光膜を大きめに形成した場合は、表示パネルの開口率が低下したり、或いはバックライトの光を余分に遮断して暗い画像になる、といった不具合を招くことになる。

【0008】

【発明が解決しようとする課題】従って、本発明の1つの目的は、薄膜トランジスタを製造する方法であって、開口率等の表示性能を落とすことなく該薄膜トランジスタにおけるチャンネル形成層に光が侵入する恐れを略除去することが可能な薄膜トランジスタの製造方法を提供することにある。

【0009】また、本発明の他の目的は上記のような薄膜トランジスタの製造方法であって、従来の製造方法よりも必要とされるフォトリソグラフィの数が少なく、従って製造工程がより簡単で且つ安価な薄膜トランジスタの製造方法を提供することにある。

【0010】また、本発明の更に他の目的は、開口率等の表示性能を落とすことなくチャンネル形成層に光が侵入する恐れを略除去した薄膜トランジスタを提供することにある。

【0011】また、本発明の更に他の目的は、上記のような薄膜トランジスタであって、より安価に製造することが可能な薄膜トランジスタを提供することにある。

【0012】また、本発明の更に他の目的は、上記のような薄膜トランジスタを備え、バックライトにより画像品質に悪影響の受けることの少ない液晶表示パネルを提供することにある。

【0013】

【課題を解決するための手段】上記目的を達成するため、本発明によれば、ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層と、該チャンネル形成層に光が侵入するのを防止する遮光膜とを有してなる薄膜トランジスタの製造方法であって、透明基板又はこの基板に設けられた下地層上に前記遮光膜を形成する第1工程と、前記遮光膜が形成された前記透明基板又は下地層上に前記ドレイン電極及び前記ソース電極を形成する第2工程と、前記ドレイン電極及びソース電極が形成された構造体の主面上に前記チャンネル形成層の材料を堆積する第3工程と、当該堆積された材料の層を、前記遮光膜をマスクとする前記透明基板側からの露光に基づくフォトリソグラフィの処理により島状に形成して前記チャンネル形成層を形成する第4工程と、この島状のチャンネル形成層上にゲート絶縁層を介在させて前記ゲート電極を形成する第5工程と、を有する薄膜トランジスタの製造方法が提供される。

【0014】このような製造方法によれば、島状のチャンネル形成層を形成する際に遮光膜をフォトリソグラフィとして使用することにより基板側（即ち背面側）からの露光を行うため、従来の製造方法における表面側からの露光の場合のように別のフォトリソグラフィが必要とされず、製造工程が簡略化される。また、遮光膜をフォトリソグラフィとして使用する結果、該遮光膜及び島状チャンネル形成層の形状及び位置が基板に垂直な方向に見て略完全に一致する（即ち、自己整合される）ので、バックライトの光がチャンネル形成層に侵入して光励起キャリアを発生させる現象を、開口率等を犠牲にすることなく効率良く回避することができる。

【0015】上記薄膜トランジスタの製造方法においては、前記第3工程が、前記ドレイン電極及びソース電極が形成された前記構造体主面上に前記チャンネル形成層の材料と前記ゲート絶縁層の材料とを順に堆積する工程

を有し、前記第4工程が、当該ゲート絶縁層の材料の層上にフォトリソグラフィ層を形成する工程と、該フォトリソグラフィ層を前記遮光膜をマスクとする前記透明基板側からの露光によりパターン化する工程と、これによりパターン化されたフォトリソグラフィ層をマスクとして当該ゲート絶縁層及びチャンネル形成層の堆積層を選択的にエッチングする工程とを有している、ことを特徴とすることができる。

【0016】また、前記第5工程が、前記島状のチャンネル形成層及び該島状チャンネル形成層上の前記ゲート絶縁層を第2ゲート絶縁層としての保護層により覆う工程と、該保護層上に前記ゲート電極を形成する工程とを有していることを特徴とすることもできる。

【0017】さらに、前記第5工程が、前記島状のチャンネル形成層の側面を酸化させる工程と、該酸化された側面を有する前記島状のチャンネル形成層上に前記ゲート絶縁層を介して前記ゲート電極を形成する工程とを有していることを特徴とすることができる。

【0018】また、本発明によれば、ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層とを有してなる薄膜トランジスタの製造方法であって、透明基板又はこの基板に設けられた下地層上に遮光性導電材料を用いて前記ゲート電極を形成する第1工程と、前記ゲート電極が形成された透明基板又は下地層上にゲート絶縁層を形成する第2工程と、前記ゲート絶縁層上に前記ドレイン電極及び前記ソース電極を形成する第3工程と、前記ドレイン電極及びソース電極が形成された前記ゲート絶縁層上に前記チャンネル形成層の材料を堆積する第4工程と、当該堆積された材料の層を、前記ゲート電極をマスクとする前記透明基板側からの露光に基づくフォトリソグラフィの処理を用いて前記チャンネル形成層を形成する第5工程と、を有する薄膜トランジスタの製造方法が提供される。

【0019】このような製造方法によれば、島状のチャンネル形成層を形成する際にゲート電極をフォトリソグラフィとして使用することにより基板側（即ち背面側）からの露光を行うため、ゲート電極及び島状チャンネル形成層の形状及び位置を整合させるのが容易となり、バックライトの光がチャンネル形成層に侵入して光励起キャリアを発生させる恐れが少なくなる。また、開口率等の低下抑制の効果も相当に期待することができる。

【0020】上記薄膜トランジスタの製造方法においては、前記第4工程が、前記ドレイン電極及びソース電極が形成された前記ゲート絶縁層上に前記チャンネル形成層の材料を堆積する工程と、該チャンネル形成層上に絶縁材料を堆積する工程とを有し、前記第5工程が、前記絶縁材料の堆積層上にフォトリソグラフィ層を形成する工程と、該フォトリソグラフィ層に対し前記ゲート電極を一方のマスクとして前記透明基板側からの露光を行うとともに前記フォトリソグラフィ層の上側に配される他方のマスクを

用いて前記フォトレジスト層の上側からの露光を行ってパターン化する工程と、これによりパターン化されたフォトレジスト層をマスクとして当該絶縁材料の堆積層と前記チャンネル形成層の堆積層とを選択的にエッチングする工程とを有している、ことを特徴とすることができる。

【0021】また、前記第5工程の後に、前記島状のチャンネル形成層の少なくとも側面を覆う保護層を形成する工程を有していることを特徴とすることもできる。

【0022】また、本発明によれば、ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層と、該チャンネル形成層に光が侵入するのを防止する遮光膜とを有してなる薄膜トランジスタであって、前記チャンネル形成層が前記遮光膜をマスクとして用いたフォトリソグラフィの処理により形成されたものである薄膜トランジスタが提供される。

【0023】このような薄膜トランジスタによれば、チャンネル形成層と遮光膜とが自己整合されているので、チャンネル形成層に光励起キャリアによる漏れ電流が生じるのを防止するとともに明るい表示を得ることができる。

【0024】また、本発明によれば、ゲート電極と、ドレイン電極と、ソース電極と、チャンネル形成層とを有してなる薄膜トランジスタであって、前記ゲート電極が遮光性導電材料からなり、前記チャンネル形成層が前記ゲート電極をマスクとして用いたフォトリソグラフィの処理を用いて形成されたものである薄膜トランジスタが提供される。

【0025】このような薄膜トランジスタによっても、チャンネル形成層と遮光膜とが良く自己整合されているので、チャンネル形成層に光励起キャリアによる漏れ電流が生じる可能性が少ないし、明るい表示を得ることができる。

【0026】また、本発明によれば、ゲート電極、ドレイン電極、ソース電極、チャンネル形成層及び該チャンネル形成層に光が侵入するのを防止する遮光膜を有してなる薄膜トランジスタと、前記ドレイン電極及び前記ソース電極の何れか一方に接続された画素電極とを有する液晶表示パネルであって、前記チャンネル形成層が前記遮光膜をマスクとして用いたフォトリソグラフィにより形成されたものである液晶表示パネルが提供される。

【0027】このような液晶表示パネルによれば、バックライトの影響によりチャンネル形成層に漏れ電流が生じることがなく、優れた画像品質を得ることができる。

【0028】また、本発明によれば、ゲート電極、ドレイン電極、ソース電極及びチャンネル形成層を有してなる薄膜トランジスタと、前記ドレイン電極及び前記ソース電極の何れか一方に接続された画素電極とを有する液晶表示パネルであって、前記ゲート電極が遮光性導電材料からなり、前記チャンネル形成層が前記ゲート電極を

マスクとして用いたフォトリソグラフィの処理を用いて形成されたものである液晶表示パネルが提供される。

【0029】この液晶表示パネルにおいても、前記液晶表示パネルと略同様の効果を得ることができる。

【0030】

【発明の実施の形態】以下、本発明の実施例を、添付図面を参照して詳細に説明する。

【0031】図1は、本発明による薄膜トランジスタの製造方法の第1実施例をトップゲート型TFTに適用して製造された液晶表示パネルの1画素に対応する部分を概念的に示す平面図であり、図2は該第1実施例の製造方法における幾つかの工程を図1のI-I'線に沿う断面として示す説明図である。

【0032】この第1実施例が適用された液晶表示パネル10は、当該パネルの背面側に配置される透明基板上に絶縁層等を介在させて形成されてマトリクス状に配置された多数の画素電極12を有している。各画素電極12には、当該画素電極を駆動するための薄膜トランジスタ(TFT)14が隣接して設けられており、このTFT14は、当該液晶表示パネル10の行方向に延びるゲートライン16と列方向に延びるソースライン17とに結合され、これら両ラインに印加される信号により画素情報に応じて駆動されるようになっている。尚、図示されていないが、この液晶表示パネル10は、上記透明基板及び図1に示す各部を含んでなる構造体に対し液晶材料を挟んで対向配置された(即ち、パネル前面側に配置された)透明保護基板等を更に有し、背面側からバックライトにより照明すると共に、上記透明保護基板に設けられる透明共通電極と上記各画素電極との間の電圧を上記液晶材料に印加することにより画像を表示するようになっている。

【0033】以下、上記薄膜トランジスタ14の製造方法を、図2を参照して更に詳細に説明する。尚、以下の説明においては、場合により、図2における上側を前面側、及び同図における下側を背面側と称する。

【0034】先ず、ガラス又は石英等の透明材料からなる基板20を用意する。次に、この透明基板20の上側表面全体に、クロム等の非透光材料からなる膜を例えばスパッタリングにより一様な厚さに形成する。この非透光材料膜は第1のフォトリソマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより、形成されるべき薄膜トランジスタ14に対応する位置に遮光膜21を各々形成する(図2のa)。このようにして、基板20上には平面視略矩形の多数の遮光膜21がマトリクス状に形成される。

【0035】次に、上記遮光膜21が形成された基板20の上側全面にSiO₂等からなる絶縁層22を例えばプラズマCVD(化学気相成長)法により一様な厚さに形成し、斯様にして形成された絶縁層22上にITO等の透明導電材料からなる層を例えばスパッタリングによ

り一定の厚さに形成する。この透明導電材料層は第 2 のフォトマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより画素電極 12、各画素電極の一部であるドレイン電極 12a、ソースライン 17、及び各ソースラインと一体的なソース電極 17a が形成される（図 2 の b）。次いで、図 2 の b に示す工程において得られた構造体の上面には後の工程のために燐がドーパされる。

【0036】次に、上記構造体の上面全体にアモルファスシリコン（a-Si）等の半導体材料からなるチャンネル形成層 24 と、窒化シリコン（SiN_x）等の絶縁材料からなるゲート絶縁層 26 とが、例えばプラズマ CVD 法により順次形成される。尚、この際に、上記チャンネル形成層 24 における前記画素電極 12、ドレイン電極 12a、ソースライン 17 及びソース電極 17a との境界部分には上記のドーパされた燐が拡散移動し、これにより例えば n⁺a-Si 膜が形成されて、チャンネル形成層 24 とドレイン及びソース電極 12a 及び 17a との間に良好なオーミックコンタクトが得られるようになる。次に、ゲート絶縁層 26 の上面にフォトレジスト層 28 が塗布形成される。このフォトレジスト層 28 は、前記遮光膜 21 をマスクとし基板 20 側からの光により露光される。斯様にして背面側から露光されたフォトレジスト層 28 は、次いで現像処理され、結果として上記遮光膜 21 に対応する領域 28' だけがゲート絶縁層 26 上に残存される。次に、フォトレジスト層 28' をマスクとして用い、既知のエッチング法によりゲート絶縁層 26 及びチャンネル形成層 24 を選択的にエッチングして、チャンネル形成層 24 及びゲート絶縁層 26 を含む島状領域 30 を形成する（図 2 の d）。この場合に各島状領域 30 の頂部に残存するフォトレジスト層 28' は次いで既知の方法により剥離除去される。

【0037】次に、全面に窒化シリコン等の絶縁材料からなる絶縁層 32 を形成する。この絶縁層 32 は、第 3 のフォトマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより該絶縁層 32 には前記画素電極 12 を露出させる窓 32a が各々形成される（図 2 の e）。

【0038】次に、全面にアルミニウム等からなる金属層を例えばスパッタリングにより一定の厚さに形成する。この金属層は、第 4 のフォトマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより絶縁層 32 上に、前記島状領域 30 の上方に各々位置するゲート電極 16a と、各行のゲート電極 16a に共通に接続されたゲートライン 16 とが各々形成される（図 2 の f）。かくして、ドレイン及びソース電極 12a 及び 17a、チャンネル形成層 24、ゲート絶縁層 26 及び 32、並びにゲート電極 16a を有してなる TFT 14 が得られる。

【0039】更に、図 2 の f の工程で得られた構造体に

は全面に保護膜及び／又は配向膜等が形成されるが、これら工程は既知であるので詳細な説明は省略する。

【0040】上記第 1 実施例による製造方法によれば、チャンネル形成層 24 を含む島状領域 30 を形成する際に遮光膜 21 をフォトマスクとして使用して背面側からの露光を行うため、従来の製造方法における表面側からの露光の場合のように別のフォトマスクが必要とされず、製造工程が簡略化される。また、遮光膜 21 をフォトマスクとして使用する結果、遮光膜 21 及びチャンネル形成層 24 の形状及び位置が基板 20 に垂直な方向に見て略完全に一致する（即ち、自己整合される）ので、バックライトの光がチャンネル形成層 24 に侵入して光励起キャリアを発生させる恐れが殆ど無い。従って、この製造方法により製造された液晶表示パネル 10 によれば、バックライトの影響を受けることの少ない良好な画像品質を得ることができる。また、かかる自己整合によって、遮光膜 21 はチャンネル形成層 24 に対して無駄に大きく形成されることはなく、バックライトの光のチャンネル形成層 24 への侵入を効率良く遮断するとともに先述したような開口率等の低下を抑えることができる。

【0041】次に、上記第 1 実施例の変形例を図 3 を参照して説明する。

【0042】この変形例は、前記島状領域 30 全体を絶縁層 32 により覆う代わりに、島状領域 30 におけるチャンネル形成層 24 の側面を絶縁化することによって該チャンネル形成層の側面とゲート電極 16a のパターンとの接触を防止しようとするもので、図 2 に示した工程とは下記の点で相違する。

【0043】即ち、図 2 の d の工程の後、図 3 の e' に示すように、既知の方法でプラズマ酸化処理を行うことによりチャンネル形成層 24 の側面を酸化して SiO₂ からなる絶縁膜 24a を形成する。次いで、フォトレジスト層 28' を除去する。尚、このフォトレジスト層 28' は上記プラズマ酸化処理の前に除去してもよい。

【0044】次に、全面にアルミニウム等からなる金属層を例えばスパッタリングにより一定の厚さに形成し、第 4 のフォトマスクを用いた既知のフォトリソグラフィにより該金属層をパターン化することにより、ゲート絶縁層 26 上にゲート電極 16a' 及びゲートパターン 16 を形成する。

【0045】この変形例によれば、第 1 実施例における絶縁層 32 を設ける必要はなく、チャンネル形成層 24 とゲート電極 16a' との間には単一のゲート絶縁層 26 のみしか存在しないので、製造工程がより簡略化され、安価になる。

【0046】次に、本発明による薄膜トランジスタの製造方法をボトムゲート型 TFT に適用した場合の第 2 実施例を説明する。

【0047】図 4 は、この第 2 実施例における幾つかの

工程を図 2 と同様に示す説明図である。先ず、ガラス又は石英等からなる透明基板 120 の上側表面全体に、遮光性導電材料、例えばアルミニウム等の金属からなる層を例えばスパッタリングにより一様な厚さに形成する。この金属層は第 1 のフォトマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより、ゲート電極 116 a と、これらゲート電極と一体的なゲートライン 116 (図 5 参照) とを形成する (図 4 の a)。

【0048】次に、上記ゲート電極 116 a 及びゲートライン 116 が形成された基板 120 の上側全面に SiO₂ 等からなるゲート絶縁層 122 を例えばプラズマ CVD 法により一様な厚さに形成し、斯様にして形成されたゲート絶縁層 122 上に ITO 等の透明導電材料からなる層を例えばスパッタリングにより一定の厚さに形成する。この透明導電材料層は第 2 のフォトマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより画素電極 112、各画素電極の一部であるドレイン電極 112 a、ソースライン 117、及び各ソースラインと一体的なソース電極 117 a が形成される (図 4 の b)。次いで、図 4 の b に示す工程において得られた構造体の上面には後の工程のために燐がドーブされる。

【0049】次に、上記構造体の上面全体にアモルファスシリコン (a-Si) 等の半導体材料からなるチャンネル形成層 124 と、窒化シリコン (SiN_x) 等の絶縁材料からなる絶縁層 126 とが、例えばプラズマ CVD 法により順次形成される。尚、この際に、上記チャンネル形成層 124 における前記画素電極 112、ドレイン電極 112 a、ソースライン 117 及びソース電極 117 a との境界部分には上記のドーブされた燐が拡散移動し、これにより例えば n⁺a-Si 膜が形成されて、チャンネル形成層 124 とドレイン及びソース電極 112 a 及び 117 a との間に良好なオーミックコンタクトが得られるようになる。次に、絶縁層 126 の上面にフォトレジスト層 128 が塗布形成される。このフォトレジスト層 128 は、前記ゲート電極 116 a 及びゲートライン 116 を一方のマスクとして基板 120 側からの (即ち背面側からの) 光により露光されると共に、更にゲート電極 116 a の長さ方向と直交する方向 (図 4 の左右方向) に延びる所定の遮光縞を備える簡単な構成の第 3 (他方) のフォトマスクを使用して図における上方側からの (即ち、パネル前面側からの) 光により露光される。

【0050】図 5 は上記一方及び他方のマスクの形態を平面図にて概略的に示しており、ゲート電極 116 a 及びゲートライン 116 による一方のマスクと他方のマスク 200 とが重なる領域 (クロスハッチ部分) が、形成すべきチャンネル形成層の領域となることを表している。つまり、他方のマスク 200 は、ゲート電極 116 a の部分すなわち当該チャンネル形成層の領域だけは上方側からの光により露光させないパターンを持つ必要が

ある。本例では、マスク 200 は、ゲートライン 116 の領域を全て上方側からの光により露光させるようなマスクパターンを有するものであり、このパターンは、それぞれゲートライン 116 に沿いこれをカバーする光透過性の直線的帯状部 201 とこれに交互配置される遮光性の直線的帯状部 202 とからなるという極めて簡単なもので済む。図 5 から分かるように、このマスク 200 は、単一方向 (図 5 の上下方向) のみの位置合わせで良いので、工程の簡素化に寄与することになる。

【0051】斯様にして露光されたフォトレジスト層 128 は、次いで現像処理され、結果として上記ゲート電極 116 a に対応する領域 128' だけが絶縁層 126 上に残存される。次に、フォトレジスト層 128' をマスクとして用い、既知のエッチング法により絶縁層 126 及びチャンネル形成層 124 を選択的にエッチングして、チャンネル形成層 124 及び絶縁層 126 を含む島状領域 130 を形成する (図 4 の d)。この場合に各島状領域 130 の頂部に残存するフォトレジスト層 128' は次いで既知の方法により剥離除去される。

【0052】次に、全面に窒化シリコン等の絶縁材料からなる保護層 132 を形成する。この保護層 132 は、第 4 のフォトマスクを用いた既知のフォトリソグラフィによりパターン化し、これにより該保護層 132 には前記画素電極 112 を露出させる窓 132 a が各々形成される (図 4 の e)。次いで、既知の方法により前記各ゲートラインの端子部分が露出される。かくして、ドレイン及びソース電極 112 a 及び 117 a、チャンネル形成層 124、ゲート絶縁層 122、並びにゲート電極 116 a を有してなる TFT 114 が得られる。

【0053】更に、図 4 の e の工程で得られた構造体には全面に配向膜等が形成されるが、これら工程は既知であるので詳細な説明は省略する。

【0054】上記第 2 実施例による製造方法によれば、チャンネル形成層 124 を含む島状領域 130 を形成する際にゲート電極 116 a をフォトマスクとして用い裏面側から露光を行うため、ゲート電極 116 a 及びチャンネル形成層 124 の形状及び位置が、基板 120 に垂直な方向に見て、少なくとも対向する 1 対の辺 (図 5 の 130 A, 130 B。本例では辺 130 C も) に関しては略完全に一致する (即ち、自己整合される) ので、バックライトの光がチャンネル形成層 124 に侵入して光励起キャリアを発生させる恐れが少ない。従って、この製造方法により製造された液晶表示パネルによれば、バックライトの悪影響を受けることの少ない良好な画品質を得ることができる。また、かかる自己整合によって、バックライトの光のチャンネル形成層への侵入を効率良く遮断するとともに先述したような開口率等の低下を相当抑えることができる。

【0055】尚、上記第 2 実施例の図 4 の c ~ e に示す工程において、絶縁層 126 を形成せずに保護層 132

だけを形成するようにしてもよい。

【0056】また、上記第2実施例では、背面側の一方マスク（ゲート電極等）と正面側の他方マスクとを用いて島状領域130を形成しているが、図4のcの工程において当該一方のマスクのみで当該ゲート電極等に対応する形状（平面図上）にチャンネル形成層をパターン化しておき、その後の図4のeの工程において保護層132の窓132aの形成と同時に当該チャンネル形成層を最終的に島状にパターン化するようにしてもよい。この場合、チャンネル形成層の島状のパターン化後には当該チャ

ネル形成層の側面は露出されることになるが、かかる露出側面に対して図3において述べたような酸化処理又は窒化処理等による絶縁化処理を施すのが好ましい。また、もとよりチャンネル形成層は島状に形成しなくとも最低限の機能を果たすことはできるので、上述の如き島状のパターン化は必須ではない。但し、耐リーク電流等のTFTの性能面から見れば、チャンネル形成層を島状にすることが望ましい。

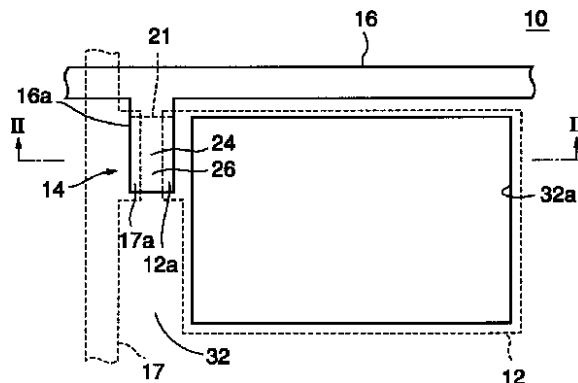
【0057】また、上記各実施例においては、基板上に直接、遮光膜やゲート電極を形成するようにしている

【図面の簡単な説明】

【図1】図1は、本発明による薄膜トランジスタの製造方法の第1実施例により製造された薄膜トランジスタを備える液晶表示パネルの一部の概略平面図である。

【図2】図2は、同第1実施例における幾つかの工程を 30 図1のII-II線に沿う断面として示す工程説明図である。

【図1】



【図3】図3は、同第1実施例の変形例における幾つかの工程を示す工程説明図である。

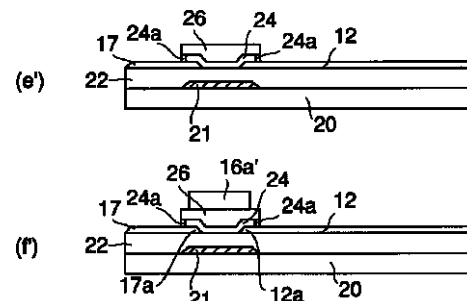
【図4】図4は、本発明による薄膜トランジスタの製造方法の第2実施例における幾つかの工程を断面として示す工程説明図である。

【図5】図5は、本発明による薄膜トランジスタの製造方法の第2実施例において使用されるマスクの形態を示す概略平面図である。

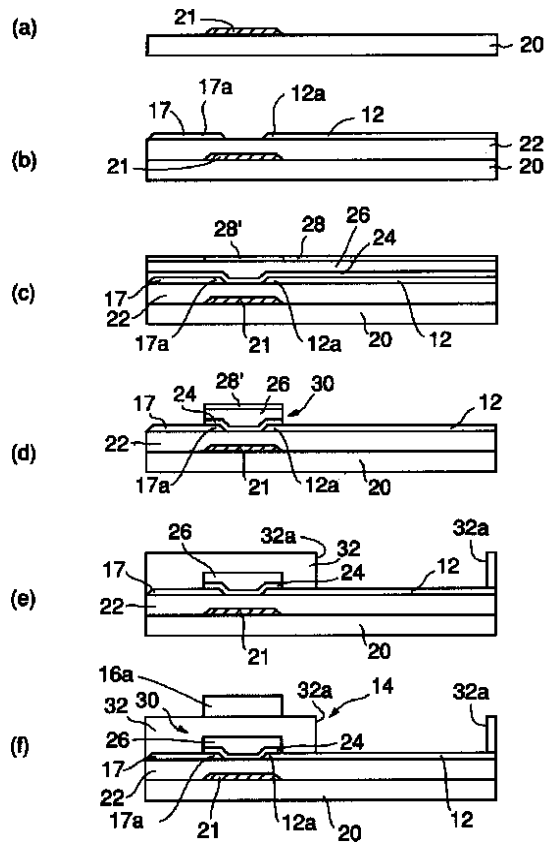
【符号の説明】

- 10...液晶表示パネル
- 12、112...画素電極
- 12a、112a...ドレイン電極
- 14、114...薄膜トランジスタ
- 16、116...ゲートライン
- 16a、116a...ゲート電極
- 17、117...ソースライン
- 17a、117a...ソース電極
- 20、120...透明基板
- 21...遮光膜
- 22...絶縁層
- 24、124...チャンネル形成層
- 26...ゲート絶縁層
- 28、128...フォトリソ層
- 30、130...島状領域
- 32、132...保護層
- 122...ゲート絶縁層
- 126...絶縁層
- 200...マスク
- 201...光透過性直線的帯状部
- 202...遮光性直線的帯状部
- 130A、130B、130C...ゲート電極と整合されるチャンネル形成層の側部

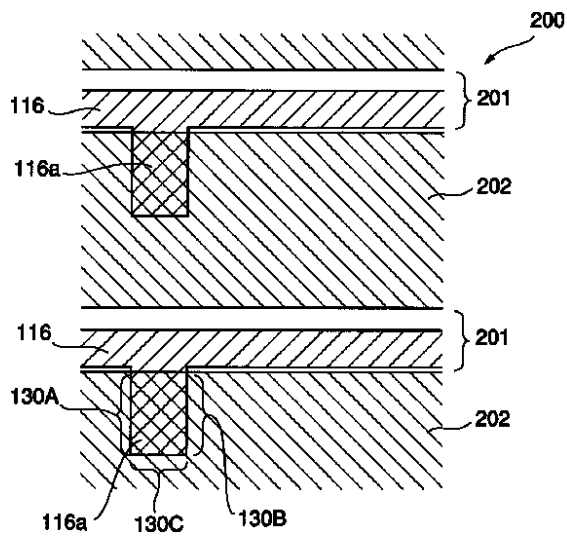
【図3】



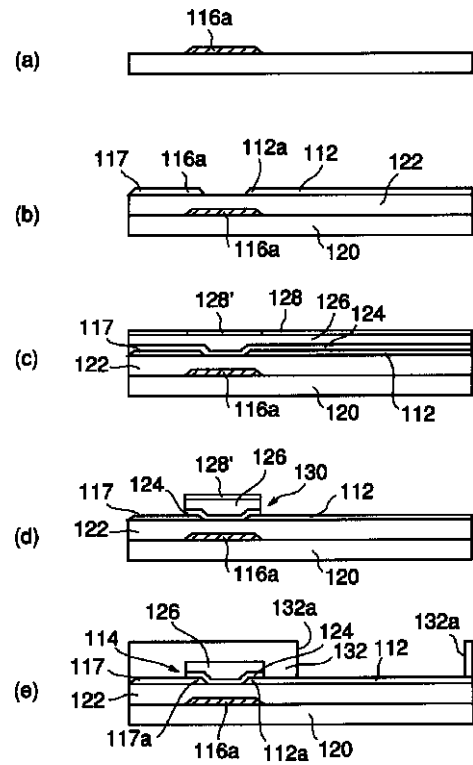
【図 2】



【図 5】



【図 4】



フロントページの続き

(72)発明者 湯川 禎三

兵庫県神戸市西区高塚台 4 丁目 3 番 1 フ
ィリップスモバイルディスプレイシステム
ズ神戸株式会社内

F ターム(参考) 2H092 JA28 JA34 JA37 JB54 MA13

NA16 NA27

5F110 AA16 AA21 BB01 CC04 CC06

DD02 DD03 DD13 EE03 EE44

FF03 FF09 FF12 FF25 FF30

GG02 GG15 GG45 HJ16 HK07

HK25 HK33 NN02 NN24 NN35

NN46 NN54 QQ09 QQ12

专利名称(译)	制造薄膜晶体管的方法，薄膜晶体管和使用这种制造方法制造的液晶显示板		
公开(公告)号	JP2002343970A	公开(公告)日	2002-11-29
申请号	JP2001139552	申请日	2001-05-10
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	湯川 禎三		
发明人	湯川 禎三		
IPC分类号	G02F1/1368 H01L21/336 H01L21/77 H01L21/84 H01L27/12 H01L29/786		
CPC分类号	H01L29/78633 H01L29/66757		
FI分类号	G02F1/1368 H01L29/78.619.B H01L29/78.616.N H01L29/78.616.L H01L29/78.627.C		
F-TERM分类号	2H092/JA28 2H092/JA34 2H092/JA37 2H092/JB54 2H092/MA13 2H092/NA16 2H092/NA27 5F110/AA16 5F110/AA21 5F110/BB01 5F110/CC04 5F110/CC06 5F110/DD02 5F110/DD03 5F110/DD13 5F110/EE03 5F110/EE44 5F110/FF03 5F110/FF09 5F110/FF12 5F110/FF25 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG45 5F110/HJ16 5F110/HK07 5F110/HK25 5F110/HK33 5F110/NN02 5F110/NN24 5F110/NN35 5F110/NN46 5F110/NN54 5F110/QQ09 5F110/QQ12 2H192/AA24 2H192/CB03 2H192/CB06 2H192/CB82 2H192/CC75 2H192/EA03 2H192/EA15 2H192/HA36 2H192/HA47		
其他公开文献	JP5187994B2		
外部链接	Espacenet		

摘要(译)

(带更正) 要解决的问题：提供一种制造具有少量步骤的薄膜晶体管的方法，该方法可以基本上消除光进入薄膜晶体管中的沟道形成层的风险。在透明基板上形成遮光膜的第一步骤，在其上形成有遮光膜的透明基板上形成绝缘层的第二步骤，以及在绝缘层上的漏极的第二步骤。形成电极12a和源电极17a的第三步骤，在其上形成有漏电极和源电极的绝缘层22上形成沟道形成层24的第四步骤，以及作为遮光膜的沟道形成层24。第五步骤是基于第二透明基板20侧的曝光，使用21作为掩模，通过光刻法形成岛状，在岛状沟道形成层24上隔着栅极绝缘层26、32形成栅电极16a。并形成第六步。

