

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2001 - 255851

(P2001 - 255851A)

(43)公開日 平成13年9月21日 (2001.9.21)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-コ-ド (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 2
G 0 2 F 1/133	550	G 0 2 F 1/133	2 H 0 9 3
	1/1368	G 0 9 F 9/30	5 C 0 0 6
G 0 9 F 9/30	338	G 0 9 G 3/20	5 C 0 8 0
G 0 9 G 3/20	611		5 C 0 9 4

審査請求 未請求 請求項の数 5 O L (全 7 数) 最終頁に続く

(21)出願番号 特願2000 - 64433(P2000 - 64433)

(22)出願日 平成12年3月9日 (2000.3.9)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 松浪 将仁

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 100084364

弁理士 岡本 宜喜

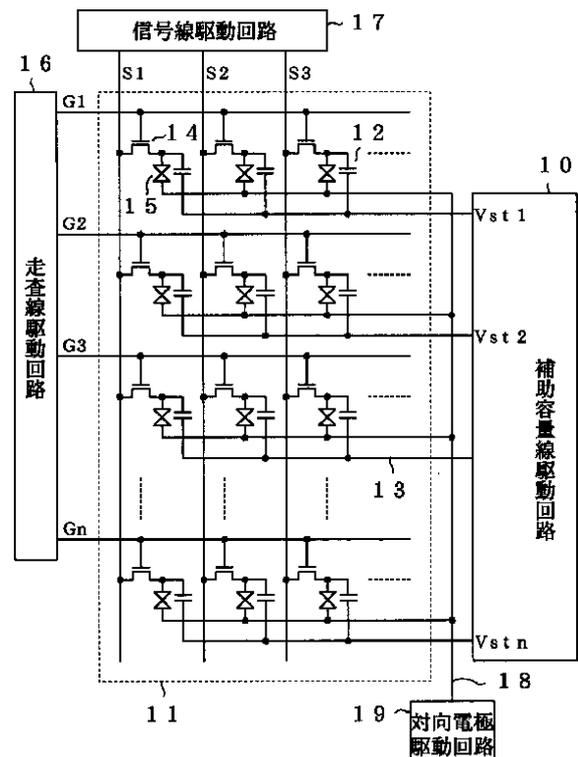
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 低温ポリシリコンを用いた液晶表示装置において、低電力化と信頼性の向上を図ること。

【解決手段】 トランジスタ14、液晶セル15、及び補助容量12からなる画素をマトリクス状に配設した液晶パネルにおいて、走査線駆動回路16から選択された走査線Gに対してゲート信号を与え、信号線駆動回路17から信号線Sを介して表示信号を与える。また補助容量線駆動回路10を設け、各走査線の補助容量12に対してフレーム毎に極性が反転する電圧を供給する。こうするとトランジスタ14の出力電圧の振幅は、補助容量12の影響を受けて増加する。このため信号線駆動回路17の出力電圧を低減でき、低温ポリシリコンを用いた回路素子の信頼性を向上することができる。



【特許請求の範囲】

【請求項1】 第1の基板に複数の走査線及び複数の信号線を設け、前記走査線と前記信号線との交差部にスイッチング素子を設け、前記スイッチング素子の出力端に接続された画素電極と第2の基板に形成された対向電極との間に液晶セルを配設し、前記スイッチング素子の出力端に前記液晶セルに対する補助容量となるコンデンサを接続した表示部と、
前記表示部の各走査線を順次に走査し、1水平期間毎に1行分の表示信号を液晶セルに与えるためのタイミングを制御する走査線駆動回路と、
前記走査線駆動回路により選択された1行分の液晶セルに画素電圧を印加するための表示信号を出力する信号線駆動回路と、
各液晶セルの対向電極に対向電圧を与える対向電極駆動回路と、
同一走査線の液晶セルの補助容量のコンデンサに対して、フレーム周期に同期して電圧が変化する補助容量駆動電圧を与える補助容量駆動回路と、を具備することを特徴とする液晶表示装置。

【請求項2】 前記表示部、前記走査線駆動回路、前記信号線駆動回路、前記補助容量駆動回路、前記対向電極駆動回路は、同一の液晶パネルに形成されたことを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記走査線駆動回路、前記信号線駆動回路、前記補助容量駆動回路、前記対向電極駆動回路の内少なくとも1回路は、前記スイッチング素子と同一プロセスの低温ポリシリコンで形成したことを特徴とする請求項2記載の液晶表示装置。

【請求項4】 前記表示部は、前記液晶セル単位で外光の反射率を制御して画像を表示する反射型であることを特徴とする請求項1～3のいずれか1項記載の液晶表示装置。

【請求項5】 前記補助容量駆動回路は、同一走査線の液晶セルの補助容量のコンデンサに対して、当該走査線のゲート信号の立ち下がり直後に前記表示信号の電圧極性と同方向にレベルが変化する電圧を補助容量駆動電圧として出力することを特徴とする請求項1～4のいずれか1項記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、低温ポリシリコンを用いた液晶パネルに対して信号線電圧を低減した液晶表示装置に関する。

【0002】

【従来の技術】近年、低温ポリシリコンを用いた液晶表示装置は、軽量薄型といった点から注目され、様々な機器の表示装置として実用化されている。図4は低温ポリシリコンを用いた従来の液晶表示装置の回路構成図である。点線部で示す表示領域11は、透明基板を用いてア

クティブマトリクス液晶パネル上に形成され、画像を表示する領域である。この液晶パネルは走査線G1、G2、G3・・・Gnによって走査され、信号線S1、S2、S3・・・によって表示信号が与えられる。

【0003】第1の透明基板に形成された走査線G1、G2・・・Gnと信号線S1、S2・・・との交差部にトランジスタ14が配置される。トランジスタ14は第1の透明基板上に低温ポリシリコンを用いて形成された薄膜トランジスタ(TFT)であり、そのゲートは走査線Gに接続され、ソースは信号線Sに接続される。各トランジスタ14のドレインに接続された画素電極部に液晶セル15が配置される。また各トランジスタ14のドレインに補助容量12の一端が接続され、その他端は共通の補助容量線13に接続される。

【0004】走査線駆動回路16は各走査線G1、G2・・・Gnを順次に走査して1水平期間毎に1行分の画素列を選択する。信号線駆動回路17は各信号線S1、S2・・・を通して表示信号を出力し、1水平期間内で走査線駆動回路16により選択された1行分の液晶セル15に対してトランジスタ14を介して画素電圧を与える。また各液晶セル15を挿んで対向電極18とその配線ラインが第2の透明基板に形成される。対向電極駆動回路19は対向電極18を介して全ての液晶セルに共通の対向電圧を印加する。

【0005】従来の液晶パネルの補助容量12の他端は補助容量線13を通して電源回路の固定電圧出力端又は回路アースに接続されている。こうして表示信号と対向電圧の差に等しい駆動電圧が画素電圧として夫々の液晶セル15に印加され、液晶セル15の光学特性が制御される。

【0006】以上のトランジスタ14、走査線駆動回路16、信号線駆動回路17は、液晶パネルのTFTアレイ基板となる第1の透明基板に低温ポリシリコンを用いて形成されている。

【0007】

【発明が解決しようとする課題】図5は、図4に示す従来の液晶表示装置の各画素(液晶セル)に印加される電圧波形図である。同図において、パルス状の信号Gsigは走査線駆動回路16から各走査線Gi(i=1～n)に出力されるゲート信号であり、1行分の各画素の選択時には電圧がVghとなり、非選択時には電圧がVglに保持される。電圧Vcomは対向電極駆動回路19の出力する対向電圧であり、ここでは直流電圧が用いられる。また太い実線で示す出力電圧Vdはトランジスタ14のドレイン電圧を示し、液晶セル15の画素電極に印加される。出力電圧Vdはフレーム周期で出力レベルが対向電圧Vcomを中心に正及び負側に変化する。トランジスタ14のゲートの選択時は、当該走査線上にある液晶セル15は、信号線を介して供給される信号電圧Vsigに充電されるが、トランジスタ14の寄生容量であるドレイ

ン - ゲート間の容量 (図示せず) の影響で、ゲート信号 G_{sig} が V_{gh} から V_{gl} に変化したとき、出力電圧 V_d が V_{sig} より更に V_{pt} だけ低くなる。こうして、対向電圧 V_{com} と出力電圧 V_d の差の電圧 V_{dl} が駆動電圧 (画素電圧) として液晶セル 15 に印加される。

【 0008 】 図 6 は液晶セルの駆動電圧 V_{dl} と透過率との相関を示す特性図である。同図より、液晶セルを白から黒まで状態を変化させるためには、閾値電圧 V_{dl0} 以上の駆動電圧を必要とする。また、液晶セルは交流駆動が必要なので、図 5 に示すように、信号電圧 V_{sig} の振幅 V_{spp} は駆動電圧 V_{dl} の 2 倍の電圧が必要となる。その結果、信号線 S に出力すべき電圧振幅が大きくなり、液晶表示装置の消費電力が大きくなってしまふという課題があった。更に、一般的に低温ポリシリコンで形成された回路素子に大きな電力を消費させると、信頼性が低下するという問題点もあった。

【 0009 】 本発明は、このような従来の問題点に鑑みてなされたものであって、信号線の電圧振幅を小さくすることにより、液晶表示装置の消費電力を少なくすると共に、その結果として低温ポリシリコンで形成された液晶パネル上の回路素子の信頼性を向上させることを目的とする。

【 0010 】

【課題を解決するための手段】 本願の請求項 1 の発明は、第 1 の基板に複数の走査線及び複数の信号線を設け、前記走査線と前記信号線との交差部にスイッチング素子を設け、前記スイッチング素子の出力端に接続された画素電極と第 2 の基板に形成された対向電極との間に液晶セルを配設し、前記スイッチング素子の出力端に前記液晶セルに対する補助容量となるコンデンサを接続した表示部と、前記表示部の各走査線を順次に走査し、1 水平期間毎に 1 行分の表示信号を液晶セルに与えるためのタイミングを制御する走査線駆動回路と、前記走査線駆動回路により選択された 1 行分の液晶セルに画素電圧を印加するための表示信号を出力する信号線駆動回路と、各液晶セルの対向電極に対向電圧を与える対向電極駆動回路と、同一走査線の液晶セルの補助容量のコンデンサに対して、フレーム周期に同期して電圧が変化する補助容量駆動電圧を与える補助容量駆動回路と、を具備することを特徴とする。

【 0011 】 本願の請求項 2 の発明は、請求項 1 の液晶表示装置において、前記表示部、前記走査線駆動回路、前記信号線駆動回路、前記補助容量駆動回路、前記対向電極駆動回路は、同一の液晶パネルに形成されたことを特徴とする。

【 0012 】 本願の請求項 3 の発明は、請求項 2 の液晶表示装置において、前記走査線駆動回路、前記信号線駆動回路、前記補助容量駆動回路、前記対向電極駆動回路の内少なくとも 1 回路は、前記スイッチング素子と同一プロセスの低温ポリシリコンで形成したことを特徴とす

る。

【 0013 】 本願の請求項 4 の発明は、請求項 1 ~ 3 のいずれか 1 項の液晶表示装置において、前記表示部は、前記液晶セル単位で外光の反射率を制御して画像を表示する反射型であることを特徴とする。

【 0014 】 本願の請求項 5 の発明は、請求項 1 ~ 4 のいずれか 1 項の液晶表示装置において、前記補助容量駆動回路は、同一走査線の液晶セルの補助容量のコンデンサに対して、当該走査線のゲート信号の立ち下がり直後に前記表示信号の電圧極性と同方向にレベルが変化する電圧を補助容量駆動電圧として出力することを特徴とする。

【 0015 】

【発明の実施の形態】 (実施の形態 1) 本発明の実施の形態 1 における液晶表示装置について、図 1 ~ 図 3 を用いて説明する。図 1 は本実施の形態における液晶表示装置の回路構成図であり、従来の液晶表示装置と同一部分は同一の番号を付けて説明する。

【 0016 】 点線部で示す表示領域 11 は、所定の画像を複数の画素で表示する表示部であり、第 1 及び第 2 の透明基板を用いてアクティブマトリクス液晶パネル上に形成される。この表示部は走査線 G_1 、 G_2 、 $G_3 \cdots G_n$ によって走査され、信号線 S_1 、 S_2 、 $S_3 \cdots$ によって表示信号が与えられる。

【 0017 】 第 1 の透明基板に形成された走査線 G_1 、 $G_2 \cdots G_n$ と信号線 S_1 、 $S_2 \cdots$ との交差部にトランジスタ (T F T) 14 が配置される。そして各トランジスタ 14 のドレインに接続された画素電極部に液晶セル 15 が配置される。トランジスタ 14 は第 1 の透明基板上に低温ポリシリコンを用いて形成された薄膜トランジスタであり、そのゲートは走査線 G に接続され、ソースは信号線 S に接続される。

【 0018 】 走査線駆動回路 16 は各走査線 G_1 、 $G_2 \cdots G_n$ を順次に走査して 1 水平期間毎に 1 行分の画素列を選択する。信号線駆動回路 17 は各信号線 S_1 、 $S_2 \cdots$ を通して表示信号を出力し、1 水平期間内で走査線駆動回路 16 により選択された 1 行分の液晶セルに対してトランジスタ 14 を介して画素電圧を与える。また各液晶セル 15 を挿んで対向電極 18 とその配線ラインが第 2 の透明基板に設けられている。

【 0019 】 対向電極駆動回路 19 は第 2 の透明基板に形成された対向電極 18 を介して全ての液晶セルに共通の対向電圧 V_{com} を印加する。また各画素に設けられた補助容量 12 はその一端が各トランジスタ 14 のドレインに接続され、他端は走査線毎に異なる補助容量線 13 に接続される。走査線 G_1 に対応した補助容量線 13 は補助容量線駆動回路 10 の第 1 出力端に接続され、走査線 G_2 に対応した補助容量線 13 は補助容量線駆動回路 10 の第 2 出力端に接続される。以下も同様に接続される。そして走査線 $G_1 \sim G_n$ に対応して異なるタイミン

グで補助容量駆動電圧 $V_{st1} \sim V_{stn}$ が補助容量線駆動回路10の第1出力端～第n出力端から夫々出力されるようにしている。

【0020】液晶セル15のスイッチング素子であるトランジスタ14は勿論のこと、走査線駆動回路16、信号線駆動回路17、補助容量線駆動回路10の少なくとも1回路又は全ての回路は、低温ポリシリコンを用いて第1の透明基板に形成され、TFTアレイ基板が構成される。ここでアレイ基板と第2の透明基板との間隙に液晶を充填したパネルを液晶パネルという。

【0021】図2は本実施の形態による液晶表示装置の動作を示すタイミング図である。図2(a)は各走査線 $G_1, G_2 \dots$ から出力されるゲート信号 $G_{sig1}, G_{sig2} \dots$ を示し、図2(b)は補助容量線駆動回路10から出力される補助容量線駆動電圧 $V_{st1}, V_{st2} \dots$ の変化を示す。ゲート信号 $G_{sig1}, G_{sig2}, \dots$ は図1の走査線駆動回路16から出力され、走査線を選択するパルスであり、1フレームの繰り返し周期を有している。ゲート信号 G_{sig} の電圧は1行分の各画素の選択時には電圧 V_{gh} になり、非選択時には電圧 V_{gl} に保持される。補助容量線駆動電圧 $V_{st1}, V_{st2} \dots$ は V_{st} の振幅を持った2値の電圧信号であり、補助容量12を介して各液晶セル15の一端に印加される。また走査線 G_1 に対する補助容量線駆動電圧 V_{st1} は、ゲート信号 G_{sig1} が立ち下がった後、少し遅れて振幅が V_{st} だけ変化する。補助容量線駆動電圧 $V_{st2} \dots$ についても同様に振幅が変化する。

【0022】図3は本実施の形態の液晶表示装置の各画素(液晶セル)に印加される電圧の波形図である。同図に示すゲート信号 G_{sig} は走査線駆動回路16から選択された走査線 $G_i (i=1 \sim n)$ に対して出力される。1行分の各画素の選択時には電圧が V_{gh} となり、非選択時には電圧が V_{gl} になる。直流の対向電圧 V_{com} は対向電極駆動回路19から出力される。トランジスタ14のドレインから出力される出力電圧 V_d は、1フレーム周期で出力レベルが対向電圧 V_{com} を中心に正及び負側に変化する。当該ゲートの選択時は、その走査線上にある液晶セル15は、信号線 S を介して供給される信号電圧 V_{sig} に充電されるが、トランジスタ14の寄生容量であるドレイン-ゲート間の容量 C_{dg} の影響で、ゲート信号 G_{sig} が V_{gh} から V_{gl} に変化したとき、出力電圧 V_d が V_{sig} より更に V_{pt} だけ低くなった電圧に変化する。その後補助容量駆動回路10の補助容量駆動電圧 V_{st} が V_{st} 電圧だけ立ち下がると、 $K \cdot V_{st}$ だけ出力電圧 V_d が更に低下する。こうして、対向電圧 V_{com} と出力電圧 V_d の差の電圧 V_{dl} が液晶セル15の駆動電圧(画素電圧)として印加される。

【0023】なお、上記の定数 K は次の(1)式で与えられる。

$$K = C_{st} / (C_{lc} + C_{st} + C_{dg}) \dots (1) \text{式}$$

C_{st} : 補助容量12の容量

C_{lc} : 液晶セル15の容量

C_{dg} : トランジスタ14のドレイン-ゲート間の寄生容量

【0024】次のフレームで同一走査線の各液晶セル15に表示信号を書き込むときは、当該走査線 G_i の再度の選択時に、当該画素(i, j)の液晶セル15に対して信号線 S_j を介して供給される信号電圧 V_{sig} により充電を行う。図3に示すように、トランジスタ14のドレイン-ゲート間の寄生容量 C_{dg} の影響で、ゲート信号 G_{sig} の電圧が V_{gh} から V_{gl} に変化したとき、出力電圧 V_d が V_{pt} だけ低下する。その後、補助容量駆動回路10の補助容量駆動電圧 V_{st} が V_{st} だけ立ち上がると、現在の電圧から $K \cdot V_{st}$ だけ出力電圧 V_d が上昇する。この後は上昇した電圧が保持され、出力電圧 V_d と対向電圧 V_{com} との差が駆動電圧 V_{dl} として液晶セル15に印加される。このように、液晶パネルが1フレーム周期で交流駆動(反転駆動)される。

【0025】その結果、図3に示すように対向電圧 V_{com} に対して出力電圧 V_d が低くなる場合は、補助容量駆動回路10からの信号により出力電圧 V_d は($V_{sig} + V_{pt}$)より更に $K \cdot V_{st}$ だけ対向電圧 V_{com} に対して低い方向にシフトする。また、対向電圧 V_{com} に対し出力電圧 V_d が高くなる場合は、補助容量駆動回路10からの信号により出力電圧 V_d は($V_{sig} - V_{pt}$)より更に $K \cdot V_{st}$ だけ対向電圧 V_{com} に対して高い方向にシフトする。

【0026】以上のことは、液晶セル15を黒表示するため、駆動電圧 V_{dl} を V_{dl0} より高い値 V_{dl1} に設定した場合、所定の駆動電圧 V_{dl1} に対する信号電圧 V_{sig} の値を小さくできることを意味する。このように、液晶セル15に与える出力電圧 V_d が $K \cdot V_{st}$ だけ対向電圧 V_{com} から離れる方向にシフトするため、本実施の形態における信号線の振幅 V_{spp} は、図5に示す信号線の振幅 V_{spp} より小さくすることができる。

【0027】一般的に消費電力が大きいと低温ポリシリコンの信頼性が低下するが、このような駆動方法によれば、信号線 S の出力電圧を低く抑えることができるので、各液晶セルを駆動する全てのトランジスタ14を初め、信号線駆動回路17に用いられる低温ポリシリコン素子の信頼性を向上することができる。また液晶表示装置全体の低電力化を図ることができる。

【0028】(実施の形態2)次に本発明の実施の形態2における液晶表示装置について説明する。本実施の形態では、液晶パネルを反射型にすることを特徴とする。前述した(1)式から明らかなように、補助容量駆動回路10の出力変化 V_{st} により、出力電圧 V_d が上下にシフトする割合は定数 K に比例するといえる。即ち補助容量12の容量 C_{st} を大きくするほど、出力電圧 V_d のシフト量が大きくなり、信号線振幅 V_{spp} をより小さく

できる効果が得られる。

【0029】一方、反射型の液晶パネルは一般的にその構造上(図示せず)、金属からなる反射電極がアレイ基板全体を覆うため、反射電極と対面する補助容量12の対向面積を1画素領域全体まで大きくとれる。そのため、補助容量12の容量Cstを透過型の液晶パネルより大きくすることが可能となる。この場合、(1)式より出力電圧Vdのシフト量が増え、信号線振幅Vspを一層小さくすることが可能となる。こうすると、液晶表示装置の消費電力を更に低減することができる。特に反射型の液晶パネルの場合は、携帯機器など低電力を要求される分野に適用されるので、その効果は非常に大きいものとなる。

【0030】

【発明の効果】請求項1~3, 5記載の発明によれば、対向電圧に対してスイッチング素子の出力電圧が低くなる場合は、補助容量駆動回路からの信号により、出力電圧を補助容量に比例した値だけ対向電圧に対して低い方向にシフトさせることができる。また対向電圧に対し出力電圧が高くなる場合は、出力電圧を対向電圧に対して高い方向にシフトさせることができる。このため液晶セルを白・黒に変化する電圧に対して信号線の振幅Vspを低くすることが可能となる。従って液晶表示装置の低電力化を図ることができる。

【0031】特に請求項2記載の発明によれば、走査線駆動回路や信号線駆動回路と同一のプロセスを用いて補助容量駆動回路を形成することができ、何ら特別なコストの追加を伴うことなく液晶表示パネルを製造できる。

【0032】特に請求項3記載の発明によれば、一般的に低温ポリシリコン素子は、消費電力が大きいと信頼性を損なう可能性が強くなるが、信号線の電圧を低減できるので、低温ポリシリコン素子で構成した回路の信頼性*

*が向上する。

【0033】また請求項4記載の発明によれば、補助容量値を大きくできるので、信号線振幅を一層小さくすることが可能となる。従って消費電力の低減及び回路素子の信頼性向上を図ることができる。特に反射パネルの場合は、携帯機器など低電力を要求される分野に適用されるので、その効果は非常に大きいものとなる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における液晶表示装置の回路構成図

【図2】実施の形態1の液晶表示装置の動作を示すタイミング図

【図3】実施の形態1の液晶表示装置において、各画素(液晶セル)に印加される電圧波形図

【図4】従来の液晶表示装置の回路構成図

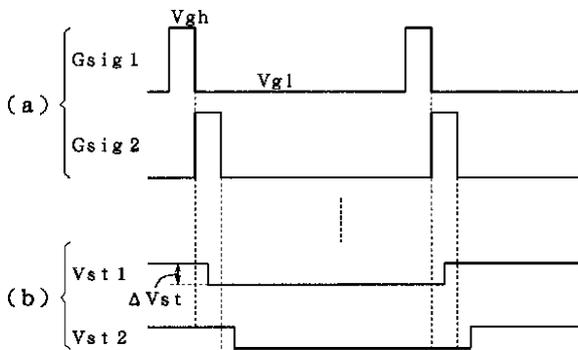
【図5】従来の液晶表示装置において、各画素に印加される電圧波形図

【図6】液晶セルの駆動電圧と透過率の関係を示す特性図

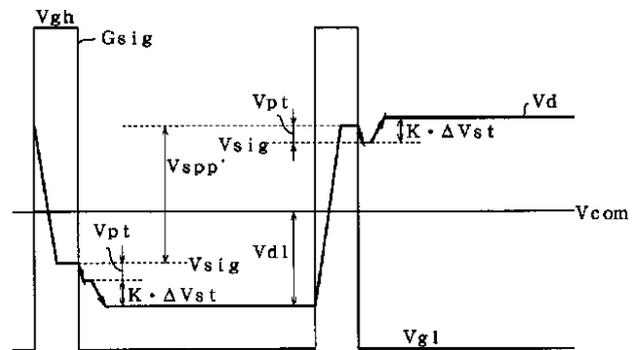
【符号の説明】

- 11 表示領域
- 12 補助容量
- 13 補助容量線
- 14 トランジスタ
- 15 液晶セル
- 16 走査線駆動回路
- 17 信号線駆動回路
- 18 対向電極
- 19 対向電極駆動回路
- G1 ~ Gn 走査線
- S1, S2, S3 信号線
- Vst1 ~ Vstn 補助容量駆動電圧

【図2】



【図3】



Fターム(参考) 2H092 KA04 KA07 KA16 KA18 NA01
NA24 NA25 NA27 PA06
2H093 NA16 NA32 NA33 NA43 NA80
NC09 NC18 NC22 NC25 NC26
NC34 ND35 ND38 ND39 ND49
NE03 NE10
5C006 AA11 AC11 AC25 AF42 AF69
BB28 BC03 BC11 FA46 FA47
5C080 AA10 BB05 DD26 DD29 EE25
FF11 JJ02 JJ04
5C094 AA22 AA31 BA03 BA43 CA19
EA04 FB01

专利名称(译)	液晶表示装置		
公开(公告)号	JP2001255851A	公开(公告)日	2001-09-21
申请号	JP2000064433	申请日	2000-03-09
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	松浪将仁		
发明人	松浪 将仁		
IPC分类号	G02F1/136 G02F1/133 G02F1/1368 G09F9/30 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09F9/30.338 G09G3/20.611.A G09G3/20.624.D G02F1/136.500 G02F1/1368		
F-TERM分类号	2H092/KA04 2H092/KA07 2H092/KA16 2H092/KA18 2H092/NA01 2H092/NA24 2H092/NA25 2H092/NA27 2H092/PA06 2H093/NA16 2H093/NA32 2H093/NA33 2H093/NA43 2H093/NA80 2H093/NC09 2H093/NC18 2H093/NC22 2H093/NC25 2H093/NC26 2H093/NC34 2H093/ND35 2H093/ND38 2H093/ND39 2H093/ND49 2H093/NE03 2H093/NE10 5C006/AA11 5C006/AC11 5C006/AC25 5C006/AF42 5C006/AF69 5C006/BB28 5C006/BC03 5C006/BC11 5C006/FA46 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD29 5C080/EE25 5C080/FF11 5C080/JJ02 5C080/JJ04 5C094/AA22 5C094/AA31 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/FB01 2H192/AA24 2H192/BC72 2H192/CB34 2H192/DA12 2H192/FB02 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZB06 2H193/ZB14 2H193/ZC02 2H193/ZC15 2H193/ZC16 2H193/ZE31 2H193/ZF44 2H193/ZF59 2H193/ZP03 2H193/ZP20		
外部链接	Espacenet		

摘要(译)

解决的问题：在使用低温多晶硅的液晶显示装置中，降低功耗并提高可靠性。在其中每个均包括晶体管，液晶单元和辅助电容器的像素排列成矩阵的液晶面板中，栅极信号被施加到从扫描线驱动电路选择的扫描线G以产生信号。从信号线驱动电路17通过信号线S给出显示信号。此外，提供辅助电容线驱动电路10，并且将每帧极性反转的电压提供给每个扫描线的辅助电容12。然后，在辅助电容12的影响下，晶体管14的输出电压的振幅增加。因此，可以降低信号线驱动电路17的输出电压，并且可以提高使用低温多晶硅的电路元件的可靠性。

