

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4288375号
(P4288375)

(45) 発行日 平成21年7月1日(2009.7.1)

(24) 登録日 平成21年4月10日(2009.4.10)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G01R 31/316 (2006.01)

G01R 31/28 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G01R 31/28 C

G01R 31/28 V

G02F 1/133 550

G09G 3/20 623A

請求項の数 5 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2005-45279 (P2005-45279)
 (22) 出願日 平成17年2月22日(2005.2.22)
 (65) 公開番号 特開2006-47962 (P2006-47962A)
 (43) 公開日 平成18年2月16日(2006.2.16)
 審査請求日 平成17年2月22日(2005.2.22)
 (31) 優先権主張番号 093123009
 (32) 優先日 平成16年7月30日(2004.7.30)
 (33) 優先権主張国 台湾(TW)

(73) 特許権者 501201465
 凌陽科技股▲ふん▼有限公司
 台湾新竹市科学工業園區創新一路19號
 (74) 代理人 100091683
 弁理士 ▲吉▼川 俊雄
 (74) 代理人 100082304
 弁理士 竹本 松司
 (74) 代理人 100088351
 弁理士 杉山 秀雄
 (74) 代理人 100093425
 弁理士 湯田 浩一
 (74) 代理人 100102495
 弁理士 魚住 高博
 (74) 代理人 100112302
 弁理士 手島 直彦

最終頁に続く

(54) 【発明の名称】 テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバ

(57) 【特許請求の範囲】

【請求項1】

テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバであって、前記ソースドライバがテストが出力する一組の制御信号により制御テスト動作を行い、前記制御信号は選択信号を含む前記ソースドライバは、

それぞれがデジタルデータを受け取り並びに該デジタルデータに基づきアナログ出力信号を発生する複数の駆動ユニットと、

少なくとも一つの前述のアナログ出力信号を受け取り並びに前記選択信号に基づきそのうち一つの出力信号をテスト信号として選択し、テスト信号とハイ参考電圧とロー参考電圧を比較し、並びに状態信号を出力し、テスト信号の電圧が前述のハイ参考電圧より低く且つ前述のロー参考電圧より高ければ、前述の状態信号は第一レベルに設定され、該テスト信号がハイ参考電圧より高いか前述のロー参考電圧より低ければ、前述の状態信号は第二レベルと設定される複数のテストユニットと、を備え、

前記テストが前記状態信号により前記ソースドライバが正常か否かを判別し、受信した前記状態信号が前記第一レベルのときは、前記ソースドライバが正常であることを示し、前記状態信号が前記第二レベルのときは、前記ソースドライバが異常であることを示すことを特徴とする、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバ。

【請求項2】

請求項1記載のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソー

スドライバにおいて、各テストユニットが、マルチプレクサ、第 1 比較器、第 2 比較器、判断ユニットを具え、

該マルチプレクサは少なくとも一つの前述のアナログ出力信号を受け取り、並びに前述の選択信号に基づきそのうち一つの出力信号を前述のテスト信号として出力し、

該第 1 比較器は、前述のテスト信号と第 1 参考電圧信号を受け取り並びにテスト信号と前述のハイ参考電圧を比較し、並びに第 1 比較信号を発生し、

該第 2 比較器は、前述のテスト信号と第 2 参考電圧信号を受け取り並びにテスト信号と前述のロー参考電圧を比較し、並びに第 2 比較信号を発生し、

該判断ユニットは、前述の第 1 比較信号と第 2 比較信号を受け取り、前述の状態信号を発生することを特徴とする、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバ。

10

【請求項 3】

請求項 1 記載のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバにおいて、各テストユニットが、マルチプレクサ、比較器、判断ユニットを具え、

該マルチプレクサは複数の前述のアナログ出力信号を受け取り、並びに前述の選択信号に基づきそのうち一つの出力信号を前述のテスト信号として出力し、

該比較器は、前述のテスト信号とハイ参考電圧またはロー参考電圧を受け取り並びに比較信号を出力し、

該判断ユニットは、前述の比較信号の状態に基づき前述の状態信号を出力し、

20

そのうち、テスト信号の電圧が前述のハイ参考電圧より高ければ、前述の状態信号は異常状態とされ、参考電圧信号の電圧がロー参考電圧より低ければ、前述の状態信号は異常状態とされることを特徴とする、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバ。

【請求項 4】

薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法において、該ソースドライバは N 個のデジタルデータを受け取り並びに N 個のアナログ出力信号を発生し、該テスト方法は、以下のステップを包含し、

グレーレベル値の初期値 $G = 0$ に設定する、

グレーレベル値の第 G レベルのデジタルデータを入力する、

30

グレーレベル値の第 G レベルに対応するハイ参考電圧とロー参考電圧を発生する、

選択信号を発生し、該選択信号によりアナログ出力信号の一つをテスト信号として選択する、

テスト信号がハイ参考電圧より低く且つロー参考電圧より高いかを比較する、

テスト信号がハイ参考電圧より高いかロー参考電圧より低い時、不良アラーム信号を許可し、テストを終了する、

前述のテスト信号の電圧がハイ参考電圧より高くなく且つロー参考電圧より低くない時、前述の選択信号が別のアナログ出力信号をテスト信号として選択し、並びに前述のテスト信号がハイ参考電圧より低く且つロー参考電圧より高いかを比較するステップに戻る、

全てのアナログ出力信号のテストが完了した時、グレーレベル値 G を改変し、並びに参考電圧発生ステップに戻る、

40

全てのグレーレベル値のテストが完了した時、終了する、

以上のステップを包含したことを特徴とする、薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法。

【請求項 5】

薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法において、該ソースドライバは N 個のデジタルデータを受け取り並びに N 個のアナログ出力信号を発生し、該テスト方法は、以下のステップを包含し、

グレーレベル値の初期値 $G = 0$ に設定する、

グレーレベル値の第 G レベルのデジタルデータを入力する、

50

グレーレベル値の第Gレベルに対応するハイ参考電圧を発生する、
選択信号を発生し、該選択信号によりアナログ出力信号の一つをテスト信号として選択する、

第1比較ステップにおいて、テスト信号の電圧がハイ参考電圧より高いかを比較する、
テスト信号の電圧がハイ参考電圧より高い時、不良アラーム信号を許可し、並びにテスト終了する、

前述のグレーレベル値の第Gレベルに対応するロー参考電圧を発生する、

第2比較ステップにおいて、テスト信号の電圧がロー参考電圧より低いかを比較する、
テスト信号の電圧がロー参考電圧より低い時、不良アラーム信号を許可し、並びにテスト終了する、

10

テスト信号の電圧がハイ参考電圧より高くなく且つロー参考電圧より低くない時、ハイ参考電圧を発生するステップに戻り、並びに選択信号により別のアナログ出力信号をテスト信号として選択する、

全てのアナログ出力信号のテスト完了した時、グレーレベル値Gを改変し、並びにハイ参考電圧発生ステップに戻る、

全てのグレーレベル値のテスト完了時に、終了する、

以上のステップを包含したことを特徴とする、薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は一種の薄膜トランジスタ液晶ディスプレイのソースドライバに係り、特にテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバに関する。

【背景技術】

【0002】

現在液晶ディスプレイのソースドライバ(Source Driver)は、その量産テスト(Mass Production Test)にテスター(Tester)を利用し、これによりテストとスクリーニングを完成している。

【0003】

図1は周知のソースドライバを示す。該ソースドライバ10はN個の駆動ユニット11を具え、各駆動ユニット11はレベルシフター(level shifter)111、デジタルアナログ変換器(DAC)112、及びユニットゲインバッファ(unit gain buffer)113を具えている。各駆動ユニット11はデジタルデータを受け取る。該デジタルデータはレベルシフター111で調整された後、デジタルアナログ変換器112に送られる。デジタルアナログ変換器112の出力信号はバッファ113を通してアナログ出力信号とされ出力される。これにより一般のソースドライバは出力信号S(1)~S(N)を発生しうる。

30

【0004】

図2は周知のソースドライバのテスターの表示図である。テスター20はソースドライバ10に対してテストとスクリーニングを行なうのに用いられる。一般にテスター20はP個のテストモジュール21を具え、各テストモジュール21はマルチプレクサ211とアナログデジタル変換器(ADC)212を具えている。マルチプレクサ211はM個のアナログ出力信号S(1)~S(M)を受け取る。注意すべきことは、テストモジュール21の数P、マルチプレクサ211の受信するアナログ出力信号の数M、及び駆動ユニット11の数Nは、必ず $P \times M \leq N$ の条件を満足させることである。

40

【0005】

この実施例中、テスター20はソースドライバ10の出力するN個のアナログ出力信号S(1)~S(N)を受け取る。並びにP個のテストモジュール21のマルチプレクサ211がそれぞれM個の駆動ユニットの出力信号S(1)~S(M)を受け取る。続いてマルチプレクサ211が選択信号の制御により該アナログ出力信号S(1)~S(M)をテ

50

スト信号として順に選択し、並びにテスト信号をアナログデジタル変換器 212 に送る。アナログデジタル変換器 212 はテスト信号をデジタルデータに変換する。最後にテスター 20 が各アナログデジタル変換器 212 の発生したデジタルデータに基づき、ソースドライバ 10 の出力電圧が規格に符合するか否かを分析と判断する。この方式により、完全にソースドライバの特性を試験することができる。

【0006】

しかし、ソースドライバ 10 は通常 300 ~ 500 個の出力ピンを具え、即ち駆動ユニット 11 の数 N はほぼ 300 ~ 500 となる。テスター 20 も十分な入力を有して上述の $P \times M \times N$ を満足させなければ、このように多い出力の測量支援が行なえない。これによりテストモジュール 21 の入力ピン数 M とテストモジュール 21 の数 P は駆動ユニット 11 の数 N の増加と共に増加する。これにより、テスター 20 の総入力ピンのレイアウト体積、及びテストモジュール 21 の数の増加が形成され、このため機械全体の設置体積が増加する。並びに高い正確度の測定結果を達成するため、アナログデジタル変換器 212 も極めて高い精密度 (High Resolution) を具備しなければならない。ゆえにテスター 20 の価格が高くなる。以上の原因により液晶ディスプレイのソースドライバ 10 のテストコストは下げる事ができない。

【0007】

総合すると、いかにテスター 20 の総入力ピンのレイアウト体積を減らし、テストモジュール 21 の数を減らして機械全体の設置体積を減らし、並びに高い正確度の測定結果をえられるようにし、またテスター 20 の価格を減らすかが、早急な解決を要する問題となっている。

【発明の開示】

【発明が解決しようとする課題】

【0008】

上述の問題に対して、本発明は、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバを提供し、テスターの総入力ピンのレイアウト体積を減らし、テストモジュールの数の増加及びテスター全体の設置体積増加の問題を解決することを目的としている。

【0009】

本発明の別の目的は、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバを提供し、高正確度の測定結果を得られるようにすると共に、テスター価格の高騰の問題を解決できるようにすることにある。

【0010】

本発明は一種のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバを提供し、それは、N 個の駆動ユニットと P 個のテストユニットを具え、駆動ユニットがそれぞれデジタルデータを受け取り、並びに該デジタルデータに基づきアナログの出力信号を発生する。各テストユニットは M 個の駆動ユニットの出力信号を受け取り、並びに選択信号に基づきそのうち一つの出力信号をテスト信号として選択する。テスト信号の電圧がハイ参考電圧より高いか或いはロー参考電圧より低い時、テストユニットは異常を代表する状態信号を外接のテスターに送る。テスターは状態信号に基づきテスト結果を発生する。

【0011】

該テストユニットはマルチプレクサ、第 1 比較器、第 2 比較器、及び判断ユニットを具えている。マルチプレクサは M 個の駆動ユニットの出力信号を受け取り、並びに前述の選択信号に基づきそのうち一つの駆動ユニットの出力信号をテスト信号となす。第 1 比較器はテスト信号とハイ参考電圧を受け取り、並びにテスト信号とハイ参考電圧を比較し、結果を第 1 比較信号により判断ユニットに伝送する。第 2 比較器は、テスト信号とロー参考電圧を受け取り、並びにテスト信号とロー参考電圧を比較し、結果を第 2 比較信号により判断ユニットに伝送する。判断ユニットは、前述の第 1 比較信号と前述の第 2 比較信号を受け取り、テスト信号がハイ参考電圧より高いか或いはロー参考電圧より低ければ、第 1

10

20

30

40

50

比較器或いは第2比較器が判断ユニットにテスト信号に異常があることを告知し、判断ユニットが異常な状態を代表する出力信号をテスターに送る。テスト信号がハイ参考電圧より低く、ロー参考電圧より高ければ、判断ユニットは正常な状態を代表する出力信号をテスターに送る。テスターは判断ユニットの出力を受け取った後、テスト信号がスペック (Spec) の要求を満足するか否かを知る事ができる。

【課題を解決するための手段】

【0012】

請求項1の発明は、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバにおいて、

それぞれがデジタルデータを受け取り並びに該デジタルデータに基づきアナログ出力信号を発生する複数の駆動ユニットと、

少なくとも一つの前述のアナログ出力信号を受け取り並びに選択信号に基づきそのうちの出力信号をテスト信号として選択し、テスト信号とハイ参考電圧とロー参考電圧を比較し、並びに状態信号を出力し、テスト信号の電圧が前述のハイ参考電圧より低く且つ前述のロー参考電圧より高ければ、前述の状態信号は正常状態に設定され、該テスト信号がハイ参考電圧より高いか前述のロー参考電圧より低ければ、前述の状態信号は異常状態と設定される複数のテストユニットとからなることを特徴とする、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバとしている。

請求項2の発明は、請求項1記載のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバにおいて、各テストユニットが、マルチプレクサ、第1比較器、第2比較器、判断ユニットを具え、

該マルチプレクサは少なくとも一つの前述のアナログ出力信号を受け取り、並びに前述の選択信号に基づきそのうちの出力信号を前述のテスト信号として出力し、

該第1比較器は、前述のテスト信号と第1参考電圧信号を受け取り並びにテスト信号と前述のハイ参考電圧を比較し、並びに第1比較信号を発生し、

該第2比較器は、前述のテスト信号と第2参考電圧信号を受け取り並びにテスト信号と前述のロー参考電圧を比較し、並びに第2比較信号を発生し、

該判断ユニットは、前述の第1比較信号と第2比較信号を受け取り、前述の状態信号を発生することを特徴とする、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバとしている。

請求項3の発明は、請求項1記載のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバにおいて、各テストユニットが、マルチプレクサ、比較器、判断ユニットを具え、

該マルチプレクサは複数の前述のアナログ出力信号を受け取り、並びに前述の選択信号に基づきそのうちの出力信号を前述のテスト信号として出力し、

該比較器は、前述のテスト信号とハイ参考電圧またはロー参考電圧を受け取り並びに比較信号を出力し、

該判断ユニットは、前述の比較信号の状態に基づき前述の状態信号を出力し、

そのうち、テスト信号の電圧が前述のハイ参考電圧より高ければ、前述の状態信号は異常状態とされ、参考電圧信号の電圧がロー参考電圧より低ければ、前述の状態信号は異常状態とされることを特徴とする、テスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバとしている。

請求項4の発明は、薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法において、該ソースドライバはN個のデジタルデータを受け取り並びにN個のアナログ出力信号を発生し、該テスト方法は、以下のステップを包含し、

グレーレベル値の初期値 $G = 0$ に設定する、

グレーレベル値の第Gレベルのデジタルデータを入力する、

グレーレベル値の第Gレベルに対応するハイ参考電圧とロー参考電圧を発生する、

選択信号を発生し、該選択信号によりアナログ出力信号の一つをテスト信号として選択する、

テスト信号がハイ参考電圧より低く且つロー参考電圧より高いかを比較する、

テスト信号がハイ参考電圧より高いかロー参考電圧より低い時、不良アラーム信号を許可し、テストを終了する、

前述のテスト信号の電圧がハイ参考電圧より高くない且つロー参考電圧より低くない時、前述の選択信号が別のアナログ出力信号をテスト信号として選択し、並びに前述のテスト信号がハイ参考電圧より低く且つロー参考電圧より高いかを比較するステップに戻る、

全てのアナログ出力信号のテストが完了した時、グレーレベル値Gを改変し、並びに参考電圧発生ステップに戻る、

全てのグレーレベル値のテストが完了した時、終了する、

以上のステップを包含したことを特徴とする、薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法としている。

請求項5の発明は、薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法において、該ソースドライバはN個のデジタルデータを受け取り並びにN個のアナログ出力信号を発生し、該テスト方法は、以下のステップを包含し、

グレーレベル値の初期値 $G = 0$ に設定する、

グレーレベル値の第Gレベルのデジタルデータを入力する、

グレーレベル値の第Gレベルに対応するハイ参考電圧を発生する、

選択信号を発生し、該選択信号によりアナログ出力信号の一つをテスト信号として選択する、

第1比較ステップにおいて、テスト信号の電圧がハイ参考電圧より高いかを比較する、

テスト信号の電圧がハイ参考電圧より高い時、不良アラーム信号を許可し、並びにテスト終了する、

前述のグレーレベル値の第Gレベルに対応するロー参考電圧を発生する、

第2比較ステップにおいて、テスト信号の電圧がロー参考電圧より低いかを比較する、

テスト信号の電圧がロー参考電圧より低い時、不良アラーム信号を許可し、並びにテスト終了する、

テスト信号の電圧がハイ参考電圧より高くない且つロー参考電圧より低くない時、ハイ参考電圧を発生するステップに戻り、並びに選択信号により別のアナログ出力信号をテスト信号として選択する、

全てのアナログ出力信号のテスト完了した時、グレーレベル値Gを改変し、並びにハイ参考電圧発生ステップに戻る、

全てのグレーレベル値のテスト完了時に、終了する、

以上のステップを包含したことを特徴とする、薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法としている。

【発明の効果】

【0013】

本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバは、テストユニットがソースドライバ中にビルトインされたことにより、テストユニットのM個の入力ピンが、プリント回路の方式で設置されうる。これにより周知のテストモジュールが入力ピンの数Mの増加により占有した大量のレイアウト体積を減らすことができ、並びにテストユニットの数Pを減らすことができ、 $P \times M \rightarrow N$ の条件を満足することができる。これにより、テスターの設置体積増加の問題を解決することができる。

【0014】

また、第1比較器、第2比較器、及び判断ユニットの組合せを運用することで、テスト信号がスペックの要求を満足させるか否かを分析し、これにより高価なテスターの代わりとすることができ、コストダウンの効果を達成する。

【発明を実施するための最良の形態】

【0015】

以下に図面を参照して詳細に本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバの説明を行ない、並びに同じ部品は同じ符号を以て表示

10

20

30

40

50

する。

【 0 0 1 6 】

図 3 は本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバの全体のテスト構造を示す。該テスト構造は、N 個の駆動ユニット 1 1、P 個のテストユニット 3 1、及びテスター 3 3 を具えている。N 個の駆動ユニット 1 1 はそれぞれデジタルデータを受け取り、並びに該デジタルデータに基づきそれぞれアナログ出力信号 $S(1) \sim S(N)$ を発生する。各テストユニット 3 1 は M 個の駆動ユニット 1 1 の出力信号を受け取り、並びに選択信号に基づきそのうち一つの出力信号をテスト信号として選択し、並びに状態信号を出力する。該テスト信号がハイ参考電圧 $V_{max}(G)$ より高いか、或いはロー参考電圧 $V_{min}(G)$ より低い時、テストユニット 3 1 の状態信号はエラー状態とされる。最後にテスター 3 3 が各状態信号の状態によりテスト信号を出力して該テスト信号に対応する駆動ユニットがスペックに符合することを表示する。テスター 3 3 の制御信号は選択信号、ハイ参考電圧 $V_{max}(G)$ 、ロー参考電圧 $V_{min}(G)$ 、及びステップ制御信号を具えている。駆動ユニット 1 1 の動作及び構造は図 1 の駆動ユニット 1 1 と同じであるため、重複する説明は省略する。

【 0 0 1 7 】

図 4 は本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのテストユニットの第 1 実施例を示す。テストユニット 3 1 はマルチプレクサ 3 1 1、第 1 比較器 3 1 2、第 2 比較器 3 1 3、及び判断ユニット 3 1 4 を具えている。該マルチプレクサ 3 1 1 は N 個の駆動ユニットの出力信号 $S(1) \sim S(M)$ を受け取り、且つ選択信号に基づき、そのうち一つの駆動ユニットの出力信号 $S(1) \sim S(M)$ をテスト信号として出力する。第 1 比較器 3 1 2 はテスト信号と第 1 参考電圧信号 V_{ref_1} を受け取り、並びにテスト信号と第 1 参考電圧信号 V_{ref_1} の電圧値を比較した後に、第 1 比較信号 Com_1 を出力する。第 1 参考電圧信号 V_{ref_1} の電圧値はハイ参考電圧 $V_{max}(G)$ と定義される。第 2 比較器 3 1 3 はテスト信号と第 2 参考電圧信号 V_{ref_2} を受け取り、並びにテスト信号と第 2 参考電圧信号 V_{ref_2} の電圧値を比較した後に第 2 比較信号 Com_2 を出力する。第 2 参考電圧信号 V_{ref_2} の電圧値はロー参考電圧 $V_{min}(G)$ と定義される。判断ユニット 3 1 4 は第 1 比較信号 Com_1 と第 2 比較信号 Com_2 を受け取り、並びにその状態に基づき状態信号を出力する。テスト信号の電圧がハイ参考電圧 $V_{max}(G)$ より高い時は、第 1 比較信号 Com_1 は H、そうでなければ第 1 比較信号 Com_1 は L とされる。テスト信号の電圧がロー参考電圧 $V_{min}(G)$ より低い時、第 2 比較信号 Com_2 は L、そうでなければ第 2 比較信号 Com_2 は H とされる。これにより、判断ユニット 3 1 4 は第 1 比較信号 Com_1 が H であるか或いは第 2 比較信号 Com_2 が L であるかを検出するだけで、異常状態を代表する状態信号をテスター 3 3 に与える。これによりテスター 3 3 は判断ユニット 3 1 4 の出力した状態信号を受け取り、これにより該テスト信号がハイ参考電圧 $V_{max}(G)$ とロー参考電圧 $V_{min}(G)$ の範囲を超過しているかを判断し、該テスト信号がスペックの要求を満足しているかを知る事ができる。またすなわち、判断ユニット 3 1 4 の出力する信号が異常状態を代表する状態信号である時、該テスト信号に帝王する駆動ユニット 1 1 は不良であることを表示する。

【 0 0 1 8 】

図 5 は判断ユニットの実施例を示す。判断ユニット 3 1 4 は第 1 比較信号 Com_1 と第 2 比較信号 Com_2 を受け取り、並びに状態信号を発生する。該判断ユニット 3 1 4 は NOT ゲート 4 1 と NAND ゲート 4 2 を具えている。NOT ゲート 4 1 の入力端は第 1 比較信号 Com_1 を受け取り、その出力端は NAND ゲート 4 2 の一つの入力端に接続されている。NAND ゲート 4 2 の別の入力端は第 2 比較信号 Com_2 を受け取る。これにより、第 1 比較信号 Com_1 が L で且つ第 2 比較信号 Com_2 が H の時は、NAND ゲート 4 2 の出力端は H となる。第 1 比較信号 Com_1 が H 或いは第 2 比較信号 Com_2 が L の時、NAND ゲート 4 2 の出力する状態信号は L となり、異常状態を代表する。

【 0 0 1 9 】

図 6 は判断ユニットの別の実施例を示す。判断ユニット 3 1 4 は第 1 N O T ゲート 5 1、N O R ゲート 5 2、及び第 2 N O T ゲート 5 3 を具えている。第 1 N O T ゲート 5 1 の入力端が第 2 比較信号 C o m _ 2 を受け取り、その出力端は N O R ゲート 5 2 の入力端に接続される。N O R ゲート 5 2 の別の入力端は第 1 比較信号 C o m _ 1 を受け取り、且つその出力端は第 2 N O T ゲート 5 3 の入力端に接続される。これにより、この実施例中、第 1 比較信号 C o m _ 1 が H 或いは第 2 比較信号 C o m _ 2 が L でありさえすれば、判断ユニット 3 1 4 が出力する状態信号は L となり異常状態を代表する。

【 0 0 2 0 】

注意すべきことは、テストユニット 3 1 の数 P、マルチプレクサ 3 1 1 が受信するアナログ出力信号の数 M、及び駆動ユニット 1 1 の数 N は、 $P \times M \times N$ の条件を満足することである。

10

【 0 0 2 1 】

本実施例中、第 1 比較器 3 1 2、第 2 比較器 3 1 3、及び判断ユニット 3 1 4 の組合せ運用を利用するだけで、テスト信号に対応する駆動ユニットがスペックの要求を満足させるか否かを分析でき、周知の技術の高価なテスターの代わりとなり、ゆえに本発明はコストダウンの効果を達成できる。

【 0 0 2 2 】

図 7 は本発明の薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法を示す。ソースドライバ 3 0 は N 個のデジタルデータを受け取り、並びに N 個のアナログ出力信号 S (1) ~ S (N) を発生する。このテスト方法は、以下のステップを包含する。

20

ステップ S 6 0 2 : 開始。

ステップ S 6 0 4 : グレーレベル値の初期値 $G = 0$ に設定する。グレーレベル値の解析度はデジタルデータのビット数により決定し、例えば 1 0 ビットのデジタルデータであれば、そのグレーレベル値は 0 ~ 1 0 2 3 となる。

ステップ S 6 0 6 : グレーレベル値の第 G レベルのデジタルデータを入力する。即ちグレーレベル値の第 G レベルのデジタルデータを全ての駆動ユニット 1 1 に入力する。

ステップ S 6 0 8 : グレーレベル値の第 G レベルのハイ参考電圧 $V_{max}(G)$ とロー参考電圧 $V_{min}(G)$ を発生する。これら参考電圧はテスター 3 3 より発生しうる。

ステップ S 6 1 0 : 選択信号を発生する。該選択信号はアナログ出力信号をテスト信号として選択する。各テストユニットは M 個のアナログ出力信号を受信し、且つ各時間間で一つだけのアナログ出力信号を検出し、これにより該選択信号によりそのうち一つのアナログ出力信号をテスト信号として選択する。該選択信号はテスター 3 3 より発生しうる。

30

ステップ S 6 1 2 : テスト信号がハイ参考電圧 $V_{max}(G)$ より低くロー参考電圧 $V_{min}(G)$ より高いかを比較する。

ステップ S 6 1 4 : テスト信号がハイ参考電圧 $V_{max}(G)$ より高いかロー参考電圧 $V_{min}(G)$ より低い時、テスト信号が不良であることを表示し並びにステップ S 6 2 2 にジャンプする。テスト信号がハイ参考電圧 $V_{max}(G)$ より低く、且つロー参考電圧 $V_{min}(G)$ より高い時はテスト信号がスペックに符合することを表示し並びにステップ S 6 1 6 にジャンプする。

40

ステップ S 6 1 6 : 全てのアナログ出力信号がいずれもテスト済みかを判断し、もし未だであれば、ステップ S 6 1 0 に戻り、全てのアナログ出力信号のテストが完了すれば、ステップ S 6 1 8 にジャンプする。

ステップ S 6 1 8 : 全てのグレーレベル値がいずれもテスト済みかを判断し、未だであれば、ステップ S 6 2 0 にジャンプする。全てのグレーレベル値が全てテスト済みであれば、ステップ S 6 2 4 にジャンプする。

ステップ S 6 2 0 : グレーレベル値 G を改変し、並びにステップ S 6 0 6 にジャンプする。例えば、毎回グレーレベル値 G に 1 を加える。

ステップ S 6 2 2 : 不良アラーム信号を許可 (e n a b l e) し、並びにステップ S

50

6 2 4 にジャンプする。

ステップ S 6 2 4 : テスト終了。

【 0 0 2 3 】

図 8 は本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのテストユニットの第 2 実施例を示す。テストユニット 7 1 と第 1 実施例のテストユニット 3 1 の構造はほぼ同じであり、いずれもマルチプレクサ、比較器及び判断ユニットを具えているが、その違いはテストユニット 7 1 は僅かに一つの比較器 7 1 2 のみを具え、並びにその信号比較の方式は、第 1 比較ステップと第 2 比較ステップに分けられることである。

【 0 0 2 4 】

第 1 比較ステップの時、比較器 7 1 2 はマルチプレクサ 7 1 1 の出力したテスト信号と参考電圧信号 V_{ref} を受け取り、並びにテスト信号の電圧とハイ参考電圧 $V_{max}(G)$ の電圧を比較し、結果を比較信号 $Comp$ により判断ユニット 7 1 4 に送る。テスト信号が判断ユニットより高くない時は、第 2 比較ステップに進む。第 2 比較ステップの時、参考電圧信号 V_{ref} がロー参考電圧 $V_{min}(G)$ より低ければ、この時テスト信号の電圧をロー参考電圧 $V_{min}(G)$ の電圧と比較し、結果を比較信号 $Comp$ により判断ユニット 7 1 4 に送る。判断ユニット 7 1 4 はステップ制御信号に基づき現在のステップが第 1 比較ステップか第 2 比較ステップかを知り、ステップ制御信号はテスター 3 3 により提供される。この実施例により、比較器の数を減らすことができ、ソースドライバの体積を減らすことができ、ソースドライバを縮小する効果を達成できる。ただしその欠点は二つのステップに分けてテストを行なわねばならないことである。

【 0 0 2 5 】

更に、図 9 と図 10 は図 8 のテストユニット 7 1 を使用したソースドライバのテスト方法を示す。ソースドライバは N 個のデジタルデータを受け取り、並びに N 個のアナログ出力信号 $S(1) \sim S(N)$ を発生する。このテスト方法は、以下のステップを包含する。

ステップ S 8 0 2 : 開始。

ステップ S 8 0 4 : グレーレベル値の初期値 $G = 0$ に設定する。グレーレベル値の解析度はデジタルデータのビット数により決定し、例えば 10 ビットのデジタルデータであれば、そのグレーレベル値は 0 ~ 1023 となる。

ステップ S 8 0 6 : グレーレベル値の第 G レベルのデジタルデータを入力する。即ちグレーレベル値の第 G レベルのデジタルデータを全ての駆動ユニット 1 1 に入力する。

ステップ S 8 0 8 : ハイ参考電圧を発生し、それはグレーレベル値の第 G レベルのハイ参考電圧を発生する。該ハイ参考電圧はテスター 3 3 より発生する。

ステップ S 8 1 0 : 選択信号を発生し、それはアナログ出力信号をテスト信号として選択する。選択ユニットはテスター 3 3 より発生する。

ステップ S 8 1 2 : ハイ参考電圧比較ステップとされ、テスト信号がハイ参考電圧より低いかを比較する。

ステップ S 8 1 4 : テスト信号がハイ参考電圧 $V_{max}(G)$ より高い時、該テスト信号に対応する駆動ユニットが不良であることを表示し、ステップ S 8 2 6 にジャンプする。テスト信号がハイ参考電圧 $V_{max}(G)$ より低い時、ステップ S 8 1 6 にジャンプする。

ステップ S 8 1 6 : ロー参考電圧を発生し、それはグレーレベル値の第 G レベルのロー参考電圧 $V_{min}(G)$ を発生する。該ロー参考電圧はテストユニット 3 3 より発生する。

ステップ S 8 1 8 : ロー参考電圧比較ステップであり、テスト信号がロー参考電圧 $V_{min}(G)$ より高いかを比較する。

ステップ S 8 2 0 : テスト信号がロー参考電圧 $V_{min}(G)$ より低い時、該テスト信号に対応する駆動ユニットが不良であることを表示し、ステップ S 8 2 6 にジャンプする。前述のテスト信号がロー参考電圧 $V_{min}(G)$ より高い時、ステップ S 8 2 2 にジャンプする。

ステップ S 8 2 2 : アナログ出力信号が全てテスト済みかを判断し、未だであれば、

10

20

30

40

50

ステップ S 8 0 8 に戻る。全てのアナログ出力信号がテスト済みであれば、ステップ S 8 2 4 にジャンプする。

ステップ S 8 2 4 : 全てのグレーレベル値がテスト済みであるかを判断し、未だであれば、ステップ S 8 2 8 に戻り、全てのグレーレベル値がテスト済みであれば、ステップ S 8 3 0 にジャンプする。

ステップ S 8 2 6 : 不良アラーム信号を許可 (e n a b l e) し、並びにステップ S 8 3 0 にジャンプしテストを終了する。

ステップ S 8 2 8 : グレーレベル値 G を改変し、並びにステップ S 8 0 6 に戻る。例えば、毎回グレーレベル値 G に 1 を加える。

ステップ S 8 3 0 : テスト終了。

10

【 0 0 2 6 】

以上の実施例は本発明を説明するために提示されたものであり、本発明の範囲を制限するものではなく、本発明の要旨より離脱せずに当業者がなしうる各種の変更或いは修飾、例えば、複数の判断ユニットの出力回路を接続し、例えば 8 個を一組とし、並びにこの組の出力回路を直接ピンに接続する (P A D) か、或いはロジック演算後にピンに接続してピンの数を減少することは、本発明の請求範囲に属するものとする。

【図面の簡単な説明】

【 0 0 2 7 】

【図 1】周知のソースドライバ表示図である。

【図 2】周知のテスター表示図である。

20

【図 3】本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのソースドライバの全体のテスト構造図である。

【図 4】本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのテストユニットの第 1 実施例表示図である。

【図 5】本発明の判断ユニットの実施例図である。

【図 6】本発明の判断ユニットの別の実施例を示す。

【図 7】本発明の薄膜トランジスタ液晶ディスプレイのソースドライバのテスト方法のフローチャートである。

【図 8】本発明のテスト回路をビルトインした薄膜トランジスタ液晶ディスプレイのテストユニットの第 2 実施例を示す。

30

【図 9】本発明の図 8 のテストユニット 7 1 を使用したソースドライバのテスト方法のフローチャートである。

【図 10】本発明の図 8 のテストユニット 7 1 を使用したソースドライバのテスト方法のフローチャートである。

【符号の説明】

【 0 0 2 8 】

1 0 ソースドライバ

1 1 駆動ユニット

1 1 1 レベルシフター

1 1 2 デジタルアナログ変換器

40

1 1 3 バッファ

2 0 テスター

2 1 テストモジュール

2 1 1 マルチプレクサ

2 1 2 アナログデジタル変換器

3 0 ソースドライバ

3 1、7 1 テストユニット

3 1 1、7 1 1 マルチプレクサ

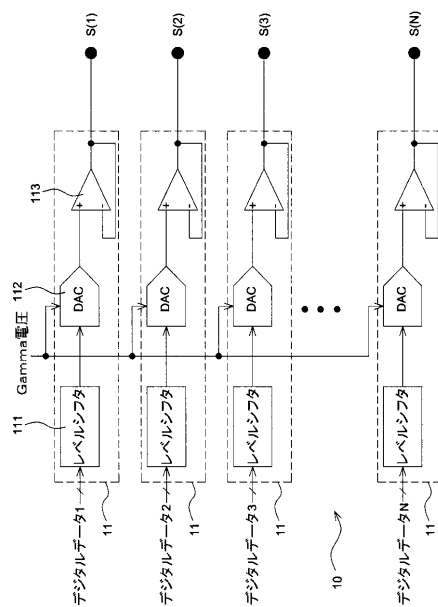
3 1 2、3 1 3、7 1 2 比較器

3 1 4、7 1 4 判断ユニット

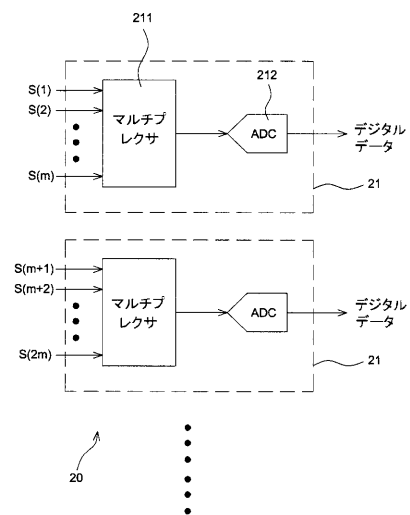
50

- 3 3 テスター
 4 1、5 1、5 3 NOTゲート
 4 2 NANDゲート
 5 2 NORゲート

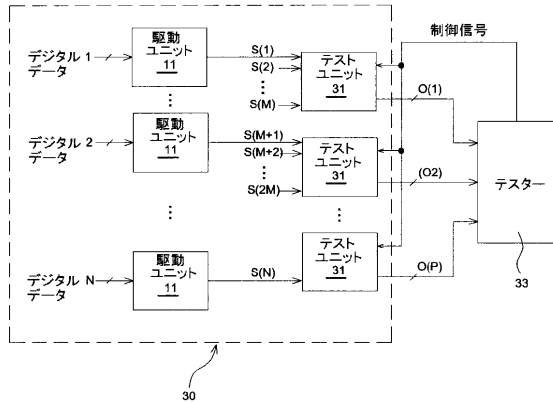
【図 1】



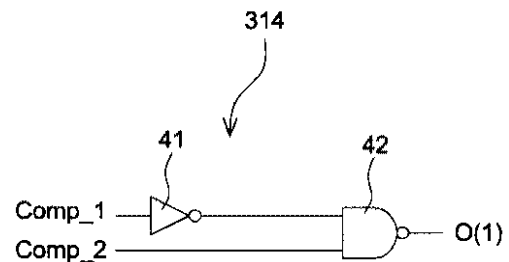
【図 2】



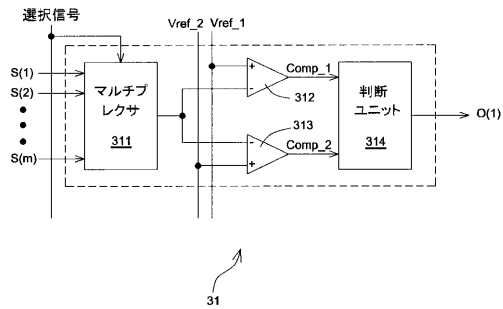
【図 3】



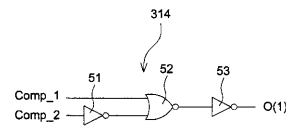
【図 5】



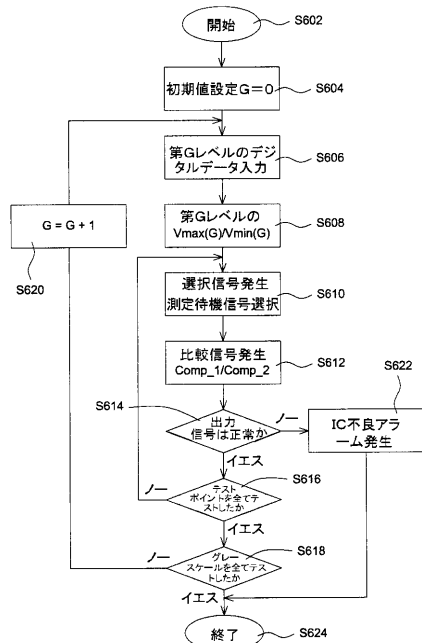
【図 4】



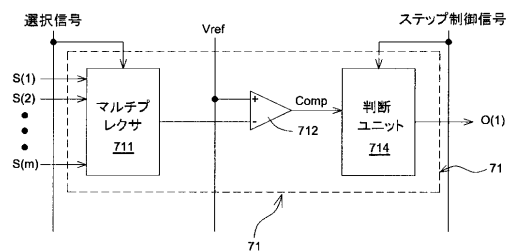
【図 6】



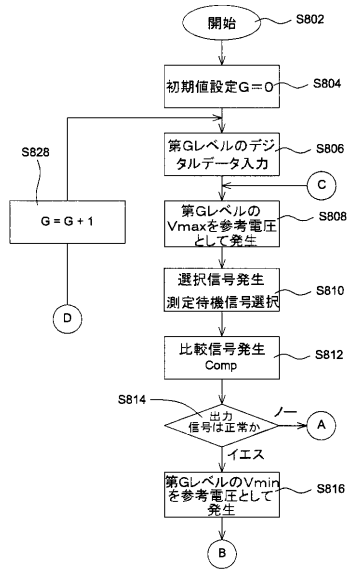
【図 7】



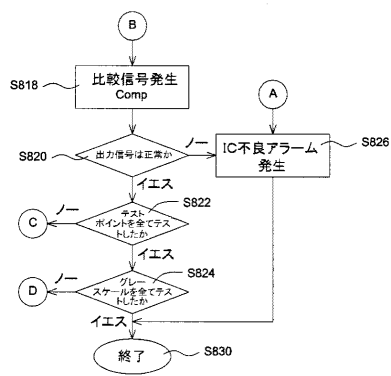
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 3 R
G 0 9 G 3/20 6 4 1 C
G 0 9 G 3/20 6 7 0 Q

(72)発明者 陳 林謙
台湾新竹市建中一路27號5F之2

(72)発明者 莊 達昌
台湾新竹市大學路81巷2號5樓

審査官 一宮 誠

(56)参考文献 米国特許出願公開第2005/0162374(US, A1)
米国特許第06191770(US, B1)
米国特許第06909304(US, B1)
米国特許第06946307(US, B1)
米国特許第06972755(US, B1)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	内置测试电路的薄膜晶体管用于液晶显示的源极驱动器		
公开(公告)号	JP4288375B2	公开(公告)日	2009-07-01
申请号	JP2005045279	申请日	2005-02-22
[标]申请(专利权)人(译)	凌阳科技股ふん		
申请(专利权)人(译)	凌阳科技股▲ふん▼有限公司		
当前申请(专利权)人(译)	凌阳科技股▲ふん▼有限公司		
[标]发明人	陳林謙 莊達昌		
发明人	陳 林謙 莊 達昌		
IPC分类号	G09G3/36 G01R31/316 G01R31/28 G02F1/133 G09G3/20		
CPC分类号	G09G3/006 G09G3/3688 G09G2310/027 G09G2330/12		
FI分类号	G09G3/36 G01R31/28.C G01R31/28.V G02F1/133.550 G09G3/20.623.A G09G3/20.623.R G09G3/20.641.C G09G3/20.670.Q		
F-TERM分类号	2G132/AA11 2G132/AB01 2G132/AC03 2G132/AD01 2G132/AG01 2G132/AK09 2G132/AL05 2H093/NA16 2H093/NC25 2H093/NC34 2H093/NC52 2H093/NC58 2H093/NC71 2H093/NC90 2H093/ND56 2H093/NE07 2H193/ZA04 2H193/ZH21 2H193/ZK01 5C006/AA16 5C006/AC21 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF65 5C006/AF84 5C006/BC11 5C006/BF14 5C006/BF24 5C006/EB01 5C006/EB04 5C006/EB05 5C080/AA10 5C080/BB05 5C080/DD15 5C080/DD27 5C080/DD28 5C080/EE29 5C080/JJ02 5C080/JJ07		
代理人(译)	杉山秀夫		
审查员(译)	一宮誠		
优先权	093123009 2004-07-30 TW		
其他公开文献	JP2006047962A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供带有内置测试电路的TFT-LCD源驱动器。
 ŽSOLUTION：内置测试电路的TFT-LCD源驱动器包括N个驱动单元和P个测试单元。每个驱动单元接收数字数据并根据数字数据产生模拟输出信号。每个测试单元接收M个驱动单元的模拟输出信号，并根据选择信号选择其中一个作为测试信号，并在测试信号的电压高于的情况下将表示异常的状态信号发送给外部测试器。高参考电压或低于低参考电压。测试仪根据状态信号生成测试结果。每个测试单元包括多路复用器，第一比较器，第二比较器和确定单元。Ž

【図 2】

