

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4126617号

(P4126617)

(45) 発行日 平成20年7月30日(2008.7.30)

(24) 登録日 平成20年5月23日(2008.5.23)

(51) Int.Cl.	F I
GO2F 1/1345 (2006.01)	GO2F 1/1345
GO2F 1/133 (2006.01)	GO2F 1/133 505
GO2F 1/1368 (2006.01)	GO2F 1/133 550
GO9F 9/00 (2006.01)	GO2F 1/1368
GO9G 3/20 (2006.01)	GO9F 9/00 348Z

請求項の数 37 (全 29 頁) 最終頁に続く

(21) 出願番号	特願2004-349807 (P2004-349807)	(73) 特許権者	501426046
(22) 出願日	平成16年12月2日(2004.12.2)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2005-182010 (P2005-182010A)		ミテッド
(43) 公開日	平成17年7月7日(2005.7.7)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成16年12月2日(2004.12.2)		イドードン 20
(31) 優先権主張番号	2003-090301	(74) 代理人	100064447
(32) 優先日	平成15年12月11日(2003.12.11)		弁理士 岡部 正夫
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100085176
(31) 優先権主張番号	2004-029615		弁理士 加藤 伸晃
(32) 優先日	平成16年4月28日(2004.4.28)	(74) 代理人	100106703
(33) 優先権主張国	韓国 (KR)		弁理士 産形 和央
		(74) 代理人	100094112
			弁理士 岡部 譲
		(74) 代理人	100096943
			弁理士 白井 伸一

最終頁に続く

(54) 【発明の名称】 チップ実装フィルム及びそれを利用した液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

多数の出力チャンネルが形成されたデータ駆動集積回路と、
前記多数の出力チャンネルの中の画素データが供給されるデータ出力チャンネルを選択するチャンネル選択部と、

前記データ集積回路が実装されて、前記多数の出力チャンネルに対応される出力パッドが形成されたテープ・キャリア・パッケージと、

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生させ、該チャンネル選択信号を前記チャンネル選択部へ供給する選択信号発生部とを備え、

前記選択信号発生部は、前記チャンネル選択信号を発生させる電圧源及び基底電圧源に接続される第1及び第2選択端子を含むことを特徴とするチップ実装フィルム。

10

【請求項 2】

前記多数の出力チャンネルの中、非選択された出力チャンネルはダミー出力チャンネルであることを特徴とする請求項1記載のチップ実装フィルム。

【請求項 3】

前記テープ・キャリア・パッケージの出力パッドは前記データ有効出力チャンネルと接続されたデータ出力パッド群と、前記ダミー出力チャンネルと接続されてダミー出力パッド群とを具備することを特徴とする請求項2記載のチップ実装フィルム。

【請求項 4】

前記ダミー出力チャンネル及びダミー出力パッド群はプロテイングされることを特徴と

20

する請求項 3 記載のチップ実装フィルム。

【請求項 5】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定されたことを特徴とする請求項 3 記載のチップ実装フィルム。

【請求項 6】

前記データ出力パッド群は液晶パネルのデータラインと接続されることを特徴とする請求項 1 記載のチップ実装フィルム。

【請求項 7】

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記画素データの入力ライン数の中から少なくとも一つの条件によって前記チャンネル選択信号を発生することを特徴とする請求項 1 記載のチップ実装フィルム。

10

【請求項 8】

前記チャンネル選択部は前記データ駆動集積回路に内蔵されていることを特徴とする請求項 1 記載のチップ実装フィルム。

【請求項 9】

前記データ駆動集積回路はスタート・パルスをしフトさせて順次にサンプリング信号を発生するシフト・レジスタ部と、前記サンプリング信号に応答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタル・アナログ変換部と、前記デジタル・アナログ変換部からの前記画素データをバッファリングして、前記データ出力チャンネルに供給するバッファ部とを更に具備することを特徴とする請求項 1 記載のチップ実装フィルム。

20

【請求項 10】

前記チャンネル選択部は I, J, K, N (ただ、 $I < J < K < N$ であり、Nは前記出力チャンネルの総数) 個のデータ出力チャンネルの中のいずれか一つを選択することを特徴とする請求項 9 記載のチップ実装フィルム。

【請求項 11】

前記チャンネル選択部は前記 I 番目、J 番目、K 番目及び N 番目のデータ出力チャンネルに対応される W 番目、X 番目、Y 番目、Z 番目シフトレジスタの中のいずれか一つの出力信号を次段データ駆動集積回路へ供給することを特徴とする請求項 10 記載のチップ実装フィルム。

30

【請求項 12】

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化されたことを特徴とする請求項 10 記載のチップ実装フィルム。

【請求項 13】

第 1 及び第 2 出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、

前記第 1 及び第 2 出力チャンネル群のそれぞれで画素データが供給される第 1 及び第 2 データ出力チャンネル群のそれぞれを選択するチャンネル選択部と、

前記データ集積回路が実装されて、前記第 1 及び第 2 出力チャンネル群に対応される第 1 及び第 2 出力パッド群が形成されたテープキャリアパッケージと、

40

前記第 1 及び第 2 データ出力チャンネルを選択するためのチャンネル選択信号を発生させ、該チャンネル選択信号を前記チャンネル選択部へ供給する選択信号発生部とを備え、

前記選択信号発生部は、前記チャンネル選択信号を発生させる電圧源及び基底電圧源に接続される第 1 及び第 2 選択端子を含むことを特徴とするチップ実装フィルム。

【請求項 14】

前記多数の出力チャンネルの中で非選択された出力チャンネルはダミー出力チャンネルで前記第 1 及び第 2 データ出力チャンネル領域の間に位することを特徴とする請求項 13 記載のチップ実装フィルム。

【請求項 15】

50

前記テープキャリアパッケージの出力パッドは前記第 1 及び第 2 データ出力チャンネル群と接続された有効出力パッド群と、前記ダミー出力パネルと接続されたダミー出力パッド群とを具備することを特徴とする請求項 1 3 記載のチップ実装フィルム。

【請求項 1 6】

前記ダミー出力チャンネル及び前記ダミー出力パッド群はフローティングされることを特徴とする請求項 1 5 記載のチップ実装フィルム。

【請求項 1 7】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定されたことを特徴とする請求項 1 5 記載のチップ実装フィルム。

【請求項 1 8】

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記データ駆動集積回路の画素データの入力ライン数の中で少なくとも一つの条件によって前記チャンネル選択信号を発生することを特徴とする請求項 1 3 記載のチップ実装フィルム。

【請求項 1 9】

前記チャンネル選択部は前記データ駆動集積回路に内蔵していることを特徴とする請求項 1 3 記載のチップ実装フィルム。

【請求項 2 0】

前記データ駆動集積回路はスタートパルスをシフトさせて順次なサンプリング信号を発生するシフトレジスタ部と、前記サンプリング信号に応答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタル-アナログ変換部と、前記デジタル-アナログ変換部からの画素データをバッファリングして前記第 1 及び第 2 データ出力チャンネル群で供給するバッファ部とをさらに具備することを特徴とする請求項 1 3 記載のチップ実装フィルム。

【請求項 2 1】

前記第 1 及び第 2 データ出力パッド群は液晶パネルのデータラインと接続されることを特徴とする請求項 1 5 記載のチップ実装フィルム。

【請求項 2 2】

前記データ出力チャンネルグループの少なくとも 2 個領域は同一な数のデータ出力チャンネルを持つことを請求項 1 3 記載のチップ実装フィルム。

【請求項 2 3】

前記第 1 データ出力チャンネルグループは一番目から I 1 番目、I 2 番目、I 3 番目(ただし、 $1 < I 1 < I 2 < I 3 < N$)中、いずれかまでの出力チャンネルを含むことを特徴とする請求項 1 3 記載のチップ実装フィルム。

【請求項 2 4】

前記第 2 出力チャンネルグループは N 番目から J 1 番目、J 2 番目、J 3 番目(ただし、 $I 3 < J 1 < J 2 < J 3 < N$)中いずれかまでの出力チャンネルを含むことを特徴とする請求項 2 3 記載のチップ実装フィルム。

【請求項 2 5】

前記出力チャンネルの中で I 1 + 1 番目から J 3 - 1 番目まで、I 2 + 1 番目から J 2 - 1 番目まで、I 3 + 1 番目から J 1 - 1 番目の中である一グループは前記ダミー出力チャンネルであることを特徴とする請求項 2 4 記載のチップ実装フィルム。

【請求項 2 6】

多数の出力チャンネルが形成されたデータ駆動集積回路と、
前記多数の出力チャンネルの中で画素データが供給されるデータ出力チャンネルを選択して、残りはダミーチャンネルになるようにするチャンネル選択部と、
前記データ集積回路が実装されて、前記データ出力チャンネルと接続されたデータ出力パッド群と、
前記ダミーチャンネルと接続されたダミー出力パッド群が形成されたテープキャリアパッケージと、

10

20

30

40

50

前記テープキャリアパッケージのデータ出力パッド群と接続されたデータラインを持つ液晶パネルと、

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生させ、該チャンネル選択信号を前記チャンネル選択部へ供給する選択信号発生部とを備え、

前記選択信号発生部は、前記チャンネル選択信号を発生させる電圧源及び基底電圧源に接続される第1及び第2選択端子を含むことを特徴とする液晶表示装置。

【請求項27】

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化されたことを特徴とする請求項26記載の液晶表示装置。

【請求項28】

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッド群と接続されたデータ入力パッドをさらに具備することを特徴とする請求項26記載の液晶表示装置。

【請求項29】

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッド群と接続されたダミーデータ入力パッド群をさらにもっと具備することを特徴とする請求項26記載の液晶表示装置。

【請求項30】

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群はフローティングされることを特徴とする請求項29記載の液晶表示装置。

【請求項31】

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群は一定常数電圧に設定されたことを特徴とする請求項29記載の液晶表示装置。

【請求項32】

第1及び第2出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、

前記第1及び第2出力チャンネル群のそれぞれで画素データが供給される第1及び第2データ出力チャンネル群を選択して、その第1及び第2データ出力チャンネル群の間の非選択された出力チャンネルはダミーチャンネルになるようにするチャンネル選択部と、

前記データ集積回路が実装されて、前記第1及び第2データ出力チャンネル群と接続されたデータ出力パッドと、

前記ダミーチャンネルと接続されたダミー出力パッドが形成されたテープキャリアパッケージと、

前記テープキャリアパッケージのデータ出力パッドと接続されたデータラインを含む液晶パネルと、

前記第1及び第2データ出力チャンネルを選択するためのチャンネル選択信号を発生させ、該チャンネル選択信号を前記チャンネル選択部へ供給する選択信号発生部とを備え、

前記選択信号発生部は、前記チャンネル選択信号を発生させる電圧源及び基底電圧源に接続される第1及び第2選択端子を含むことを特徴とする液晶表示装置。

【請求項33】

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッドの間に接続されたデータ入力パッドをさらに具備することを特徴とする請求項32記載の液晶表示装置。

【請求項34】

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッドと接続されたダミーデータ入力パッドをさらにもっと具備することを特徴とする請求項33記載の液晶表示装置。

【請求項35】

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドはフローティングされることを特徴とする請求項34記載の液晶表示装置。

10

20

30

40

50

【請求項 36】

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドは一定常数電圧に設定されたことを特徴とする請求項 34 記載の液晶表示装置。

【請求項 37】

前記第 1 及び第 2 データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化されたことを特徴とする請求項 32 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関するもので、特に作業性の向上及び製造費用を節減することができるようにしたチップ実装フィルム及びそれを利用した液晶表示装置に関するものである。

10

【背景技術】

【0002】

通常の液晶表示装置は電界を利用して液晶の光透過率を調節することで画像を表示する。

【0003】

これのために、液晶表示装置は図 1 に示したように液晶セルなどがマトリックス形態で配列された液晶パネル (2) と、液晶パネル (2) のゲートラインなど (GL1 乃至 GLn) を駆動するためのゲート・ドライバ (6) と、液晶パネル (2) のデータラインなど (DL1 乃至 DLm) を駆動するためのデータ・ドライバ (4) と、ゲート・ドライバ (6) とデータ・ドライバ (4) を制御するためのタイミング制御部 (8) とを具備する。

20

【0004】

液晶パネル (2) はゲートラインなど (GL1 乃至 GLn) とデータラインなど (DL1 乃至 DLm) の交差部毎に形成された薄膜トランジスタ (TFT) と、薄膜トランジスタ (TFT) と接続された液晶セル (7) とを具備する。薄膜トランジスタ (TFT) はゲートライン (GL) からのスキャン信号、即ちゲート・ハイ電圧 (VGH) が供給される場合、ターン・オンされてデータライン (DL) からの画素信号を液晶セル (7) に供給する。そして、薄膜トランジスタ (TFT) はゲートライン (GL) からゲート・ロー電圧 (VGL) が供給される場合、ターン・オフされて液晶セル (7) に充電された画素信号が維持されるようにする。

30

【0005】

液晶セル (7) は等価的に液晶容量のキャパシティで表現されて、液晶を間に置いて対面する共通電極と薄膜トランジスタ (TFT) に接続された画素電極を含む。そして、液晶セル (7) は充電された画素信号が次の画素信号が充電される際まで安定的に維持されるようにするためにストリッジ・キャパシティとを更に具備する。このストリッジ・キャパシティは画素電極と以前段のゲートラインの間に形成される。このような液晶セル (7) は薄膜トランジスタ (TFT) を通して充電される画素信号につれて誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグラデーションを具現するようになる。

40

【0006】

タイミング制御部 (8) は図示されないビデオ・カードから供給される同期信号 (V, H) を利用してゲート制御信号など (GSP, GSC, GOE) 及びデータ制御信号など (SSP, SSC, SOE, POL) を発生する。ゲート制御信号など (GSP, GSC, GOE) はゲート・ドライバ (6) に供給されてゲート・ドライバを制御するようになり、データ制御信号など (SSP, SSC, SOE, POL) はデータ・ドライバ (4) に供給されてデータ・ドライバを除去するようになる。共に、タイミング制御部 (8) は赤色 (R)、緑色 (G) 及び青色 (B) の画素データ (VD) を整列してデータ・ドライバ (4) に供給する。

【0007】

50

ゲート・ドライバ（６）はゲートラインなど（GL 1乃至GL n）を順次に駆動させる。このために、ゲート・ドライバ（６）は図２ aのように多数のゲート集積回路（以下、“IC”という）（１０）とを具備する。ゲートIC（１０）などは自分に接続されたゲートラインなど（GL 1乃至GL n）をタイミング制御部（８）からの制御によって順次に駆動させる。もう一度言って、ゲートIC（１０）などはタイミング制御部（８）から供給されるゲート制御信号など（GSP, GSC, GOE）に応答してゲートラインなど（GL 1乃至GL n）に順次にゲート・ハイ電圧（VGH）を順次に供給する。

【０００８】

具体的に、ゲート・ドライバ（６）はゲート・スタート・パルス（GSP）をゲート・シフト・クラック（GSC）につれてシフトさせてシフトパルスが発生する。そして、ゲート・ドライバ（６）はシフト・パルスに응答して水平期間毎に当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給するようになる。もう一度言って、シフトパルスは水平期間毎に一ラインずつシフトされて、ゲートIC（１０）などの中のいずれか一つはシフトパルスに対応されて当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給する。この場合、ゲートIC（１０）などはゲートラインなど（GL 1乃至GL n）にゲート・ハイ電圧（VGH）が供給されない残りの期間ではゲート・ロー電圧（VGL）を供給する。

10

【０００９】

データ・ドライバ（４）は水平期間毎に１ライン分ずつの画素信号をデータラインなど（DL 1乃至DL m）に供給する。このために、データ・ドライバ（４）は図２ bのように多数のデータIC（１６）などを具備する。データIC（１６）などはタイミング制御部（８）から供給されるデータ制御信号など（SSP, SSC, SOE, POL）に응答してデータラインなど（DL 1乃至DL m）に画素信号を供給する。この際、データIC（１６）などはタイミング制御部（８）からの画素データ（VD）をガンマ電圧発生部（図示しない）からのガンマ電圧を利用してアナログ画素信号に変換して出力する。

20

【００１０】

具体的に、データIC（１６）などはソース・スタート・パルス（SSP）をソース・シフト・クラック（SSC）につれてシフトさせてサンプリング信号が発生する。続いて、データIC（１６）などはサンプリング信号に응答して画素データ（VD）を一定の単位ずつ順次にラッチする。以後、ラッチされた１ライン分の画素データ（VD）をアナログ画素信号に変換してソース出力エナブル信号（SOE）のエナブル期間にデータラインなど（DL 1乃至DL m）に供給するようになる。この場合、データIC（１６）などは画素データ（VD）を極性制御信号（POL）に응答して正極性または負極性の画素信号に変換するようになる。

30

【００１１】

このために、データIC（１６）などのそれぞれは図３に示したように順次のサンプリング信号を供給するシフト・レジスタ部（３４）と、サンプリング信号に응答して画素データ（VD）を順次にラッチして同時に出力するラッチ部（３６）と、ラッチ部（３６）からの画素データ（VD）を画素電圧信号に変換するデジタル・アナログ変換部（以下、“DAC部”という）（３８）と、DAC（３８）からの画素電圧信号を緩衝して出力する出力バッファ部（４６）とを具備する。また、データIC（１６）などはタイミング制御部（８）から供給される各種の制御信号など（SSP, SSC, SOE, REV, POLなど）と画素データ（VD）を中継する信号制御部（２０）と、DAC部（３８）で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部（３２）とを更に具備する。

40

【００１２】

信号制御部（２０）はタイミング制御部（図示しない）からの各種の制御信号など（SSP, SSC, SOE, REV, POLなど）と画素データ（VD）が当たる構成要素などで出力されるように制御する。

【００１３】

50

ガンマ電圧部（３２）はガンマ基準電圧の発生部（図示しない）から入力される多数このガンマ基準電圧をグレイ別に細分化して出力する。

【００１４】

シフト・レジスタ部（３４）に含まれたシフト・レジスタなどは信号制御部（２０）からのソース・スタート・パルス（ＳＳＰ）をソース・シフト・クロック（ＳＳＣ）につれてシフトさせてサンプリング信号に出力する。

【００１５】

ラッチ部（３６）はシフト・レジスタ部（３４）からのサンプリング信号に応答して信号制御部（２０）からの画素データ（ＶＤ）を一定単位ずつ順次にサンプリングしてラッチするようになる。このために、ラッチ部（３６）は i （ i は自然数）個の画素データ（ＶＤ）をラッチするために i 個のラッチなどで構成されて、ラッチなどのそれぞれは画素データ（ＶＤ）のビット数に対応する大きさを有する。特に、タイミング制御部（８）は伝送周波数を減らすために画素データ（ＶＤ）をイーブン画素データ（ＶＤeven）とオード画素データ（ＶＤodd）に分けてそれぞれの伝送ラインを通して同時に出力するようになる。ここで、イーブン画素データ（ＶＤeven）とオード画素データ（ＶＤodd）のそれぞれは赤（Ｒ）、緑（Ｇ）、青（Ｂ）画素データを含む。これにつれてラッチ部（３６）はサンプリング信号毎に信号制御部（２０）を経由して供給されるイーブン画素データ（ＶＤeven）とオード画素データ（ＶＤodd）を同時にラッチするようになる。続いて、ラッチ部（３６）は信号制御部（２０）からのソース出力エナブル信号（ＳＯＥ）に応答してラッチされた i 個の画素データ（ＶＤ）を同時に出力する。この場合、ラッチ部（３６）はデータ反転選択信号（ＲＥＶ）に応答してトランジション・ビット数が減らすように変造された画素データ（ＶＤ）などを復元させて出力するようになる。これはタイミング制御部（８）でデータ伝送の際に電磁気的な干渉（ＥＭＩ）を最小化するためにトランジションされるビット数が基準値を越す画素データ（ＶＤ）などはトランジション・ビット数が減るように変造して供給するためである。

【００１６】

ＤＡＣ部（３８）はラッチ部（３６）からの画素データ（ＶＤ）を同時に正極性及び負極性の画素電圧信号に変換して出力するようになる。このために、ＤＡＣ部（３８）はラッチ部（３６）に共通接続されたＰ（ポジティブ）デコーディング部（４０）及びＮ（ネガティブ）デコーディング部（４２）と、Ｐデコーディング部（４０）及びＮデコーディング部（４２）の出力信号を選択するためのマルチプレクサ（ＭＵＸ；４４）とを具備する。

【００１７】

Ｐデコーディング部（４０）に含まれる n 個のＰデコーダーなどはラッチ部（３６）から同時に入力される n 個の画素データなどをガンマ電圧部（３２）からの正極性のガンマ電圧などを利用して正極性が祖電圧信号に変換するようになる。Ｎデコーディング部（４２）に含まれる i 個のＮデコーダーなどはラッチ部（３６）から同時に入力される i 個の画素データなどをガンマ電圧部（３２）からの負極性ガンマ電圧などを利用して負極性の画素電圧信号に変換するようになる。マルチプレクサ部（４４）に含まれる i 個のマルチプレクサなどは信号制御部（２０）からの極性制御信号（ＰＯＬ）に応答してＰデコーダー（４０）からの正極性の画素電圧信号またはＮデコーダー（４２）からの負極性の画素電圧信号を選択して出力するようになる。

【００１８】

出力バッファ部（４６）に含まれる i 個の出力バッファなどは i 個のデータラインなど（ＤＬ１乃至ＤＬ i ）などに直列にそれぞれ接続された電圧ホロワーなどで構成される。このような出力バッファなどはＤＡＣ部（１３８）の画素電圧信号などを信号緩衝してデータラインなど（ＤＬ１乃至ＤＬ i ）に供給するようになる。

【００１９】

このような従来の液晶表示装置は液晶パネル（２）の解像図につれてデータ・ドライバ（４）が具備するデータＩＣ（１６）の出力チャンネルが違ってくる。これは、液晶パネ

10

20

30

40

50

ル(2)の解像図別にデータライン(DL)に接続されることができ、一定のチャンネルを有するデータIC(16)などが違ってくるためである。これにつれて、液晶パネル(2)の解像図別に相互異なる出力チャンネルを有する相互異なる数のデータIC(16)などを使用することで作業性の低下及び製造費用が浪費される短所がある。

【0020】

これを詳細に説明すると、液晶パネル(2)の解像図がXGA級(1024×3)である液晶表示装置は3072個のデータライン(DL)数を有することで768個のデータ出力チャンネルを有する四つのデータIC(16)が必要になる。また、液晶パネル(2)の解像図がSXGA+級(1400×3)である液晶表示装置は4200個のデータライン(DL)数を有するので702個のデータ出力チャンネルを有する六つのデータIC(16)が必要にするようになる。この際、残りの12個のデータ出力チャンネルはダミーラインに処理される。また、液晶パネル(2)の解像図がWXGA級(1290×3)である液晶表示装置は3840個のデータライン(DL)の数を有するので642個のデータ出力チャンネルはダミーラインに処理される。このために、液晶パネル(2)の解像図別に相互異なる出力チャンネルを有する異なるデータIC(16)などを使用すべきである。これにつれて、従来の液晶表示装置では作業性の低下及び低下及び製造比率の浪費される短所がある。

10

【発明の開示】

【発明が解決しようとする課題】

【0021】

20

従って、本発明の目的は作業性の向上及び製造費用を節減することができるようにしたチップ実装フィルムとそれを利用した液晶表示装置を提供することである。

【0022】

本発明の異なる目的は液晶パネルの解像図につれてデータ集積回路の出力チャンネルを制御することができるようにしたチップ実装フィルムとそれを利用した液晶表示装置を提供することにある。

【課題を解決するための手段】

【0023】

前記目的を達成するために、本発明の実施例によるチップ実装フィルムは多数の出力チャンネルが形成されたデータ駆動集積回路と、前記多数の出力チャンネルの中の画素データが供給されるデータ出力チャンネルを選択するチャンネル選択部；前記データ集積回路が実装されて、前記多数の出力チャンネルに対応される出力パッドが形成されたテープ・キャリア・パッケージとを具備する。

30

【0024】

及び、本発明のチップ実装フィルムは前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部を具備する。前記多数の出力チャンネルの中、非選択された出力チャンネルはダミー出力チャンネルである。

【0025】

前記テープキャリアパッケージの出力パッドは前記データ有効出力チャンネルと接続されたデータ出力パッド群と、前記ダミー出力パネルと接続されてダミー出力パッド群とを具備する。

40

前記ダミー出力チャンネル及び前記ダミー出力パッド群はフローティングされる。

【0026】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定される。

【0027】

前記データ出力パッド群は液晶パネルのデータラインと接続される。

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記画素データの入力ライン数の

50

中から少なくとも一つの条件に沿って前記チャンネル選択信号を発生する。

【0028】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部で供給する前記データ駆動集積回路の第1及び第2選択端子を具備する。

【0029】

前記データ駆動集積回路はスタートパルス进行シフトさせて順次的なサンプリング信号を発生するシフトレジスタ部と、前記サンプリング信号に回答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタルーアナログ変換部と、前記デジタルーアナログ変換部からの画素データをボボリ
10

【0030】

前記チャンネル選択部は I, J, K, N (ただ、 $I < J < K < N$ で、Nは前記出力チャンネル)のデータ出力チャンネルの中でどの一つを選択する。

前記チャンネル選択部は前記 I番目、J番目、K番目及び N番目データ出力チャンネルに対応される W番目、X番目、Y番目、Z番目シフトレジスターの中でどの一つの出力信号を次団データ駆動集積回路で供給する。

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化される。

【0031】

本発明の実施例によるチップ実装フィルムは第1及び第2出力チャンネル群に分割され
20
た多数の出力チャンネルを持つデータ駆動集積回路と、前記第1及び第2出力チャンネル群のそれぞれで画素データが供給される第1及び第2データ出力チャンネル群のそれぞれを選択するチャンネル選択部と、前記データ集積回路が実装されて、前記第1及び第2出力チャンネル群に対応される第1及び第2出力パッド群が形成されたテープキャリアパッケージとを具備する。

【0032】

及び本発明のチップ実装フィルムは前記第1及び第2データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備する。

【0033】

前記多数の出力チャンネルの中で非選択された出力チャンネルはダミー出力チャンネル
30
で前記第1及び第2データ出力チャンネル領域の間に位する。

【0034】

前記テープキャリアパッケージの出力パッドは前記第1及び第2データ出力チャンネル群と接続された有効出力パッド群と、前記ダミー出力パネルと接続されてダミー出力パッド群とを具備する。

【0035】

前記ダミー出力チャンネル及び前記ダミー出力パッド群はフローティングされる。

【0036】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定される
40
。

【0037】

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記データ駆動集積回路の画素データの入力ライン数の中で少なくとも一つの条件によって前記チャンネル選択信号を発生する。

【0038】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部で供給する前記データ駆動集積回路の第1及び第2選択端子を具備する。

【0039】

前記データ駆動集積回路はスタートパルス进行シフトさせて順次なサンプリング信号を発生するシフトレジスタ部と、前記サンプリング信号に応答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタルーアナログ変換部と、前記デジタルーアナログ変換部からの画素データをバッファリングして前記第1及び第2データ出力チャンネル群で供給するバッファ部とをさらに具備する。

【0040】

前記第1及び第2データ出力パッド群は液晶パネルのデータラインと接続され。

【0041】

前記データ出力チャンネルグループの少なくとも2個領域は同一な数のデータ出力チャンネルを持つ。

10

【0042】

前記第1データ出力チャンネルグループは一番目からI1番目、I2番目、I3番目（ただ、 $1 < I1 < I2 < I3 < N$ ）中、いずれかまでの出力チャンネルを含む。

【0043】

前記第2出力チャンネルグループはN番目からJ1番目、J2番目、J3番目（ただ、 $I3 < J1 < J2 < J3 < N$ ）中いずれかまでの出力チャンネルを含む。

【0044】

前記出力チャンネルの中でI1+1番目からJ3-1番目まで、I2+1番目からJ2-1番目まで、I3+1番目からJ1-1番目の中である一グループは前記ダミー出力チャンネルである。

20

【0045】

本発明の実施例による液晶表示装置は多数の出力チャンネルが形成されたデータ駆動集積回路と、前記多数の出力チャンネルの中で画素データが供給されるデータ出力チャンネルを選択して、残りはダミーチャンネルになるようにするチャンネル選択部と、前記データ集積回路が実装されて、前記データ出力チャンネルと接続されたデータ出力パッド群と、前記ダミーチャンネルと接続されたダミー出力パッド群が形成されたテープキャリアパッケージと、前記テープキャリアパッケージのデータ出力パッド群と接続されたデータラインを持つ液晶パネルとを具備する。

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化される。

30

及び本発明の液晶表示装置は前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備する。

【0046】

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッド群と接続されたデータ入力パッドをさらに具備する。

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッド群と接続されたダミーデータ入力パッド群をさらにもっと具備する。

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群はフローティングされる。

【0047】

40

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群は一定常数電圧に設定される。

本発明の実施例による液晶表示装置は第1及び第2出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、前記第1及び第2出力チャンネル群のそれぞれで画素データが供給される第1及び第2データ出力チャンネル群を選択して、その第1及び第2データ出力チャンネル群の間の非選択された出力チャンネルはダミーチャンネルになるようにするチャンネル選択部と、前記データ集積回路が実装されて、前記第1及び第2データ出力チャンネル群と接続されたデータ出力パッドと、前記ダミーチャンネルと接続されたダミー出力パッドが形成されたテープキャリアパッケージと、前記テープキャリアパッケージのデータ出力パッドと接続されたデータラインを含む液晶パネルとを

50

具備する。

及び本発明の液晶表示装置は前記第1及び第2データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部を具備する。

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッドの間に接続されたデータ入力パッドをさらに具備する。

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッドと接続されたダミーデータ入力パッドをさらにもっと具備する。

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドはフローティングされる。

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドは一定
10 常数電圧に設定された。

【0048】

前記第1及び第2データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化される。

【発明を実施するための最良の形態】

【0049】

[実施例]

以下、本発明の実施例を添付した図4乃至図23を参照して詳細に説明する。

【0050】

図4を参照すると、本発明の第1実施例による液晶表示装置は液晶セルなどがマトリックス形態で配列された液晶パネル(102)と、液晶パネル(102)のゲートラインなど(G_L1乃至G_L_n)を駆動するためのゲート・ドライバ(106)と、液晶パネル(102)のデータラインなど(D_L1乃至D_L_m)を駆動するためのデータ・ドライバ(104)と、ゲート・ドライバ(106)とデータ・ドライバ(104)を制御するためのタイミング制御部(198)とを具備する。
20

【0051】

液晶パネル(102)はゲートラインなど(G_L1乃至G_L_n)とデータラインなど(D_L1乃至D_L_m)の交差部毎に形成された薄膜トランジスタ(T_{FT})と、薄膜トランジスタ(T_{FT})と接続された液晶セル(図示しない)とを具備する。薄膜トランジスタ(T_{FT})はゲートライン(G_L)からのスキャン信号、即ちゲート・ハイ電圧(V_{GH})が供給される場合、ターン・オンされてデータライン(D_L)からの画素信号を液晶セルに供給する。そして、薄膜トランジスタ(T_{FT})はゲートライン(G_L)からゲート・ロー電圧(V_{GL})が供給される場合、ターン・オフされて液晶セルに充電された画素信号が維持されるようにする。
30

【0052】

液晶セルは等価的に液晶容量のキャパシティで表現されて、液晶を間に置いて対面する共通電極と薄膜トランジスタ(T_{FT})に接続された画素電極を含む。そして、液晶セルは充電された画素信号が次の画素信号が充電される際まで安定的に維持されるようにするためにストリッジ・キャパシティとを更に具備する。このストリッジ・キャパシティは画素電極と以前段のゲートラインの間に形成される。このような液晶セル(7)は薄膜トランジスタ(T_{FT})を通して充電される画素信号につれて誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグラデーションを具現するようになる。
40

【0053】

タイミング制御部(108)は図示されないビデオ・カードから供給される同期信号(V, H)を利用してゲート制御信号など(G_{SP}, G_{SC}, G_{OE})及びデータ制御信号など(S_{SP}, S_{SC}, S_{OE}, P_{OL})を発生する。ゲート制御信号など(G_{SP}, G_{SC}, G_{OE})はゲート・ドライバ(106)に供給されてゲート・ドライバを制御するようになり、データ制御信号など(S_{SP}, S_{SC}, S_{OE}, P_{OL})はデータ・ドライバ(104)に供給されてデータ・ドライバを除去するようになる。共に、タイミング制御部(108)は赤色(R)、緑色(G)及び青色(B)の画素データ(V_D)を整列し
50

てデータ・ドライバ（１０４）に供給する。

【００５４】

ゲート・ドライバ（１０６）はゲートラインなど（ＧＬ１乃至ＧＬｎ）を順次に駆動させる。このために、ゲート・ドライバ（１０６）は多数のゲートＩＣ（図示しない）とを具備する。ゲートＩＣなどは自分に接続されたゲートラインなど（ＧＬ１乃至ＧＬｎ）をタイミング制御部（１０８）からの制御によって順次に駆動させる。もう一度言って、ゲートＩＣなどはタイミング制御部（１０８）から供給されるゲート制御信号など（ＧＳＰ，ＧＳＣ，ＧＯＥ）に応答してゲートラインなど（ＧＬ１乃至ＧＬｎ）に順次にゲート・ハイ電圧（ＶＧＨ）を順次に供給する。

【００５５】

具体的に、ゲート・ドライバ（１０６）はゲート・スタート・パルス（ＧＳＰ）をゲート・シフト・クラック（ＧＳＣ）につれてシフトさせてシフトパルスを発生する。そして、ゲート・ドライバ（１０６）はシフト・パルスに応答して水平期間毎に当たるゲートライン（ＧＬ）にゲート・ハイ電圧（ＶＧＨ）を供給するようになる。もう一度言って、シフトパルスは水平期間毎に一ラインずつシフトされて、ゲートＩＣなどの中のいずれか一つはシフトパルスに対応されて当たるゲートライン（ＧＬ）にゲート・ハイ電圧（ＶＧＨ）を供給する。この場合、ゲートＩＣ（１０）などはゲートラインなど（ＧＬ１乃至ＧＬｎ）にゲート・ハイ電圧（ＶＧＨ）が供給されない残りの期間ではゲート・ロー電圧（ＶＧＬ）を供給する。

【００５６】

データ・ドライバ（１０４）は水平期間毎に１ライン分ずつの画素信号をデータラインなど（ＤＬ１乃至ＤＬｍ）に供給する。このために、データ・ドライバ（１０４）は多数のデータＩＣ（１１６）などを具備する。データＩＣ（１１６）などのそれぞれはテープ・キャリア・パッケージ（以下、"データＴＣＰ"という）（１１０）の上に実装される。このような、データＩＣ（１１６）などは電氣的に接続される。そして、データＩＣ（１１６）などはタイミング制御部（１０８）から供給されるデータ制御信号など（ＳＳＰ，ＳＳＣ，ＳＯＥ，ＰＯＬ）に応答してデータラインなど（ＤＬ１乃至ＤＬｍ）に画素信号を供給する。この際、データＩＣ（１１６）などはタイミング制御部（１０８）からの画素データ（ＶＤ）をガンマ電圧発生部（図示しない）からのガンマ電圧を利用してアナログ画素信号に変換して出力する。

【００５７】

具体的に、データＩＣ（１１６）などはソース・スタート・パルス（ＳＳＰ）をソース・シフト・クラック（ＳＳＣ）につれてシフトさせてサンプリング信号を発生する。続いて、データＩＣ（１１６）などはサンプリング信号に応答して画素データ（ＶＤ）を一定の単位ずつ順次にラッチする。以後、ラッチされた１ライン分の画素データ（ＶＤ）をアナログ画素信号に変換してソース出力エナブル信号（ＳＯＥ）のエナブル期間にデータラインなど（ＤＬ１乃至ＤＬｍ）に供給するようになる。この場合、データＩＣ（１１６）などは画素データ（ＶＤ）を極性制御信号（ＰＯＬ）に応答して正極性または負極性の画素信号に変換するようになる。

【００５８】

一方、本発明の第１実施例による液晶表示装置のデータＩＣ（１１６）などのそれぞれは外部から入力される第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）に応答してデータラインなど（ＤＬ１乃至ＤＬｍ）に画素信号を供給するための出力チャンネルを変更するようになる。このために、データＩＣ（１１６）などのそれぞれは第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）が供給される第１及び第２オプションピン（ＯＰ１，ＯＰ２）とを具備する。

【００５９】

第１及び第２オプションピン（ＯＰ１，ＯＰ２）のそれぞれは電圧源（ＶＣＣ）及び基底電圧源（ＧＮＤ）に選択的に接続されて２ビット２進論理値を有するようになる。これにつれて、第１及び第２オプションピン（ＯＰ１，ＯＰ２）を通してデータＩＣ（１１６

10

20

30

40

50

）に供給される第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）は”００”、”０１”、”１０”及び”１１”の値を有するようになる。

【００６０】

これにつれて、データＩＣ（１１６）などのそれぞれは第１及び第２オプションピン（ＯＰ１，ＯＰ２）を通して供給される第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）につれて液晶パネル（１０２）の解像図につれてすでに設定された出力チャンネルを有するようになる。

【００６１】

このような液晶パネル（１０２）の解像図につれてデータＩＣ（１１６）の出力チャンネルによるデータＩＣ（１１６）の個数を表１に表した。

【００６２】

【表１】

解像図	ピクセル数		データIC出力によるデータIC個数			
	データライン	ゲートライン	600CH	618CH	630CH	642CH
XGA	3072	768	5.12	4.97	4.88	4.79
SXGA+	4200	1050	7.00	6.80	6.67	6.54
UXGA	4800	1200	8.00	7.77	7.62	7.48
WXGA	3840	800	6.40	6.21	6.10	5.98
WSGA-	4320	900	7.20	6.99	6.86	6.73
WSXGA	5040	1050	8.40	8.16	8.00	7.85
WUXGA	5760	1200	9.60	9.32	9.14	8.97

【００６３】

表１を参照すると、四つチャンネルですべての解像図を表現することができる。即ち、ＸＧＡ級の解像図を有する液晶パネル（１０２）では６１８個のデータ出力チャンネルを有する五つのデータＩＣ（１１６）が必要となる。この際、残る１８個のデータ出力チャンネルはダミーラインを処理する。また、ＳＸＧＡ＋級の解像図を有する液晶パネル（１０２）では６００個のデータ出力チャンネルを有する七つのデータＩＣ（１１６）が必要となる。また、ＵＸＧＡ＋級の解像図を有する液晶パネル（１０２）では６００個のデータ出力チャンネルを有する八つのデータＩＣ（１１６）が必要となる。そして、ＷＸＧＡ＋級の解像図を有する液晶パネル（１０２）では６４２個のデータ出力チャンネルを有する六つのデータＩＣ（１１６）が必要となる。また、ＷＳＸＧＡ－級の解像図を有する液晶パネル（１０２）では６１８個のデータ出力チャンネルを有する七つのデータＩＣ（１１６）が必要となる。また、ＷＳＸＧＡ級の解像図を有する液晶パネル（１０２）では６３０個のデータ出力チャンネルを有する八つのデータＩＣ（１１６）が必要となる。また、ＷＵＸＧＡ級の解像図を有する液晶パネル（１０２）では６４２個のデータ出力チャンネルを有する九つのデータＩＣ（１１６）が必要となる。

【００６４】

これにつれて、本発明の第１実施例による液晶表示装置は第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）につれてデータＩＣ（１１６）の出力チャンネルを６００チャンネル、６１８チャンネル、６３０チャンネル及び６４２チャンネルの中のいずれか一つで設定することで液晶パネル（１０２）のすべての解像図を表現することができる。もう一度言って、本発明の第１実施例による液晶表示装置のデータＩＣ（１１６）は６４２個のデータ出力チャンネルを有するように製造して、第１及び第２オプションピン（ＯＰ１，ＯＰ２）からの第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）につれてデータＩＣ（１１６）の出力チャンネルを設定することで液晶パネル（１０２）のすべての解像図に共用に使用することができる。

【００６５】

これを詳細に説明すると、本発明の第1実施例による液晶表示装置のデータIC(116)は642個のデータ出力チャンネルを有するように製造される。

【0066】

第1及び第2オプションピン(OP1, OP2)のそれぞれが基底電圧源(GND)に接続されてデータIC(116)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"00"である場合にデータIC(116)は図5に示したように642個のデータ出力チャンネルの中の第1乃至第600データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第601乃至第642出力チャンネルはダミー出力チャンネルになる。また、第1オプションピン(OP1)が基底電圧源(GND)に接続されると共に第2オプションピン(OP2)が電圧源(VCC)に接続されてデータIC(116)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"01"である場合にデータIC(116)は図6に示したように642個のデータ出力チャンネルの中の第1乃至第618データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第619乃至第642出力チャンネルはダミー出力チャンネルになる。そして、第1オプションピン(OP1)が電圧源(VCC)に接続されると共に第2オプションピン(OP2)が基底電圧源(GND)に接続されてデータIC(116)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"10"である場合にデータIC(116)は図7に示したように642個のデータ出力チャンネルの中の第1乃至第630データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第631乃至第642出力チャンネルはダミー出力チャンネルになる。最後に、第1及び第2オプションピン(OP1, OP2)のそれぞれが電圧源(VCC)に接続されてデータIC(116)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"11"である場合にデータIC(116)は図8に示したように第1乃至第642データ出力チャンネルを通して画素電圧信号を出力するようになる。

【0067】

これにつれて、本発明の第1実施例による液晶表示装置のデータIC(116)は図9に示したように第1及び第2オプションピン(OP1, OP2)に供給される第1及び第2チャンネル選択信号(P1, P2)につれてデータIC(116)の出力チャンネルを設定するためのチャンネル選択部(130)と、順次的であるサンプリング信号を供給するためのシフト・レジスタ部(134)と、サンプリング信号に応答して画素データ(VD)を順次にラッチして同時に出力するラッチ部(136)と、ラッチ部(136)からの画素データ(VD)を画素電圧信号に変換するデジタル・アナログ変換部(以下、"DAC部"という)(138)と、DAC(138)からの画素電圧信号を緩衝して出力する出力バッファ部(146)とを具備する。

【0068】

また、データIC(116)などはタイミング制御部(108)から供給される各種の制御信号などと画素データ(VD)を中継する信号制御部(120)と、DAC部(138)で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部(132)とを更に具備する。

【0069】

信号制御部(120)はタイミング制御部(108)からの各種の制御信号など(SSP, SSC, SOE, REV, POLなど)と画素データ(VD)が当たる構成要素などで出力されるように制御する。

【0070】

ガンマ電圧部(132)はガンマ基準電圧の発生部(図示しない)から入力される多数このガンマ基準電圧をグレイ別に細分化して出力する。

【0071】

チャンネル選択部(130)は第1及び第2オプションピン(OP1, OP2)を通して第1及び第2チャンネル選択信号(P1, P2)につれて第1乃至第4チャンネル制御信号(CS1乃至CS4)をシフト・レジスタ部(134)に供給するようになる。即ち

、チャンネル選択部（１３０）は”００”の値を有する第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）に対応される第１チャンネル制御信号（ＣＳ１）と、”０１”の値を有する第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）に対応される第２チャンネル制御信号（ＣＳ２）と、”１０”の値を有する第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）に対応される第３チャンネル制御信号（ＣＳ３）と、”１１”の値を有する第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）に対応される第４チャンネル制御信号（ＣＳ４）を発生する。

【００７２】

シフト・レジスタ部（１３４）に含まれたシフト・レジスタなどは信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・シフト・クラック（ＳＳＣ）につれてシフトさせてサンプリング信号に出力する。この際、シフト・レジスタ部（１３４）は６４２個のシフト・レジスタなど（ＳＲ１乃至ＳＲ６４２）で構成される。

10

【００７３】

このような、シフト・レジスタ部（１３４）はチャンネル選択部（１３０）からの第１乃至第４チャンネル制御信号（ＣＳ１乃至ＣＳ４）につれて第６００、第６１８、第６３０及び第６４２シフト・レジスタ（ＳＲ６００、ＳＲ６２８、ＳＲ６３０、ＳＲ６４２）のそれぞれの出力信号を次の段データＩＣ（１１６）に供給するようになる。

【００７４】

具体的に、チャンネル選択部（１３０）から第１チャンネル制御信号（ＣＳ１）に供給される場合にシフト・レジスタ部（１３４）は第１乃至第６００番目のシフト・レジスタなど（ＳＲ１乃至ＳＲ６００）を利用して信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・サンプリング・クラック信号（ＳＳＣ）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第６００番目のシフト・レジスタなど（ＳＲ６００）の出力信号（キャリ信号）を次の段のデータＩＣ（１１６）の一番目のシフト・レジスタ（ＳＲ１）に供給するようになる。これにつれて、第６０１乃至第６４２シフト・レジスタ（ＳＲ６０１乃至ＳＲ６４２）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の４２個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

20

【００７５】

一方、チャンネル選択部（１３０）から第２チャンネル制御信号（ＣＳ２）に供給される場合にシフト・レジスタ部（１３４）は第１乃至第６１８番目のシフト・レジスタなど（ＳＲ１乃至ＳＲ６１８）を利用して信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・サンプリング・クラック信号（ＳＳＣ）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第６１８番目のシフト・レジスタなど（ＳＲ６００）の出力信号（キャリ信号）を次の段のデータＩＣ（１１６）の一番目のシフト・レジスタ（ＳＲ１）に供給するようになる。これにつれて、第６１９乃至第６４２シフト・レジスタ（ＳＲ６１９乃至ＳＲ６４２）はサンプリング信号を出力しなくなる。

30

【００７６】

一方、チャンネル選択部（１３０）から第３チャンネル制御信号（ＣＳ３）に供給される場合にシフト・レジスタ部（１３４）は第１乃至第６３０番目のシフト・レジスタなど（ＳＲ１乃至ＳＲ６３０）を利用して信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・サンプリング・クラック信号（ＳＳＣ）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第６３０番目のシフト・レジスタなど（ＳＲ６００）の出力信号（キャリ信号）を次の段のデータＩＣ（１１６）の一番目のシフト・レジスタ（ＳＲ１）に供給するようになる。これにつれて、第６３１乃至第６４２シフト・レジスタ（ＳＲ６３１乃至ＳＲ６４２）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の１２個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

40

【００７７】

50

一方、チャンネル選択部（１３０）から第４チャンネル制御信号（ＣＳ４）に供給される場合にシフト・レジスタ部（１３４）は第１乃至第６４２番目のシフト・レジスタなど（ＳＲ１乃至ＳＲ６４２）を利用して信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・サンプリング・クラック信号（ＳＳＣ）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第６４２番目のシフト・レジスタなど（ＳＲ６００）の出力信号（キャリ信号）を次の段のデータＩＣ（１１６）の一番目のシフト・レジスタ（ＳＲ１）に供給するようになる。

【００７８】

ラッチ部（３６）はシフト・レジスタ部（１３４）からのサンプリング信号に応答して信号制御部（１２０）からの画素データ（ＶＤ）を一定単位ずつ順次にサンプリングしてラッチするようになる。このために、ラッチ部（１３６）は６４２個の画素データ（ＶＤ）をラッチするために６４２個のラッチなどで構成されて、ラッチなどのそれぞれは画素データ（ＶＤ）のビット数に対応する大きさを有する。特に、タイミング制御部（１０８）は伝送周波数を減らすために画素データ（ＶＤ）をイーブン画素データ（ＶＤeven）とオード画素データ（ＶＤodd）に分けてそれぞれの伝送ラインを通して同時に出力するようになる。ここで、イーブン画素データとオード画素データのそれぞれは赤（Ｒ）、緑（Ｇ）、青（Ｂ）画素データを含む。

【００７９】

これにつれてラッチ部（１３６）はサンプリング信号毎に信号制御部（１２０）を經由して供給されるイーブン画素データとオード画素データを同時にラッチするようになる。続いて、ラッチ部（１３６）は信号制御部（１２０）からのソース出力エナブル信号（ＳＯＥ）に応答してラッチされた６３０個、６３０個及び６４２個の中のいずれか一つのデータ出力チャンネルを通して画素データ（ＶＤ）を同時に出力する。この場合、ラッチ部（１３６）はデータ反転選択信号（ＲＥＶ）に応答してトランジション・ビット数が減らすように変造された画素データ（ＶＤ）などを復元させて出力するようになる。これはタイミング制御部（１０８）でデータ伝送の際に電磁気的な干渉（ＥＭＩ）を最小化するためにトランジションされるビット数が基準値を越す画素データ（ＶＤ）などはトランジション・ビット数が減るように変造して供給するためである。

【００８０】

DAC部（１３８）はラッチ部（１３６）からの画素データ（ＶＤ）を同時に正極性及び負極性の画素電圧信号に変換して出力するようになる。このために、DAC部（１３８）はラッチ部（１３６）に共通接続されたP（Positive）デコーディング部（１４０）及びN（Negative）デコーディング部（１４２）と、Pデコーディング部（１４０）およびNデコーディング部（１４２）の出力信号を選択するためのマルチプレクサ（MUX；１４４）とを具備する。

【００８１】

Pデコーディング部（１４０）に含まれるn個のPデコーダーなどはラッチ部（１３６）から同時に入力されるn個の画素データなどをガンマ電圧部（１３２）からの正極性のガンマ電圧などを利用して正極性が祖電圧信号に変換するようになる。Nデコーディング部（１４２）に含まれるi個のNデコーダーなどはラッチ部（１３６）から同時に入力されるi個の画素データなどをガンマ電圧部（３２）からの負極性ガンマ電圧などを利用して負極性の画素電圧信号に変換するようになる。マルチプレクサ部（１４４）に含まれる最大６４２個のマルチプレクサなどは信号制御部（１２０）からの極性制御信号（POL）に応答してPデコーダー（１４０）からの正極性の画素電圧信号またはNデコーダー（１４２）からの負極性の画素電圧信号を選択して出力するようになる。

【００８２】

出力バッファ部（１４６）に含まれる最大６４２個の出力バッファなどは最大６４２個のデータラインなど（DL１乃至DL６４２）などに直列にそれぞれ接続された電圧ホロワーなどで構成される。このような出力バッファなどはDAC部（１３８）からの画素電圧信号などを信号緩衝してデータラインなど（DL１乃至DL６４２）に供給するよう

10

20

30

40

50

なる。

【0083】

このような本発明の第1実施例による液晶表示装置で600個のデータ出力チャンネルを有するデータIC(116)は表1に表したようにSXGA+級及びUXGA急の解像図を有する液晶パネル(102)に使用されて、618個のデータ出力チャンネルを有するデータIC(116)はWSXGA級の解像図を有する液晶パネル(102)に使用されて、642個のデータ出力チャンネルを有するデータIC(116)はWXGA級とWUXGA級の解像図を有する液晶パネル(102)に使用される。

一方、本発明の第1実施例による液晶表示装置のデータIC(116)は図10に示したようにデータTCP(110)に実装される。

10

【0084】

データTCP(110)には図示しないデータ印刷回路基板に接続される入力パッド群などと、液晶パネル(102)に接続されるデータ出力パッド群(160)及びダミー・データ出力パッド群(164)が形成される。この際、データTCP(110)上に形成されるデータ出力パッド群(160)のパッド数とダミー・データ出力パッド群(164)のパッド数の合はデータIC(116)の出力チャンネルと同一になる。

【0085】

データ出力パッド群(160)はデータTCP(110)上に形成される信号敗戦を通してデータIC(116)のデータ出力チャンネル群に接続される。このようなデータ出力パッド群(160)のパッドの数は第1及び第2チャンネル選択信号(P1, P2)によってデータIC(116)の出力チャンネルと同一になる。例えば、上述のように第1及び第2チャンネル選択信号(P1, P2)によってデータTCP(110)の出力チャンネルが642個のデータ出力チャンネルの中の600個のデータ出力チャンネルに選択されるとデータTCP(110)のデータ出力パッド群(160)もまた600個の出力パッドを有するようになる。

20

【0086】

ダミー・データ出力パッド群(164)は第1及び第2チャンネル選択信号(P1, P2)によって選択されたデータIC(116)の出力チャンネルを除いた残りのデータIC(116)の出力チャンネルと同一になる。例えば、上述のようにデータIC(116)の出力チャンネルが第1及び第2チャンネル選択信号(P1, P2)によって642個のデータ出力チャンネルの中の600個のデータ出力チャンネルに選択されるとデータTCP(110)のダミー・データ出力パッド群(164)は42個のダミー出力パッドを有するようになる。

30

【0087】

このような、データTCP(110)は図11に示したように液晶パネル(102)の下部基板の上に形成されたデータパッド部(186)に取り付けられる。

【0088】

データパッド部(186)には図12に示したようにデータTCP(110)のデータ出力パッド群(160)が取り付けられるデータ入力パッド群(180)及びデータTCP(110)のダミー・データ出力パッド群(164)が取り付けられるダミー・データ入力パッド群(184)が形成される。

40

【0089】

データ入力パッド群(180)のパッド数はデータTCP(110)のデータ出力パッド群(160)のパッド数と同一になる。このような、データ入力パッド群(180)のパッドなどのそれぞれはリンク(118)を通してデータラインなど(DL)に接続される。

【0090】

このような、本発明の第1実施例による液晶表示装置は上述したところのように第1及び第2チャンネル選択信号(P1, P2)によって変更されるデータIC(116)の出力チャンネルに対応されるようにデータTCP(110)のデータ出力パッド群(160)

50

）、液晶パネル（１０２）のデータ入力パッド群（１８０）を同一に設計するようになる。

【００９１】

本発明の第１実施例による液晶表示装置は上述したところのように第１及び第２オプションピン（ＯＰ１、ＯＰ２）に供給される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって表１に表したように液晶パネル（１０２）の解像図につれてデータＩＣ（１１６）の出力チャンネルを設定することで種類のデータＩＣ（１１６）だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第１実施例による液晶表示装置は作業性の向上及び製造費用を減少させることができる。

【００９２】

図１３は本発明の第２実施例による液晶表示装置でデータＩＣを表すブロック図である。

【００９３】

図１３を参照すると、本発明の第２実施例による液晶表示装置はデータＩＣ（４１６）を除いてはすべての構成要素は本発明の第１実施例による液晶表示装置と同一になる。これにつれて、本発明の第２実施例による液晶表示装置では図１３を図４と結びつけてデータＩＣ（４１６）だけを説明することにし、異なる構成要素などに対する説明は省略する。この際、図４に示されたデータＩＣの図面符号”１１６”は図１０に示された”４１６”に代えることにする。

【００９４】

本発明の第２実施例による液晶表示装置でデータＩＣ（４１６）はデータラインなど（ＤＬ１乃至ＬＤｍ）と、第１及び第２データ出力チャンネル群（２６０、２６２）の間のダミー・データ出力チャンネル群（２６４）とを具備する。

【００９５】

このような、データＩＣ（４１６）はデータラインなど（ＤＬ１乃至ＬＤｍ）の数につれてダミー・データ出力チャンネル群（２６４）を通してデータラインなど（ＤＬ１乃至ＬＤｍ）に供給される画素データの出力可否を決定するための第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）が供給される第１及び第２オプションピン（ＯＰ１、ＯＰ２）とを具備する。

【００９６】

第１及び第２オプションピン（ＯＰ１、ＯＰ２）のそれぞれは電圧源（ＶＣＣ）及び基底電圧源（ＧＮＤ）に選択的に接続されて２ビット２進論理値を有するようになる。これにつれて、第１及び第２オプションピン（ＯＰ１、ＯＰ２）を通してデータＩＣ（４１６）に供給される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）は”００”、“０１”、“１０”及び”１１”の値を有するようになる。

【００９７】

これにつれて、データＩＣ（４１６）などのそれぞれは第１及び第２オプションピン（ＯＰ１、ＯＰ２）を通して供給される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）につれて液晶パネル（１０２）の解像図につれてすでに設定された出力チャンネルを有するようになる。

【００９８】

このような液晶パネル（１０２）の解像図につれてデータＩＣ（４１６）の出力チャンネルによるデータＩＣ（４１６）の個数を表１に表した。

【００９９】

これにつれて、本発明の第２実施例による液晶表示装置は第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）につれてデータＩＣ（４１６）の出力チャンネルを６００チャンネル、６１８チャンネル、６３０チャンネル及び６４２チャンネルの中のいずれか一つで設定することで液晶パネル（１０２）のすべての解像図を表現することができる。もう一度言って、本発明の第２実施例による液晶表示装置のデータＩＣ（４１６）は６４２個のデータ出力チャンネルを有するように製造して、第１及び第２オプションピン（ＯＰ１、ＯＰ

10

20

30

40

50

2)からの第1及び第2チャンネル選択信号(P1, P2)につれてデータIC(416)の出力チャンネルを設定することで液晶パネル(102)のすべての解像図に共用に使用することができる。また、本発明の第2実施例による液晶表示装置は出力チャンネルの決定によるデータIC(416)のダミー・データ出力チャンネル群(264)をデータIC(416)のデータ出力チャンネルなどの中の間部分に配置するようになる。即ち、データIC(416)の第1及び第2データ出力チャンネル群(260, 262)はダミー・データ出力チャンネル群(264)を間に置いて同一の出力チャンネルを有するようになる。これにつれて、本発明の第2実施例による液晶表示装置はデータIC(416)の第1及び第2データ出力チャンネル群(260, 262)のそれぞれの出力チャンネルを同一にすることで画素データの出力の際に電氣的な干渉を減少させることができる。

10

【0100】

これを詳細に説明すると、本発明の第2実施例による液晶表示装置のデータIC(416)は642個のデータ出力チャンネルを有するように製造される。

【0101】

第1及び第2オプションピン(OP1, OP2)のそれぞれが基底電圧源(GND)に接続されてデータIC(416)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"00"である場合にデータIC(416)は図14に示したように642個のデータ出力チャンネルの中の第1乃至第300出力チャンネルを有するデータ出力チャンネル群(260)及び第343乃至第642出力チャンネルを有する第2データ出力チャンネル群(262)を通して画素電圧信号を出力するようになる。この際、ダミー・データ出力チャンネル群(264)は第301乃至第342出力チャンネルを有してダミーラインに処理されて画素データが出力されたり、出力されない。また、第1オプションピン(OP1)が基底電圧源(GND)に接続されると共に第2オプションピン(OP2)が電圧源(VCC)に接続されてデータIC(416)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"01"である場合にデータIC(416)は図15に示したように642個のデータ出力チャンネルの中の第1乃至第309出力チャンネルを有するデータ出力チャンネル群(260)及び第334乃至第642出力チャンネルを有する第2データ出力チャンネル群(262)を通して画素電圧信号を出力するようになる。この際、ダミー・データ出力チャンネル群(264)は第310乃至第333出力チャンネルを有してダミーラインに処理されて画素データが出力されたり、出力されない。そして、第1オプションピン(OP1)が電圧源(VCC)に接続されると共に第2オプションピン(OP2)が基底電圧源(GND)に接続されてデータIC(416)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"10"である場合にデータIC(416)は図16に示したように642個のデータ出力チャンネルの中の第1乃至第315データ出力チャンネルを有するデータ出力チャンネル群(260)及び第328乃至第642データ出力チャンネルを有する第2データ出力チャンネル群(262)を通して画素電圧信号を出力するようになる。この際、ダミー・データ出力チャンネル群(264)は第316乃至第327データ出力チャンネルを有してダミーラインに処理されて画素データが出力されたり、出力されない。最後に、第1及び第2オプションピン(OP1, OP2)のそれぞれが電圧源(VCC)に接続されてデータIC(416)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"11"である場合にデータIC(416)は図17に示したようにデータ出力チャンネル群(260)、ダミー・データ出力チャンネル群(264)及び第2データ出力チャンネル群(262)、即ち第1乃至第642データ出力チャンネルを通して画素電圧信号を出力するようになる。

20

30

40

【0102】

一方、本発明の第2実施例による液晶表示装置のデータIC(416)は図18に示したようにデータTCP(510)に実装される。

【0103】

データTCP(510)には示さないデータ印刷回路基板に接続される入力パッドなど

50

と、液晶パネル（１０２）に接続される第１データ出力パッド群（５６０）及び第２データ出力パッド群（５６４）が形成される。この際、データＴＣＰ（５１０）の上に実装されるデータＩＣ（４１６）のダミー出力パネル群（２６４）はダミー処理される。即ち、データＩＣ（４１６）のダミー出力パネル群（２６４）は第１及び第２データ出力パッド（５６０、５６２）に接続されない。

【０１０４】

第１データ出力パッド（５６０）はデータＴＣＰ（５１０）の上に形成された信号配線を通してデータＩＣ（４１６）のデータ出力チャンネル群（２６０）に接続される。このような、第１データ出力パッド（５６０）のパッド数は第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって選択されたデータＩＣ（４１６）のデータ出力チャンネル群（２６０）のチャンネルと同一になる。例えば、上述のところにように第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によってデータＩＣ（４１６）の出力チャンネルが６４２個の中の６００個のデータ出力チャンネルに選択されるとデータＴＣＰ（５１０）の第１データ出力パッド（５６０）は第１乃至第３００の出力パッドを有するようになる。

10

【０１０５】

第２データ出力パッド（５６２）はデータＴＣＰ（５１０）の上に形成された信号配線を通してデータＩＣ（４１６）の第２データ出力チャンネル群（２６２）に接続される。このような、第２データ出力パッド（５６２）のパッド数は第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって選択されたデータＩＣ（４１６）の第２データ出力チャンネル群（２６２）のチャンネルと同一になる。例えば、上述のところにように第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によってデータＩＣ（４１６）の出力チャンネルが６４２個の中の６００個のデータ出力チャンネルに選択されるとデータＴＣＰ（５１０）の第２データ出力パッド（５６２）は第３０１乃至第６００の出力パッドを有するようになる。

20

【０１０６】

このような、データＴＣＰ（５１０）は図１９に示したように液晶パネル（１０２）の下部基板の上に形成されたデータ・パッド部（５８６）に取り付けられる。

【０１０７】

データ・パッド部（５８６）には図２０に示したようにデータＴＣＰ（５１０）の第１データ出力パッド（５６０）及び第２データ出力パッド（５６２）が取り付けられるデータ入力パッド群（５８０）が形成される。

30

【０１０８】

データ入力パッド群（５８０）のパッド数はデータＴＣＰ（５１０）の第１及び第２データ出力パッド群（５６０、５６２）のパッド数と同一になる。このような、データ入力パッド群（５８０）のパッドなどのそれぞれはリンク（５１８）を通してデータラインなど（ＤＬ）に接続される。

【０１０９】

このような、本発明の第２実施例による液晶表示装置は上述したところにように第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって変更されるデータＩＣ（４１６）の第１及び第２データ出力パッド群（５６０、５６２）に対応されるようにデータＴＣＰ（５１０）の第１及び第２データ出力パッド群（５６０）、液晶パネル（１０２）のデータ入力パッド群（５８０）を同一に設計するようになる。

40

【０１１０】

このような、本発明の第２実施例による液晶表示装置は上述したところにように第１及び第２オプションピン（ＯＰ１、ＯＰ２）に供給される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって表１に表したように液晶パネル（１０２）の解像図につれてデータＩＣ（４１６）の出力チャンネルを設定することで一種類のデータＩＣ（１１６）だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第２実施例による液晶表示装置は作業性の向上及び製造費用を減少させることができる。

【０１１１】

50

また一方で、本発明の第2実施例による液晶表示装置のデータIC(416)は図21に示したようにデータTCP(610)に実装される。

【0112】

データTCP(610)には示さないデータ印刷回路基板に接続される入力パッドなどと、液晶パネル(102)に接続される第1データ出力パッド群(660)及び第2データ出力パッド群(664)と、第1及び第2データ出力パッド群(660、662)の間にダミー・データ出力パッド群(664)が形成される。この際、データTCP(610)の上に形成されるデータ出力パッドの数はデータIC(416)の出力チャンネルと同一になる。

【0113】

第1データ出力パッド(660)はデータTCP(610)の上に形成された信号配線を通してデータIC(416)のデータ出力チャンネル群(260)に接続される。このような、第1データ出力パッド(660)のパッド数は第1及び第2チャンネル選択信号(P1, P2)によって選択されたデータIC(416)のデータ出力チャンネル群(260)のチャンネルと同一になる。例えば、上述のところにように第1及び第2チャンネル選択信号(P1, P2)によってデータIC(416)の出力チャンネルが642個の中の600個のデータ出力チャンネルに選択されるとデータTCP(610)の第1データ出力パッド(660)は出力パッド(第1乃至第300の出力パッド)を有するようになる。

【0114】

第2データ出力パッド(662)はデータTCP(610)の上に形成された信号配線を通してデータIC(416)の第2データ出力チャンネル群(262)に接続される。このような、第2データ出力パッド(662)のパッド数は第1及び第2チャンネル選択信号(P1, P2)によって選択されたデータIC(416)の第2データ出力チャンネル群(262)のチャンネルと同一になる。例えば、上述のところにように第1及び第2チャンネル選択信号(P1, P2)によってデータIC(416)の出力チャンネルが642個の中の600個のデータ出力チャンネルに選択されるとデータTCP(610)の第2データ出力パッド(662)は300個の出力パッド(第343乃至第642の出力パッド)を有するようになる。

【0115】

ダミー・データ出力パッド群(664)は第1及び第2データ出力パッド(662)の間に形成されて、データTCP(610)の上に形成された信号配線を通してデータIC(416)のダミー・データ出力チャンネル群(264)に接続される。このような、ダミー・データ出力パッド群(664)はデータTCP(610)のダミー・データ出力チャンネル群(264)のチャンネルと同一になる。例えば、上述のところにように第1及び第2チャンネル選択信号(P1, P2)によって選択されたデータIC(416)の出力チャンネルが642個の中の600個のデータ出力チャンネルに選択されるとデータTCP(610)のダミー・データ出力チャンネル群(664)は42個のダミー出力パッド(第301乃至第342の出力パッド)を有するようになる。

【0116】

このような、データTCP(610)は図22に示したように液晶パネル(102)の下部基板の上に形成されたデータ・パッド部(686)に取り付けられる。

【0117】

データ・パッド部(686)には図23に示したようにデータTCP(610)の第1データ出力パッド(660)が取り付けられる第1データ入力パッド群(680)と、データTCP(610)の第2データ出力パッド(662)が取り付けられる第2データ入力パッド群(682)と、データTCP(610)のダミー・データ出力パッド群(664)が取り付けられて第1及び第2データ入力パッド群(680, 682)の間に形成されるダミー・データ入力パッド群(684)で構成される。

【0118】

第1データ入力パッド群(680)のパッド数はデータTCP(610)の第1データ出力パッド群(660)のパッド数と同一になる。このような、第1データ入力パッド群(680)のパッドなどのそれぞれはリンク(618)を通してデータラインなど(DL)に接続される。

【0119】

第2データ入力パッド群(682)のパッド数はデータTCP(610)の第2データ出力パッド群(662)のパッド数と同一になる。このような、第2データ入力パッド群(682)のパッドなどのそれぞれはリンク(618)を通してデータラインなど(DL)に接続される。

【0120】

ダミー・データ入力パッド群(684)のパッド数はデータTCP(610)のダミー・データ出力パッド群(664)のパッド数と同一になる。このような、ダミー・データ入力パッド群(684)のパッドなどのそれぞれはダミー処理される。即ち、ダミー・データ入力パッド群(684)は第1及び第2データ入力パッド群(680、682)の間に形成されてデータラインなど(DL)に接続されない。

【0121】

このような、本発明の第2実施例による液晶表示装置は上述したところのように第1及び第2チャンネル選択信号(P1, P2)によって変更されるデータIC(416)の第1及び第2データ出力パッド群(260、262)及びダミー・データ出力チャンネル群(264)のそれぞれのチャンネルに対応されるようにデータTCP(610)の第1及び第2データ出力パッド群(660、662)及びダミー・データ出力チャンネル群(664)、液晶パネル(102)の第1及び第2データ入力パッド群(680、682)及びダミー・データ入力チャンネル群(684)を同一に設計するようになる。

【0122】

上述のところのように、本発明の第1及び第2実施例による液晶表示装置では第1及び第2チャンネル選択信号(P1, P2)につれて642個のデータ出力チャンネルを有するデータIC(116, 416)の出力チャンネルを変更することに対して限り限定されることなく、642個の以下及び以上の出力チャンネルを有するデータIC(116, 416)に同一に適用されることができる。

【0123】

また、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 416)の出力チャンネルは600, 618, 630及び642個のデータ出力チャンネルだけに限定されることなく、どんな場合にも適用することができる。もう一度言って、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 416)の出力チャンネルは液晶パネル(102)の解像図、データTCPの個数、データTCPの幅、タイミング制御部(108)からデータIC(116, 416)に画素データ(VD)を供給するためのタイミング制御部(108)とデータIC(116, 416)の間のデータ伝送ラインの数の中の少なくともいずれか一つの条件によって設定される。これにつれて、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 416)の出力チャンネルは600, 618, 624, 645, 684, 696, 702, 720などになれる。

【0124】

そして、データIC(116, 416)の出力チャンネルを設定するためのチャンネル選択信号(P1, P2)もまた2ビットの2進論理値に限定されることなく、2ビット以上の2進論理値を有することができる。

【0125】

上述のように、本発明によるチップ実装フィルムと液晶表示装置はチャンネル選択信号を利用して液晶パネルの解像図につれて集積回路のチャンネルを変更することで種類のデータ集積回路を利用して液晶パネルのすべての解像図を駆動させることができる。

【0126】

また、本発明はデータラインなどにいつもデータを供給する第1データ出力チャンネル群と第2データ出力チャンネル群の間にダミーデータ出力チャンネル群が形成されたデータ集積回路とを具備して、チャンネルの選択信号を利用して液晶パネルの解像図につれてデータ集積回路のチャンネルを変更することで一種類のデータ集積回路を利用して液晶パネルのすべての解像図を駆動させることができるようになる。

【0127】

従って、本発明は液晶パネルの解像図に関係なく、データ集積回路を共用に使用することができるのでデータ集積回路の個数を減少させることができる。結果的に、本発明の実施例による液晶表示装置は作業性の向上及び製造費用を節減することができる。

【0128】

以上説明した内容を通して当業者であると、本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能であることがわかる。従って、本発明の技術的の範囲は詳細な説明に記載された内容に限らず特許請求の範囲により定めなければならない。

【図面の簡単な説明】

【0129】

【図1】従来の液晶表示装置を概略的に表す図面である。

【図2a】従来のゲート・ドライバに含まれているゲート集積開を表す図面である。

【図2b】従来のデータ・ドライバに含まれているデータ集積開を表す図面である。

【図3】図2bに示されたデータ集積回路の内部の構造を詳細に表す図面である。

【図4】本発明の第1実施例による液晶表示装置を表す図面である。

【図5】図4に示された第1及び第2チャンネルの選択信号につれて600個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図6】図4に示された第1及び第2チャンネルの選択信号につれて618個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図7】図4に示された第1及び第2チャンネルの選択信号につれて630個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図8】図4に示された第1及び第2チャンネルの選択信号につれて642個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図9】図4に示されたデータ集積回路の内部の構造を詳細に表す図面である。

【図10】図4に示されたテープ・キャリアー・パッケージを表す図面である。

【図11】図4に示された液晶パネルに取り付けられたテープ・キャリアー・パッケージを表す図面である。

【図12】図11に示された液晶パネルのデータ・パッド部を表す図面である。

【図13】本発明の第2実施例による液晶表示装置のデータ集積回路を表す図面である。

【図14】図13に示された第1及び第2チャンネルの選択信号につれて600個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図15】図13に示された第1及び第2チャンネルの選択信号につれて618個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図16】図13に示された第1及び第2チャンネルの選択信号につれて630個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図17】図13に示された第1及び第2チャンネルの選択信号につれて642個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図18】図13に示された本発明の第2実施例による液晶表示装置のデータ集積回路が実装されたテープ・キャリアー・パッケージを表す図面である。

【図19】図18に示されたテープ・キャリアー・パッケージが取り付けられた液晶パネルを表す図面である。

【図20】図19に示された液晶パネルのデータ・パッド部を表す図面である。

【図21】図13に示された本発明の第2実施例による液晶表示装置のデータ集積回路が実装された異なる形態のテープ・キャリアー・パッケージを表す図面である。

【図22】図21に示されたテープ・キャリアー・パッケージが取り付けられた液晶パネ

10

20

30

40

50

ルを表す図面である。

【図 2 3】図 2 2 に示された液晶パネルのデータ・パッド部を表す図面である。

【符号の説明】

【0130】

2, 102 : 液晶パネル

7 : 液晶セル

4, 104 : データドライバ

6, 106 : ゲートドライバ

8, 108 : タイミング制御部

10 : ゲート IC

16, 116, 416 : データ IC

20, 120 : 信号制御部

32, 132 : ガンマ電圧部

34, 134, 184 : シフト・レジスタ部

36, 136 : ラッチ部

38, 138 : DAC 部

40 : P ディコーディング部

42 : N ディコーディング部

46, 146 : 出力バッファ部

44, 144 : マルチプレクサ

110, 610 : データ T C P

160 : データ出力パッド群

164 : ダミー・データ出力パッド群

186 : データパッド部

184 : ダミー・データ入力パッド群

260, 660 : 第1データ出力チャンネル群

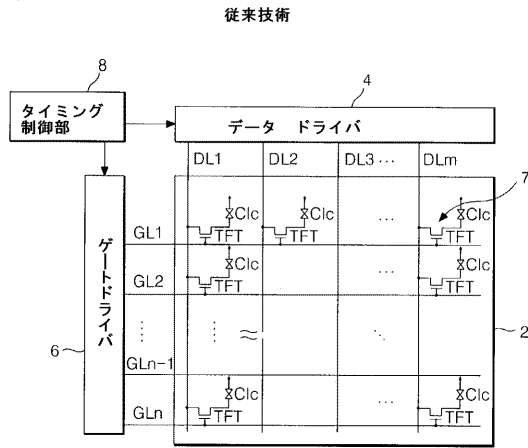
262, 662 : 第2データ出力チャンネル群

264, 664 : ダミー・データ出力チャンネル群

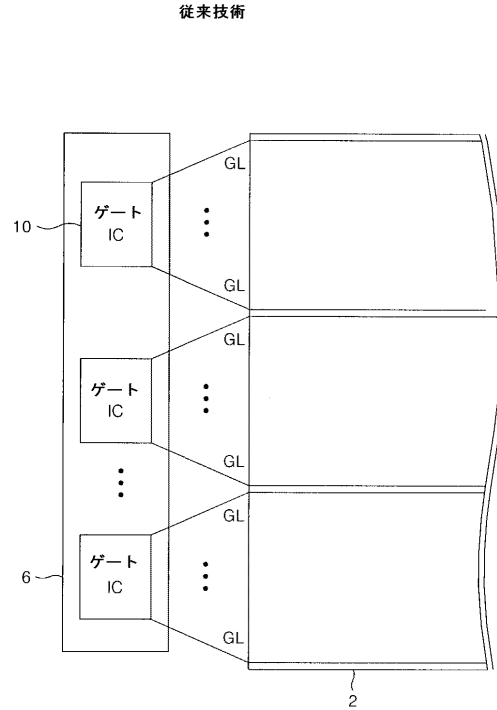
10

20

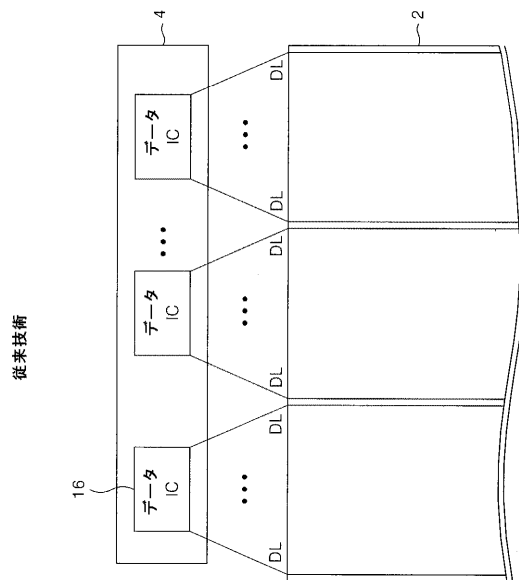
【図 1】



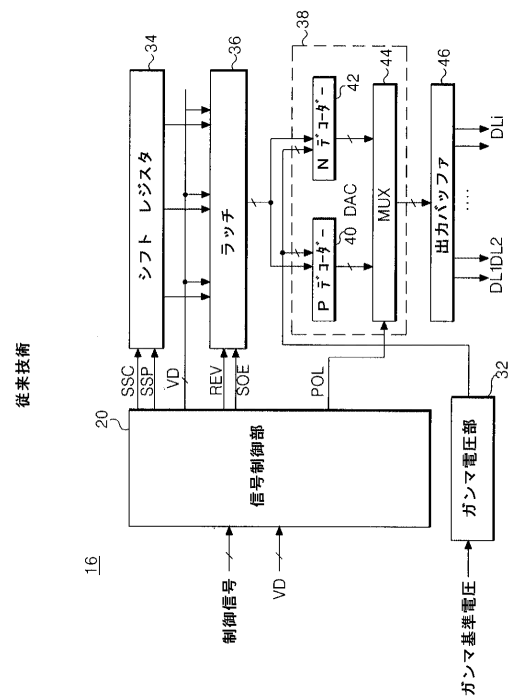
【図 2 a】



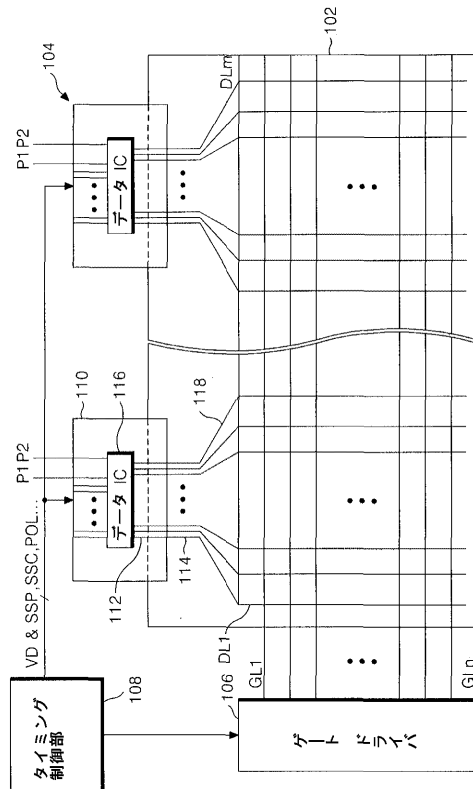
【図 2 b】



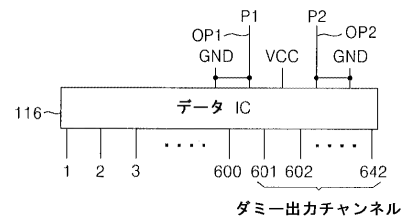
【図 3】



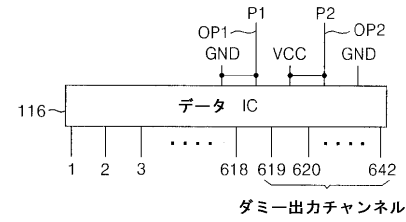
【図 4】



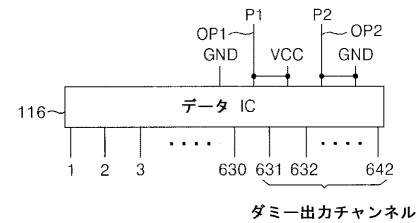
【図 5】



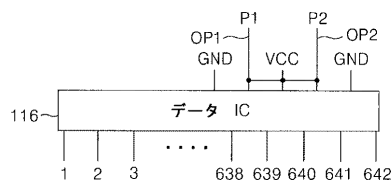
【図 6】



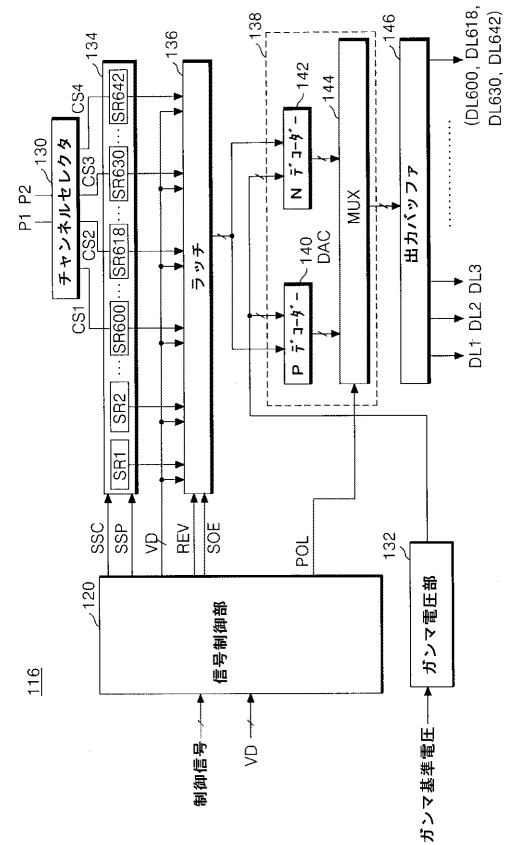
【図 7】



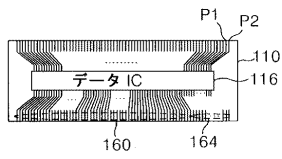
【図 8】



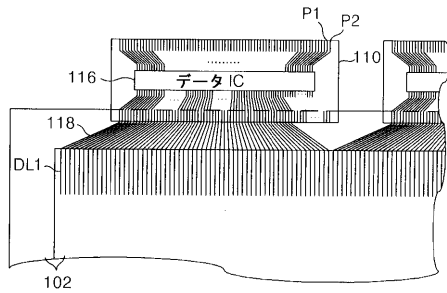
【図 9】



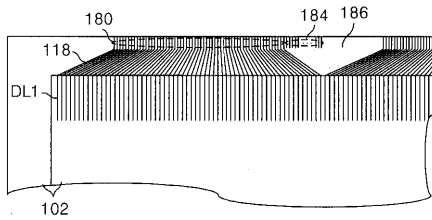
【図 10】



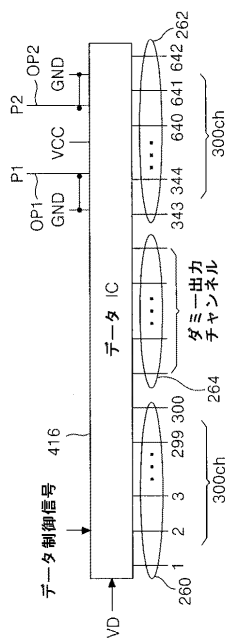
【図 1 1】



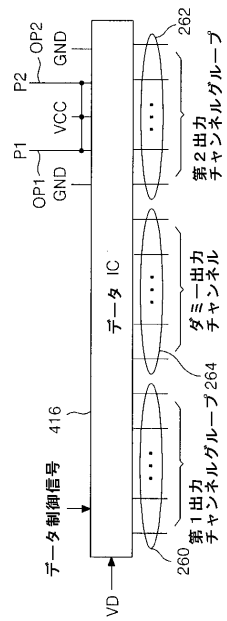
【図 1 2】



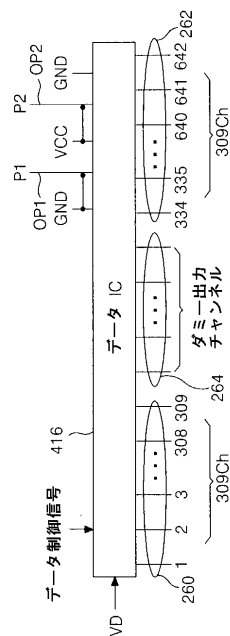
【図 14】



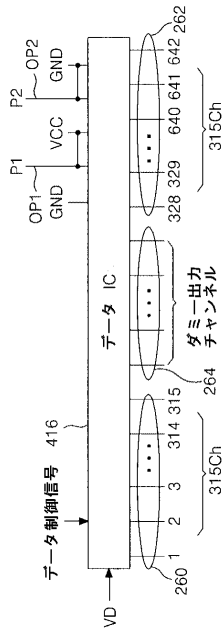
【図 1 3】



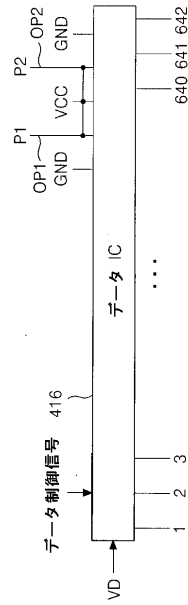
【図 15】



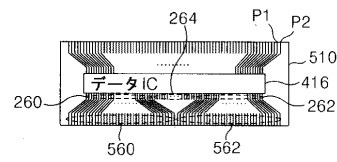
【図 16】



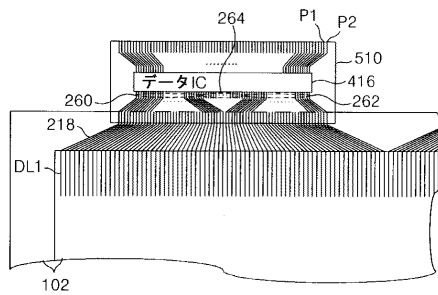
【図 17】



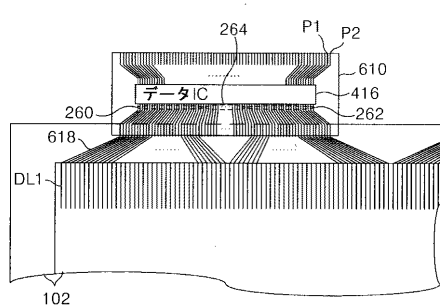
【図 18】



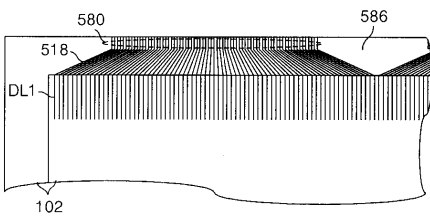
【図 19】



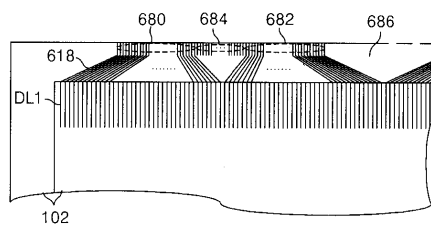
【図 22】



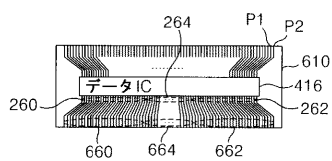
【図 20】



【図 23】



【図 21】



フロントページの続き

(51)Int.Cl.		F I
G 0 9 G	3/36	(2006.01)
H 0 1 L	21/60	(2006.01)
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 G
G 0 9 G	3/20	6 2 3 H
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/36	
H 0 1 L	21/60	3 1 1 W

(74)代理人 100101498
弁理士 越智 隆夫

(74)代理人 100096688
弁理士 本宮 照久

(74)代理人 100104352
弁理士 朝日 伸光

(74)代理人 100128657
弁理士 三山 勝巳

(72)発明者 宋 鴻 聲
大韓民国 慶尚北道 龜尾市 九坪洞 474-7 富榮 アパート 803-706号

(72)発明者 姜 信 浩
大韓民国 京畿道 水原市 八達區 仁溪洞 住公 アパート 112-105号

(72)発明者 洪 鎮 鉄
大韓民国 慶尚北道 龜尾市 呉太洞 テドン3次 アパート 102-1105号

(72)発明者 安 承 国
大韓民国 慶尚北道 龜尾市 飛山洞 チョンウォンリビン アパート 1309号

審査官 藤田 都志行

(56)参考文献 特開平11-311763 (JP, A)
特開平07-261711 (JP, A)
特開平04-168417 (JP, A)
特開2002-278492 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1/1345
G 0 2 F	1/133
G 0 2 F	1/1368
G 0 9 F	9/00
G 0 9 G	3/20
G 0 9 G	3/36
H 0 1 L	21/60

专利名称(译)	芯片安装膜和使用其的液晶显示装置		
公开(公告)号	JP4126617B2	公开(公告)日	2008-07-30
申请号	JP2004349807	申请日	2004-12-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	宋鴻聲 姜信浩 洪鎮鉄 安承国		
发明人	宋 鴻 聲 姜 信 浩 洪 鎮 鉄 安 承 国		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1368 G09F9/00 G09G3/20 G09G3/36 H01L21/60 G02F1/1362 G09F9/35		
CPC分类号	G09G3/20 G09G3/3688 G09G2300/0426 G09G2310/027 G09G2340/0421		
FI分类号	G02F1/1345 G02F1/133.505 G02F1/133.550 G02F1/1368 G09F9/00.348.Z G09G3/20.621.M G09G3/20.623.B G09G3/20.623.F G09G3/20.623.G G09G3/20.623.H G09G3/20.623.R G09G3/20.680.G G09G3/36 H01L21/60.311.W		
F-TERM分类号	2H092/GA40 2H092/GA51 2H092/GA61 2H092/JA24 2H092/JB31 2H092/NA25 2H092/NA27 2H092/PA06 2H093/NA16 2H093/NC11 2H093/NC12 2H093/NC21 2H093/NC34 2H093/NC49 2H093/NC90 2H093/ND50 2H093/ND60 2H093/NE10 2H192/AA24 2H192/FB46 2H192/GD61 2H193/ZA04 2H193/ZF36 2H193/ZP20 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF71 5C006/AF83 5C006/BC02 5C006/BC12 5C006/BC23 5C006/BF03 5C006/BF04 5C006/BF24 5C006/BF25 5C006/EB04 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD28 5C080/JJ02 5C080/JJ06 5F044/NN13 5F044/NN19 5G435/AA17 5G435/BB12 5G435/CC09 5G435/EE40 5G435/EE47 5G435/KK05 5G435/KK09		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020030090301 2003-12-11 KR 1020040029615 2004-04-28 KR		
其他公开文献	JP2005182010A		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种能够改善可加工性并节省制造成本的液晶显示装置。液晶显示装置包括数据集成电路，该数据集成电路包括用于将像素数据提供给数据线等的数据输出通道组，并具有伪数据输出通道组，选择伪数据输出通道组的输出通道以及包括数据输出焊盘组的带载封装，数据集成电路安装在该数据输出焊盘组上并连接到数据输出通道组并具有伪数据输出焊盘组并且通过由信道选择单元选择的伪数据输出通道将像素数据提供给数据线等。点域4

解像図	ピクセル数		データIC出力によるデータIC個数			
	データライン	ゲートライン	600CH	618CH	630CH	642CH
XGA	3072	768	5.12	4.97	4.88	4.79
SXGA+	4200	1050	7.00	6.80	6.67	6.54
UXGA	4800	1200	8.00	7.77	7.62	7.48
WXGA	3840	800	6.40	6.21	6.10	5.98
WSGA-	4320	900	7.20	6.99	6.86	6.73
WSXGA	5040	1050	8.40	8.16	8.00	7.85
WUXGA	5760	1200	9.60	9.32	9.14	8.97