

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3649231号
(P3649231)

(45) 発行日 平成17年5月18日(2005.5.18)

(24) 登録日 平成17年2月25日(2005.2.25)

(51) Int.Cl.⁷

F I

GO 2 F 1/1343

GO 2 F 1/1343

GO 2 F 1/1333

GO 2 F 1/1333 5 O 5

GO 2 F 1/1368

GO 2 F 1/1368

請求項の数 1 (全 13 頁)

(21) 出願番号 特願2003-345634 (P2003-345634)
 (22) 出願日 平成15年10月3日(2003.10.3)
 (62) 分割の表示 特願平8-18641の分割
 原出願日 平成8年2月5日(1996.2.5)
 (65) 公開番号 特開2004-13176 (P2004-13176A)
 (43) 公開日 平成16年1月15日(2004.1.15)
 審査請求日 平成15年10月3日(2003.10.3)

前置審査

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目2番3号
 (74) 代理人 100113077
 弁理士 高橋 省吾
 (74) 代理人 100112210
 弁理士 稲葉 忠彦
 (74) 代理人 100108431
 弁理士 村上 加奈子
 (74) 代理人 100128060
 弁理士 中鶴 一隆
 (72) 発明者 大土井 雄三
 東京都千代田区丸の内二丁目2番3号 三
 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 反射型液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

絶縁層を介して基板上に薄膜を積層して薄膜トランジスタと該薄膜トランジスタにより駆動される画素電極とを形成し、前記画素電極と対応電極との間に液晶を備えた画素が複数個配置された液晶表示装置であって、入射した光を前記液晶を介して前記画素電極で反射させ、該反射光を用いて画像を表示する反射型液晶表示装置において、少なくとも隣合う画素電極間に配設されたソース配線と液晶との間に配設された絶縁膜の厚さを、前記画素電極下層の絶縁膜の厚さより大きくして、ソース配線から液晶方向への漏れ電界を抑制したことを特徴とする反射型液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は直視型液晶ディスプレイまたは投写型液晶プロジェクタ等に用いられる反射型液晶表示装置に関するものである。

【背景技術】

【0002】

直視型液晶ディスプレイまたは投写型液晶プロジェクタ等において、高画質を得るために、アクティブマトリックス方式の液晶表示装置が、近年多く使用されるようになった。このアクティブマトリックス方式とは、画素毎にアモルファス Si (以下 a - Si) または多結晶 Si (以下 Poly - Si) からなる薄膜トランジスタ (以後 TFT) を設け、

このスイッチング動作により画素電極に電圧を印加し、液晶を駆動するものである。

【0003】

アクティブマトリックス方式の液晶表示装置は、一般にはバックライトを必要とする透過型とバックライトの不要な反射型とに大別される。この中で、バックライトの不要な反射型液晶表示装置は、近年情報携帯端末用途等の分野で省電力化の要求に伴って、開発が試みられている。また、高精細化の進む投写型液晶プロジェクタでは、小型の画面サイズに多数の画素を形成する必要がある、トランジスタ上にも画素電極が形成でき、画素数によらず高開口率が実現可能な装置として、反射型液晶表示装置が期待されている。

【0004】

図19は、例えば特開63-313132号公報、特開平2-230126号公報に示されている従来の反射型液晶表示装置の一部平面図で、1画素分を示している。また、図20は、従来の反射型液晶表示装置の一部断面図で、図19中A-A'の断面を示したものである。

10

【0005】

図において、101はガラス、石英等からなる絶縁性の基板、102はゲート配線、103はゲート絶縁膜、104はa-Si、Poly-Si等からなる半導体層、105はソース配線、106はドレイン電極、107は絶縁膜、108はAl、Ag等の反射率の高い膜からなる画素電極、109はTN、STN、高分子分散、ゲストホスト、強誘電体、反強誘電体等からなる液晶、110はITO等の透明導体からなる対向電極、111はガラス、石英等の透明基板からなる対向基板である。ここで、ゲート配線102、ソース配線105及びドレイン電極106はAl、Cr、Ta、Mo、Ti、W等の低抵抗の金属および合金からなる。また、ゲート絶縁膜103及び絶縁膜107は Si_3N_3 、 SiO_2 等から構成される。上記のように、1つの画素100に画素電極を駆動するTFEが構成される。また、本従来例では、ゲート配線、ソース配線は隣合う画素電極間に配置されて、画素電極との寄生容量を低減している。

20

【0006】

次に、動作について説明する。対向基板111側から入射された光は、TFEが駆動していれば、液晶109を通過し、画素電極108の表面で反射し、再び液晶109を通過した反射光が画像となる。即ち、TFEの駆動により入射光の画素電極108表面での反射を液晶109で制御し、画像を表示している。

30

【発明の開示】

【発明が解決しようとする課題】

【0007】

従来の反射型液晶表示装置においては、上記のような構造であったので、次のような問題が生じていた。例えば、図21には、反射型液晶表示装置と高分子分散液晶を組み合わせた投写型液晶プロジェクタのスクリーン表示において、背景が黒表示で中心に白窓表示をする場合の画像を示している。図中(a)は複数の画素がマトリックス状に配置した全体表示装置の平面図、(b)は背景が黒色表示で中心に白窓表示の入力画像、(c)は実際に得られたスクリーン画像を示している。図において、画素100はマトリックス状に配置され、121は表示領域内の背景の黒色部、122は表示である白窓部、123はソース配線が表示装置周辺部125の駆動回路に接続される部分の像、124は表示領域内の背景の黒色部121のうち白の混入した部分である。

40

【0008】

図に示すように、中心に白窓表示をした場合、白窓部122の上下の部分の表示が完全な黒にならず白が混入する124部が表れる現象が観察された。ここで白とは明るいことを意味する。結果として、この部分での白黒コントラストが低下した。また、画素電極のない画面外の周辺部125で、画面の外のソース配線の形状が白く見える123部が表れる現象が観察された。なお、この現象はパターンによらず、白表示を含むスクリーン表示において表れた。

【0009】

50

この原因の一つとして、次のことが考えられる。従来、反射電極は高反射率、プロセス加工性の点からA1を、ソース配線は低抵抗、プロセス加工性の点から同じA1を使用していた。画面の上下を走るソース配線には、常時どこか選択されたゲート配線のTFTがONしており、選択された画素電極に対応した信号電圧がソース配線に印加されている。例えば、前記の場合、白窓表示のゲート配線数が全ライン数の約1/3とすると、1画面書き換え周期の約1/3は白窓表示の信号電圧がソース配線に印加されている。このソース配線に流れる白表示の電圧信号の印加時間の間は、ソース配線から絶縁膜を介して液晶への漏れ電界としてソース配線上に位置する液晶を駆動させてしまう。このようすを図22に示す。図22は図20と同一の従来の反射型液晶表示装置の一部断面図で、図19中A-A'の断面を示したものである。図22のB部において、絶縁膜107を介してソース配線105からの漏れ電界が液晶109を駆動させてしまうのである。そして、ソース配線105は画素電極108と同じA1からなるため、液晶109が駆動すれば、入射光の一部がソース配線105で反射される。これにより、図21のように、不要な反射光としてスクリーンに表示されてしまう。このように、ソース配線が反射電極としても作用するため、前記のような白の混入として観察されたものと考えられる。

10

【0010】

本発明は、上記問題点に鑑み、ソース配線から液晶への電界漏れにより、液晶が駆動してソース配線が反射電極と作用し、白黒コントラストを低下させることを抑制できる反射型液晶表示装置を提供することを目的とする。

【0011】

20

本発明に係わる反射型液晶表示装置では、漏れ電界で液晶が駆動しても、ソース配線が反射電極として作用しないように、ソース配線での反射率を低下、ないし画面表示方向へは反射が起こらないようにするものである。さらに、ソース配線からの液晶への電界漏れ自体を低減するものである。

【課題を解決するための手段】

【0012】

本発明の請求項1に係る反射型液晶表示装置は、絶縁層を介して基板上に薄膜を積層して薄膜トランジスタと該薄膜トランジスタにより駆動される画素電極とを形成し、前記画素電極と対応電極との間に液晶を備えた画素が複数個配置された液晶表示装置であって、入射した光を前記液晶を介して前記画素電極で反射させ、該反射光を用いて画像を表示する反射型液晶表示装置において、少なくとも隣合う画素電極間に配設ソース配線と液晶との間に配設された絶縁膜の厚さを、前記画素電極下層の絶縁膜の厚さより大きくして、ソース配線から液晶方向への漏れ電界を抑制したことを規定するものである。

30

【発明を実施するための最良の形態】

【0019】

実施の形態1.

以下、本発明の一実施の形態を図について説明する。図1は本発明に係わる反射型液晶表示装置の一部平面図で、1画素分を示している。また、図2は、従来の反射型液晶表示装置の一部断面図で、図1中X-X'の断面を示したものである。図において、1はガラス、石英等からなる絶縁性の基板、2はゲート配線、3はゲート絶縁膜、4はa-Si、Poly-Si等からなる半導体層、5はソース配線、6はドレイン電極、7は絶縁膜、8はAl、Ag等の反射率の高い膜からなる画素電極、9はTN、STN、高分子分散、ゲストホスト、強誘電体、反強誘電体等からなる液晶、10はITO等の透明導体からなる対向電極、11はガラス、石英等の透明基板からなる対向基板である。ここで、ゲート配線2、ソース配線5及びドレイン電極6はAl、Cr、Ta、Mo、Ti、W等の低抵抗の金属および合金からなる。また、ゲート絶縁膜3及び絶縁膜7はSi₃N₄、SiO₂等から構成される。なお、ソース配線5及びドレイン電極6上にはそれぞれ画素電極9より反射率が小さな膜51、61が形成されている。これら、ソース配線5及びドレイン電極6とその上に形成される反射率の小さな膜は、工程を簡略化するため、通常同一の膜で構成される。このようにして、1つの画素99に画素電極を駆動するTFTが構成される。

40

50

【0020】

上記のように、ソース配線5上方、すなわち光が液晶9を介して入射する側に反射率の小さな膜を形成しておく、ソース配線5からの電界漏れにより液晶が駆動されて、入射光がソース配線5の表面に到達しても、十分反射することなく誤画像を表示することがなくなる。従って、白色表示の必要のない場所に、従来鮮明に表示されていた白色の画像が表示されなくなる。なお、この反射率の小さな膜の厚さは数10nm程度で十分に作用する。

【0021】

ソース配線からの反射は、黒表示へ白の混入として、白黒コントラストに影響を与える。従来例で示した誤画像としての白の混入具合は、ソース配線からの電界漏れ強度とその時間、電界漏れの結果としての液晶の駆動具合、(反射電極として作用する画素電極の隙間に位置し電界漏れにより駆動する液晶の作用で反射を促す)ソース配線の画素に占める割合及びソース配線の反射率等によって決まる。一方、白黒コントラストは最低10以上は必要である。そのため、ソース配線上からの反射による影響が見えなくなるには、例えばソース配線上の液晶が漏れ電界により画素電極上のものと同程度に駆動してしまうと仮定すると、1画素に占めるソース配線の割合を1/5程度とすれば、ソース配線上の反射率は画素電極の反射率の1/2以下にする必要があることになる。図1において、ソース配線5の占める割合が1/5程度の場合、ソース配線5上の膜51の反射率は画素電極の反射率の1/2以下にする必要がある。

【0022】

上記の条件において、Al、Ag等からなる画素電極の場合、これらの材料の反射率の1/2以下の材料としては、例えば、CrO、TiN、TiW、WSi、C、Si、Cu、Mo、MoSi等がある。

【0023】

また、画素電極としては、Al、Ag以外の材料として他の反射率の高い材料、例えばAu、Pt等を選択してもよく、その場合も選択した材料の反射率の1/2以下の材料をソース配線上の膜として選択すればよい。

【0024】

さらに、上記実施の形態においてはソース配線及びドレイン電極の両者の上に反射率の小さな膜を形成したが、少なくともソース配線上に形成されればよいことはいうまでもない。また、上記実施の形態においてはソース配線の上に反射率の小さな膜を形成したが、ソース配線の膜全部に反射率が低い材料を使用することも可能であり、その場合、信号遅延を起こさない程度に抵抗が十分低い材料であることが必要である。

【0025】

上記のように、本実施の形態において、少なくともソース配線上に反射率の小さな膜を形成したので、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界によりソース配線上の液晶を誤駆動させても、光の反射は十分小さく画像として、誤表示として認識されることが少なくなった。これにより、コントラストが改善され、画面表示品質が向上し、精細な画像表示が可能となった。

【0026】

実施の形態2.

以下、本発明の他の実施の形態を図について説明する。図3は本発明による他の反射型液晶表示装置を示す断面図である。図において、52、62はそれぞれソース配線5及びドレイン電極6の上に形成される多層干渉膜からなる反射防止層で、ITO、Si₃N₄、Ta₂O₅、TiO₂等の高屈折率膜とSiO、SiO₂、Al₂O₃、MgF₂等の低屈折率膜の多層干渉膜からなる反射防止層である。この反射防止層52によりソース配線5からの反射が低減される。これら、ソース配線5及びドレイン電極6とその上に形成される反射率の小さな膜は、工程を簡略化するため、通常同一の膜で構成される。このようにして、1つの画素に画素電極を駆動するTFTが構成される。

【0027】

上記のように、ソース配線 5 上方、すなわち光が液晶 9 を介して入射する側に反射防止層を形成しておくこと、ソース配線 5 からの電界漏れにより液晶が駆動されて、入射光がソース配線 5 の表面に到達しても、十分反射することなく誤画像を表示することがなくなる。従って、白色表示の必要のない場所に、従来鮮明に表示されていた白色の画像が表示されなくなる。

【0028】

なお、上記実施の形態においてはソース配線及びドレイン電極の両者の上に反射防止層を形成したが、少なくともソース配線上に形成されればよいことはいうまでもない。

【0029】

上記のように、本実施の形態において、少なくともソース配線上に反射防止層を形成したので、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界によりソース配線上の液晶を誤駆動させても、光の反射は十分小さく画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

【0030】

実施の形態 3 .

以下、本発明の他の実施の形態を図について説明する。図 4 は本発明による他の反射型液晶表示装置を示す断面図である。図において、53、63 は ITO 等からなる導電性透明膜である。本発明の実施の形態においては、ソース配線を導電性透明膜で構成した。そのため、ソース配線での反射は非常に少ない。ただし、ソース配線を透過した入射光が、他の部材で反射してこないように、例えば、空気 - 基板界面で反射してこないように基板裏面に反射防止または光吸収層 12 を設けるとさらに反射が抑制される。

【0031】

なお、上記実施の形態においてはソース配線及びドレイン電極の両者を導電性透明膜で形成したが、少なくともソース配線が導電性透明膜で形成されればよいことはいうまでもない。

【0032】

上記のように、本実施の形態において、少なくともソース配線を導電性透明膜で形成したので、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界によりソース配線上の液晶を誤駆動させても、光の反射は十分小さく画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。また、基板裏面に反射防止または光吸収層 12 を設けるとさらに反射が抑制されより精細な画像表示が可能となる。

【0033】

実施の形態 4 .

以下、本発明の他の実施の形態を図について説明する。図 5 は本発明による他の反射型液晶表示装置を示す断面図である。図において、54 はソース配線で、その表面を粗化して光を散乱させるように作用させる。例えば高分子液晶の場合、電界漏れが生じて入射光が液晶を透過しても、ソース配線上で入射光は散乱されるので、反射光が画素表示方向に特定されず白表示が低減される。

【0034】

表面形状を粗化して、光散乱性に形成する方法の一例として、次のような方法がある。ソース配線に Al を使用した場合、Al スパッタ成膜時に O₂、H₂O 等の不純物ガスをスパッタ用の Ar ガスに添加する。これにより、Al 表面を粗化させることができる。また、成膜後に 200 以上の加熱処理によってヒロックを発生させて Al 表面を粗化させることができる。

【0035】

また、例えば、ソース配線の Al に Si、Cu、W、Mo 等のエッチング速度が異なるものを添加した合金を使用して Al 合金として成膜する。その後、ソース配線の表面をライトエッチングすれば、エッチング速度の差で粒界の凹凸が発生し、ソース配線の表面を粗化させることができる。

10

20

30

40

50

【 0 0 3 6 】

さらに、精密に制御できれば機械的に粗化させる等の方法を用いてもよい。

【 0 0 3 7 】

上記のように、本実施の形態において、少なくともソース配線の表面を粗化させたので、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界によりソース配線上の液晶を誤駆動させても、光はソース配線の表面で散乱され特定方向の反射が小さくなり、画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

【 0 0 3 8 】

実施の形態 5 .

10

以下、本発明の他の実施の形態を図について説明する。図 6、7 は本発明による他の反射型液晶表示装置を示す断面図である。図において、55 はソース配線で、その表面は特定方向に光が反射しないように、凹形状をしている。また、表面形状は図 7 で示すように凸形状でも良い。さらに、U 型のような形状でもよい。高分子分散液晶の場合、電界漏れで液晶が駆動しても、ソース配線上の反射光の方向は、画素電極上での反射光の方向に特定されず、画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

【 0 0 3 9 】

また、これらの光は例えば、投写型液晶プロジェクタであればこれに使用されるシュリーレン光学系の絞り（アパーチャ）によって除去されるので白の混入が低減される。

20

【 0 0 4 0 】

実施の形態 6 .

以下、本発明の他の実施の形態を図について説明する。図 8 は本発明による他の反射型液晶表示装置を示す断面図である。図において、71 は絶縁膜で、 Si_3N_4 、 Ta_2O_5 、 TiO_2 等の高屈折率膜と SiO 、 SiO_2 、 Al_2O_3 、 MgF_2 等の低屈折率膜との多層干渉膜からなる反射防止層を構成する。入射した光は液晶を通過した後、絶縁膜で反射が抑制され、高分子分散液晶の場合、電界漏れで液晶が駆動しても、画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

【 0 0 4 1 】

図 9 は反射型液晶表示素子を示す断面図で絶縁膜 7 の少なくとも一部が絶縁性の Si_3N_4 、 Ta_2O_5 、 TiO_2 等の高屈折率膜と SiO 、 SiO_2 、 Al_2O_3 、 MgF_2 等の低屈折率膜との多層干渉膜からなる反射防止層を構成した例である。このように、少なくともソース配線の上方の絶縁膜の一部が反射防止層であればよい。上述と同様の効果を奏することは言うまでもない。

30

【 0 0 4 2 】

実施の形態 7 .

以下、本発明の他の実施の形態を図について説明する。図 10 は本発明による他の反射型液晶表示装置を示す断面図である。図において、72 はソース配線上の絶縁膜で、その表面を粗化して光を散乱させるように作用させる。例えば高分子液晶の場合、電界漏れが生じて入射光が液晶を透過しても、ソース配線上の絶縁膜と液晶界面で入射光は散乱されるので白の混入が低減される。なお、本実施例では、絶縁膜と液晶界面で反射が大きいほうがよく、絶縁膜は液晶と屈折率の差が大きい Si_3N_4 、 Al_2O_3 等が望ましい。

40

【 0 0 4 3 】

なお、表面粗化の方法としては、例えば写真製版、エッチングを組み合わせる凹凸形成のためのランダムなパターンを所定部分にのみ形成する方法がある。それ以外の方法として、実施の形態 4 で述べたような方法、スパッタガスに不純物を添加する、絶縁性を低下させない程度に膜材料に不純物を添加して成膜後、エッチング速度の差を利用する、熱処理、機械的処理等を用いても良い。

【 0 0 4 4 】

上記のように、本実施の実施の形態において、少なくともソース配線上の絶縁膜の表面

50

を粗化させたので、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界によりソース配線上の液晶を誤駆動させても、光はソース配線上の絶縁膜の表面で散乱され特定方向の反射が小さくなり、画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

【 0 0 4 5 】

実施の形態 8 .

以下、本発明の他の実施の形態を図について説明する。図 1 1、1 2 は本発明による他の反射型液晶表示装置を示す断面図である。図において、7 3 はソース配線上の絶縁膜で、その表面は特定の方向に光が反射しないように、V 型の凹形状をしている。また、表面形状は図 1 2 に示されるように凸形状でも良い。さらに、U 型のような形状でもよい。高分子分散液晶の場合、電界漏れで液晶が駆動しても、ソース配線上の絶縁膜と液晶界面で反射光は回折して画素電極上での反射光の方向と異なり、画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

10

【 0 0 4 6 】

また、これらの光は例えば、投写型液晶プロジェクタであればこれに使用されるシュリーレン光学系の絞り（アパーチャ）によって除去されるので白の混入が低減される。

【 0 0 4 7 】

実施の形態 9 .

以下、本発明の他の実施の形態を図について説明する。図 1 3、1 4 は本発明による他の反射型液晶表示装置を示す断面図である。図 1 3 において、7 4 はソース配線上の絶縁膜で、膜厚が画素電極部のそれよりも厚く構成したものである。本実施の形態では、絶縁膜を画素電極形成部を部分的にエッチングして、ソース配線上の絶縁膜の膜厚が相対的に厚くなっている。ソース配線上の絶縁膜が厚いのでソース配線からの電界漏れが画素電極からの電界に比較して十分小さくできる。よって、ソース配線からの電界漏れ自身を抑制するので、ソース配線上の液晶は駆動せず、ソース配線上の反射率に依らず、誤画像の表示がなくなる。

20

【 0 0 4 8 】

また、上記実施の形態では厚く形成した絶縁膜のうち画素電極形成部を部分的にエッチングして画素電極を形成した場合を示したが、図 1 4 に示すように通常の絶縁膜、画素電極形成後に、別途ソース配線上に絶縁膜 7 5 を形成しても良い。

30

【 0 0 4 9 】

実施の形態 1 0 .

以下、本発明の他の実施の形態を図について説明する。図 1 5 は本発明による他の反射型液晶表示装置を示す断面図である。図において、1 3 はソース配線上に形成された光吸収性の黒色絶縁体である。光吸収体が形成されているので、ソース配線上からの反射が大幅に低減できる。また、絶縁性を有するのでソース配線からの漏れ電界自身も抑制する。黒色絶縁体としては、T F T 遮光膜として開発された樹脂 B M（ブラック・マトリクス）材である黒色顔料等があげられる。この場合、膜厚は約 1 μ m であればよい。

【 0 0 5 0 】

図 1 6 は本発明によるその他の反射型液晶表示素子を示す断面図で、図 1 5 とは黒色絶縁体の形成される位置が異なる。図 1 6 のようにソース配線上あるいは絶縁膜中のいずれかに形成されれば、同様の効果を奏する。

40

【 0 0 5 1 】

上記のように、本実施の形態において、ソース配線上に光吸収性の黒色絶縁体を形成したたので、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界自身を抑制し、また漏れ電界によりソース配線上の液晶を誤駆動させても、光はこの黒色絶縁体で吸収され画像として、誤表示として認識されることが少なくなった。これにより精細な画像表示が可能となった。

【 0 0 5 2 】

実施の形態 1 1 .

50

以下、本発明の他の実施の形態を図について説明する。図17は本発明による他の反射型液晶表示装置を示す断面図である。図において、81はソース配線5の上部に絶縁層を介して、ソース配線5とは独立した電位にある導体パターンである。この場合、不要な反射はソース配線5ではなく、主にこの導体パターン81からの反射で起こることになる。ソース配線5から液晶9への漏れ電界は、この独立した導体パターンがシールドとして働き、導体パターンの電位が支配的になる。よって、導体パターンの電位(V_1)を一定にすれば、画素電極間の隙間に位置する液晶の駆動具合は、ソース配線で信号電圧によらず一定にできる。この導体パターンの電位として、対向電極の電位(V_2)と同一にすれば($V_1 = V_2$)、導体パターン上の液晶には電圧が印加されないことになり、液晶9は駆動しない。例えば、無電圧の時に黒表示の液晶モードを使用すれば、白の混入は起こらないことになる。従って、導体パターンの反射率には依存せず、反射率の大きな画素電極と同一部材でもよく、同時形成すれば工程の増加をなくすることができる。

10

【0053】

上記のように、本実施の形態において、ソース配線上に電圧を制御できる導体パターンを形成したので、ソース配線から液晶への漏れ電界のシールドとして作用し、画像表示中、すなわちいくつかのソース配線に電圧が印加される場合の漏れ電界自身を抑制し、これにより精細な画像表示が可能となった。

【0054】

実施の形態12.

以下、本発明の他の実施の形態を図について説明する。図18は本発明による画素が複数個2次元状に配列した反射型液晶表示装置を示す平面図である。図において、82は画素99の周辺部にあるソース配線の上部に絶縁膜を介してソース配線とは独立した電位にある導体パターンである。例えば、前記実施の形態11で示したの導体パターン81と同時に(同工程で)形成し、対向電極と電気的接続をして同一電位とすれば、画素部の外にあるソース配線からの漏れ電界が防止できる。

20

【0055】

なお、上記実施の形態1~11ではソース配線全体に本発明が施された場合を説明したが、ソース配線が画素電極の隙間から見える部分(隣合う画素電極間に配設されたソース配線上)だけの実施でよい。

【0056】

また、上記実施の形態1~12ではスイッチング素子としてTFTを用いた場合を説明したが、Si基板を用いて単結晶SiからなるMOSトランジスタや、2端子ダイオード素子のMIM等の場合に本発明が適用でき、同様の効果を奏することができることは言うまでもない。

30

【図面の簡単な説明】

【0057】

【図1】本発明の実施の形態1による反射型液晶表示装置を示す一部平面図である。

【図2】本発明の実施の形態1による反射型液晶表示装置を示す一部断面図で、図1中X-X'の断面を示したものである。

【図3】本発明の実施の形態2による反射型液晶表示装置を示す一部断面図である。

40

【図4】本発明の実施の形態3による反射型液晶表示装置を示す一部断面図である。

【図5】本発明の実施の形態4による反射型液晶表示装置を示す一部断面図である。

【図6】本発明の実施の形態5による反射型液晶表示装置を示す一部断面図である。

【図7】本発明の実施の形態5による別の反射型液晶表示装置を示す一部断面図である。

【図8】本発明の実施の形態6による反射型液晶表示装置を示す一部断面図である。

【図9】本発明の実施の形態6による別の反射型液晶表示装置を示す一部断面図である。

【図10】本発明の実施の形態7による反射型液晶表示装置を示す一部断面図である。

【図11】本発明の実施の形態8による反射型液晶表示装置を示す一部断面図である。

【図12】本発明の実施の形態8による別の反射型液晶表示装置を示す一部断面図である。

50

【図 1 3】本発明の実施の形態 9 による反射型液晶表示装置を示す一部断面図である。

【図 1 4】本発明の実施の形態 9 による別の反射型液晶表示装置を示す一部断面図である。

【図 1 5】本発明の実施の形態 1 0 による反射型液晶表示装置を示す一部断面図である。

【図 1 6】本発明の実施の形態 1 0 による別の反射型液晶表示装置を示す一部断面図である。

【図 1 7】本発明の実施の形態 1 1 による反射型液晶表示装置を示す一部断面図である。

【図 1 8】本発明の実施の形態 1 2 による反射型液晶表示装置を示す平面図で、画素が 2 次元状に複数配列した状態を示す図である。

【図 1 9】従来の反射型液晶表示装置を示す一部平面図である。

10

【図 2 0】従来の反射型液晶表示装置を示す一部断面図で、図 1 9 中 A - A ' の断面を示したものである。

【図 2 1】従来の反射型液晶表示装置の画面表示の問題点を説明する図で、図中 (a) は複数の画素がマトリックス状に配置した装置全体の平面図、(b) 背景が黒色表示で中心に白窓表示の入力画像、(c) は実際に得られた画像である。

【図 2 2】従来の反射型液晶表示装置を示す一部断面図で、図 1 9 中 A - A ' の断面を示したものである。

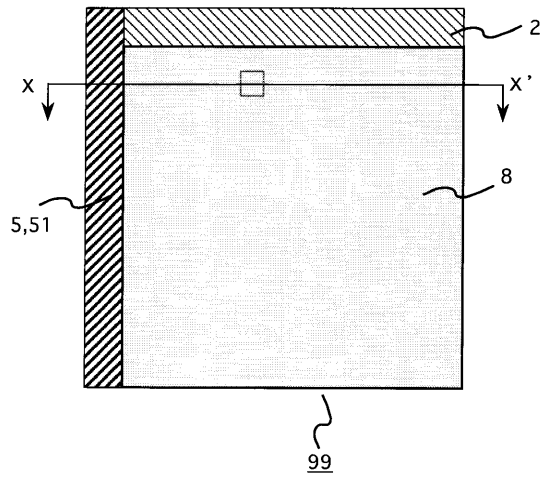
【符号の説明】

【 0 0 5 8 】

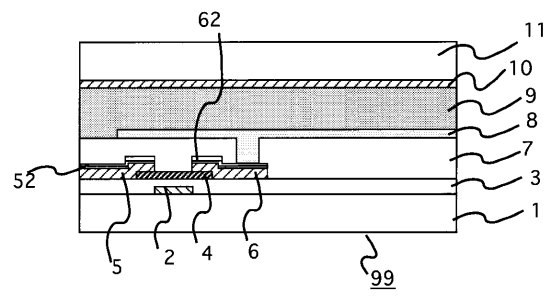
- 1 絶縁性の基板、 2 ゲート配線、 3 ゲート絶縁膜、
- 4 半導体層、 5 ソース配線、 6 ドレイン電極、 7 絶縁膜、
- 8 画素電極、 9 液晶、 1 0 対向電極、 1 1 対向基板、
- 1 2 反射防止層または光吸収層、 1 3 黒色絶縁体、
- 5 1、6 1 反射率の小さな膜、 5 2、6 2 反射防止層、
- 5 3、6 3 導電性透明膜、 5 4、5 5 ソース配線、
- 7 1、7 2、7 3、7 4、7 5 絶縁膜、 8 1、8 2 導体パターン、
- 9 9 画素

20

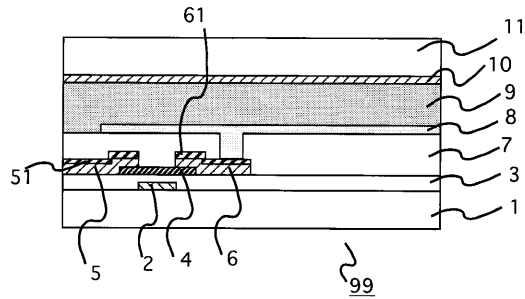
【図 1】



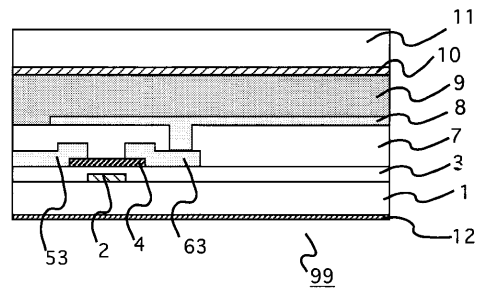
【図 3】



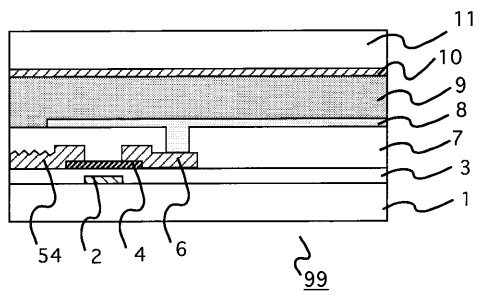
【図 2】



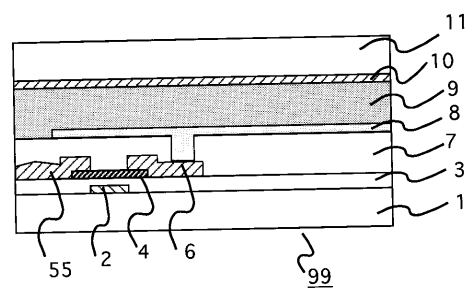
【図 4】



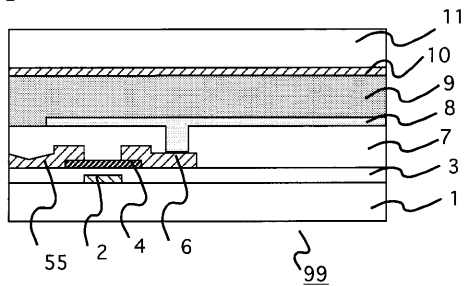
【図 5】



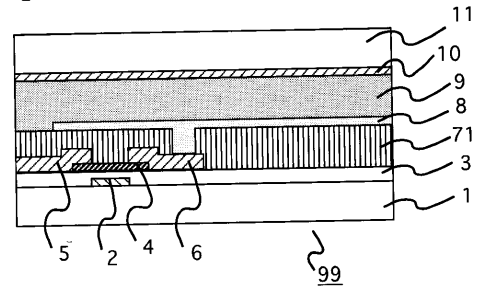
【図 7】



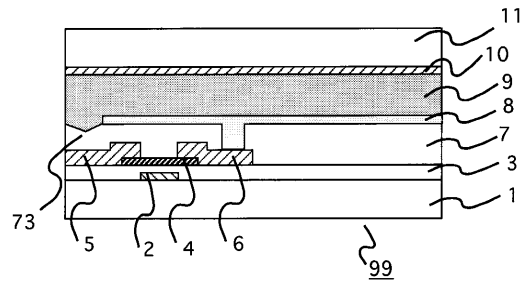
【図 6】



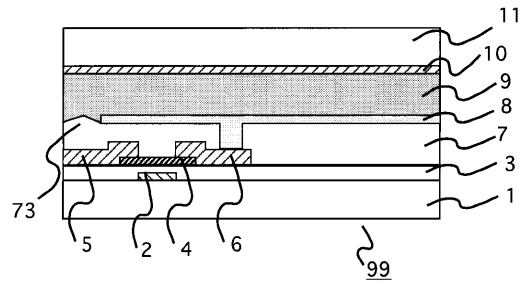
【図 8】



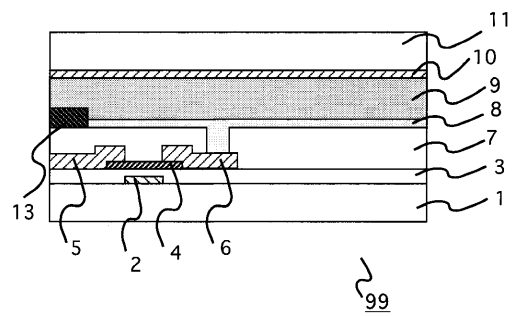
【 図 1 1 】



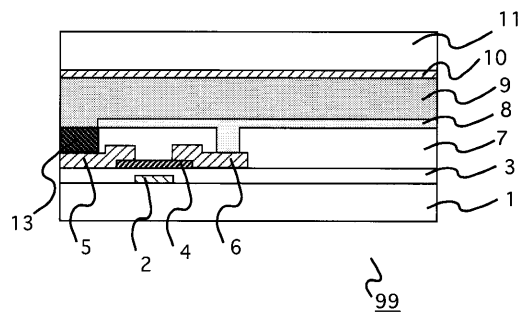
【 図 1 2 】



【 図 1 5 】



【 ㄨ 1 6 】



フロントページの続き

審査官 右田 昌士

- (56)参考文献 特開平02 - 055340 (JP, A)
特開平04 - 318512 (JP, A)
特開平06 - 082826 (JP, A)
特開平03 - 280020 (JP, A)
特開平05 - 203994 (JP, A)
特開平03 - 209436 (JP, A)
特開平06 - 222392 (JP, A)
特開昭63 - 097919 (JP, A)
特開昭60 - 068326 (JP, A)

- (58)調査した分野(Int.Cl.⁷, DB名)

G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 3 3
G 0 2 F	1 / 1 3 6 2
G 0 2 F	1 / 1 3 3 5

专利名称(译)	反射型液晶表示装置		
公开(公告)号	JP3649231B2	公开(公告)日	2005-05-18
申请号	JP2003345634	申请日	2003-10-03
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	大土井雄三		
发明人	大土井 雄三		
IPC分类号	G02F1/1368 G02F1/1333 G02F1/1343		
FI分类号	G02F1/1343 G02F1/1333.505 G02F1/1368		
F-TERM分类号	2H090/HA03 2H090/HB18 2H090/LA04 2H090/LA20 2H092/GA64 2H092/HA05 2H092/HA06 2H092/JA26 2H092/JB07 2H092/JB33 2H092/JB54 2H092/KB05 2H092/KB13 2H092/NA01 2H092/QA07 2H092/QA08 2H092/QA10 2H092/QA13 2H092/QA14 2H092/QA15 2H190/HA03 2H190/LA04 2H190/LA20 2H192/AA24 2H192/BC31 2H192/BC72 2H192/CB05 2H192/CC52 2H192/CC72 2H192/CC75 2H192/EA07 2H192/EA64 2H192/EA66 2H192/EA72 2H192/GA03 2H192/GA04 2H192/GD45 2H192/JB02		
代理人(译)	高桥省吾 稻叶忠彦 村上佳菜子		
其他公开文献	JP2004013176A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种反射型液晶显示装置，不会引起源极布线的不必要反射，这会降低屏幕上的显示质量。ŽSOLUTION：使源极布线的反射率尽可能低，使得源极布线5不起反射电极的作用，或者，例如，反射率低于像素电极8的物质的层51是形成在彼此相邻的像素电极之间的源极布线5上，以便不在显示屏的方向上引起反射。此外，为了减少从源极布线5到液晶9的电场泄漏，例如，在源极布线5和液晶9之间设置电位控制装置。结果，对比度和显示质量是改进。Ž

7]

