

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3579766号
(P3579766)

(45) 発行日 平成16年10月20日(2004.10.20)

(24) 登録日 平成16年7月30日(2004.7.30)

(51) Int.Cl.⁷

G02F 1/133

G09G 3/36

F I

G02F 1/133 525

G02F 1/133 550

G09G 3/36

請求項の数 6 (全 16 頁)

(21) 出願番号	特願2000-156515 (P2000-156515)	(73) 特許権者	595059056
(22) 出願日	平成12年5月26日(2000.5.26)		株式会社アドバンスト・ディスプレイ
(65) 公開番号	特開2001-337310 (P2001-337310A)		熊本県菊池郡西合志町御代志997番地
(43) 公開日	平成13年12月7日(2001.12.7)	(74) 代理人	100065226
審査請求日	平成14年5月1日(2002.5.1)		弁理士 朝日奈 宗太
		(74) 代理人	100098257
			弁理士 佐木 啓二
		(72) 発明者	中西 邦文
			熊本県菊池郡西合志町御代志997番地
			株式会社アドバンスト・ディスプレイ内
		(72) 発明者	寺垣 智哉
			熊本県菊池郡西合志町御代志997番地
			株式会社アドバンスト・ディスプレイ内
		審査官	藤田 都志行

最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

液晶層を挟んで対向配置された2枚の基板の一方に、
ソース信号が供給されるソース配線と、
ゲート信号が供給されるゲート配線と、
前記ソース配線および前記ゲート配線に接続されたTFT素子と、
該TFT素子のドレインに接続された画素電極とが設けられており、
前記2枚の基板の他方には、交流または直流のコモン信号が印加される対向電極が設けられており、
前記ソース信号の振幅を変化させることによって、画素電極の電位を変化させ、もって画
素電極 - 対向電極間の電位差を変化させることにより、両電極間の液晶分子の配向状態を
変化させて、画素に表示される階調が制御され、
ゲート信号の電位変化によって誘起される画素電極の電位の低下を補償するために、対向
電極に印加するコモン信号の中心電位を設定することができ、
さらに、各階調ごとに異なっている前記ゲート信号によって誘起される電位の低下を補償
するために、各階調ごとにソース信号の中心電位を変化させることが可能である液晶表示
装置において、
ソース信号の振幅の大きい階調で、
ソース信号の中心電位が、前記ゲート信号によって誘起される電位の低下を、補償する
ように設定され、

10

20

ソース信号の振幅の小さい階調においては、
ソース信号の中心電位が、前記ゲート信号によって誘起される電位の低下を補償するソース信号の中心電位よりも、高い電位に設定され、かつ、
前記ソース信号の振幅の大きい階調からソース信号の振幅の小さい階調までのすべての階調で、

前記コモン信号の中心電位が、前記ソース信号の振幅の大きい階調で設定された前記コモン信号の中心電位とほぼ等しく設定される

液晶表示装置の駆動方法。

【請求項 2】

液晶層を挟んで対向配置された 2 枚の基板の一方に、
ソース信号が供給されるソース配線と、
ゲート信号が供給されるゲート配線と、
前記ソース配線および前記ゲート配線に接続された T F T 素子と、
該 T F T 素子のドレインに接続された画素電極とが設けられており、
前記 2 枚の基板の他方には、交流または直流のコモン信号が印加される対向電極が設けられており、

前記ソース信号の振幅を変化させることによって、画素電極の電位を変化させ、もって画素電極 - 対向電極間の電位差を変化させることにより、両電極間の液晶分子の配向状態を変化させて、画素に表示される階調が制御され、

ゲート信号の電位変化によって誘起される画素電極の電位の低下を補償するために、対向電極に印加するコモン信号の中心電位を設定することができ、
さらに、各階調ごとに異なっている前記ゲート信号によって誘起される電位の低下を補償するために、各階調ごとにソース信号の中心の電位を変化させることが可能である液晶表示装置において、

前記ゲート信号によって誘起される電位の低下がもっとも大きい画素について、
ソース信号の振幅の大きい階調からソース信号の振幅の小さい階調までのすべての階調において、前記ゲート信号によって誘起される電位の低下が補償されるように、コモン信号の中心電位およびソース信号の中心電位が設定される

液晶表示装置の駆動方法。

【請求項 3】

液晶層を挟んで対向配置された 2 枚の基板の一方に、
ソース信号が供給されるソース配線と、
ゲート信号が供給されるゲート配線と、
前記ソース配線および前記ゲート配線に接続された T F T 素子と、
該 T F T 素子のドレインに接続された画素電極とが設けられており、
前記 2 枚の基板の他方には、交流または直流のコモン信号が印加される対向電極が設けられており、

前記ソース信号の振幅を変化させることによって、画素電極の電位を変化させ、もって画素電極 - 対向電極間の電位差を変化させることにより、両電極間の液晶分子の配向状態を変化させて、画素に表示される階調が制御され、

ゲート信号の電位変化によって誘起される画素電極の電位の低下を補償するために、対向電極に印加するコモン信号の中心電位を設定することができ、
さらに、各階調ごとに異なっている前記ゲート信号によって誘起される電位の低下を補償するために、各階調ごとにソース信号の中心の電位を変化させることが可能である液晶表示装置において、

前記ゲート信号によって誘起される電位の低下がもっとも大きい画素について、
ソース信号の振幅の大きい階調で、
コモン信号の中心電位およびソース信号の中心電位が、前記ゲート信号によって誘起される電位の低下を、補償するように設定され、
ソース信号の振幅の小さい階調においては、

10

20

30

40

50

前記最適なコモン信号の中心電位がソース信号の振幅の大きい階調における最適なコモン信号の中心電位よりも高い値になるように、ソース信号の中心電位が設定される
液晶表示装置の駆動方法。

【請求項 4】

液晶層を挟んで対向配置された 2 枚の基板の一方に、
ソース信号が供給されるソース配線と、
ゲート信号が供給されるゲート配線と、
前記ソース配線および前記ゲート配線に接続された T F T 素子と、
該 T F T 素子のドレインに接続された画素電極とが設けられており、
前記 2 枚の基板の他方には、直流または交流のコモン信号が印加される対向電極が設けられており、
前記ソース信号の振幅を変化させることによって、画素電極の電位を変化させ、もって画素電極 - 対向電極間の電位差を変化させることにより、両電極間の液晶分子の配向状態を変化させて、画素に表示される階調が制御され、
ゲート信号の電位変化によって誘起される画素電極の電位の低下を補償するために、対向電極に印加するコモン信号の中心電位を設定することができ、
さらに、各階調ごとに異なっている前記ゲート信号によって誘起される電位の低下を補償するために、各階調ごとにソース信号の中心の電位を変化させることが可能である液晶表示装置において、
ソース信号の振幅の大きい階調からソース信号の振幅の小さい階調までのすべての階調において、前記ゲート信号によって誘起される電位の低下が補償される、コモン信号の中心電位とソース信号の中心電位との組み合わせに比べ、
コモン信号の中心電位が低い値に設定される、
液晶表示装置の駆動方法。

【請求項 5】

液晶層を挟んで対向配置された 2 枚の基板の一方に、
ソース信号が供給されるソース配線と、
ゲート信号が供給されるゲート配線と、
前記ソース配線および前記ゲート配線に接続された T F T 素子と、
該 T F T 素子のドレインに接続された画素電極とが設けられており、
前記 2 枚の基板の他方には、交流または直流のコモン信号が印加される対向電極が設けられており、
前記ソース信号の振幅を変化させることによって、画素電極の電位を変化させ、もって画素電極 - 対向電極間の電位差を変化させることにより、両電極間の液晶分子の配向状態を変化させて、画素に表示される階調が制御され、
ゲート信号の電位変化によって誘起される画素電極の電位の低下を補償するために、対向電極に印加するコモン信号の中心電位を設定することができ、
さらに、各階調ごとに異なっている前記ゲート信号によって誘起される電位の低下を補償するために、各階調ごとにソース信号の中心の電位を変化させることが可能である液晶表示装置において、
ソース信号の振幅の大きい階調からソース信号の振幅の小さい階調までのすべての階調において、前記ゲート信号によって誘起される電位の低下が補償される、コモン信号の中心電位とソース信号の中心電位との組み合わせに比べ、
コモン信号の中心電位は低い値に設定され、
かつ、ソース信号の振幅の小さい階調において、ソース信号の中心電位は、前記最適なコモン信号の中心電位が高い値になるように、設定される
液晶表示装置の駆動方法。

【請求項 6】

液晶層を挟んで対向配置された 2 枚の基板の一方に、
ソース信号が供給されるソース配線と、

ゲート信号が供給されるゲート配線と、
 前記ソース配線および前記ゲート配線に接続されたＴＦＴ素子と、
 該ＴＦＴ素子のドレインに接続された画素電極とが設けられており、
 前記２枚の基板の他方には、交流または直流のコモン信号が印加される対向電極が設けられており、
 前記ソース信号の振幅を変化させることによって、画素電極の電位を変化させ、もって画素電極 - 対向電極間の電位差を変化させることにより、両電極間の液晶分子の配向状態を変化させて、画素に表示される階調が制御され、
 ゲート信号の電位変化によって誘起される画素電極の電位の低下を補償するために、対向電極に印加するコモン信号の中心電位を設定することができ、
 さらに、各階調ごとに異なっている前記ゲート信号によって誘起される電位の低下を補償するために、各階調ごとにソース信号の中心の電位を変化させることが可能である液晶表示装置において、
 ソース信号の振幅の大きい階調からソース信号の振幅の小さい階調までのすべての階調において、前記ゲート信号によって誘起される電位の低下が補償される、コモン信号の中心電位とソース信号の中心電位との組み合わせに比べ、
ソース信号の振幅の小さい階調とソース信号の振幅の大きい階調とのあいだの階調における前記最適なコモン信号の中心電位よりも、ソース信号の振幅の大きい階調およびソース信号の振幅の小さい階調における前記最適なコモン信号の中心電位が高くなるように、
ソース信号の振幅の大きい階調およびソース信号の振幅の小さい階調におけるソース信号の中心電位が設定される、
 液晶表示装置の駆動方法。

10

20

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、ＴＦＴ方式の液晶表示装置に関し、とくに液晶の駆動方法に関する。

【０００２】

【従来の技術】

図１に一般的なＴＦＴ方式の液晶表示装置（ＬＣＤ）の構成を示す。ガラス基板６上に、ＴＦＴ素子１、ソース配線２、ゲート配線３、ドレイン４、画素電極５が形成され、ＴＦＴ基板とされている。ガラス基板８上には対向電極７が形成され、対向基板とされている。ＴＦＴ基板と対向基板は平行に配置され、両基板間に液晶が挟持されている。

30

【０００３】

図２に、図１の一画素について等価回路を示す。

【０００４】

図２中で、９はソース配線２に印加されるソース信号を、１０はゲート配線３に印加されるゲート信号を表わしている。 C_{gd} はゲート - ドレイン間の結合容量を表わし、 C_{ds} はソース - ドレイン間の結合容量を、 C_{lc} は画素電極と対向電極とのあいだに挟持された液晶による結合容量をそれぞれ表わす。 C_s は画素の保持特性を向上させ、画質を改善するために形成されている保持容量である。

40

【０００５】

図３に画素に印加される信号の波形を示す。

【０００６】

ソース信号９は、中心電位 V_{so} を中央値とする振幅 V_{sa} の交流電圧である。振幅 V_{sa} は、画素に表示させようとする階調に対応している。ゲート信号１０は、１走査期間の間だけ H_i レベルとなり、それ以外の期間は L_o レベルとなる。１１は画素電極５の電位をあらわす波形である。

【０００７】

まず、図３の奇数フレーム１０１において、ゲート信号１０が H_i レベルとなると、画素電極５の電位１１はソース信号９のレベルとなる。ここでゲート信号１０が L_o レベルに

50

なると、ゲート - ドレイン間の結合容量 C_{gd} の影響で、画素電極 5 の電位 11 に ΔV_{gd} の電圧降下が生じる。この電圧降下量 ΔV_{gd} はフィードスルー電圧と呼ばれ、つぎの式 (1)

$$\Delta V_{gd} = \Delta V_g \times C_{gd} / (C_{lc} + C_{gd} + C_{ds} + C_s) \quad \text{式 (1)}$$

で表わされる。ここで、 ΔV_g はゲート信号 10 の電圧変化量である。

【0008】

その後、1 フレームの間、画素電極 5 の電位 11 は主として保持容量 C_s によって保持される。

【0009】

引き続く偶数フレーム 102 において、再びゲート信号 10 が Hi レベルになると、画素 5 の電位 11 はソース信号 9 のレベルとなる。ここでゲート信号 10 が Lo レベルになると、やはり ΔV_{gd} の電圧降下が生じる。電圧降下量 ΔV_{gd} は、すでに述べたように、式 (1) で表わすことができる。

【0010】

一方、図 3 における一点鎖線 12 は対向電極 7 の電位を示し、一般にコモン信号と呼ばれる。コモン信号 12 の電位は、通常、別途設けられる可変抵抗器などによって調整が可能であり、奇数フレーム 101 で液晶に印加される電圧 V_o と偶数フレームで液晶に印加される電圧 V_e の絶対値が等しくなるように設定される。このときのコモン信号の中心電位 (以下、単にコモン信号の電位という) を最適 V_{com} と呼ぶ。

【0011】

一般に TFT 方式の LCD では、約 60 Hz の周波数で正極と負極の書き込みをおこなっている。したがって、奇数フレームで液晶に印加される電圧 V_o と偶数フレームで液晶に印加される電圧 V_e の絶対値が等しくない場合には、フリッカと呼ばれる約 30 Hz のちらつきが観測される。

【0012】

さらに、電圧 V_o と電圧 V_e の絶対値が等しく設定されていない場合には、液晶に印加される交流電圧の大きさが、正極性と負極性で等しくなくなり、結果として DC 電圧が印加されることになる。このとき図 4 に示すように、液晶層に印加された DC 電圧によって、電荷が各電極方向へ移動する。

【0013】

これは、LCD において同一の画像を長時間にわたって表示させた後、他の画像を表示させた時に、残留 DC が生じて前の画像が残像として残る「ヤキツキ」現象を引き起こす。

【0014】

したがって、この「ヤキツキ」を防ぐために、コモン信号 12 の電位は、画素電極 5 の電位 11 の中心電位に一致するように調整されている。

【0015】

しかしながら、式 (1) の成分のうち、液晶による結合容量 C_{lc} は、印加電圧に対する依存性を有している。図 5 に、液晶への印加電圧と液晶による結合容量 C_{lc} との関係を示した。横軸に、液晶への印加電圧としてソース信号 9 の振幅 V_{sa} をとり、縦軸に液晶による結合容量 C_{lc} の大きさを表わした。液晶に印加する電圧、つまり表示させる画像の階調によって、液晶による結合容量 C_{lc} の値は異なる。

【0016】

したがって式 (1) で表わされるフィードスルー電圧 ΔV_{gd} は、つねに一定ではなく、ソース信号 9 の振幅 V_{sa} 、つまり表示させる画像の階調によって図 6 に示すように変化する。

【0017】

図 6 を見ればわかるとおり、ソース信号 9 の振幅 V_{sa} が大きい、つまり黒色に近い階調を表示する場合には、フィードスルー電圧 ΔV_{gd} は小さい。ソース信号 9 の振幅 V_{sa} が小さい、つまり白色に近い階調を表示する場合には、フィードスルー電圧 ΔV_{gd} は大きい。

10

20

30

40

50

【 0 0 1 8 】

したがって、奇数フレームにて液晶に印加される電圧 V_o と偶数フレームにて液晶に印加される電圧 V_e の絶対値を等しくするためには、フィードスルー電圧 ΔV_{gd} の大きい白表示時は、コモン信号12の電位を低めに、フィードスルー電圧 ΔV_{gd} の小さい黒表示時は、コモン信号12の電位を高めにする必要がある。この関係を図7に示した。

【 0 0 1 9 】

図7において、横軸はソース信号9の振幅 V_{sa} 、つまり表示させる画像の階調、縦軸は最適なコモン信号の電位 V_{com} を表わしている。図7からわかるように、各階調ごとに最適なコモン信号の電位 V_{com} は異なっている。しかしながら、コモン信号12が印加される対向電極7は、画面の全領域にわたって共通である。したがって、画面内に異なる階調を表示させた場合には、最適なコモン信号の電位 V_{com} とならない画素が必ず存在し、DC電圧が加わって「ヤキツキ」が生じていた。

10

【 0 0 2 0 】

そこで、階調によって異なるフィードスルー電圧 ΔV_{gd} を補償するため、オフセット補償駆動法が用いられている。

【 0 0 2 1 】

図8および図9を用いて、オフセット補償駆動法の原理を説明する。すでに述べたように、ソース信号9の振幅 V_{sa} が小さい場合には、フィードスルー電圧 ΔV_{gd} は大きい。そこで、図8に示すように、ソース信号9の中心電位 V_{so} を、高めに設定する。一方、ソース信号9の振幅 V_{sa} が大きい場合には、フィードスルー電圧 ΔV_{gd} は小さい。したがって、ソース信号9の中心電位 V_{so} は、低めでよい。

20

【 0 0 2 2 】

ソース信号9の中心電位 V_{so} を図8に示すように設定することにより、奇数フレームにて液晶に印加される電圧 V_o と偶数フレームにて液晶に印加される電圧 V_e の絶対値を等しくするためのコモン信号の電位 V_{com} は、図9に示すようにすべての階調にわたってほぼ等しくなる。したがって、対向電極7に印加するコモン信号12の電位を、図9の電位 V_{com} と一致させることにより、画面内の各領域に異なる階調を表示させた場合でも、DC電圧が印加される画素はなく、「ヤキツキ」が生じることはない。

【 0 0 2 3 】

【 発明が解決しようとする課題 】

30

オフセット補償駆動方式を用いる場合、オフセット補償値は、画面上のある位置を選択し、その位置で各階調、つまりソース信号9の各振幅 V_{sa} ごとに、最適な中心電位 V_{so} を求めて設定される。

【 0 0 2 4 】

しかしながら、ソース信号9の各振幅 V_{sa} に対して最適な中心電位 V_{so} は、画面内の位置によって異なる。これは、つぎの理由によるものと考えられる。

【 0 0 2 5 】

(1) ゲート信号10の波形が、画面内の位置によって異なる。ゲート信号の入力部の近傍では、ゲート信号10は立ち上がり、立ち下りが急峻で理想的な矩形波に近い信号波形であるが、ゲート信号入力部からの距離が大きくなると、立ち上がり、立ち下りが「なまった」信号波形となる。したがって、ゲート信号入力部からはなれた位置では、式(1)における ΔV_g の値が見かけ上小さくなる。ゆえに、フィードスルー電圧 ΔV_{gd} も画面内の各位置において異なってくる。

40

【 0 0 2 6 】

(2) 一般に、保持容量 C_s は画面内の位置によって分布をもっている。したがって、式(1)で表わされるフィードスルー電圧 ΔV_{gd} も、画面内の各位置で異なる。

【 0 0 2 7 】

(3) 液晶の特性が、画面内のすべてにわたって均一ではない。このため、液晶による結合容量 C_{lc} も画面内の位置によって分布をもち、したがって式(1)で表わされるフィードスルー電圧 ΔV_{gd} も、画面内の各位置で異なる。

50

【 0 0 2 8 】

以上のような理由から、ソース信号 9 の各振幅 V_{s_a} に対して最適な中心電位 V_{s_o} 、つまりオフセット補償値は、画面内の位置によって異なる。したがって、従来技術のように、画面内のある位置でオフセット補償値を設定しても、他の位置ではその設定値が最適ではないため、「ヤキツキ」が発生する。

【 0 0 2 9 】

【課題を解決するための手段】

本発明の発明者は、様々なLCDについて、この「ヤキツキ」現象を研究し、以下の結論を得た。

【 0 0 3 0 】

ソース信号の振幅の大きい階調では、ソース信号の中心電位を、ゲート信号によって誘起される電位の低下を補償するように設定し、
ソース信号の振幅の小さい階調においては、
ソース信号の中心電位を、前記ゲート信号によって誘起される電位の低下を補償するソース信号の中心電位よりも、高い電位に設定し、かつ、
前記ソース信号の振幅の大きい階調からソース信号の振幅の小さい階調までのすべての階調で、

前記コモン信号の中心電位を、前記ソース信号の振幅の大きい階調で設定された前記ソース信号の中心電位とほぼ等しく設定する

ことによって「ヤキツキ」を軽減でき、フリッカも見られない。

【 0 0 3 1 】

また、ゲート信号によって誘起される電位の低下がもっとも大きい画素について、すべての階調において、ゲート信号によって誘起される電位の低下が補償されるように、コモン信号の電位およびソース信号の中心電位を設定することにより、その他の画素においては、ソース信号の振幅の小さい階調において、ソース信号の中心電位が、前記ゲート信号によって誘起される電位の低下を補償するソース信号の中心電位よりも、高い電位となり、結果として、画面の広い範囲にわたって「ヤキツキ」を軽減できる。

【 0 0 3 2 】

さらに、前記ゲート信号によって誘起される電位の低下がもっとも大きい画素について、ソース信号の振幅の小さい階調において、ソース信号の中心電位を、前記最適なコモン信号の中心電位がソース信号の振幅の大きい階調における最適なコモン信号の中心電位よりも高い値になるように、設定することにより、

その他の画素においては、ソース信号の振幅の小さい階調において、ソース信号の中心電位が、前記ゲート信号によって誘起される電位の低下を補償するソース信号の中心電位よりも、高い電位となり、結果として、画面内の広い範囲にわたって「ヤキツキ」を軽減できる。

【 0 0 3 3 】

さらに、従来技術に示されている、すべての階調において、ゲート信号によって誘起される電位の低下が補償されるような、コモン信号の電位とソース信号の中心電位との組み合わせに比べ、コモン信号の電位を低い値に設定することにより、ソース信号の振幅の小さい階調における「ヤキツキ」を低減できるばかりか、ソース信号の振幅の大きい階調でも、「ヤキツキ」が悪化しない。

【 0 0 3 4 】

さらに、従来の技術に示されている、すべての階調において、ゲート信号によって誘起される電位の低下が補償されるような、コモン信号の電位とソース信号の中心電位との組み

10

20

30

40

50

合わせに比べ、
 コモン信号の電位を低い値に設定し、
 かつ、ソース信号の振幅の小さい階調において、ソース信号の中心電位を、前記低い値に設定されたコモン信号の中心電位よりも高い値になるように、設定することにより、
 ソース信号の振幅の小さい階調における「ヤキツキ」低減効果をさらに向上させることができる。

【0035】

さらに、従来の技術に示されている、すべての階調において、ゲート信号によって誘起される電位の低下が補償されるような、コモン信号の電位とソース信号の中心電位との組み合わせに比べ、

10

ソース信号の振幅の小さい階調とソース信号の振幅の大きい階調とのあいだの階調における前記最適なコモン信号の中心電位よりも、ソース信号の振幅の大きい階調およびソース信号の振幅の小さい階調における前記最適なコモン信号の中心電位が高くなるように、ソース信号の振幅の大きい階調およびソース信号の振幅の小さい階調におけるソース信号の中心電位を設定することにより

「ヤキツキ」現象が低減されると同時に、画面のちらつき（フリッカ）やショットムラなどの表示不良が生じない。

【0036】

【発明の実施の形態】

以下に本発明の実施の形態を説明する。

20

【0037】

実施の形態 1

本発明の実施の形態 1 を、図 10 を用いて説明する。

【0038】

すでに述べたとおり、従来の技術では図 8 に示したように、フィードスルー電圧 ΔV_{gd} が、ソース信号 9 の振幅 V_{sa} が小さい白表示時には大きく、ソース信号 9 の振幅 V_{sa} が大きい黒表示時には小さくなることを考慮して、ソース信号 9 の中心電位 V_{so} を設定している。

【0039】

これにより、図 9 に示したように、各階調について最適なコモン信号の電位 V_{com} がほぼ同じ値となり、一枚の対向電極で各階調に対して最適なコモン信号の電位 V_{com} を供給することができる。

30

【0040】

しかし、本実施の形態では、図 10 (b) に曲線 S で示したように、ソース信号 9 の振幅 V_{sa} が小さい領域で、ソース信号 9 の中心電位 V_{so} を、図中の一点鎖線 P で示した従来技術の設定よりも、さらに高く設定する。このとき各階調に対して最適なコモン信号の電位 V_{com} は、図 10 (a) に示すとおりになり、一枚の対向電極で各階調に対して最適なコモン信号の電位 V_{com} を供給することはできない。そこで図 10 (a) の一点鎖線 C_1 に示すように、ソース信号 9 の振幅 V_{sa} の大きい領域、つまり黒表示の領域での最適なコモン信号の電位 V_{com} にあわせて、コモン信号 12 の電位を設定する。

40

【0041】

従来技術の考え方では、本実施の形態の設定では、白表示の領域での「ヤキツキ」およびフリッカが顕著になり実用的でないと考えられていた。しかし本発明の発明者は、実際には本実施の形態の設定により、「ヤキツキ」現象が軽減できることを発見した。

【0042】

この理由としては、LCD の構成が対称形でないことがあげられる。たとえば、画素電極 5 と対向電極 7 は形状が異なるし、対向する両基板の表面に設けられた保護膜の膜厚や膜質も異なる。このため、電荷の各電極方向への移動の様相が異なり、残留 DC の発生が液晶に印加される電圧の極性に依存していると考えられる。

【0043】

50

また、液晶の電圧一階調特性は図 17 に示すようになっており、白あるいは黒に近い領域では、印加電圧が変化しても階調はほとんど変化しない。したがって、本実施の形態の設定とすることにより、奇数フレームで液晶に印加される電圧 V_o と偶数フレームで液晶に印加される電圧 V_e が多少異なったとしても、フリッカはほとんど気にならない。

【0044】

実施の形態 2

本発明の実施の形態 2 を、図 11 を用いて説明する。

【0045】

本実施の形態では、画面内でもっともフィードスルー電圧 ΔV_{gd} の大きい位置において、各階調に対し最適なコモン信号の電位 $V_{c.o.m}$ がほぼ一定、つまり図 11 (a) の状態となるようにソース信号の中心電位 $V_{s.o}$ を設定する。このとき、画面内の他の位置においては、各階調に対して最適なコモン信号の電位 $V_{c.o.m}$ は図 11 (b) に示すような値となる。

10

【0046】

したがって、実施の形態 1 で述べた理由により、画面内の広い領域でヤキツキのない表示を得ることができる。

【0047】

フィードスルー電圧 ΔV_{gd} の大きい位置は、一般的にはゲート信号の入力部に近い位置であるが、フリッカが観測されなくなるときのコモン信号の電位がもっとも低い位置として、実験的に求めることができる。

20

【0048】

実施の形態 3

本発明の実施の形態 3 を、図 12 を用いて説明する。

【0049】

本実施の形態では、画面内でもっともフィードスルー電圧 ΔV_{gd} の大きい位置において、図 12 (a) に示すように、ソース信号 9 の振幅 $V_{s.a}$ の大きい領域については最適なコモン信号の電位 $V_{c.o.m}$ がほぼ一定になるように設定し、ソース信号 9 の振幅 $V_{s.a}$ の小さい領域については最適なコモン信号の電位 $V_{c.o.m}$ が、ソース信号 9 の振幅 $V_{s.a}$ の大きい領域についての最適なコモン信号の電位 $V_{c.o.m}$ よりも大きくなるように、ソース信号 9 の中心電位 $V_{s.o}$ を設定する。

30

【0050】

このとき、画面内の他の位置においては、図 12 (b) に示すような、ソース信号 9 の振幅 $V_{s.a}$ と最適なコモン信号の電位 $V_{c.o.m}$ との関係が得られる。

【0051】

したがって、実施の形態 1 で述べた理由により、画面内の広い領域でヤキツキのない表示を得ることができる。

【0052】

すでに説明した通り、フィードスルー電圧 ΔV_{gd} の大きい位置は、一般的にはゲート信号の入力部に近い位置であるが、フリッカが観測されなくなるときのコモン信号の電位がもっとも低い位置として、実験的に求めることができる。

40

【0053】

実施の形態 4

本発明の実施の形態 4 を、図 13 を用いて説明する。

【0054】

本実施の形態では、各階調にわたって最適なコモン信号の電位 $V_{c.o.m}$ がほぼ一定になるようにオフセット補償、つまりソース信号 9 の中心電位 $V_{s.o}$ の設定をおこなう。

【0055】

従来の技術では、コモン信号の電位をこの最適なコモン信号の電位 $V_{c.o.m}$ に一致させていた。しかし、本実施の形態では、コモン信号の電位を図中 C_2 に示したように、この最適なコモン信号の電位 $V_{c.o.m}$ に対し低い値に設定する。

50

【 0 0 5 6 】

従来の技術の考え方では、本実施の形態の設定では、全階調にわたってヤキツキおよびフリッカが生じかねず、実用的ではないとされていた。

【 0 0 5 7 】

しかし実際には、本実施の形態の設定により、ソース信号 9 の振幅 $V_{s.a}$ の小さい領域、つまり白表示の領域でのヤキツキ現象を軽減することができ、フリッカも気にならないことはすでに説明した。

【 0 0 5 8 】

さらに本発明の発明者は、本実施の形態の設定でも、ソース信号 9 の振幅 $V_{s.a}$ の大きい領域、つまり黒表示の領域でのヤキツキが悪化しないことを発見した。

10

【 0 0 5 9 】

なお、本実施の形態では、各階調にわたって最適なコモン信号の電位 $V_{c.o.m}$ がほぼ一定になるようにオフセット補償、つまりソース信号 9 の中心電位 $V_{s.o}$ の設定をおこなっているが、図 14 に示すようにソース信号 9 の振幅 $V_{s.a}$ の小さい領域、つまり白表示の領域で、最適なコモン信号の電位 $V_{c.o.m}$ が高くなるようにソース信号 9 の中心電位 $V_{s.o}$ を設定してもよい。

【 0 0 6 0 】

ソース信号 9 の振幅 $V_{s.a}$ の小さい領域でのヤキツキ現象をさらに軽減することができる。

【 0 0 6 1 】

20

実施の形態 5

本発明の実施の形態 5 を、図 15 を用いて説明する。

【 0 0 6 2 】

本実施の形態では、中間の階調での最適なコモン信号の電位 $V_{c.o.m}$ に対し、ソース信号 9 の振幅 $V_{s.a}$ の大きい領域およびソース信号 9 の振幅 $V_{s.a}$ の小さい領域での最適なコモン信号の電位 $V_{c.o.m}$ が、大きくなるように設定した。

【 0 0 6 3 】

そしてコモン信号の電位は、中間の階調での最適なコモン信号の電位 $V_{c.o.m}$ 、つまり図中の一点鎖線 C_3 に設定した。

【 0 0 6 4 】

30

本実施の形態では、ソース信号 9 の振幅 $V_{s.a}$ の大きい領域およびソース信号 9 の振幅 $V_{s.a}$ の小さい領域での最適なコモン信号の電位 $V_{c.o.m}$ が、コモン信号の電位 C_3 よりも大きくなるようにしている。したがって、実施の形態 4 と同様の理由により、ヤキツキが低減される。

【 0 0 6 5 】

さらに、本実施の形態では、中間の階調領域での最適なコモン信号の電位 $V_{c.o.m}$ をコモン信号の電位 C_3 とほぼ一致させているため、画面のちらつき（フリッカ）やショットムラなどの表示不良は発生しない。

【 0 0 6 6 】

実施の形態 6

40

本発明を適用した設定の具体例を、図 16 により説明する。

【 0 0 6 7 】

試作した LCD について、オフセット補償値を図 16 (b) のように設定した。ソース信号の振幅 $V_{s.a}$ が小さくなるとともに、ソース信号の中心電位 $V_{s.o}$ が高くなるように設定したが、とくにソース信号の振幅 $V_{s.a}$ が 1.0 ~ 1.2 V である領域で、ソース信号の中心電位 $V_{s.o}$ をさらに高く設定した。

【 0 0 6 8 】

このように設定した LCD について、フィードスルー電圧 $\Delta V_{g.d}$ のもっとも大きい位置を実験的に求め、その位置において、各ソース信号の振幅 $V_{s.a}$ について最適なコモン信号の電位 $V_{c.o.m}$ を測定したところ、図 16 (a) のようになっていた。ソース信号の振

50

幅 $V_{s.a}$ が $1.2 \sim 2.5$ V の領域では、最適なコモン信号の電位 $V_{c.o.m}$ は 1.0 V で一定であり、ソース信号の振幅 $V_{s.a}$ が 1.0 V のときの最適なコモン信号の電位 $V_{c.o.m}$ は 1.2 V であった。

【0069】

そこで、対向電極に印加するコモン信号の電位を 1.0 V に設定し、LCD の全面に白色を表示させたが、フリッカは観測されなかった。

【0070】

つぎに、LCD の全面に市松模様を長時間表示させたが、ヤキツキは生じなかった。

【0071】

なお、以上述べてきた本発明の詳細な説明および図面においては、コモン信号が DC 電位である場合が示されているが、LCD の駆動方式によっては 1 走査ラインごとに極性を反転させる交流信号の場合にも、本発明を適用することができる。

【0072】

【発明の効果】

本発明によれば、長時間同一の画像を表示した場合でもヤキツキ現象が生じず、フリッカの発生もないため、画質の優れた液晶表示装置を得ることができる。

【図面の簡単な説明】

【図1】 TFT 方式の液晶表示装置の構成を示した図である。

【図2】 画素の等価回路をあらわす図である。

【図3】 画素に印加される信号の波形を示した図である。

【図4】 ヤキツキ現象の原理を説明する図である。

【図5】 液晶に印加される電圧と、液晶による結合容量 C_{lc} との関係を示した図である。

【図6】 ソース信号 9 の振幅 $V_{s.a}$ と、フィードスルー電圧 ΔV_{gd} との関係を示した図である。

【図7】 オフセット補償をおこなわない場合の、各ソース信号 9 の振幅 $V_{s.a}$ に対して最適なコモン信号の電位 $V_{c.o.m}$ を示した図である。

【図8】 オフセット補償の原理を説明した図である。

【図9】 オフセット補償をおこなった場合について、各ソース信号 9 の振幅 $V_{s.a}$ に対して最適なコモン信号の電位 $V_{c.o.m}$ を示した図である。

【図10】 本発明の実施の形態 1 による設定を説明した図である。

【図11】 本発明の実施の形態 2 による設定を説明した図である。

【図12】 本発明の実施の形態 3 による設定を説明した図である。

【図13】 本発明の実施の形態 4 による設定を説明した図である。

【図14】 本発明の実施の形態 4 による設定を説明した図である。

【図15】 本発明の実施の形態 5 による設定を説明した図である。

【図16】 本発明の具体的な設定を説明した図である。

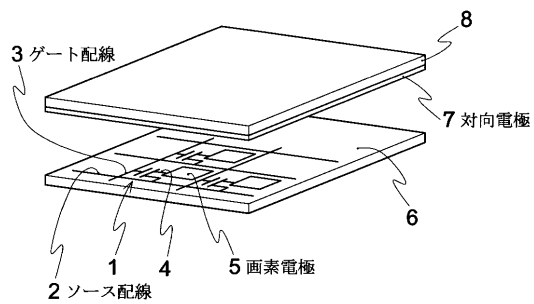
【図17】 液晶に印加する電圧と表示される階調との関係を示した図である。

【符号の説明】

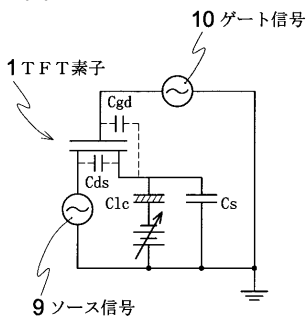
- | | | |
|----|------------|----|
| 1 | TFT 素子 | 40 |
| 2 | ソース配線 | |
| 3 | ゲート配線 | |
| 4 | ドレイン | |
| 5 | 画素電極 | |
| 6 | ガラス基板 | |
| 7 | 対向電極 | |
| 8 | ガラス基板 | |
| 9 | ソース信号 | |
| 10 | ゲート信号 | |
| 11 | 画素電極 5 の電位 | 50 |

1 2 コモン信号

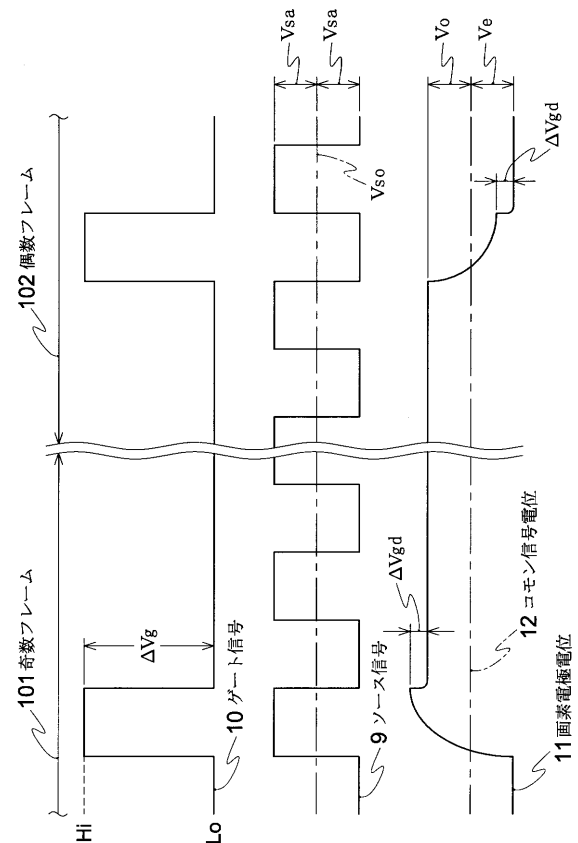
【図 1】



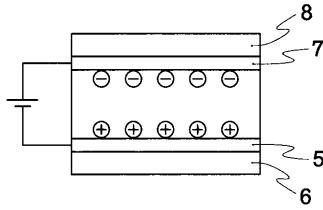
【図 2】



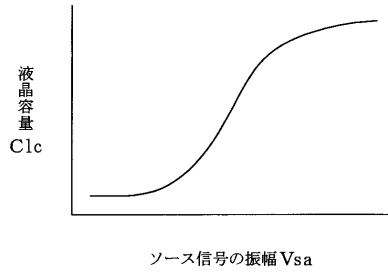
【図 3】



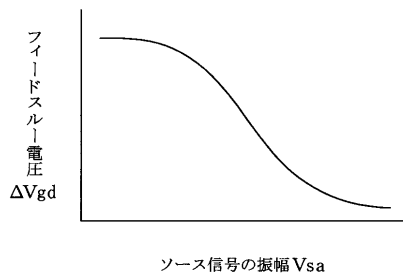
【図 4】



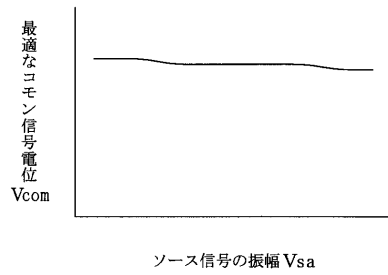
【図 5】



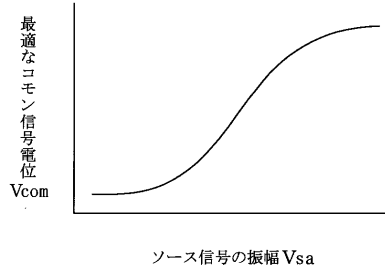
【図 6】



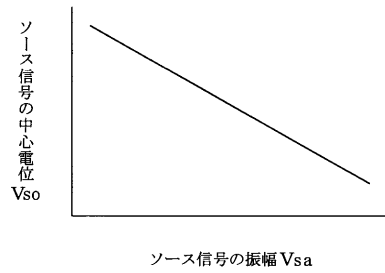
【図 9】



【図 7】

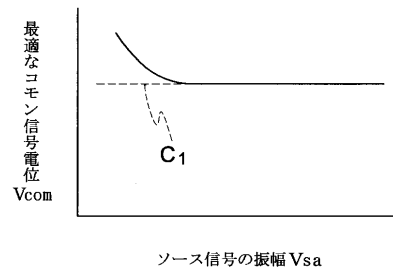


【図 8】

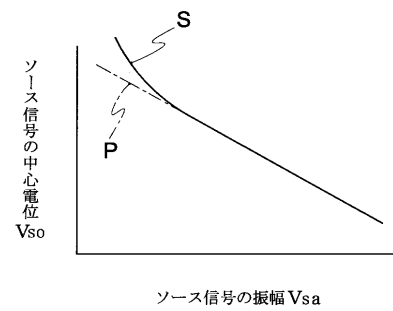


【図 10】

(a)

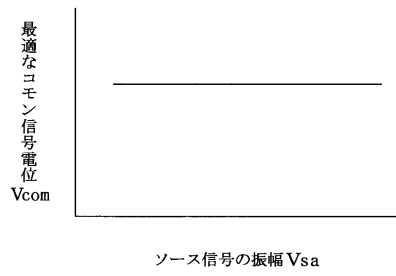


(b)



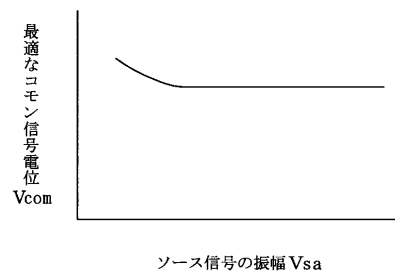
【図 1 1】

(a)

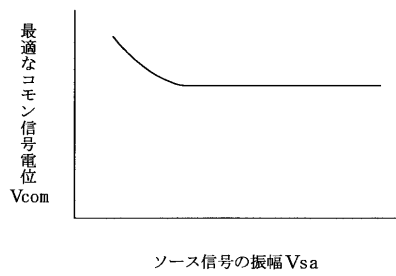


【図 1 2】

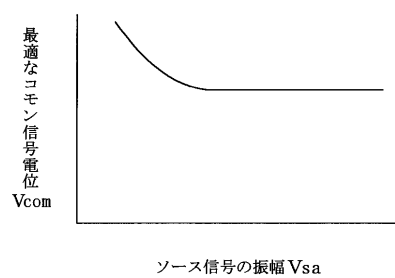
(a)



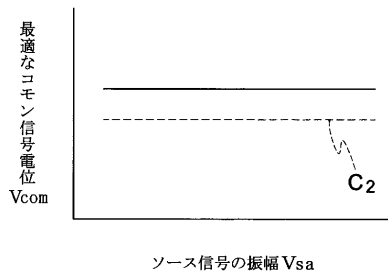
(b)



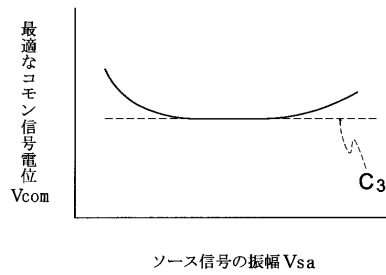
(b)



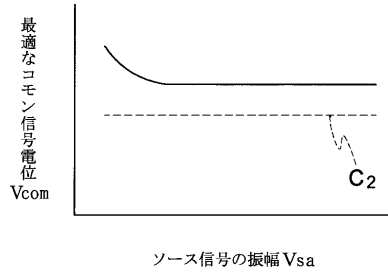
【図 1 3】



【図 1 5】

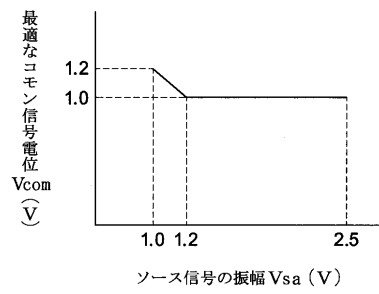


【図 1 4】



【図 16】

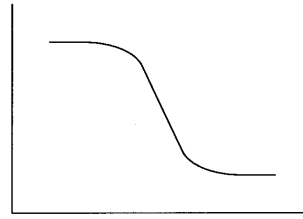
(a)



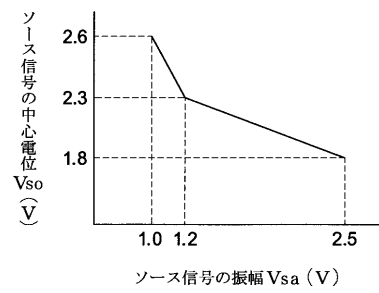
【図 17】

階調

印加電圧



(b)



フロントページの続き

- (56)参考文献 特開平 1 1 - 2 1 2 5 2 0 (J P , A)
特開平 0 5 - 2 0 3 9 1 8 (J P , A)
特開平 1 0 - 0 6 2 7 4 1 (J P , A)
特開平 0 6 - 0 1 1 7 3 3 (J P , A)
特開平 0 5 - 1 8 8 3 9 2 (J P , A)
特開平 0 7 - 0 9 2 9 3 7 (J P , A)

(58)調査した分野(Int.Cl.⁷, D B 名)

G02F 1/133 525
G02F 1/133 550
G09G 3/36

专利名称(译)	用于驱动液晶显示装置的方法		
公开(公告)号	JP3579766B2	公开(公告)日	2004-10-20
申请号	JP2000156515	申请日	2000-05-26
申请(专利权)人(译)	有限公司高级显示		
当前申请(专利权)人(译)	有限公司高级显示		
[标]发明人	中西邦文 寺垣智哉		
发明人	中西 邦文 寺垣 智哉		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/2011 G09G3/3648 G09G3/3655 G09G2320/0204 G09G2320/0219 G09G2320/0223 G09G2320/0257 G09G2320/046		
FI分类号	G02F1/133.525 G02F1/133.550 G09G3/36 G09G3/20.611.E G09G3/20.641.C G09G3/20.641.P		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA43 2H093/NA53 2H093/NC11 2H093/NC18 2H093/NC21 2H093/NC34 2H093/ND10 2H093/ND12 2H093/ND35 2H193/ZA04 2H193/ZC15 2H193/ZD23 2H193/ZF59 5C006/AA16 5C006/AC11 5C006/AC25 5C006/AC28 5C006/AF44 5C006/AF46 5C006/BB16 5C006/BC03 5C006/BC12 5C006/FA18 5C006/FA23 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
其他公开文献	JP2001337310A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其中即使长时间显示相同的图像并且具有优异的图像质量，也不会产生图像暂留并且不产生闪烁。解决方案：在该驱动方法中，采用偏移补偿驱动方法，并且在源信号的幅度大的灰度中，设置公共信号的电位和源信号的中心电位，以便补偿减小由栅极信号引入的电位，并且在源信号的幅度小的灰度中，源信号的中心电位被设置为高于源信号的中心电位的电位，补偿了信号的减小。栅极信号引起的电位。

【图3】

