

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-69180
(P2009-69180A)

(43) 公開日 平成21年4月2日(2009.4.2)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 624A	5C080
	G09G 3/20 621B	

審査請求 未請求 請求項の数 10 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2007-234286 (P2007-234286)
(22) 出願日 平成19年9月10日 (2007.9.10)

(71) 出願人 000006747
株式会社リコー
東京都大田区中馬込1丁目3番6号
(72) 代理人 100084250
弁理士 丸山 隆夫
(72) 発明者 二宮 正樹
東京都大田区中馬込1丁目3番6号 株式会社リコー内
(72) 発明者 村井 俊晴
東京都大田区中馬込1丁目3番6号 株式会社リコー内
Fターム(参考) 2H092 GA11 JA24 JB11 JB22 JB31
NA25 PA01 PA06

最終頁に続く

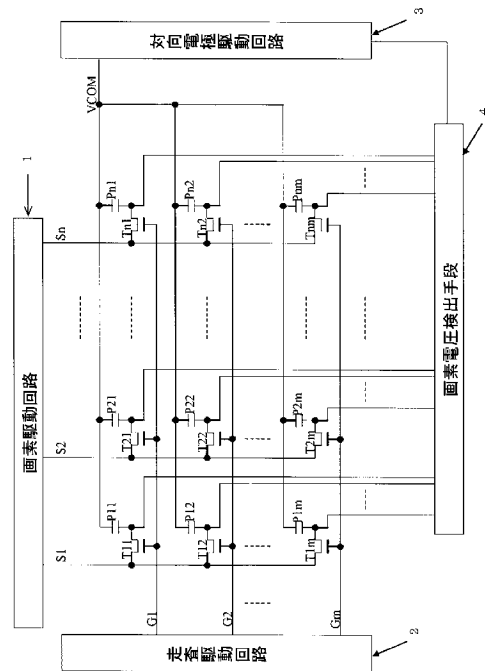
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶の劣化や画質劣化を防止した液晶表示装置を提供する。

【解決手段】モニター画素の電極の一方から直接交流駆動電圧を検出し、対向電圧または画素駆動電圧を補正することによって、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化の原因となる信号電圧と対向電圧の中心値の差分を正確に検出することが可能になるため、精度良く交流駆動の非対称性を低減することが出来る。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

マトリクス状に形成される複数の信号線と複数の走査線との各交点部分にスイッチング素子を介して接続される複数の画素電極を備えた第 1 の基板と、前記画素電極に対向して配置される対向電極を備えた第 2 の基板と、前記画素電極と前記対向電極との間に液晶を挟持してなる複数の画素を有する液晶セルと、前記液晶セルを交流駆動するように前記複数の画素電極に信号線を通して画素駆動電圧を印加する画素駆動回路と前記複数の走査線に走査電圧を印加する走査駆動回路と、前記対向電極に対向電圧を印加する対向電極駆動回路を含むアクティブマトリクス型液晶表示装置において、

前記複数の画素の少なくとも 1 つをモニター画素として該画素への印加電圧を該画素の少なくとも一方の電極から直接検出する画素電圧検出手段を備え、前記画素電圧検出手段で検出された結果に基づいて、前記対向電圧又は前記画素駆動電圧を補正することを特徴とする液晶表示装置。

10

【請求項 2】

請求項 1 に記載の液晶表示装置において、前記画素電圧検出手段を 1 つの水平表示ライン毎、或いは複数の水平表示ライン毎に配置し、前記対向電極は 1 つの水平表示ライン毎、或いは複数の水平表示ライン毎に分割され、前記分割された対向電極毎に対向電極駆動回路を配置したことを特徴とする液晶表示装置。

【請求項 3】

請求項 1 に記載の液晶表示装置において、前記画素電圧検出手段を 1 つの垂直表示ライン毎、或いは複数の垂直表示ライン毎に配置し、前記対向電極は 1 つの垂直表示ライン毎、或いは複数の垂直表示ライン毎に分割され、前記分割された対向電極毎に対向電極駆動回路を配置したことを特徴とする液晶表示装置。

20

【請求項 4】

請求項 1 に記載の液晶表示装置において、前記モニター画素は画像表示に寄与する画素とは別に設けられ、前記画像表示に寄与する画素が配列されている画像表示領域外に配置されていることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 から 4 のいずれか 1 項に記載の液晶表示装置において、前記画素電圧検出手段は、前記モニター画素の少なくとも 1 つの画素電極及び前記対向電極のうち的一方または両方に接続され、該画素電極及び対向電極のうち的一方または両方への印加電圧を取り出す画素電圧検出部を備えたことを特徴とする液晶表示装置。

30

【請求項 6】

請求項 5 に記載の液晶表示装置において、前記画素電圧検出手段はバッファ回路を備えたことを特徴とする液晶表示装置。

【請求項 7】

請求項 6 に記載の液晶表示装置において、前記バッファ回路は、前記モニター画素の画素電極及び対向電極のうち的一方または両方の近傍に配置したことを特徴とする液晶表示装置。

【請求項 8】

請求項 1 から 7 のいずれか 1 項に記載の液晶表示装置において、前記対向電極駆動回路は、前記画素電圧検出手段によって検出された電圧を入力して前記モニター画素への印加電圧の平均値を出力する平均値出力手段を備え、該平均値の直流成分がゼロになるように前記対向電圧を制御することを特徴とする液晶表示装置。

40

【請求項 9】

請求項 1 から 7 のいずれか 1 項に記載の液晶表示装置において、前記画素駆動回路は、前記画素電圧検出手段によって検出された電圧を入力して前記モニター画素への印加電圧の平均値を出力する平均値出力手段を備え、該平均値の直流成分がゼロになるように前記画素駆動電圧を制御することを特徴とする液晶表示装置。

【請求項 10】

50

請求項 8 または 9 に記載の液晶表示装置において、前記平均値出力手段はローパスフィルタを備えたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタなどを用いたアクティブマトリクス型の液晶表示装置に関する。

【背景技術】

【0002】

近年、複写機、ファクシミリ装置、スキャナー、スキャナープリンタの操作部に液晶表示装置が多用されている。液晶表示装置の一種にアクティブマトリクス型液晶表示装置があり、水平方向駆動回路によって駆動されるソース線、垂直方向駆動回路によって駆動されるゲート線および画素電極に接続される多数のトランジスタが形成された素子基板と、対向電極が形成された対向基板とを含むアクティブマトリクス型液晶表示装置において、対向電極が、垂直方向の複数の画素を一組とした垂直ライン毎に分割された複数の分割電極で形成され、各分割電極に対して、トランジスタがオフする際に発生する画素電極電位のシフトによる対向電極の電位とソース線の中心電位の差を解消する所定の電位を与える対向電圧供給手段を備えたことを特徴とするものがある（例えば、特許文献 1 参照。）。

10

【特許文献 1】特開 2004 - 20756 号公報

【発明の開示】

20

【発明が解決しようとする課題】

【0003】

通常、液晶表示装置において、液晶セルに同じ電位の電圧を与え続けると焼きつきの原因となるため対向電極の電位を中心として画素電極に印加される電圧極性を一定周期毎に反転させる交流駆動が行われる。この時、対向電極の電位は温度などの環境条件や対向電極駆動回路等の周辺回路の経年劣化、或いは薄膜トランジスタの製造時のばらつきなどにより変動し、液晶セルに印加される信号電圧は対向電極の電位を中心として非対称になる。この非対称性のため液晶部に交流駆動電圧の直流成分が印加されてしまい液晶を劣化させ、さらには色バランスの崩れ、フリッカー等の画質劣化を引き起こしてしまう。

【0004】

30

また、特許文献 1 記載の発明においては、TFT が OFF する際にドレインゲート間の寄生容量により VCOM 電圧が変動し、それがフリッカーの要因となるということで対向電極を垂直方向に分割し、各画素に印加される信号電圧の大きさにより VCOM 電圧を変えることによって寄生容量によるフリッカーを補正する方法を提案している。

【0005】

しかし、この特許文献 1 に記載の方法では液晶表示装置の外部で垂直方向に分割した各対向電極に対応する補正量を測定、算出して入力しなくてはならない。また、フリッカーの補正も不十分であり、液晶の交流駆動時の対向電圧または画素駆動電圧の非対称性によって液晶部に交流駆動電圧の直流成分が印加されてしまうことによって起こる液晶の劣化、さらには色バランスの崩れ等の画質劣化も懸念される。

40

そこで、本発明の目的は、液晶の劣化や画質劣化を防止した液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

上記課題を解決するため本発明の請求項 1 に記載の発明は、マトリクス状に形成される複数の信号線と複数の走査線との各交点部分にスイッチング素子を介して接続される複数の画素電極を備えた第 1 の基板と、前記画素電極に対向して配置される対向電極を備えた第 2 の基板と、前記画素電極と前記対向電極との間に液晶を挟持してなる複数の画素を有する液晶セルと、前記液晶セルを交流駆動するように前記複数の画素電極に信号線を通して画素駆動電圧を印加する画素駆動回路と前記複数の走査線に走査電圧を印加する走査駆

50

動回路と、前記対向電極に対向電圧を印加する対向電極駆動回路を含むアクティブマトリクス型液晶表示装置において、前記複数の画素の少なくとも1つをモニター画素として該画素への印加電圧を該画素の少なくとも一方の電極から直接検出する画素電圧検出手段を備え、前記画素電圧検出手段で検出された結果に基づいて、前記対向電圧又は前記画素駆動電圧を補正することを特徴とする。

【0007】

請求項2に記載の発明は、請求項1に記載の発明において、前記画素電圧検出手段を1つの水平表示ライン毎、或いは複数の水平表示ライン毎に配置し、前記対向電極は1つの水平表示ライン毎、或いは複数の水平表示ライン毎に分割され、前記分割された対向電極毎に対向電極駆動回路を配置したことを特徴とする。

10

【0008】

請求項3に記載の発明は、請求項1に記載の発明において、前記画素電圧検出手段を1つの垂直表示ライン毎、或いは複数の垂直表示ライン毎に配置し、前記対向電極は1つの垂直表示ライン毎、或いは複数の垂直表示ライン毎に分割され、前記分割された対向電極毎に対向電極駆動回路を配置したことを特徴とする。

【0009】

請求項4に記載の発明は、請求項1に記載の発明において、前記モニター画素は画像表示に寄与する画素とは別に設けられ、前記画像表示に寄与する画素が配列されている画像表示領域外に配置されていることを特徴とする。

【0010】

請求項5に記載の発明は、請求項1から4のいずれか1項に記載の発明において、前記画素電圧検出手段は、前記モニター画素の少なくとも1つの画素電極及び前記対向電極のうち的一方または両方に接続され、該画素電極及び対向電極のうち的一方または両方への印加電圧を取り出す画素電圧検出部を備えたことを特徴とする。

20

【0011】

請求項6に記載の発明は、請求項5に記載の発明において、前記画素電圧検出手段はバッファ回路を備えたことを特徴とする。

【0012】

請求項7に記載の発明は、請求項6に記載の発明において、前記バッファ回路は、前記モニター画素の画素電極及び対向電極のうち的一方または両方の近傍に配置したことを特徴とする。

30

【0013】

請求項8に記載の発明は、請求項1から7のいずれか1項に記載の発明において、前記対向電極駆動回路は、前記画素電圧検出手段によって検出された電圧を入力して前記モニター画素への印加電圧の平均値を出力する平均値出力手段を備え、該平均値の直流成分がゼロになるように前記対向電圧を制御することを特徴とする。

【0014】

請求項9に記載の発明は、請求項1から7のいずれか1項に記載の発明において、前記画素駆動回路は、前記画素電圧検出手段によって検出された電圧を入力して前記モニター画素への印加電圧の平均値を出力する平均値出力手段を備え、該平均値の直流成分がゼロになるように前記画素駆動電圧を制御することを特徴とする。

40

【0015】

請求項10に記載の発明は、請求項8または9に記載の発明において、前記平均値出力手段はローパスフィルターを備えたことを特徴とする。

【発明の効果】

【0016】

本発明によれば、モニター画素の電極の一方から直接交流駆動電圧を検出し、対向電圧または画素駆動電圧を補正することによって、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化の原因となる信号電圧と対向電圧の中心値の差分を正確に検出することが可能になるため、精度良く交

50

流駆動の非対称性を低減することが出来る。

【発明を実施するための最良の形態】

【0017】

本発明に係る液晶表示装置の一実施の形態は、マトリクス状に形成される複数の信号線と複数の走査線との各交点部分にスイッチング素子を介して接続される複数の画素電極を備えた第1の基板と、画素電極に対向して配置される対向電極を備えた第2の基板と、画素電極と対向電極との間に液晶を挟持してなる複数の画素を有する液晶セルと、液晶セルを交流駆動するように複数の画素電極に信号線を通して画素駆動電圧を印加する画素駆動回路と複数の走査線に走査電圧を印加する走査駆動回路と、対向電極に対向電圧を印加する対向電極駆動回路を含むアクティブマトリクス型液晶表示装置において、複数の画素の少なくとも1つをモニター画素として画素への印加電圧を該画素の少なくとも一方の電極から直接検出する画素電圧検出手段を備え、画素電圧検出手段で検出された結果に基づいて、対向電圧又は画素駆動電圧を補正することを特徴とする。

10

【0018】

上記構成によれば、モニター画素の電極の一方から直接交流駆動電圧を検出し、対向電圧または画素駆動電圧を補正することによって、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化の原因となる信号電圧と対向電圧の中心値の差分を正確に検出することが可能になるため、精度良く交流駆動の非対称性を低減することが出来る。

【0019】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、画素電圧検出手段を1つの水平表示ライン毎、或いは複数の水平表示ライン毎に配置し、対向電極は1つの水平表示ライン毎、或いは複数の水平表示ライン毎に分割され、分割された対向電極毎に対向電極駆動回路を配置したことを特徴とする。

20

【0020】

上記構成によれば、水平ライン毎に対向電極を分割することによって、画像の一部だけにフリッカーが出ているような場合に水平ライン毎に対向電極電圧を変えることで、精度良くフリッカーを低減することが出来る。

【0021】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、画素電圧検出手段を1つの垂直表示ライン毎、或いは複数の垂直表示ライン毎に配置し、対向電極は1つの垂直表示ライン毎、或いは複数の垂直表示ライン毎に分割され、分割された対向電極毎に対向電極駆動回路を配置したことを特徴とする。

30

【0022】

上記構成によれば、垂直ライン毎に対向電極を分割することによって、画像の一部だけにフリッカーが出ているような場合に垂直ライン毎に対向電極電圧を変えることで、精度良くフリッカーを低減することが出来る。

【0023】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、モニター画素は画像表示に寄与する画素とは別に設けられ、画像表示に寄与する画素が配列されている画像表示領域外に配置されていることを特徴とする。

40

【0024】

上記構成によれば、交流駆動電圧を検出するためのモニター画素を画像表示領域外に設けることによって、表示画像に影響なくモニター画素の電極の一方から直接交流駆動電圧を検出することが可能になる。

【0025】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、画素電圧検出手段は、モニター画素の少なくとも1つの画素電極及び対向電極のうち的一方または両方に接続され、画素電極及び対向電極のうち的一方または両方への印加電圧を取り出す画素電圧検出部を備えたことを特徴とする。

50

【0026】

上記構成によれば、モニター画素の電極の一方から直接交流駆動電圧を検出し、対向電圧または画素駆動電圧を補正することによって、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化の原因となる画素駆動電圧と対向電圧の中心値の差分を正確に検出することが可能になり、モニター画素を1つ或いは複数個にしたことによって、画素電圧検出手段を削減することで製造コストを低くすることが出来る。

【0027】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、画素電圧検出手段はバッファ回路を備えたことを特徴とする。

10

【0028】

上記構成によれば、画素電圧検出手段の影響が画素に及ばないようにバッファを介してモニター画素の一方の電極に印加される交流駆動信号を検出することが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【0029】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、バッファ回路は、モニター画素の画素電極及び対向電極のうち的一方または両方の近傍に配置したことを特徴とする。

【0030】

上記構成によれば、画素電圧検出手段の影響が画素に及ばないようにバッファをモニター画素の一方の電極の近傍に配置することにより、画像表示をしている画素影響を最小限にすることが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

20

【0031】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、対向電極駆動回路は、画素電圧検出手段によって検出された電圧を入力してモニター画素への印加電圧の平均値を出力する平均値出力手段を備え、平均値の直流成分がゼロになるように対向電圧を制御することを特徴とする。

【0032】

上記構成によれば、モニター画素の一方の電極から直接交流駆動電圧を検出し、平均値出力手段から検出電圧の平均値を対向電極に出力し対向電極駆動回路で直流成分がゼロになるように対向電極駆動回路を制御することによって、精度良く交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

30

【0033】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、画素駆動回路は、画素電圧検出手段によって検出された電圧を入力してモニター画素への印加電圧の平均値を出力する平均値出力手段を備え、平均値の直流成分がゼロになるように画素駆動電圧を制御することを特徴とする。

40

【0034】

上記構成によれば、モニター画素の一方の電極から直接交流駆動電圧を検出し、平均値出力手段から検出電圧の平均値を画素電極に出力し画素駆動回路で直流成分がゼロになるように画素駆動回路を制御することによって、精度良く交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【0035】

本発明に係る液晶表示装置の他の実施の形態は、上記構成に加え、平均値出力手段はローパスフィルターを備えたことを特徴とする。

【0036】

50

上記構成によれば、モニター画素の一方の電極から交流駆動電圧を直接検出し、その平均値を印加する場合、平均値をローパスフィルターで構成することにより、より簡易な構成で精度良くフリッカーを低減することが出来る。

【0037】

なお、上述した実施の形態は、本発明の好適な実施の形態の一例を示すものであり、本発明はそれに限定されることなく、その要旨を逸脱しない範囲内において、種々変形実施が可能である。

【実施例1】

【0038】

以下、本発明の実施例について図面を参照して説明する。

図1は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路とを示す回路構成図の一例である（請求項1）。

図1に示す液晶表示装置の液晶パネルは、走査線G1～Gmと信号線S1～Snとがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタ（Thin Film Transistor）T11～Tnmが配置された第1の基板と、対向電極VCOMが配置された第2の基板との間に挟持してなる画素P11～Pmnを形成する液晶で構成され、図1に示す例では、m行n列の画素が形成されている。

【0039】

信号線S1～Snは画素駆動回路1により薄膜トランジスタT11～Tnmのソースに画像信号を印加し、走査線G1～Gmは走査駆動回路2により薄膜トランジスタT11～Tnmのゲートに走査電圧を印加し、対向電極VCOMには対向電極駆動回路3によって液晶セルの交流駆動時の基準電圧が印加される。

【0040】

画素電圧検出手段4はモニター画素から画素駆動電圧を検出する。モニター画素は第1の基板と第2の基板との間に挟持してなる画素P11～Pmnのことであり、交流駆動時の電圧を検出されている画素である。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素P11～Pmnに印加される電圧を正確に検出することが可能になる。

【0041】

薄膜トランジスタT11～Tnmのゲートは、行方向に沿った走査線G1～Gmに接続され、薄膜トランジスタT11～Tnmのソースは列方向に沿った信号線S1～Snに接続され、走査線G1～Gmは線順次に走査選択されて所定の走査時間の間、一走査線上の全てのTFTをONとし、このON期間中に画像信号が各信号線S1～Snを介してそれぞれの画素P11～Pmnの画素電極に入力される。画素P11～Pmnの他端は対向電極VCOMに接続されており、この時、画素P11～Pmnには各信号線S1～Snと対向電極VCOMとの電位差により画素P11～Pmnの液晶の透過率が変わり、電位差に応じた画像が表示される。

【0042】

次に対向電極VCOMに印加する電圧の生成について図2を参照して説明する。

画素P11～Pmnすなわち液晶に対しては、直流電圧を印加すると液晶が劣化するという問題があるため、通常は交流電圧を印加するようになっている（図2）。

画素P11～Pmnを交流駆動する為に印加する交流電圧のうち、信号線S1～Snに印加される画像信号と対向電極VCOMに印加される電圧との差として正の電圧が画素に印加されている場合を、以降では正極性電圧Vpと呼び、その最大値をVpmaxとする。これとは逆に、信号線S1～Snに印加される画像信号と対向電極VCOMに印加される電圧との差として負の電圧が画素に印加されている場合を、以降では負極性電圧Vnと呼び、その最小値をVnminとする。

【0043】

この時VpmaxとVnminとが基準電圧VCOMを中心電圧として対称に駆動されれば直流成分はゼロとなり液晶の劣化及び表示画質の劣化は起こらない。

10

20

30

40

50

【 0 0 4 4 】

図 2 は画素電極に印加される画素駆動電圧と対向電極 V C O M に対向電圧とを理想的な状態で示したものであり、対向電圧を中心電圧として画素駆動電圧は対称性を保ちながら交流駆動されている。

しかし、実際には環境条件の変動などにより V C O M 電圧は図 3 (a) または図 3 (b) の変化量 A のように変動してしまい、画素駆動電圧の中心電位と V C O M の間に変化量 A の分だけ非対称になってしまう。この為、液晶部に交流駆動電圧の直流成分が印加されてしまい液晶を劣化させ、さらには色バランスの崩れ、フリッカー等の画質劣化を引き起こしてしまう。

ここで、図 3 (a) は環境条件の変化等により変動する場合の V C O M 電圧の一例を示し、図 3 (b) は環境条件の変化等により変動する場合の V C O M 電圧の他の一例を示す。図 3 (a)、(b) において横軸は時間を示し、縦軸は電圧を示す。

【 0 0 4 5 】

このような交流駆動の非対称性による問題を回避する為に本発明では画素駆動電圧を画素電極から直接検出し、画素駆動電圧の中心電位が V C O M 電圧と等しくなるように V C O M 電圧または画素駆動電圧を補正する。例えば図 3 (a) の場合では画素駆動電圧の中心電位と V C O M 電圧が変化量 A だけずれてしまっているため、補正後 V C O M 電圧 = V O C M 電圧 - 変化量 A または補正後画素駆動電圧 = 画素駆動電圧 + 変化量 A のように、V C O M 電圧が画素駆動電圧を補正することによって、交流駆動時の対称性を保つように対向電極駆動回路 3 または画素駆動回路 1 を駆動する。

【 0 0 4 6 】

このように本発明においては、実際に画像を表示する際に画素 P 1 1 ~ P m n に印加される電圧を画素電圧検出手段 4 によって直接検出し、その検出結果に基づいて画素駆動電圧の中心電位が V C O M 電圧と等しくなるように V C O M 電圧または画素駆動電圧を補正することにより、液晶駆動時の交流駆動電圧の非対称性を解消することができる。

【 実施例 2 】

【 0 0 4 7 】

次に対向電極を 1 つの水平表示ライン毎に分割配置した場合について図 4 を用いて説明する。

図 4 は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である（請求項 2）。

図 4 に示す液晶表示装置の液晶パネルは、走査線 G 1 ~ G m と信号線 S 1 ~ S n とがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタ T 1 1 ~ T n m と画素電極との電圧を検出する画素電圧検出手段が配置された第 1 の基板と、水平表示ライン毎に分割された対向電極 V C O M 1 ~ V C O M m が配置された第 2 の基板との間に挟持してなる画素 P 1 1 ~ P m n を形成する液晶で構成され、図 4 に示す例では、m 行 n 列の画素が形成されている。

【 0 0 4 8 】

信号線 S 1 ~ S n は画素駆動回路 1 により薄膜トランジスタ T 1 1 ~ T n m のソースに画像信号を印加し、走査線 G 1 ~ G m は走査駆動回路 2 により薄膜トランジスタ T 1 1 ~ T n m のゲートに走査電圧を印加し、対向電極 V C O M 1 ~ V C O M m には対向電極駆動回路 3 によって液晶セルの交流駆動時の基準電圧が印加される。

【 0 0 4 9 】

画素電圧検出手段 4 はモニター画素から画素駆動電圧を検出する。モニター画素は第 1 の基板と第 2 の基板との間に挟持してなる画素 P 1 1 ~ P m n のことであり、交流駆動時の電圧を検出されている画素である。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素 P 1 1 ~ P m n に印加される電圧を正確に検出することが可能になる。

【 0 0 5 0 】

薄膜トランジスタ T 1 1 ~ T n m のゲートは、行方向に沿った走査線 G 1 ~ G m に接続

10

20

30

40

50

され、薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースは列方向に沿った信号線 $S_1 \sim S_n$ に接続され、走査線 $G_1 \sim G_m$ は線順次に走査選択されて所定の走査時間の間、一走査線上の全ての TFT を ON とし、この ON 期間中に画像信号が各信号線 $S_1 \sim S_n$ を介してそれぞれの画素 $P_{11} \sim P_{mn}$ の画素電極に入力される。

【0051】

画素 $P_{11} \sim P_{mn}$ の他端は対向電極 $V_{COM1} \sim V_{COMm}$ に接続されており、この時、画素 $P_{11} \sim P_{mn}$ には各信号線 $S_1 \sim S_n$ と対向電極 $V_{COM1} \sim V_{COMm}$ との電位差により画素 $P_{11} \sim P_{mn}$ の液晶の透過率が変わり、電位差に応じた画像が表示される。

【0052】

請求項 2 において、対向電極は 1 水平表示ライン毎に対向電極 $V_{COM1} \sim V_{COMm}$ まで分割されており、対向電圧駆動回路 3 は各対向電極を別々に駆動することが可能である。この時、画素電圧検出手段 4 で検出されるモニター画素の検出結果に基づいて、画素駆動電圧の中心電位と対向電極 $V_{COM1} \sim V_{COMm}$ との差を対向電極駆動回路 3 または画速度迂回路 1 によって補正する。

【0053】

このように 1 水平表示ライン毎に V_{COM} 電圧を細かく補正して交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【実施例 3】

【0054】

次に対向電極を 1 つの垂直表示ライン毎に分割配置した場合について図 5 を用いて説明する。

図 5 は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である（請求項 3）。

図 5 に示す液晶表示装置の液晶パネルは、走査線 $G_1 \sim G_m$ と信号線 $S_1 \sim S_n$ とがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタ $T_{11} \sim T_{nm}$ と画素電極の電圧を検出する画素電圧検出手段が配置された第 1 の基板と、垂直表示ライン毎に分割された対向電極 $V_{COM1} \sim V_{COMn}$ が配置された第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ を形成する液晶で構成され、図 5 に示す例では、 m 行 n 列の画素が形成されている。

【0055】

信号線 $S_1 \sim S_n$ は画素駆動回路 1 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースに画像信号を印加し、走査線 $G_1 \sim G_m$ は走査駆動回路 2 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートに走査電圧を印加し、対向電極 $V_{COM1} \sim V_{COMn}$ には対向電極駆動回路 3 によって液晶セルの交流駆動時の基準電圧が印加される。

【0056】

画素電圧検出手段 4 はモニター画素から画素駆動電圧を検出する。モニター画素は第 1 の基板と第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ のことであり、交流駆動時の電圧を検出されている画素である。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素 $P_{11} \sim P_{mn}$ に印加される電圧を正確に検出することが可能になる。

【0057】

薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートは、行方向に沿った走査線 $G_1 \sim G_m$ に接続され、薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースは列方向に沿った信号線 $S_1 \sim S_n$ に接続され、走査線 $G_1 \sim G_m$ は線順次に走査選択されて所定の走査時間の間、一走査線上の全ての TFT を ON とし、この ON 期間中に画像信号が各信号線 $S_1 \sim S_n$ を介してそれぞれの画素 $P_{11} \sim P_{mn}$ の画素電極に入力される。画素 $P_{11} \sim P_{mn}$ の他端は対向電極 $V_{COM1} \sim V_{COMn}$ に接続されており、この時、画素 $P_{11} \sim P_{mn}$ には各信号線 $S_1 \sim S_n$ と対向電極 $V_{COM1} \sim V_{COMn}$ との電位差により画素 $P_{11} \sim P_{mn}$ の液

10

20

30

40

50

晶の透過率が変わり、電位差に応じた画像が表示される。

【0058】

請求項3において、対向電極は1垂直表示ライン毎に対向電極 $V_{COM1} \sim V_{COMn}$ まで分割されており、対向電圧駆動回路3は各対向電極を別々に駆動することが可能である。この時、画素電圧検出手段4で検出されるモニター画素の検出結果に基づいて、画素駆動電圧の中心電位と対向電極 $V_{COM1} \sim V_{COMn}$ との差を対向電極駆動回路3または画速度迂回路1によって補正する。

【0059】

このように1垂直表示ライン毎に V_{COM} 電圧を細かく補正して交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【実施例4】

【0060】

図6は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である（請求項4）。

アクティブマトリクス型の液晶表示装置では、画像表示領域外にモニター画素を配置したことを特徴としている。画像表示領域外とは液晶パネルの画像表示に寄与する画素が集まっている領域を画像表示領域とし、それ以外の領域のことである。

図6では画像表示領域5で示されている部分が画像表示領域でありそれ以外を画像表示領域外と呼ぶ。ここでは画像表示領域外に交流駆動時の画素駆動電圧を検出するためのモニター画素を1つ配置した場合について説明する。

【0061】

画像表示領域5において、走査線 $G_1 \sim G_m$ と信号線 $S_1 \sim S_n$ とがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタ $T_{11} \sim T_{nm}$ が配置された第1の基板と、対向電極 V_{COM} が配置された第2の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ を形成する液晶で構成され、図1に示す例では、 m 行 n 列の画素が形成されている。

【0062】

第1の基板の画像表示領域外に走査線 G_x 、信号線 S_x をマトリクス上に配置し、その交点にスイッチング素子である薄膜トランジスタ T_x を配置し、さらに第1の基板と第2の基板の対向電極との間に挟持してなる画素 P_x を形成し、これをモニター画素として液晶の交流駆動時の画素駆動電圧を検出する。信号線 $S_1 \sim S_n$ 、 S_x は画素駆動回路1により薄膜トランジスタ $T_{11} \sim T_{nm}$ 、 T_x のソースに画像信号を印加し、走査線 $G_1 \sim G_m$ 、 G_x は走査駆動回路2により薄膜トランジスタ $T_{11} \sim T_{nm}$ 、 T_x のゲートに走査電圧を印加し、対向電極 V_{COM} には対向電極駆動回路3によって液晶セルの交流駆動時の基準電圧が印加される。

【0063】

薄膜トランジスタ $T_{11} \sim T_{nm}$ 、 T_x のゲートは、行方向に沿った走査線 $G_1 \sim G_m$ 、 G_x に接続され、薄膜トランジスタ $T_{11} \sim T_{nm}$ 、 T_x のソースは列方向に沿った信号線 $S_1 \sim S_n$ 、 S_x に接続され、走査線 $G_1 \sim G_m$ 、 G_x は線順次に走査選択されて所定の走査時間の間、一走査線上の全てのTFTをONとし、このON期間中に画像信号が各信号線 $S_1 \sim S_n$ 、 S_x を介してそれぞれの画素 $P_{11} \sim P_{mn}$ 、 P_x の画素電極に入力される。画素 $P_{11} \sim P_{mn}$ 、 P_x の他端は対向電極 V_{COM} に接続されており、この時、画素 $P_{11} \sim P_{mn}$ 、 P_x には各信号線 $S_1 \sim S_n$ 、 S_n と対向電極 V_{COM} との電位差により画素 $P_{11} \sim P_{mn}$ の液晶の透過率が変わり、電位差に応じた画像が表示される。画素電圧検出手段4はモニター画素から画素駆動電圧を検出する。

【0064】

モニター画素は画像表示領域外に配置した画素 P_x のことであり、交流駆動時の電圧を検出されている画素である。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素 P_x に印加される電圧を正確に検出

10

20

30

40

50

することが可能になる。信号駆動回路 1 は画像を表示する場合、通常の画像信号 $S_1 \sim S_n$ の他に表示領域外の画素 P_x に試験用の映像信号を信号線 S_x を介して印加する。

また、走査駆動回路 2 も通常画像表示時に走査線 $G_1 \sim G_m$ は線順次に走査し、さらに表示領域外の画素 P_x を走査するために走査線 G_x を介して走査電圧を薄膜トランジスタ T_x ゲートに印加する。

【0065】

このようにして画像表示領域の薄膜トランジスタ $T_{11} \sim T_{nm}$ と同様のプロセスで第 1 の基板上に構成された画像表示には関係の無い画素を用いて液晶セルの交流駆動時の中心電圧を検出することにより表示されている画像に影響を与えることなく交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

10

【実施例 5】

【0066】

次に本発明のアクティブマトリクス型の液晶表示装置の他の実施例について図 7 を用いて説明する。

図 7 は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路とを示す回路構成図の一例である（請求項 5）。

請求項 5 において、画素電圧検出手段 4 は複数のモニター画素に対して、1 つの画素電極、1 つの対向電極、1 組の画素電極と対向電極、複数の画素電極、複数の対向電極、複数組の画素電極と対向電極のような組み合わせで交流駆動時の画素の両電極に印加される電圧を検出することが出来るように構成されている。

20

例えば、図 7 のように画像表示領域の 4 角にあたる 4 箇所の画素 P_{11} 、 P_{n1} 、 P_{1m} 、 P_{mn} をモニター画素として画素電圧検出手段 4 に接続した場合について説明する。

【0067】

図 7 に示す液晶表示装置の液晶パネルは、走査線 $G_1 \sim G_m$ と信号線 $S_1 \sim S_n$ とがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタ $T_{11} \sim T_{nm}$ が配置された第 1 の基板と、対向電極 V_{COM} が配置された第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ を形成する液晶で構成され、図 7 に示す例では、 m 行 n 列の画素が形成されている。

【0068】

30

信号線 $S_1 \sim S_n$ は画素駆動回路 1 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースに画像信号を印加し、走査線 $G_1 \sim G_m$ は走査駆動回路 2 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートに走査電圧を印加し、対向電極 V_{COM} には対向電極駆動回路 3 によって液晶セルの交流駆動時の基準電圧が印加される。画素電圧検出手段 4 はモニター画素から画素駆動電圧を検出する。

【0069】

モニター画素は画像表示領域の 4 角にあたる場所に配置された画素 P_{11} 、 P_{n1} 、 P_{1m} 、 P_{mn} のことであり、画素 P_{11} 、 P_{n1} 、 P_{1m} 、 P_{mn} の画素電極は画素電圧検出手段 4 に接続されている。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素 P_{11} 、 P_{n1} 、 P_{1m} 、 P_{mn} に印加される電圧を正確に検出することが可能になる。

40

【0070】

薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートは、行方向に沿った走査線 $G_1 \sim G_m$ に接続され、薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースは列方向に沿った信号線 $S_1 \sim S_n$ に接続され、走査線 $G_1 \sim G_m$ は線順次に走査選択されて所定の走査時間の間、一走査線上の全ての TFT を ON とし、この ON 期間中に画像信号が各信号線 $S_1 \sim S_n$ を介してそれぞれの画素 $P_{11} \sim P_{mn}$ の一端に入力される。画素 $P_{11} \sim P_{mn}$ の他端は対向電極 V_{COM} に接続されており、この時、画素 $P_{11} \sim P_{mn}$ には各信号線 $S_1 \sim S_n$ と対向電極 V_{COM} との電位差により画素 $P_{11} \sim P_{mn}$ の液晶の透過率が変わり、電位差に応じた画像が表示される。モニター画素として液晶駆動時の交流駆動電圧を検出されている画

50

素 P_{11} 、 P_{n1} 、 P_{1m} 、 P_{mn} は画像表示領域の 4 角にあたる場所にある画素であるが、これは一例であって画像表示領域の中心部などの画像表示領域を代表するような点にモニター画素を配置するようにすることが好ましい。

【0071】

このようにモニター画素を画像表示領域を代表するような画素に配置することにより画素電圧検出手段により全ての画素をモニターする場合に対して製造コストを下げる事が可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【実施例 6】

【0072】

次に本発明の実施例について図 8 を参照して説明する。

図 8 は本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である（請求項 6）。

図 8 に示す液晶表示装置の液晶パネルは、走査線 $G_1 \sim G_m$ と信号線 $S_1 \sim S_n$ とがマトリクス状に配置され、その各交点に薄膜トランジスタ $T_{11} \sim T_{nm}$ が配置された第 1 の基板と、対向電極 V_{COM} が配置された第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ を形成する液晶で構成され、図 8 に示す例では、 m 行 n 列の画素が形成されている。

【0073】

信号線 $S_1 \sim S_n$ は画素駆動回路 1 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースに画像信号を印加し、走査線 $G_1 \sim G_m$ は走査駆動回路 2 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートに走査電圧を印加し、対向電極 V_{COM} には対向電極駆動回路 3 によって液晶セルの交流駆動時の基準電圧が印加される。

【0074】

薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートは、行方向に沿った走査線 $G_1 \sim G_m$ に接続され、薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースは列方向に沿った信号線 $S_1 \sim S_n$ に接続され、走査線 $G_1 \sim G_m$ は線順次に走査選択されて所定の走査時間の間、一走査線上の全ての TFT を ON とし、この ON 期間中に画像信号が各信号線 $S_1 \sim S_n$ を介してそれぞれの画素 $P_{11} \sim P_{mn}$ の一端に入力される。

【0075】

画素 $P_{11} \sim P_{mn}$ の他端は対向電極 V_{COM} に接続されており、この時、画素 $P_{11} \sim P_{mn}$ には各信号線 $S_1 \sim S_n$ と対向電極 V_{COM} との電位差により画素 $P_{11} \sim P_{mn}$ の液晶の透過率が変わり、電位差に応じた画像が表示される。

【0076】

画素電圧検出手段 4 は第 1 の基板と第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ を通して画素 $P_{11} \sim P_{mn}$ に印加されている電圧を検出する。画素電圧検出手段 4 の入力部にはバッファ $B_{11} \sim B_{nm}$ が配置され、画素電圧検出手段の影響が画素に及ばないように交流駆動時の画素電極電圧を検出することが可能になる。

【0077】

バッファ $B_{11} \sim B_{nm}$ は入力インピーダンスが非常に大きく、入力に電流が流れないような回路素子であって、画素電極と画素電圧検出手段を接続するときに、前の段の回路が、次の段の回路に影響を与えず駆動できるようにしたものである。

【0078】

このように本発明においては、画素電圧検出手段の影響が画素に及ばないようにバッファを介して画素電極に印加される交流駆動信号を検出する場合に、液晶セル内にバッファを設けることが困難な場合であっても検出手段内にバッファを設けることによって画素電極の電圧を検出することが可能になり交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【実施例 7】

10

20

30

40

50

【0079】

次に本発明の他の実施例について図9を参照して説明する。

図9は本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である（請求項7）。

図9に示す液晶表示装置の液晶パネルは、走査線G1～Gmと信号線S1～Snとがマトリクス状に配置され、その各交点に薄膜トランジスタT11～Tnmが配置された第1の基板と、対向電極VCOMが配置された第2の基板との間に挟持してなる画素P11～Pmnを形成する液晶で構成され、画素P11～Pmnの近傍にはバッファーB11～Bnmが配置されている。

【0080】

図9に示す例では、m行n列の画素が形成されている。

信号線S1～Snは画素駆動回路1により薄膜トランジスタT11～Tnmのソースに画像信号を印加し、走査線G1～Gmは走査駆動回路2により薄膜トランジスタT11～Tnmのゲートに走査電圧を印加し、対向電極VCOMには対向電極駆動回路3によって液晶セルの交流駆動時の基準電圧が印加される。薄膜トランジスタT11～Tnmのゲートは、行方向に沿った走査線G1～Gmに接続され、薄膜トランジスタT11～Tnmのソースは列方向に沿った信号線S1～Snに接続され、走査線G1～Gmは線順次に走査選択されて所定の走査時間の間、一走査線上の全てのTFTをONとし、このON期間中に画像信号が各信号線S1～Snを介してそれぞれの画素P11～Pmnの一端に入力される。画素P11～Pmnの他端は対向電極VCOMに接続されており、この時、画素P11～Pmnには各信号線S1～Snと対向電極VCOMとの電位差により画素P11～Pmnの液晶の透過率が変わり、電位差に応じた画像が表示される。

【0081】

画素電圧検出手段4は第1の基板と第2の基板との間に挟持してなる画素P11～Pmnの一端にバッファーB11～Bnmを介して接続される。この時、バッファーB11～Bnmを画素P11～Pmnの近傍に配置することにより画素電圧検出手段の影響が画素に及ばないように交流駆動時の画素電極電圧を検出することが可能になる。バッファーB11～Bnmは入力インピーダンスが非常に大きく、入力に電流が流れないような回路素子であって、画素電極と画素電圧検出手段を接続するとき、前の段の回路が、次の段の回路に影響を与えず駆動できるようにしたものである。

【0082】

このように本発明においては、実際に画像を表示する際に画素P11～Pmnに印加される電圧をバッファーB11～Bnmを通して画素電圧検出手段4によって直接検出し、その検出結果に基づいて画素駆動電圧の中心電位がVCOM電圧と等しくなるようにVCOM電圧または画素駆動電圧を補正することにより、表示画像に影響を与えないように液晶駆動時の交流駆動電圧の非対称性を解消することが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することができる。

【実施例8】

【0083】

次に本発明の他の実施例について図10、11を参照して説明する。

図10は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。図11は、図10に示した平均値出力手段の構成図の一例である。

図10に示す液晶表示装置の液晶パネルは、走査線G1～Gmと信号線S1～Snとがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタT11～Tnmが配置された第1の基板と、対向電極VCOMが配置された第2の基板との間に挟持してなる画素P11～Pmnを形成する液晶で構成され、図1に示す例では、m行n列の画素が形成されている。

【0084】

信号線 $S_1 \sim S_n$ は画素駆動回路 1 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースに画像信号を印加し、走査線 $G_1 \sim G_m$ は走査駆動回路 2 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートに走査電圧を印加し、対向電極 V_{COM} には対向電極駆動回路 3 によって液晶セルの交流駆動時の基準電圧が印加される。画素電圧検出手段 4 はモニター画素から画素駆動電圧を検出する。

【0085】

モニター画素は第 1 の基板と第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ のことであり、交流駆動時の電圧を検出されている画素である。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素 $P_{11} \sim P_{mn}$ に印加される電圧を正確に検出することが可能になる。

10

【0086】

薄膜トランジスタ $T_{11} \sim T_{nm}$ のゲートは、行方向に沿った走査線 $G_1 \sim G_m$ に接続され、薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースは列方向に沿った信号線 $S_1 \sim S_n$ に接続され、走査線 $G_1 \sim G_m$ は線順次に走査選択されて所定の走査時間の間、一走査線上の全ての TFT を ON とし、この ON 期間中に画像信号が各信号線 $S_1 \sim S_n$ を介してそれぞれの画素 $P_{11} \sim P_{mn}$ の画素電極に入力される。画素 $P_{11} \sim P_{mn}$ の他端は対向電極 V_{COM} に接続されており、この時、画素 $P_{11} \sim P_{mn}$ には各信号線 $S_1 \sim S_n$ と対向電極 V_{COM} との電位差により画素 $P_{11} \sim P_{mn}$ の液晶の透過率が変わり、電位差に応じた画像が表示される。

【0087】

対向電圧駆動回路 3 は平均値出力手段 5 を備え、画素電圧検出手段 4 によって検出されたモニター画素の電圧を対向電極駆動回路 3 に入力され、対向電極駆動回路 3 に備えられた平均値出力手段 5 によって平均値を出力し、画素を駆動する交流駆動電圧の直流成分をゼロにするように対向電極駆動回路 3 を制御する。

20

【0088】

次に図 11 を用いて平均値出力手段 5 の詳細について説明する。

平均値出力手段 5 は、例えば図 11 のように、ピークホールド回路 7 とボトムホールド回路 6 を使用して交流駆動信号の平均値を出力する。画素電圧検出手段から入力されたモニター画素の検出結果の検出電圧をピークホールド回路 7 とボトムホールド回路 6 でピーク値 PH とボトム値 BH を検出する。その検出結果を用いて $(PH+BH)/2$ で平均値を求め、対向電極駆動回路へ出力する。

30

【0089】

このように、実際に画像を表示する際の画素電極に印加されている電圧のピーク値とボトム値を検出して、その検出結果の平均値の直流成分がゼロになるように対向電極駆動回路を制御することにより、交流駆動時の画素駆動電圧の中心電位と V_{COM} の電位にずれが無くなり、交流駆動の対称性を保つことが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することができる。

【実施例 9】

【0090】

次に本発明の他の実施例について図 12 および図 11 を用いて説明する。

図 12 は、本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である（請求項 9）。

図 12 に示す液晶表示装置の液晶パネルは、走査線 $G_1 \sim G_m$ と信号線 $S_1 \sim S_n$ とがマトリクス状に配置され、その各交点にスイッチング素子である薄膜トランジスタ $T_{11} \sim T_{nm}$ が配置された第 1 の基板と、対向電極 V_{COM} が配置された第 2 の基板との間に挟持してなる画素 $P_{11} \sim P_{mn}$ を形成する液晶で構成され、図 1 に示す例では、 m 行 n 列の画素が形成されている。

40

【0091】

信号線 $S_1 \sim S_n$ は画素駆動回路 1 により薄膜トランジスタ $T_{11} \sim T_{nm}$ のソースに

50

画像信号を印加し、走査線 G 1 ~ G m は走査駆動回路 2 により薄膜トランジスタ T 1 1 ~ T n m のゲートに走査電圧を印加し、対向電極 V C O M には対向電極駆動回路 3 によって液晶セルの交流駆動時の基準電圧が印加される。画素電圧検出手段 4 はモニター画素から画素駆動電圧を検出する。モニター画素は第 1 の基板と第 2 の基板との間に挟持してなる画素 P 1 1 ~ P m n のことであり、交流駆動時の電圧を検出されている画素である。モニター画素で検出される検出電圧は、実際に画像を表示する際に画素電極に印加されている電圧であるため画素 P 1 1 ~ P m n に印加される電圧を正確に検出することが可能になる。

【 0 0 9 2 】

薄膜トランジスタ T 1 1 ~ T n m のゲートは、行方向に沿った走査線 G 1 ~ G m に接続され、薄膜トランジスタ T 1 1 ~ T n m のソースは列方向に沿った信号線 S 1 ~ S n に接続され、走査線 G 1 ~ G m は線順次に走査選択されて所定の走査時間の間、一走査線上の全ての T F T を O N とし、この O N 期間中に画像信号が各信号線 S 1 ~ S n を介してそれぞれの画素 P 1 1 ~ P m n の画素電極に入力される。画素 P 1 1 ~ P m n の他端は対向電極 V C O M に接続されており、この時、画素 P 1 1 ~ P m n には各信号線 S 1 ~ S n と対向電極 V C O M との電位差により画素 P 1 1 ~ P m n の液晶の透過率が変わり、電位差に応じた画像が表示される。画素駆動回路 1 は平均値出力手段 5 を備え、画素電圧検出手段 4 によって検出されたモニター画素の電圧を画素駆動回路 1 に入力され、画素駆動回路 1 に備えられた平均値出力手段 5 によって平均値を出力し、画素を駆動する交流駆動電圧の直流成分をゼロにするように画素駆動回路 1 を制御する。

10

20

【 0 0 9 3 】

次に図 1 1 を用いて平均値出力手段 5 の詳細について説明する。

平均値出力手段 5 は、例えば図 1 1 のように、ピークホールド回路 7 とボトムホールド回路 6 を使用して交流駆動信号の平均値を出力する。画素電圧検出手段から入力されたモニター画素の検出結果の検出電圧をピークホールド回路 7 とボトムホールド回路 6 とでピーク値 P H とボトム値 B H とを検出する。その検出結果を用いて $(PH+BH)/2$ で平均値を求め、対向電極駆動回路へ出力する。

【 0 0 9 4 】

このように、実際に画像を表示する際の画素電極に印加されている電圧のピーク値とボトム値を検出して、その検出結果の平均値の直流成分がゼロになるように対向電極駆動回路を制御することにより、交流駆動時の画素駆動電圧の中心電位と V C O M の電位にずれが無くなり、交流駆動の対称性を保つことが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することができる。

30

【 実施例 1 0 】

【 0 0 9 5 】

次に本発明の他の実施例について図 1 3 を用いて説明する。

図 1 3 は、画素電極検出手段の構成図の一例である（請求項 1 0 ）。

請求項 1 0 では、請求項 8 , 9 の液晶駆動装置において、平均値出力手段がローパスフィルターで構成されているものである。図 1 3 は一般的な R C のローパスフィルターを使って交流駆動信号を平均化し、その結果を対向電極駆動回路または画素駆動回路に出力するように構成されている。

40

このように、モニター画素に印加される交流駆動信号を一般的な R C のローパスフィルター平均化することによって、平均値出力手段は、簡単な構成で平均値を出力することが可能になる。

【 0 0 9 6 】

〔 作用効果 〕

請求項 1 に対する作用効果

請求項 1 記載のアクティブマトリクス型液晶表示装置において、モニター画素の電極の一方から直接交流駆動電圧を検出し、対向電圧または画素駆動電圧を補正することによ

50

て、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化の原因となる信号電圧と対向電圧の中心値の差分を正確に検出することが可能になるため、精度良く交流駆動の非対称性を低減することが出来る。

【0097】

請求項2に対する作用効果

水平ライン毎に対向電極を分割することによって、画像の一部だけにフリッカーが出ているような場合に水平ライン毎に対向電極電圧を変えることで、精度良くフリッカーを低減することが出来る。

【0098】

請求項3に対する作用効果

垂直ライン毎に対向電極を分割することによって、画像の一部だけにフリッカーが出ているような場合に垂直ライン毎に対向電極電圧を変えることで、精度良くフリッカーを低減することが出来る。

【0099】

請求項4に対する作用効果

請求項1に対して交流駆動電圧を検出するためのモニター画素を画像表示領域外に設けることによって、表示画像に影響なくモニター画素の電極の一方から直接交流駆動電圧を検出することが可能になる。

【0100】

請求項5に対する作用効果

請求項1～4のいずれか1項記載のアクティブマトリクス型液晶表示装置において、モニター画素の電極の一方から直接交流駆動電圧を検出し、対向電圧または画素駆動電圧を補正することによって、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化の原因となる画素駆動電圧と対向電圧の中心値の差分を正確に検出することが可能になり、モニター画素を1つ或いは複数個にしたことによって、画素電圧検出手段を削減することで製造コストを低くすることが出来る。

【0101】

請求項6に対する作用効果

画素電圧検出手段の影響が画素に及ばないようにバッファを介してモニター画素の一方の電極に印加される交流駆動信号を検出することが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【0102】

請求項7に対する作用効果

画素電圧検出手段の影響が画素に及ばないようにバッファをモニター画素の一方の電極の近傍に配置することにより、画像表示をしている画素影響を最小限にすることが可能になり、交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【0103】

請求項8に対する作用効果

請求項1から7のいずれか1項記載のアクティブマトリクス型液晶表示装置において、モニター画素の一方の電極から直接交流駆動電圧を検出し、平均値出力手段から検出電圧の平均値を対向電極に出力し対向電極駆動回路で直流成分がゼロになるように対向電極駆動回路を制御することによって、精度良く交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【0104】

請求項9に対する作用効果

10

20

30

40

50

請求項 1 から 7 のいずれか 1 項に記載のアクティブマトリクス型液晶表示装置において、モニター画素の一方の電極から直接交流駆動電圧を検出し、平均値出力手段から検出電圧の平均値を画素電極に出力し画素駆動回路で直流成分がゼロになるように画素駆動回路を制御することによって、精度良く交流駆動の非対称性による液晶セルへの直流成分印加による液晶劣化や、色バランスの崩れ、フリッカー等の画質劣化を低減することが可能になる。

【 0 1 0 5 】

請求項 1 0 に対する作用効果

請求項 8 または 9 に記載のアクティブマトリクス型液晶表示装置において、モニター画素の一方の電極から交流駆動電圧を直接検出し、その平均値を印加する場合、平均値をローパスフィルターで構成することにより、より簡易な構成で精度良くフリッカーを低減することが出来る。

【 図面の簡単な説明 】

【 0 1 0 6 】

【 図 1 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路とを示す回路構成図の一例である。

【 図 2 】 画素電極に印加される画素駆動電圧と対向電極 V C O M に対向電圧とを理想的な状態で示したものである。

【 図 3 】 (a) は環境条件の変化等により変動する場合の V C O M 電圧の一例を示し、(b) は環境条件の変化等により変動する場合の V C O M 電圧の他の一例を示す図である。

【 図 4 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 5 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 6 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 7 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路とを示す回路構成図の一例である。

【 図 8 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 9 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 1 0 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 1 1 】 図 1 0 に示した平均値出力手段の構成図の一例である。

【 図 1 2 】 本発明のアクティブマトリクス型の液晶表示装置における液晶パネルと駆動回路を示す回路構成図の他の一例である。

【 図 1 3 】 画素電極検出手段の構成図の一例である。

【 符号の説明 】

【 0 1 0 7 】

- 1 画素駆動回路
- 2 走査駆動回路
- 3 対向電極駆動回路
- 4 画素電圧検出手段

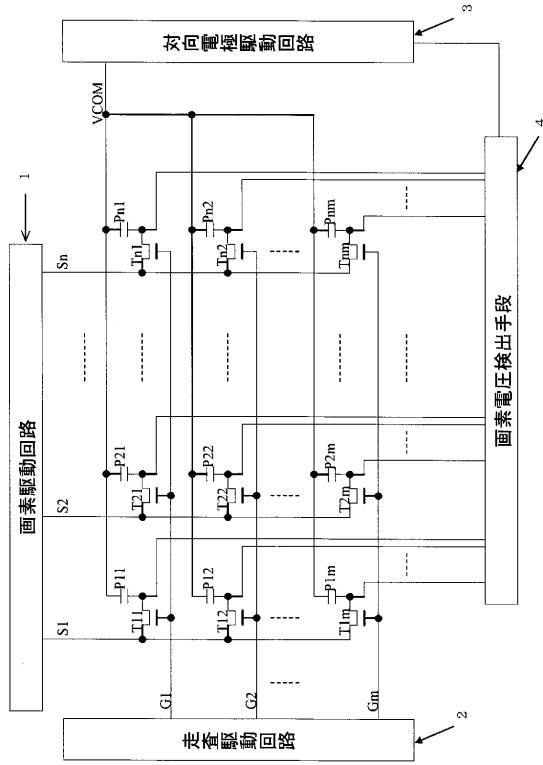
10

20

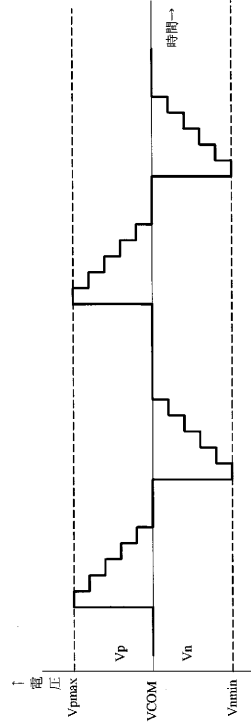
30

40

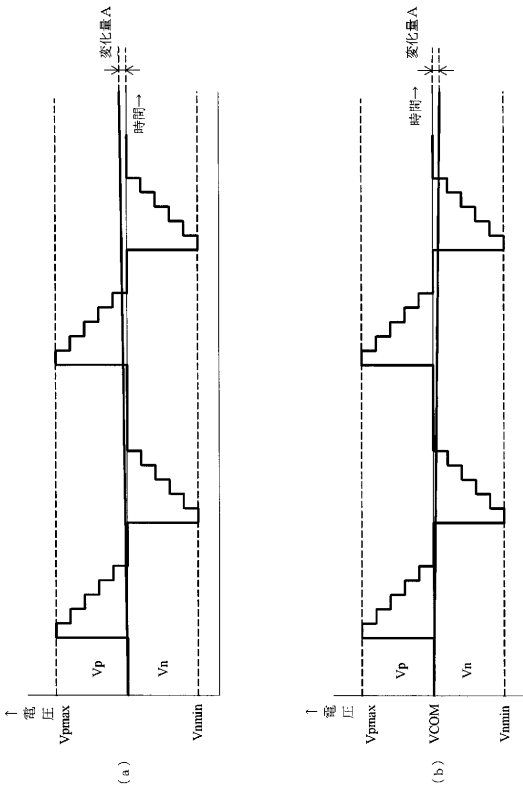
【 図 1 】



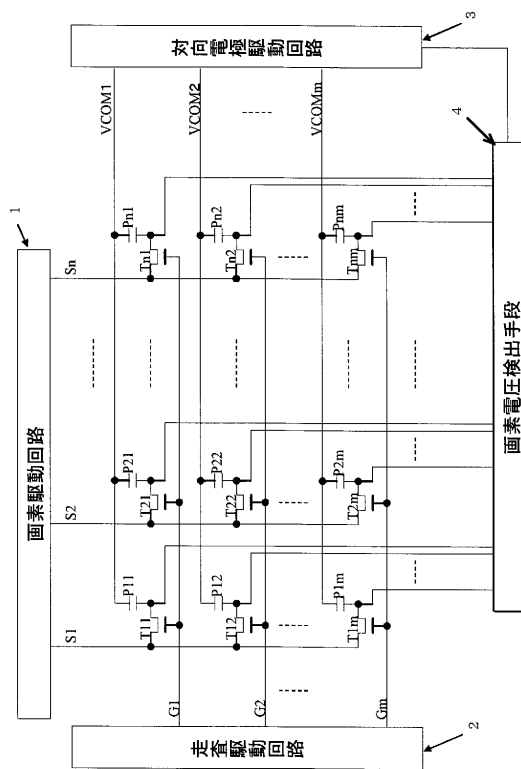
【 図 2 】



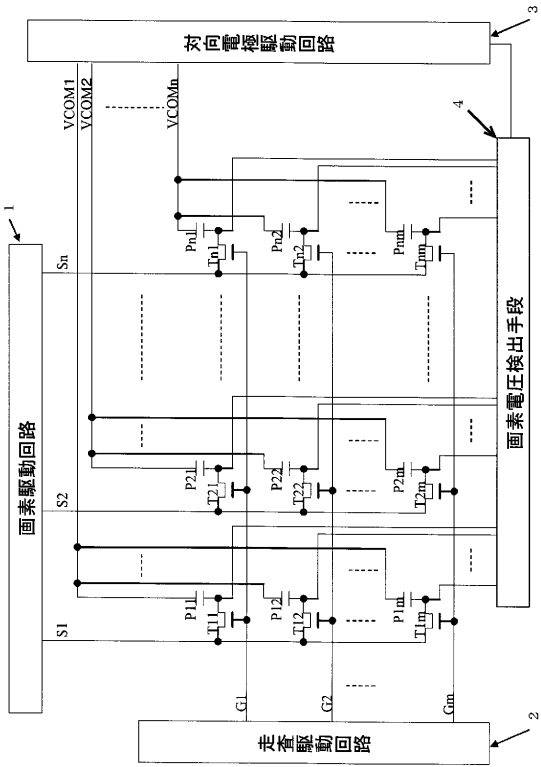
【 図 3 】



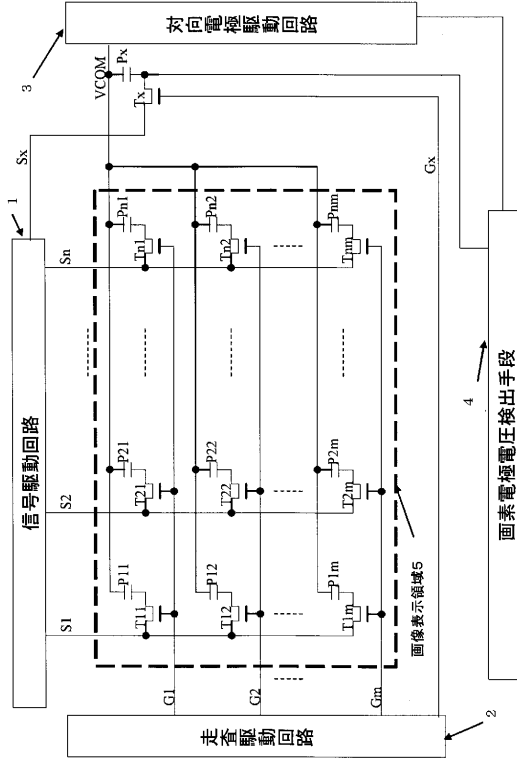
【 図 4 】



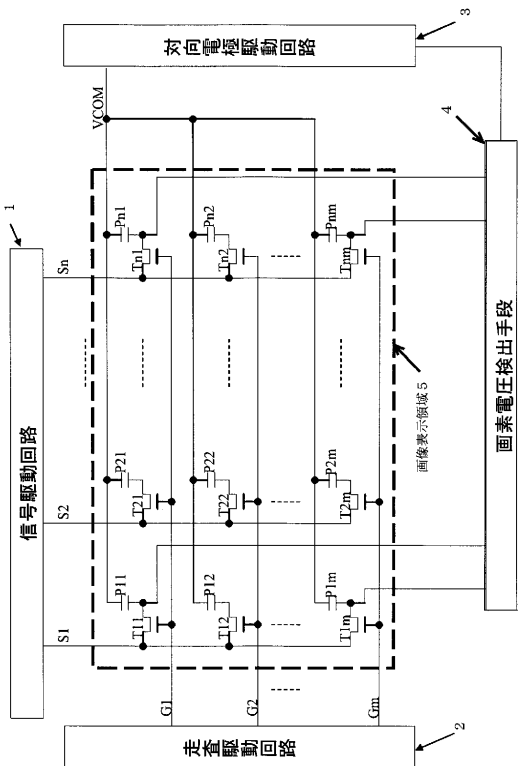
【 図 5 】



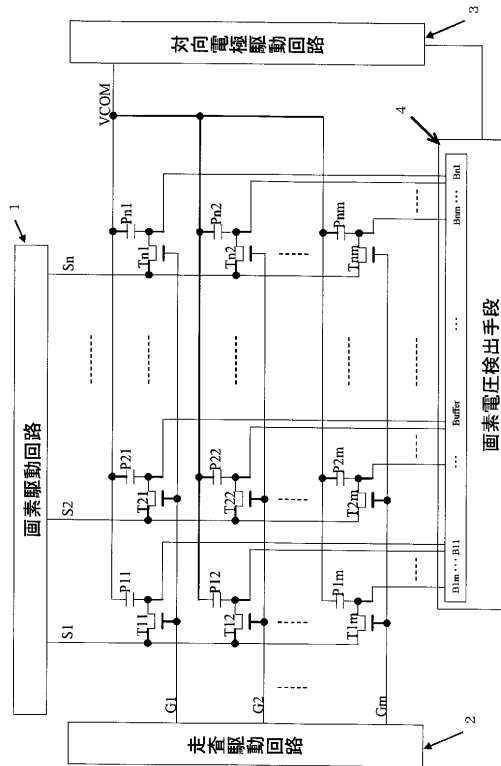
【 図 6 】



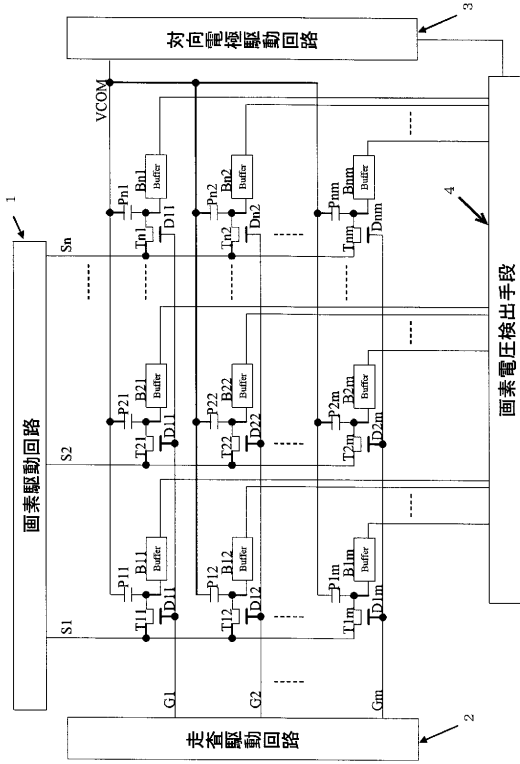
【 図 7 】



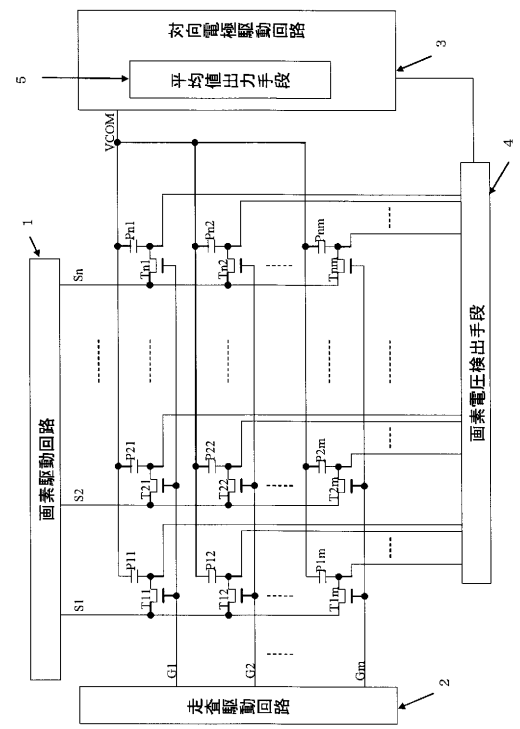
【 図 8 】



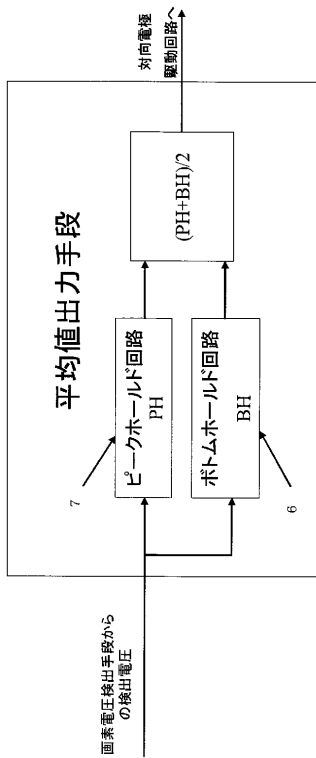
【図 9】



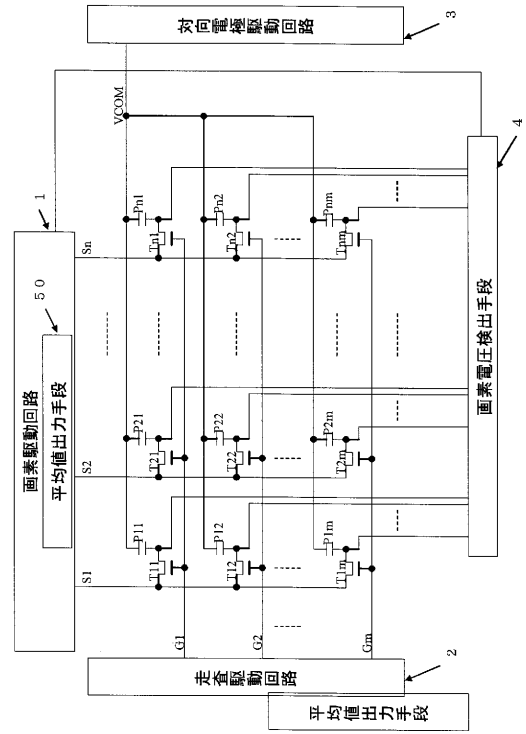
【図 10】



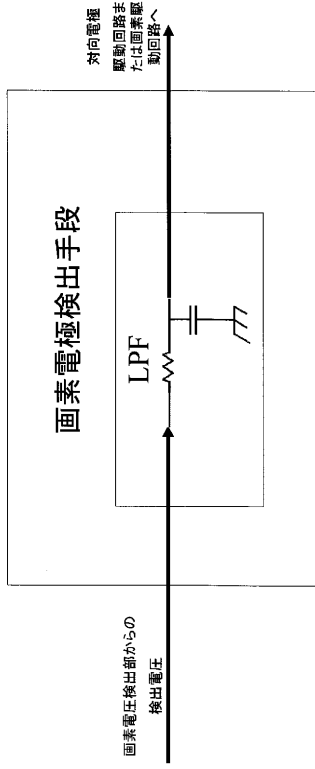
【図 11】



【図 12】



【 図 1 3 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 2 4 D
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 1 E
G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 6 0 Q
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 4 2 L
G 0 9 G	3/20	6 1 1 E

Fターム(参考)	2H093	NA16	NC09	NC10	NC11	NC12	NC34	NC52	NC58	ND60	NE01
		NE03	NE04								
	5C006	AA16	AA22	AC11	AC21	AC25	AC26	AF35	AF42	AF43	AF46
		AF51	AF52	AF54	AF59	AF64	BB16	BB27	BC11	BC20	BC22
		BC23	BF21	BF25	BF28	BF37	BF42	FA20	FA23	FA25	FA26
		FA33	FA38								
	5C080	AA10	BB06	CC03	DD04	DD05	DD06	DD20	DD25	DD29	EE29
		FF03	FF11	FF13	JJ02	JJ03	JJ04				

专利名称(译)	液晶表示装置		
公开(公告)号	JP2009069180A	公开(公告)日	2009-04-02
申请号	JP2007234286	申请日	2007-09-10
[标]申请(专利权)人(译)	株式会社理光		
申请(专利权)人(译)	理光株式会社		
[标]发明人	二宮正樹 村井俊晴		
发明人	二宮 正樹 村井 俊晴		
IPC分类号	G09G3/36 G02F1/1368 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/1368 G02F1/133.550 G09G3/20.624.A G09G3/20.621.B G09G3/20.642.P G09G3/20.624.D G09G3/20.623.C G09G3/20.621.E G09G3/20.623.X G09G3/20.660.Q G09G3/20.641.C G09G3/20.680.G G09G3/20.670.J G09G3/20.611.H G09G3/20.670.K G09G3/20.642.L G09G3/20.611.E		
F-TERM分类号	2H092/GA11 2H092/JA24 2H092/JB11 2H092/JB22 2H092/JB31 2H092/NA25 2H092/PA01 2H092/PA06 2H093/NA16 2H093/NC09 2H093/NC10 2H093/NC11 2H093/NC12 2H093/NC34 2H093/NC52 2H093/NC58 2H093/ND60 2H093/NE01 2H093/NE03 2H093/NE04 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC25 5C006/AC26 5C006/AF35 5C006/AF42 5C006/AF43 5C006/AF46 5C006/AF51 5C006/AF52 5C006/AF54 5C006/AF59 5C006/AF64 5C006/BB16 5C006/BB27 5C006/BC11 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BF21 5C006/BF25 5C006/BF28 5C006/BF37 5C006/BF42 5C006/FA20 5C006/FA23 5C006/FA25 5C006/FA26 5C006/FA33 5C006/FA38 5C080/AA10 5C080/BB06 5C080/CC03 5C080/DD04 5C080/DD05 5C080/DD06 5C080/DD20 5C080/DD25 5C080/DD29 5C080/EE29 5C080/FF03 5C080/FF11 5C080/FF13 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H192/AA24 2H192/BA17 2H192/CB26 2H192/FA02 2H192/GD61 2H192/HB04 2H193/ZA04 2H193/ZA09 2H193/ZB03 2H193/ZB07 2H193/ZC25 2H193/ZD32 2H193/ZF21 2H193/ZF22 2H193/ZF31 2H193/ZF36 2H193/ZF59 2H193/ZH21 2H193/ZH25 2H193/ZH26 2H193/ZH38 2H193/ZH44 2H193/ZH49 2H193/ZH53 2H193/ZP01 2H193/ZP03 2H193/ZP04		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供液晶显示装置，防止液晶劣化和图像质量下降。
 ŽSOLUTION：从监视器像素的电极的一侧直接检测交流驱动电压，并校正反电压或像素驱动电压，从而可以精确地检测信号电压和反电压之间的中心值的差异，这会导致液晶直流恶化由于交流驱动的不对称性，色彩平衡的损失和诸如闪烁的图像质量的劣化，组件应用于液晶单元，从而可以以良好的精度降低交流驱动的不对称性。Ž

