

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-8877

(P2009-8877A)

(43) 公開日 平成21年1月15日(2009.1.15)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H090
GO2F 1/1337 (2006.01)	GO2F 1/1337	2H092

審査請求 有 請求項の数 6 O L (全 18 頁)

(21) 出願番号	特願2007-170074 (P2007-170074)	(71) 出願人	304053854
(22) 出願日	平成19年6月28日 (2007. 6. 28)		エプソンイメージングデバイス株式会社
			長野県安曇野市豊科田沢6925
		(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	堀口 正寛
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
		(72) 発明者	金子 英樹
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
			最終頁に続く

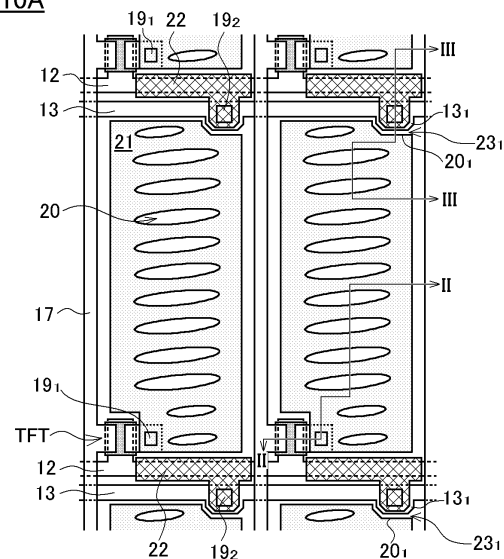
(54) 【発明の名称】 横電界方式の液晶表示パネル

(57) 【要約】

【課題】 走査線に印加される電圧に起因する焼き付き防止手段を備えた F F S モード等の横方向電界方式の液晶表示パネルを提供すること。

【解決手段】 本発明は、平行に設けられた複数の走査線 1 2 及びコモン配線 1 3 と、走査線 1 2 と交差する方向に設けられた複数の信号線 1 7 と、走査線 1 2 及び信号線 1 7 の交差部近傍に設けられたスイッチング素子 T F T と、走査線 1 2 及び信号線 1 7 で区画された領域に形成された第 1 電極 1 4 と、第 1 電極上に絶縁膜を介して第 1 電極 1 4 と重複するように形成され、複数のストライプ状のスリット 2 0 が形成された第 2 電極 2 1 と、を有する横電界方式の液晶表示パネルにおいて、走査線 1 2 上の絶縁膜の表面には導電性材料からなるシールド電極 2 2 が形成されており、シールド電極 2 2 はコモン配線 1 3 上に形成されたコンタクトホール 1 9₂ を介してコモン配線 1 3 と接続されていることを特徴

10A



【特許請求の範囲】

【請求項 1】

平行に設けられた複数の走査線及びコモン配線と、前記走査線と交差する方向に設けられた複数の信号線と、前記走査線及び信号線の交差部近傍に設けられたスイッチング素子と、前記走査線及び信号線で区画された領域に形成された第 1 電極と、前記第 1 電極上に絶縁膜を介して前記第 1 電極と重複するように形成され、複数のストライプ状のスリットが形成された第 2 電極と、を有する横電界方式の液晶表示パネルにおいて、

前記走査線上の絶縁膜の表面には導電性材料からなるシールド電極が形成されており、前記シールド電極は前記コモン配線上に形成されたコンタクトホールを介して前記コモン配線と接続されていることを特徴とする横電界方式の液晶表示パネル。

10

【請求項 2】

前記第 1 電極は前記コモン配線に接続され、

前記第 2 電極は、前記スイッチング素子の電極上に形成された第 1 のコンタクトホールを介して前記スイッチング素子に接続され、

前記シールド電極は、前記コモン配線上に形成された第 2 のコンタクトホールを介して前記コモン配線と接続されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示装置。

【請求項 3】

前記第 1 電極は前記コモン配線に接続され、

前記第 2 電極は、前記スイッチング素子の電極上に形成された第 1 のコンタクトホールを介して前記スイッチング素子に接続され、

前記シールド電極は、コモン配線上に形成された第 2 のコンタクトホールを介して前記コモン配線と接続されていると共に、隣接する画素の前記第 1 電極上に形成された第 3 のコンタクトホールを介して前記隣接する画素の第 1 電極と接続されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

20

【請求項 4】

前記シールド電極は前記第 2 電極と同一の材料で形成されていることを特徴とする請求項 1 ～ 3 のいずれかに記載の横電界方式の液晶表示パネル。

【請求項 5】

前記第 1 電極は前記スイッチング素子の電極上に形成された第 1 のコンタクトホールを介して前記スイッチング素子に接続され、

前記シールド電極は前記第 2 電極と同一の材料で前記第 2 電極と一体に形成されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

30

【請求項 6】

前記シールド電極は前記走査線の半分以上を被覆していることを特徴とする請求項 1 ～ 5 のいずれかに記載の横電界方式の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フリッジ・フィールド・スイッチング (Fringe Field Switching: 以下、「FFS」という。) モード等の横電界方式の液晶表示パネルに関し、特に走査線に印加される電圧に起因する焼き付き防止手段を備えた横電界方式の液晶表示パネルに関する。

40

【背景技術】

【0002】

液晶表示パネルとしては、TN (Twisted Nematic) モード、VA (Vertical Alignment) モード、MVA (Multi-domain Vertical Alignment) モード等の縦電界方式のものが多く使用されているが、一方の基板にのみ電極を備えた横電界方式の液晶表示パネルも知られている、この横電界方式の液晶表示パネルのうち、IPS (In-Plane Switching) モードの液晶表示パネルの動作原理を図 9 ～ 図 11 を用いて説明する (下記特許文献 1 及び 2 参照)。

50

【 0 0 0 3 】

なお、図 9 は従来例の IPS モードの液晶表示パネルの 1 画素分の模式平面図である。図 1 0 は図 9 の X - X 線に沿った断面図である。図 1 1 は図 9 の XI - XI 線に沿った断面図である。

【 0 0 0 4 】

この IPS モードの液晶表示パネル 5 0 は、アレイ基板 A R とカラーフィルタ基板 C F とを備えている。アレイ基板 A R は、第 1 の透明基板 5 1 の表面にそれぞれ平行に複数の走査線 5 2 及びコモン配線 5 3 が設けられ、これら走査線 5 2 及びコモン配線 5 3 に交差する方向に複数の信号線 5 4 が設けられている。そして、各画素の中央部にコモン配線 5 3 から帯状に、図 9 においては例えば櫛歯状の対向電極（「共通電極」ともいわれる）5 5 が設けられ、この対向電極 5 5 の周囲を挟むように同じく櫛歯状の画素電極 5 6 が設けられている。そして、この対向電極 5 5 及び画素電極 5 6 の表面は例えば窒化珪素からなる保護絶縁膜 5 7 及びポリイミド等からなる配向膜 5 8 によって被覆されている。

10

【 0 0 0 5 】

また、走査線 5 2 と信号線 5 4 との交差点近傍にはスイッチング素子としての TFT（Thin Film Transistor：薄膜トランジスタ）が形成されている。この TFT は、走査線 5 2 と信号線 5 4 との間に半導体層 5 9 が配置され、半導体層 5 9 上の信号線部分が TFT のソース電極 S を構成し、半導体層 5 9 の下部の走査線 1 2 部分がゲート電極 G を構成し、また、半導体層 5 9 の一部分と重なる導電性層がドレイン電極 D を構成しており、このドレイン電極 D は画素電極 5 6 に接続されている。

20

【 0 0 0 6 】

また、カラーフィルタ基板 C F は、第二の透明基板 6 0 の表面にカラーフィルタ層 6 1、オーバーコート層 6 2 及び配向膜 6 3 が設けられた構成を有している。そして、アレイ基板 A R の画素電極 5 6 及び対向電極 5 5 とカラーフィルタ基板 C F のカラーフィルタ層 6 1 側とが互いに対向するようにアレイ基板 A R 及びカラーフィルタ基板 C F を対向させる。次いで、アレイ基板 A R とカラーフィルタ基板 C F の間に液晶 L C を封入すると共に、両基板のそれぞれ外側に偏光板 6 4 及び 6 5 を偏光方向が互いに交差する方向となるように配置することにより、IPS モードの液晶表示パネル 5 0 が形成される。

【 0 0 0 7 】

この IPS モードの液晶表示パネル 5 0 は、図 1 0 及び図 1 1 に示したように、画素電極 5 6 と対向電極 5 5 との間に電界を形成すると、水平方向に配向していた液晶が水平方向に旋回することによりバックライトからの入射光の透過量を制御することができるようになる。この IPS モードの液晶表示パネル 5 0 は、広視野角で、高コントラストであるという長所があるが、対向電極 5 5 がコモン配線 5 3 ないし走査線 5 2 と同じ金属材料で形成されるために開口率及び透過率が低く、又、視角による色変化があるという問題点が存在する。

30

【 0 0 0 8 】

このような IPS モードの液晶表示パネルの低開口率及び低透過率という問題点を解決するために、FFS モードの液晶表示パネルが開発されている（下記特許文献 3 及び 4 参照）。この FFS モードの液晶表示パネルの動作原理を図 1 2 ~ 図 1 5 を用いて説明する。

40

【 0 0 0 9 】

なお、図 1 2 は従来例の FFS モードの液晶表示パネルの 1 画素分の模式平面図である。図 1 3 は図 1 2 の XIII - XIII 線に沿った断面図である。図 1 4 は図 1 2 の XIV - XIV 線に沿った断面図である。図 1 5 は画素電極のスリットを傾けた構造とした FFS モードの液晶表示パネルの 1 画素分の模式平面図である。

【 0 0 1 0 】

この FFS モードの液晶表示パネル 7 0 A は、アレイ基板 A R とカラーフィルタ基板 C F とを備えている。アレイ基板 A R は、第 1 の透明基板 7 1 の表面にそれぞれ平行に複数の走査線 7 2 及びコモン配線 7 3 が設けられ、これら走査線 7 2 及びコモン配線 7 3 に交

50

差する方向に複数の信号線 7 4 が設けられている。そして、走査線 7 2 及び信号線 7 4 で区画された領域のそれぞれを覆うようにコモン配線 7 3 に接続された I T O (Indium Tin Oxide) や I Z O (indium Zinc Oxide) 等からなる透明材料で形成された共通電極 (「対向電極」ともいわれる) 7 5 が設けられている。この共通電極 7 5 の表面に絶縁膜 7 6 を介してストライプ状に複数のスリット 7 7 A が形成された I T O 等の透明材料からなる画素電極 7 8 A が設けられている。そして、この画素電極 7 8 A 及び複数のスリット 7 7 A 部の表面は配向膜 8 0 により被覆されている。

【0011】

そして、走査線 7 2 と信号線 7 4 との交差位置の近傍にはスイッチング素子としての T F T が形成されている。この T F T は、走査線 7 2 の表面に半導体層 7 9 が配置され、半導体層 7 9 の表面の一部を覆うように信号線 7 4 の一部が延在されてソース電極 S を構成し、半導体層 7 9 の下部の走査線部分がゲート電極 G を構成し、また、半導体層 7 9 の一部分と重なる導電性層がドレイン電極 D を構成しており、このドレイン電極 D は画素電極 7 8 A に接続されている。

10

【0012】

また、カラーフィルタ基板 C F は、第二の透明基板 8 2 の表面にカラーフィルタ層 8 3 、オーバーコート層 8 4 及び配向膜 8 5 が設けられた構成を有している。そして、アレイ基板 A R の画素電極 7 8 A 及び共通電極 7 5 とカラーフィルタ基板 C F のカラーフィルタ層 8 3 とが互いに対向するようにアレイ基板 A R 及びカラーフィルタ基板 C F を対向させる。次いで、アレイ基板 A R とびカラーフィルタ基板の間に液晶 L C を封入すると共に、両基板のそれぞれ外側に偏光板 8 6 及び 8 7 を偏光方向が互いに直交する方向となるように配置することにより、F F S モードの液晶表示パネル 7 0 A が形成される。

20

【0013】

この F F S モードの液晶表示パネル 7 0 A は、画素電極 7 8 A と共通電極 7 5 の間に電界を形成すると、図 1 3 及び図 1 4 に示したように、この電界は画素電極 7 8 A の両側で共通電極 7 5 に向かう。そのため、スリット 7 7 A に存在する液晶だけでなく画素電極 7 8 A 上に存在する液晶も動くことができる。従って、F F S モードの液晶表示パネル 7 0 A は、I P S モードの液晶表示パネル 5 0 よりも広視野角かつ高コントラストであり、更に高透過率であるため明るい表示が可能となるという特徴を備えている。加えて、F F S モードの液晶表示パネル 7 0 A は、I P S モードの液晶表示パネル 5 0 よりも平面視で画素電極 7 8 A と共通電極 7 5 との重複面積が大きいことにより大きな保持容量が副次的に生じ、別途補助容量線を設ける必要がなくなるという長所も存在する。

30

【0014】

なお、F F S モードの液晶表示パネルにおいては、表示特性上、ラビング方向は信号線と直交するのがよく、また画素電極とラビング方向とは微小角度の傾きを設けた方がよいことから、図 1 5 に示した F F S モードの液晶表示パネル 7 0 B のように画素電極 7 8 B に設けるストライプ状のスリット 7 7 B を走査線 7 2 ないしコモン配線 7 3 に対して傾いた構造とすることが行われている。なお、図 1 5 に示した F F S モードの液晶表示パネル 7 0 B は図 1 2 に示した F F S モードの液晶表示パネル 7 0 A とは画素電極 7 8 B に設けるスリット 7 7 B の傾きが相違するのみであるので、図 1 2 に示した F F S モードの液晶表示パネル 7 0 A と同一の構成部分については同一の参照符号を付与してその詳細な説明は省略する。

40

【特許文献 1】特開平 1 0 - 3 1 9 3 7 1 号公報 (段落 [0 0 0 5]、[0 0 5 3]、[0 0 6 5] ~ [0 0 7 7]、図 2、図 5、図 6)

【特許文献 2】特開 2 0 0 2 - 1 3 1 7 6 7 号公報 (特許請求の範囲、段落 [0 0 0 6] ~ [0 0 0 9]、[0 0 1 8] ~ [0 0 7 7]、図 1、図 3)

【特許文献 3】特開 2 0 0 2 - 1 4 3 6 3 号公報 (特許請求の範囲、段落 [0 0 0 2] ~ [0 0 1 0]、[0 0 1 9] ~ [0 0 2 6]、図 1、図 2)

【特許文献 4】特開 2 0 0 2 - 2 4 4 1 5 8 号公報 (特許請求の範囲、段落 [0 0 0 2] ~ [0 0 1 3]、[0 0 2 3] ~ [0 0 3 2]、図 1 ~ 図 4)

50

【発明の開示】

【発明が解決しようとする課題】

【0015】

上述のように、FFSモードの液晶表示パネルは、IPSモードの液晶表示パネルよりも広視野角かつ高コントラストであると共に、高透過率であるため明るい表示が可能となる。更に、FFSモードの液晶表示パネルは、低電圧駆動ができると共により大きな保持容量が副次的に生じるため、別途補助容量線を設けなくても表示画質が良好となるという特徴を備えている。

【0016】

ところで、液晶表示パネルは長時間使用すると焼き付き現象が生じることが知られており、係る点はIPSモードの液晶表示パネルの場合においてもFFSモードの液晶表示パネルの場合においても同様である。しかしながら、上述のような従来のFFSモードの液晶表示パネルにおいては、焼き付き現象が従来のIPSモードの液晶表示パネルに比すると大きく表れることが見出された。発明者等による各種実験によると、FFSモードとIPSモードとの間の焼き付き現象の差異は、画素電極から液晶へ向かう電気力線の経路と液晶から走査線へ向かう電気力線の経路が、IPSモードの液晶表示パネルの場合は対称であるのに対し、FFSモードの液晶表示パネルの場合は非対称であることから生じるものであると推定された。

【0017】

すなわち、IPSモード及びFFSモードの液晶表示パネルにおいては、走査線に印加される電圧は、所定の画素の非選択状態においては例えば約-10Vであり、選択状態においては約+15Vである。しかしながら、所定の画素が選択される時間は非常に短いために、走査線には約-10Vの直流電圧が長時間に亘って印加される。しかも、IPSモードの液晶表示パネルの場合、図11の記載から明らかなように、画素電極56から走査線52に向かう電気力線E1は、画素電極56、保護絶縁膜57及び配向膜58を経て液晶層LCに入り、液晶層LCから配向膜58、保護絶縁膜57を経て走査線52に至る。すなわち、IPSモードの液晶表示パネルでは、画素電極56から液晶層LCへ至るまでの電気力線の経路と液晶層LCから走査線52へ至るまでの電気力線の経路とは対称となっている。

【0018】

これに対し、FFSモードの液晶表示パネルの場合、図14の記載から明らかなように、画素電極78Aから走査線72に向かう電気力線E2は、画素電極78Aから配向膜80を経て液晶層LCに入り、液晶層LCから配向膜80及び絶縁膜76を経て走査線72に至る。すなわち、FFSモードの液晶表示パネルでは、画素電極78Aから液晶層LCへ至るまでの電気力線の経路と液晶層LCから走査線72へ至るまでの電気力線の経路とは非対称となっている。それ故、FFSモードの液晶表示パネルは、IPSモードの液晶表示パネルの場合よりも、画素電極78Aないしその表面の配向膜80は走査線72に印加される信号に起因する直流電界によって不可逆的影響を受け易くなって、焼き付き現象が大きく表れる原因となっているものと推定される。

【0019】

このようなFFSモードの液晶表示パネルの焼き付きの問題点を低減するために、画素電極から液晶層へ至るまでの電気力線の経路と液晶層から走査線へ至るまでの電気力線の経路を対称とすることは、FFSモードの液晶表示パネルの動作原理からして困難である。しかしながら、発明者等は、走査線に印加される高電圧の信号に基づく直流電界がその近傍の液晶に印加されないようにすることによりFFSモードの液晶表示パネルの焼き付き現象を低減させることができることを見出し、本発明を完成するに至ったのである。

【0020】

なお、上記特許文献2には、IPSモードの液晶表示パネルにおいて、信号線（ドレイン信号線）あるいは走査線（ゲート信号線）とそれに隣接して配置される電極との間に生じてしまう電界によって液晶が駆動されることによる光漏れを防止する目的で、信号線あ

10

20

30

40

50

るいは走査線のうちの少なくとも一方の上に部分的に重畳された導電層を設けた例が開示されており、しかも、FFSモードの液晶表示パネルについて部分的に示唆する記載もある（段落[0003]～[0004]参照）。しかしながら、上記特許文献2には、FFSモードの液晶表示パネルの具体例は何も示されていないばかりか、IPSモードの液晶表示パネル及びFFSモードの液晶表示パネルにおける焼き付きの問題点を示唆する記載はない。

【0021】

すなわち、本発明は、走査線に印加される電圧に起因する焼き付き防止手段を備えたFFSモードの液晶表示パネル等の横電界方式の液晶表示パネルを提供することを目的とする。

10

【課題を解決するための手段】

【0022】

上記目的を達成するため、本発明の横電界方式の液晶表示パネルは、平行に設けられた複数の走査線及びコモン配線と、前記走査線と交差する方向に設けられた複数の信号線と、前記走査線及び信号線の交差部近傍に設けられたスイッチング素子と、前記走査線及び信号線で区画された領域に形成された第1電極と、前記第1電極上に絶縁膜を介して前記第1電極と重複するように形成され、複数のストライプ状のスリットが形成された第2電極と、を有する横電界方式の液晶表示パネルにおいて、前記走査線上の絶縁膜の表面には導電性材料からなるシールド電極が形成されており、前記シールド電極は前記コモン配線上に形成されたコンタクトホールを介して前記コモン配線と接続されていることを特徴とする。

20

【0023】

本発明の横電界方式の液晶表示パネルによれば、走査線上の絶縁膜の表面には導電性材料からなるシールド電極が形成されているため、走査線に印加される高電圧の信号はシールド電極によって遮られる。そのため、本発明の横電界方式の液晶表示パネルは、シールド電極の上部に位置する液晶には走査線からの直流成分が印加されなくなるのでコントラストが向上すると共に、第2電極ないしその表面の配向膜は走査線からの直流電界による不可逆的影響を受けなくなるので焼き付き現象は大幅に低下する。また、このシールド電極はコモン配線上に形成されたコンタクトホールを介してコモン配線に接続されており、このコンタクトホールはスイッチング素子と第1電極ないし第2電極との接続のためのコンタクトホール形成時に同時に形成することができるため、特にシールド電極用のコンタクトホール形成のための工数が増えることがない。なお、シールド電極と第2電極は同じ材料で形成しても異なる材料で形成してもよい。

30

【0024】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記第1電極は前記コモン配線に接続され、前記第2電極は、前記スイッチング素子の電極上に形成された第1のコンタクトホールを介して前記スイッチング素子に接続され、前記シールド電極は、前記コモン配線上に形成された第2のコンタクトホールを介して前記コモン配線と接続されていることを特徴とする。

【0025】

40

係る態様の横電界方式の液晶表示パネルは、前記第1電極が共通電極を構成し、前記第2電極が画素電極を構成する。係る態様の横電界方式の液晶表示パネルによれば、簡単な構成でシールド電極と第1電極とを接続することができるようになる。また、コモン配線に印加される電圧をシールド電極に印加しようとした場合、コモン配線と接続した第1電極のみの領域を介してシールド電極を接続するよりも、コモン配線上に形成されたコンタクトホールを介してシールド電極を接続した方が、一画素内を有効に利用することができるので、より表示領域を広く確保することができる。そして、もともと表示に直接関係のないコモン配線上にコンタクトホールが形成されるため、コンタクトホール周辺で液晶分子の配向に乱れが生じていたとしても表示への影響は少ないため、コントラストを向上することができる。加えて、第2電極とシールド電極との間隙部分にも電界が発生して液晶

50

分子の配向が規制されるので、実質的に横電界方式の液晶表示パネルの開口度が向上したのと同等となり、明るくコントラストが良好な横電界方式の液晶表示パネルが得られる。

【0026】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記第1電極は前記共通配線に接続され、前記第2電極は、前記スイッチング素子の電極上に形成された第1のコンタクトホールを介して前記スイッチング素子に接続され、前記シールド電極は、共通配線上に形成された第2のコンタクトホールを介して前記共通配線と接続されていると共に、隣接する画素の前記第1電極上に形成された第3のコンタクトホールを介して前記隣接する画素の第1電極と接続されていることを特徴とする。

【0027】

係る態様の横電界方式の液晶表示パネルは、第1電極が共通電極を構成し、第2電極が画素電極を構成する。係る態様の横電界方式の液晶表示パネルによれば、簡単な構成でシールド電極と第1電極とを接続することができる。また、上記と同様の効果に加え、更に、走査線に交差する方向の複数の第1電極を直列接続した状態となるため、実質的に共通配線の抵抗が低くなるので、いわゆる配線遅延が少なくなつて第1電極の電位が安定化し、クロストークが少なくなる。

【0028】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記シールド電極は前記第2電極と同一の材料で形成されていることを特徴とする。

【0029】

係る態様の横電界方式の液晶表示パネルによれば、シールド電極を第2電極と同じ材料で形成したため、第2電極の形成時に同時にシールド電極を形成することができ、特にシールド電極の形成のために工数を増やす必要がなくなる。

【0030】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記第1電極は前記スイッチング素子の電極上に形成された第1のコンタクトホールを介して前記スイッチング素子に接続され、前記シールド電極は前記第2電極と同一の材料で前記第2電極と一体に形成されていることを特徴とする。

【0031】

係る態様の横電界方式の液晶表示パネルは、前記第1電極が画素電極を構成し、前記第2電極が共通電極を構成する。係る態様の横電界方式の液晶表示パネルによれば、第2電極とシールド電極が同一材料で一体に形成されているため、第2電極の形成時に同時にシールド電極部分も形成することができる。そのため、構成が簡単で、容易に製造することができ、しかも、コントラストが良好な横電界方式の液晶表示パネルが得られる。

【0032】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記シールド電極は前記走査線の半分以上を被覆していることを特徴とする。

【0033】

係る態様の横電界方式の液晶表示パネルによれば、シールド電極により走査線の半分以上を被覆するようにしたため、走査線に印加される高電圧の信号に起因する電界が液晶分子、延いては第2電極に影響を及ぼすことが少なくなるので、焼き付き現象が発生し難くなる。このシールド電極による走査線の被覆範囲が半分未満であるとその被覆範囲が狭くなるに従って焼き付き現象が大きくなるので好ましくない。すなわち、シールド電極による走査線の被覆範囲が大きくなるとそれに比例して横電界方式の液晶表示パネルの焼き付き現象が発生し難くなる。

【発明を実施するための最良の形態】

【0034】

以下、図面を参照して本発明の最良の実施形態を説明する。但し、以下に示す実施形態は、本発明の技術思想を具体化するための横電界方式の液晶表示パネルとしてFFSモードの液晶表示パネルを例示するものであって、本発明をこのFFSモードの液晶表示パネ

10

20

30

40

50

ルに特定することを意図するものではなく特許請求の範囲に含まれるその他の実施形態のものにも等しく適応し得るものである。

【 0 0 3 5 】

なお、図 1 は実施例 1 の F F S モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。図 2 は図 1 の II - II 線に沿った断面図である。図 3 は図 1 の III - III 線に沿った断面図である。図 4 は実施例 2 の F F S モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。図 5 は図 4 の V - V 線に沿った断面図である。図 6 は実施例 3 の F F S モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。図 7 は図 5 の VII - VII 線に沿った断面図である。図 8 は図 5 の VIII - VIII 線に沿った断面図である。

10

【 実施例 1 】

【 0 0 3 6 】

実施例 1 の F F S モードの液晶表示パネル 1 0 A のアレイ基板 A R を製造工程順に図 1 ~ 図 3 を用いて説明する。この実施例 1 の F F S モードの液晶表示パネル 1 0 A のアレイ基板 A R は、ガラス基板等の透明基板 1 1 の表面全体に亘って例えば下部が A l 金属からなり表面が M o 金属からなる 2 層膜を形成した後、フォトリソグラフィ法及びエッチング法によって M o / A l の 2 層配線からなる複数の走査線 1 2 及び複数のコモン配線 1 3 を互いに平行になるように形成する。なお、アルミニウムは抵抗値が小さいという長所を持っているが、その反面、腐食しやすい、I T O や I T O 等との接触抵抗が高いなどの欠点があるため、アルミニウムをモリブデンで覆った多層構造にすることでそうした欠点を改善できる。そして、コモン配線 1 3 は、走査線 1 2 に沿って設けられており、それぞれの画素毎に後述するコンタクトホール形成部分に部分的に幅が広がった部分 1 3₁ が形成されている。

20

【 0 0 3 7 】

また、実施例 1 においては、隣接する前段の画素の走査線 1 2 の側に沿って形成している。そして、コンタクトホールが形成される部分 1 3₁ は、自画素側において幅が広がっており、また後述する T F T が形成される位置（ゲート電極 G）とはちょうど対称となる位置に設けられている。なお、コモン配線 1 3 は自画素の走査線 1 2 の側に設けてもよいし、前段の画素の走査線 1 2 と自画素の走査線 1 2 との中間位置に設けてもよい。

【 0 0 3 8 】

30

次いで、走査線 1 2 及びコモン配線 1 3 を形成した透明基板 1 1 の表面全体に亘って例えば I T O や I Z O 等からなる透明導電性層を被覆し、同じくフォトリソグラフィ法及びエッチング法によって第 1 電極 1 4 を形成する。この第 1 電極 1 4 は、コモン配線 1 3 とは接続されているが、走査線 1 2 ないしゲート電極 G とは接続されていない。従って、実施例 1 の F F S モードの液晶表示パネル 1 0 A においては第 1 電極 1 4 が共通電極となる。なお、図 3 には走査線 1 2 の一方の側の第 1 電極 1 4 がコモン配線 1 3 上に形成されている例が示されているが、第 1 電極 1 4 とコモン配線 1 4 とが電氣的に接続されていれば良く、このような構成とすることは必ずしも必要ではない。

【 0 0 3 9 】

40

更に、この表面全体に窒化硅素層ないしは酸化硅素層からなるゲート絶縁膜 1 5 を被覆し、次いで、C V D 法によりたとえばアモルファス・シリコン（以下「a - S i」という。）層をゲート絶縁膜 1 5 の表面全体に亘って被覆した後に、同じくフォトリソグラフィ法及びエッチング法によって、T F T 形成領域に例えば a - S i 層からなる半導体層 1 6 を形成する。この半導体層 1 6 が形成されている位置の走査線 1 2 の領域が T F T のゲート電極 G を形成する。

【 0 0 4 0 】

次いで、例えば、M o / A l / M o の 3 層構造の導電性層を半導体層 1 6 を形成した透明基板 1 1 の表面全体に亘って被覆し、同じくフォトリソグラフィ法及びエッチング法によって、信号線 1 7 及びドレイン電極 D を形成する。なお、信号線 1 7 及びドレイン電極 D の形成材料としては、T i 合金や C r 等も使用できる。この信号線 1 7 のソース電極

50

S部分及びドレイン電極D部分は、いずれも半導体層16の表面に部分的に重なっている。更に、この基板の表面全体に窒化硅素層からなるパッシベーション膜18を被覆する。

【0041】

次いで、ドレイン電極Dに対応する位置のパッシベーション膜18にコンタクトホール19₁を形成してドレイン電極Dの一部を露出させると共に、コモン配線13の部分的に幅が広がった部分13₁上のパッシベーション膜18及びゲート絶縁膜15にもコンタクトホール19₂を形成して第1電極14ないしコモン配線13の一部を露出させる。更に、この表面全体に亘って例えばITOやIZO等からなる透明導電性層を被覆し、同じくフォトリソグラフィ法及びエッチング法によって、図1に示したパターンとなるように第2電極21及びシールド電極22を形成する。この第2電極21は、走査線12及び信号線17で囲まれた領域のパッシベーション膜18上にスリット20及び切欠部20₁を有するように形成される。また、シールド電極22は、走査線12上のパッシベーション膜18の表面に、第2電極21との間にそれぞれ隙間23₁が生じるように形成される。

10

【0042】

なお、第2電極21に形成されるスリット20は、実施例では両端が塞がった形状のスリットとなっているが、これに限定されるものではない。例えば、スリットの片側が開放されている形状でもよい。また実施例1ではスリット29は、どれも同じ方向（右上に向う方向）に傾斜しているが、これに限定されるものではない。例えば第2電極21を二つの領域に分けるようにして、一方の領域は右上に向う方向のスリット、他方の領域は左上に向う方向のスリットとしてもよい。

20

【0043】

また、第2電極21に形成される切欠部20₁は、コモン配線13の部分的に幅が広がった部分13₁と平面視の際に重ならないように、幅広の部分13₁を回避するように形成されている。なお画素において、幅広の部分13₁をその画素のTF Tが形成される位置（ゲート電極G）と対向する位置に設けておくことで、第2電極21に形成されるスリット20をその画素において効率よく形成することができる。

【0044】

この第2電極21はコンタクトホール19₁を介してドレイン電極Dと接続されており、シールド電極22はコンタクトホール19₂を介して第1電極14及びコモン配線13と接続されている。従って、実施例1のFFSモードの液晶表示パネル10Aにおいては第2電極21が画素電極となる。なお、TF Tの動作特性に影響を与えないようにするため、シールド電極22は半導体層16の表面を覆わないようにした方がよい。また、シールド電極22は第2電極21の形成材料とは異なる材料、例えばアルミニウム等の導電性金属で形成してもよい。

30

【0045】

さらに、この表面全体に亘り所定の配向膜（図示せず）を形成することによりアレイ基板ARが完成される。そして、このようにして製造されたアレイ基板ARと別途製造されたカラーフィルタ基板とを対向させ、周囲をシール材でシールして両基板間に液晶を注入することにより実施例1に係るFFSモードの液晶表示パネル10Aが得られる。なお、カラーフィルタ基板の構成は上述した従来例のものと実質的に差異はないので、その詳細な説明は省略する。

40

【0046】

このようにして得られた実施例1のFFSモードの液晶表示パネル10Aは、走査線12の表面の少なくとも一部が導電性のシールド電極22で被覆されているため、走査線12に印加される高電圧の信号によって生じる直流電界によって液晶が駆動されることがなくなるのでコントラストが向上する。更に、第2電極21ないしその表面の配向膜は、走査線12からの直流電界による不可逆的影響を受けなくなるので、FFSモードの液晶表示パネル10Aの焼き付き現象は大幅に減少する。また、このシールド電極22と第1電極14ないしコモン配線13との接続のためのコンタクトホール19₂はTF Tのドレイ

50

ン電極Dと第1電極18との接続のためのコンタクトホール19₁の形成時に同時に形成することができる。そのため、特にシールド電極22用のコンタクトホール19₂の形成のための工数が増えることがない。

【0047】

また、コモン配線13に印加される電圧をシールド電極22に印加しようとした場合、第1電極18が形成されている領域を介してシールド電極22を接続すると、第1電極を表示として有効に使えない領域が増えてしまうが、コモン配線13上に形成されたコンタクトホール19₂を介してシールド電極を接続すれば、もともと表示として寄与しない領域を利用することができるので、表示領域を広く確保することができる。またコンタクトホール19₂周辺で液晶分子の配向に乱れが生じていたとしてもコモン配線13によって遮光されている状態となるため、コントラストを向上することができる。

10

【0048】

加えて、シールド電極22と第2電極21との間に隙間23₁が生じるが、このシールド電極22はコモン配線13に接続されているから、この隙間23₁にも電界が発生して液晶分子の配向が規制される。そのため、実施例1のFFSモードの液晶表示パネル10Aは、実質的に横電界方式の液晶表示パネルの開口度が向上したのと同様となり、明るい表示画像が得られる。なお、隙間23₁での液晶分子の配向について、表示に寄与しなくてもよいということであれば、コモン配線13の幅広の部分13₁を大きく形成して、遮光させるようにしてもよい。

20

【実施例2】

【0049】

実施例2のFFSモードの液晶表示パネル10Bを製造工程順に図4及び図5を用いて説明する。なお、図4及び図5においては図1～図3に示した実施例1のFFSモードの液晶表示パネル10Aと同一の構成部分については同一の参照符号を付与して説明することとする。また、実施例2の液晶表示パネル10Bにおいては、図1のII-II線に対応する部分の断面図は、図2と実質的に同一であるので、必要に応じて図2を援用して説明することとする。

【0050】

この実施例2のFFSモードの液晶表示パネル10Bのアレイ基板ARは、ガラス基板等の透明基板11の表面全体に亘って例えば下部がアルミニウム金属A1からなり表面がモリブデンMo金属からなる2層膜を形成した後、フォトリソグラフィー法及びエッチング法によってMo/A1の2層配線からなる複数の走査線12及び複数のコモン配線を互いに平行になるように形成する。このコモン配線13は、走査線12に沿って設けられており、それぞれの画素毎に後述するコンタクトホール形成部分に部分的に幅が広がった部分13₁が形成されている。

30

【0051】

次いで、走査線12及びコモン配線を形成した透明基板11の表面全体に亘って例えばITOやIZO等からなる透明導電性層を被覆し、同じくフォトリソグラフィー法及びエッチング法によって第1電極14を形成する。この第1電極14はコモン配線13とは接続されているが、走査線12ないしゲート電極Gとは接続されていない。なお、図5には走査線12の一方の側の第1電極14がコモン配線13上に形成されている例が示されているが、このような構成とすることは必ずしも必要ではない。従って、実施例2のFFSモードの液晶表示パネル10Bにおいては第1電極14が共通電極となる。

40

【0052】

更に、この表面全体に窒化硅素層ないしは酸化硅素層からなるゲート絶縁膜15を被覆し、次いで、CVD法によりたとえばa-Si層をゲート絶縁膜15の表面全体に亘って被覆した後に、同じくフォトリソグラフィー法及びエッチング法によって、TF形成領域にa-Si層からなる半導体層16を形成する。この半導体層16が形成されている位置の走査線12の領域がTFのゲート電極Gを形成する。

【0053】

50

次いで、例えばMo / Al / Moの3層構造の導電性層を半導体層16を形成した透明基板11の表面全体に亘って被覆し、同じくフォトリソグラフィー法及びエッチング法によって、ソース電極S部分を有する信号線17及びドレイン電極Dを形成する。この信号線17のソース電極S部分及びドレイン電極D部分は、いずれも半導体層16の表面に部分的に重なっている。更に、この基板の表面全体に窒化硅素層からなるパッシベーション膜18を被覆する。

【0054】

次いで、ドレイン電極Dに対応する位置のパッシベーション膜18にコンタクトホール19₁を形成してドレイン電極Dの一部を露出させると共に、後述する第2電極の切り欠き部20₁及び20₂に対応する位置のパッシベーション膜18ないしゲート絶縁膜15にコンタクトホール19₂及び19₃を形成して走査線12を挟んだ両側の第1電極14の一部を露出させる。更に、この表面全体に亘って例えばITOやIZO等からなる透明導電性層を被覆し、フォトリソグラフィー法及びエッチング法によって、図4に示したパターンとなるように第2電極21及びシールド電極22を形成する。この第2電極21は、走査線12及び信号線17で囲まれた領域のパッシベーション膜18上にスリット20を有すると共に走査線12の両側に隣接する側の角部にそれぞれ切り欠き部20₁及び20₂を有するように形成される。また、シールド電極22は、走査線12の表面から両側の切り欠き部20₁及び20₂に跨って、第2電極21との間にそれぞれ隙間23₁及び23₂が生じるように形成される。

【0055】

この第2電極21はコンタクトホール19₁を介してドレイン電極Dと接続されており、シールド電極22はコンタクトホール19₂及び19₃を介して走査線12の両側の第1電極14と接続されている。従って、実施例2のFFSモードの液晶表示パネル10Bにおいては、第2電極21が画素電極となり、また、走査線12の両側の第1電極14は走査線12を跨ってシールド電極22により互いに接続されている。この場合も、TF Tの動作特性に影響を与えないようにするため、シールド電極22は半導体層16の表面を覆わないようにした方がよい。また、シールド電極22は第2電極21の形成材料とは異なる材料、例えばアルミニウム等の導電性金属で形成してもよい。

【0056】

さらに、この表面全体に亘り所定の配向膜（図示せず）を形成することによりアレイ基板ARが完成される。そして、このようにして製造されたアレイ基板ARと別途製造されたカラーフィルタ基板とを対向させ、周囲をシール材でシールして両基板間に液晶を注入することにより実施例2に係るFFSモードの液晶表示パネル10Bが得られる。なお、カラーフィルタ基板の構成は上述した従来例のものと実質的に差異はないので、その詳細な説明は省略する。

【0057】

このようにして得られた実施例2のFFSモードの液晶表示パネル10Bは、走査線12の表面の少なくとも一部が導電性のシールド電極22で被覆されているため、走査線12に印加される高電圧の信号によって生じる直流電界によって液晶が駆動されることがなくなるのでコントラストが向上する。更に、第2電極ないしその表面の配向膜は、走査線からの直流電界による不可逆的影響を受けなくなるので、FFSモードの液晶表示パネル10Bの焼き付き現象は大幅に減少する。また、このシールド電極22と第1電極14ないしコモン配線13との接続のためのコンタクトホール19₂、シールド電極22と走査線12を挟んだ反対側の第1電極14との接続のためのコンタクトホール19₃はTF Tのドレイン電極Dと第1電極18との接続のためのコンタクトホール19₁の形成時に同時に形成することができる。そのため、特にシールド電極22用のコンタクトホール19₂及び19₃の形成のための工数が増えることがない。

【0058】

また、シールド電極22はコンタクトホール19₂及び19₃を介して走査線12の両側に位置する第1電極14と接続されているから、走査線に交差する方向の複数の第1電

10

20

30

40

50

極 1 4 は互いに直列接続された状態となる。そのため、実施例 2 の F F S モードの液晶表示パネル 1 0 B は、実質的にコモン配線の抵抗が低くなるので、いわゆる配線遅延が少なくなつて第 1 電極 1 4 の電位が安定化し、クロストークが少なくなると共に、第 1 電極 1 4 の電位が安定しているために外部からの電界の影響を受け難くなる。

【 0 0 5 9 】

更に、この F F S モードの液晶表示パネル 1 0 B によれば、切り欠き部 2 0₁ 及び 2 0₂ における第 2 電極 2 1 とシールド電極 2 2 との間に隙間 2 3₁ 及び 2 3₂ が生じるが、このシールド電極 2 2 はコモン配線 1 3 に接続されているから、隙間 2 3₁ 及び 2 3₂ にも電界が発生して液晶分子の配向が規制される。そのため、これらの隙間 2 3₁ 及び 2 3₂ は、実質的に第 2 電極 2 1 に設けられたスリット 2 0 と同等の作用を奏し、この隙間 2 3₁ 及び 2 3₂ の部分も有効な表示領域となるので、実施例 2 の F F S モードの液晶表示パネル 1 0 B は、実質的に横電界方式の液晶表示パネルの開口度が向上したのと同等となり、明るい表示画像が得られる。

10

【 実施例 3 】

【 0 0 6 0 】

実施例 3 の F F S モードの液晶表示パネル 1 0 C を製造工程順に図 6 ~ 図 8 を用いて説明する。なお、図 6 ~ 図 8 においては図 1 ~ 図 3 に示した実施例 1 の F F S モードの液晶表示パネル 1 0 A と同一の構成部分については同一の参照符号を付与して説明することとする。

【 0 0 6 1 】

20

この実施例 3 の F F S モードの液晶表示パネル 1 0 C のアレイ基板 A R は、ガラス基板等の透明基板 1 1 の表面全体に亘って例えば下部がアルミニウム金属 A 1 からなり表面がモリブデン M o 金属からなる 2 層膜を形成した後、フォトリソグラフィ法及びエッチング法によって例えば M o / A 1 の 2 層配線からなる複数の走査線 1 2 及び複数のコモン配線を互いに平行になるように形成する。このコモン配線 1 3 は、走査線 1 2 に沿って設けられており、それぞれの画素毎に後述するコンタクトホール形成部分に部分的に幅が広がった部分 1 3₁ が形成されている。

【 0 0 6 2 】

次いで、走査線 1 2 及びコモン配線 1 3 を形成した透明基板 1 1 の表面全体に亘って例えば I T O や I Z O 等からなる透明導電性層を被覆し、同じくフォトリソグラフィ法及びエッチング法によって第 1 電極 1 4 を形成する。この第 1 電極 1 4 は、実施例 1 及び 2 の F F S モードの液晶表示パネル 1 0 A 及び 1 0 B とは異なり、コモン配線 1 3 とは接続されておらず、また、走査線 1 2 ないしゲート電極 G ととも接続されていない。

30

【 0 0 6 3 】

更に、この表面全体に窒化硅素層ないしは酸化硅素層からなるゲート絶縁膜 1 5 を被覆し、次いで、C V D 法によりたとえば a - S i 層をゲート絶縁膜 1 5 の表面全体に亘って被覆した後に、同じくフォトリソグラフィ法及びエッチング法によって、T F T 形成領域に a - S i 層からなる半導体層 1 6 を形成する。この半導体層 1 6 が形成されている位置の走査線 1 2 の領域が T F T のゲート電極 G を形成する。次いで、ゲート絶縁膜 1 5 の後述する T F T のドレイン電極 D と第 1 電極との接続部分に第 1 のコンタクトホール 1 9₁ を形成する。

40

【 0 0 6 4 】

次いで、例えば M o / A 1 / M o の 3 層構造の導電性層をコンタクトホール 1 9₁ を形成した透明基板 1 1 の表面全体に亘って被覆し、同じくフォトリソグラフィ法及びエッチング法によって、ソース電極 S 部分を有する信号線 1 7 及びドレイン電極 D を形成する。この信号線 1 7 のソース電極 S 部分及びドレイン電極 D 部分は、いずれも半導体層 1 6 の表面に部分的に重なっている。また、ドレイン電極 D は第 1 のコンタクトホール 1 9₁ を介して第 1 電極 1 4 と接続されている。従って、実施例 3 の F F S モードの液晶表示パネル 1 0 B においては第 1 電極 1 4 が画素電極となる。更に、この基板の表面全体に窒化硅素層からなるパッシベーション膜 1 8 を被覆する。

50

【 0 0 6 5 】

次いで、コモン配線 1 3 の部分的に幅が広がった部分 1 3₁ 上のパッシベーション膜 1 8 及びゲート絶縁膜 1 5 にコンタクトホール 1 9₂ を形成してコモン配線 1 3 の一部を露出させる。更に、この表面全体に亘って例えば I T O や I Z O 等からなる透明導電性層を被覆し、フォトリソグラフィ法及びエッチング法によって、図 6 に示したパターンとなるように、第 2 電極 2 1 を形成する。この第 2 電極 2 1 は、走査線 1 2 及び信号線 1 7 で囲まれた領域のパッシベーション膜 1 8 上にスリット 2 0 及び切欠部 2 0₁ を有するように形成されると共に、走査線 1 2 上のパッシベーション膜 1 8 の表面の少なくとも一部を被覆するように延在され、第 2 のコンタクトホール 1 9₂ を介してコモン配線 1 3 の部分的に幅が広がった部分 1 3₁ に接続されている。従って、実施例 3 の F F S モードの液晶表示パネル 1 0 B においては第 2 電極 2 1 が共通電極となり、第 2 電極 2 1 の走査線 1 2 上に位置する部分がシールド電極 2 2 を兼ねたものとなっている。

10

【 0 0 6 6 】

さらに、この表面全体に亘り所定の配向膜 2 4 を形成することにより実施例 3 の F F S モードの液晶表示パネル 1 0 B のアレイ基板 A R が完成される。このようにして製造されたアレイ基板 A R と別途製造されたカラーフィルタ基板とを対向させ、周囲をシール材でシールして両基板間に液晶を注入することにより実施例 3 に係る F F S モードの液晶表示パネル 1 0 C が得られる。なお、カラーフィルタ基板の構成は上述した従来例のものと実質的に差異はないので、その詳細な説明は省略する。

【 0 0 6 7 】

このようにして得られた実施例 3 の F F S モードの液晶表示パネル 1 0 C は、走査線 1 2 の表面の少なくとも一部を被覆する第 2 電極 2 1 がシールド電極 2 2 を兼ねたものとなっているため、走査線 1 2 に印加される高電圧の信号によって生じる直流電界によって液晶が駆動されることがなくなるのでコントラストが向上する。更に、第 2 電極 2 1 ないしその表面の配向膜は、走査線 1 2 からの直流電界による不可逆的影響を受けなくなるので、実施例 3 の F F S モードの液晶表示パネル 1 0 C の焼き付き現象は大幅に減少する。

20

【 図面の簡単な説明 】

【 0 0 6 8 】

【 図 1 】 実施例 1 の F F S モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。

30

【 図 2 】 図 1 の II - II 線に沿った断面図である。

【 図 3 】 図 1 の III - III 線に沿った断面図である。

【 図 4 】 実施例 2 の F F S モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。

【 図 5 】 図 4 の V - V 線に沿った断面図である。

【 図 6 】 実施例 3 の F F S モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。

【 図 7 】 図 5 の VII - VII 線に沿った断面図である。

【 図 8 】 図 5 の VIII - VIII 線に沿った断面図である。

【 図 9 】 従来例の I P S モードの液晶表示パネルの 1 画素分の模式平面図である。

40

【 図 1 0 】 図 9 の X - X 線に沿った断面図である。

【 図 1 1 】 図 9 の XI - XI 線に沿った断面図である。

【 図 1 2 】 従来例の F F S モードの液晶表示パネルの 1 画素分の模式平面図である。

【 図 1 3 】 図 1 2 の XIII - XIII 線に沿った断面図である。

【 図 1 4 】 図 1 2 の XIV - XIV 線に沿った断面図である。

【 図 1 5 】 画素電極のスリットを傾けた構造とした F F S モードの液晶表示パネルの 1 画素分の模式平面図である。

【 符号の説明 】

【 0 0 6 9 】

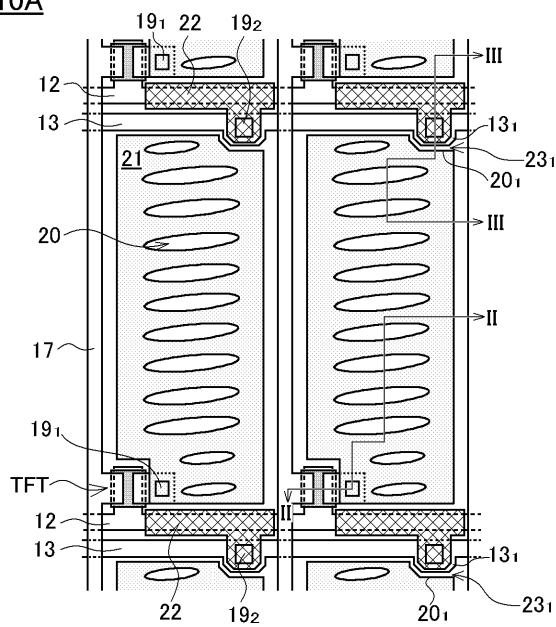
1 0 A ~ 1 0 C : F F S モードの液晶表示パネル 1 1 : 透明基板 1 2 : 走査線 1 3

50

：コモン配線 14：第1電極 15：ゲート絶縁膜 16：半導体層 17：信号線
 18：パッシベーション膜 19₁、19₂、19₃：コンタクトホール 20：スリット
 ト 20₁、20₂：切り欠き部 21：第2電極 22：シールド電極 23₁、23₂：隙間

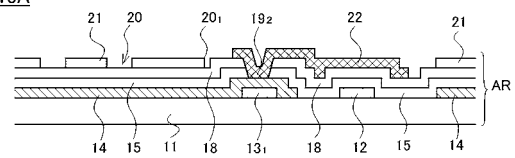
【図1】

10A



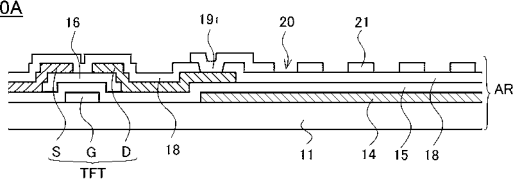
【図3】

10A



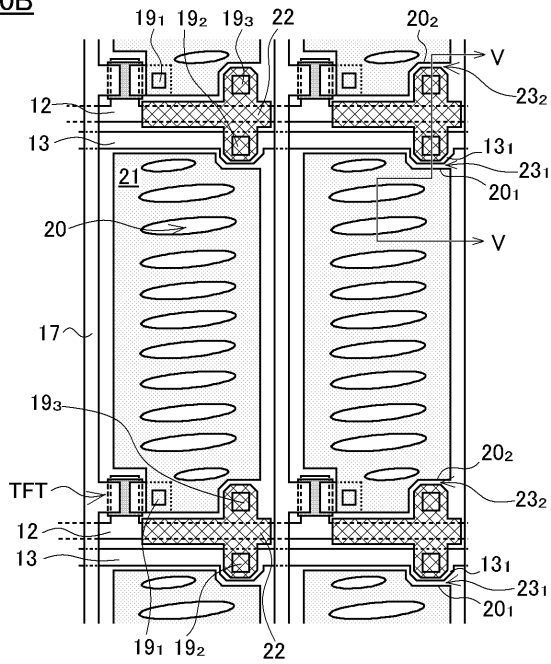
【図2】

10A



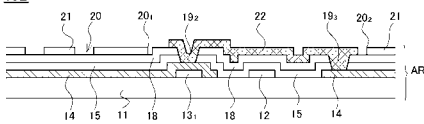
【図 4】

10B



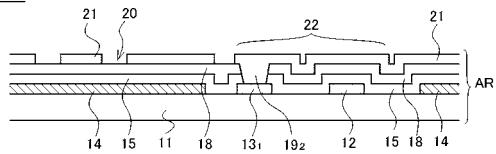
【図 5】

10B



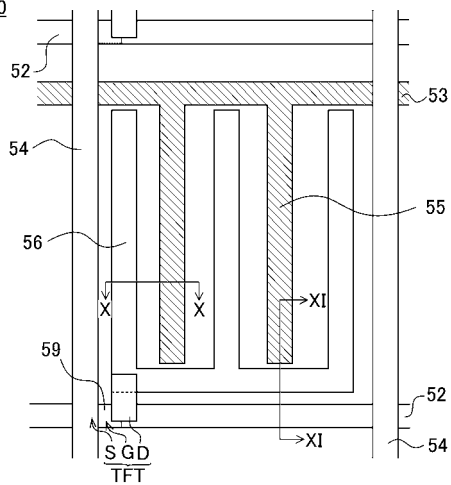
【図 8】

10C



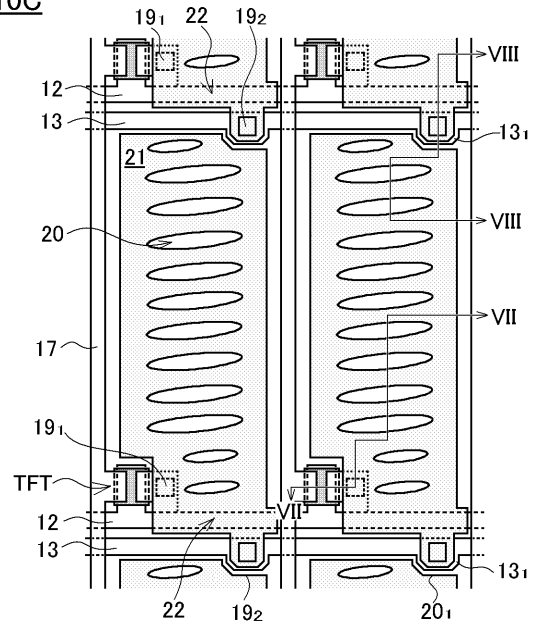
【図 9】

50



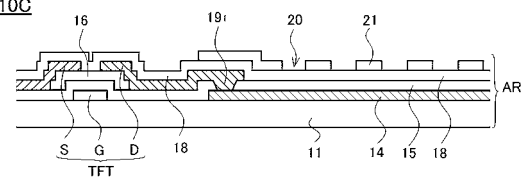
【図 6】

10C



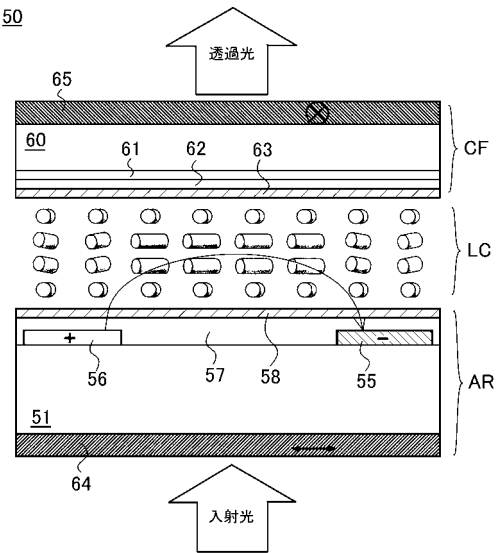
【図 7】

10C

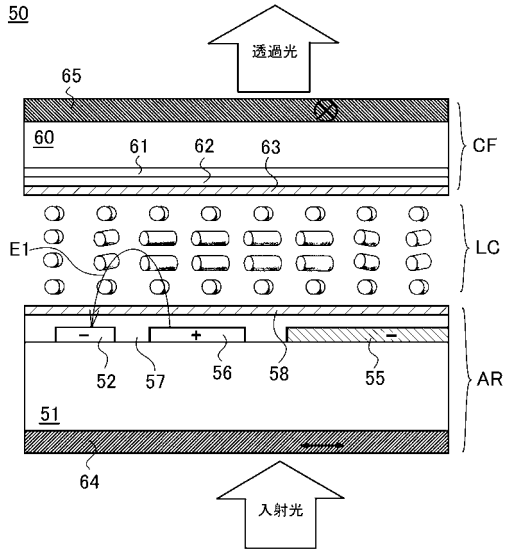


【図 10】

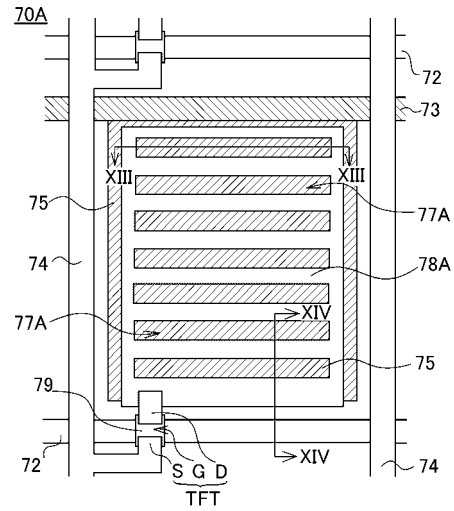
50



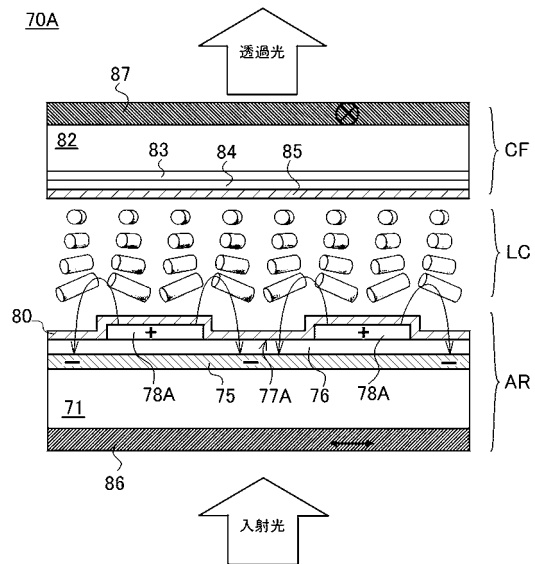
【図 1 1】



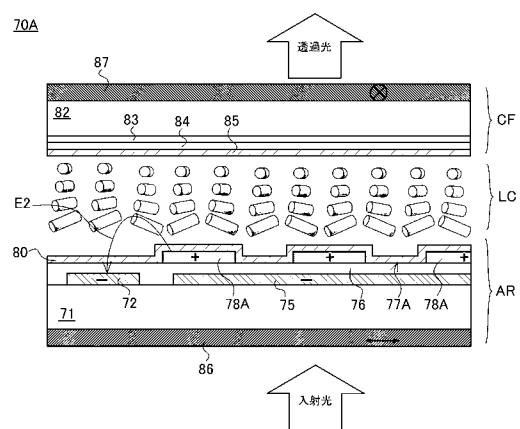
【図 1 2】



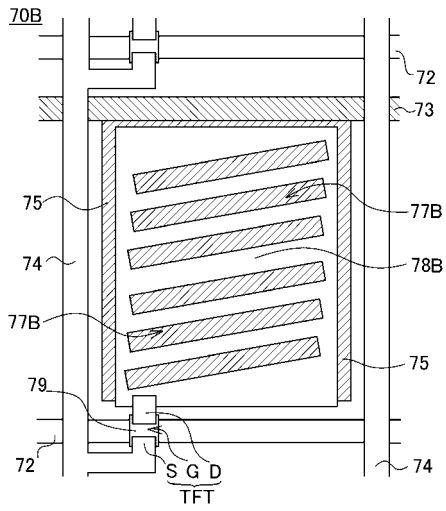
【図 1 3】



【図 1 4】



【図 15】



フロントページの続き

F ターム(参考) 2H090 KA18 LA04 MA02
2H092 GA13 GA17 GA29 GA64 JA26 JA46 JB05 JB13 JB38 MA05
MA07 MA12 MA35 NA25

【要約の続き】

とする。

【選択図】図 1

专利名称(译)	面内切换式液晶显示面板		
公开(公告)号	JP2009008877A	公开(公告)日	2009-01-15
申请号	JP2007170074	申请日	2007-06-28
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	堀口正寛 金子英樹		
发明人	堀口 正寛 金子 英樹		
IPC分类号	G02F1/1368 G02F1/1337		
CPC分类号	G02F1/134363 G02F2001/136218		
FI分类号	G02F1/1368 G02F1/1337		
F-TERM分类号	2H090/KA18 2H090/LA04 2H090/MA02 2H092/GA13 2H092/GA17 2H092/GA29 2H092/GA64 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB13 2H092/JB38 2H092/MA05 2H092/MA07 2H092/MA12 2H092/MA35 2H092/NA25 2H192/AA24 2H192/BB12 2H192/BB13 2H192/BB66 2H192/BB73 2H192/BB82 2H192/BB86 2H192/BC31 2H192/CB05 2H192/CC32 2H192/CC72 2H192/EA43 2H192/GA03 2H192/JA33 2H290/AA73 2H290/BA04 2H290/BB63 2H290/BF13 2H290/CA46		
代理人(译)	须泽 修 宫坂和彦		
其他公开文献	JP4386102B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种图像形成装置，例如具有由施加到扫描线的电压引起的老化防止装置的FFS模式 提供一种横向电场型液晶显示板。 解决方案：本发明包括并行设置的多条扫描线12和公共线13，扫描 多条信号线17设置在与线12交叉的方向上，扫描线12和信号线17的交叉点 开关元件TFT设置在差分部分附近，扫描线12和信号线17 形成在第一电极上的第一电极，形成在第一电极上的第二电极， 并且形成第二电极21以具有多个条状狭缝20 在具有上述结构的横向电场型液晶显示板中，在扫描线12上的绝缘膜的表面上，导电材料 形成由材料制成的屏蔽电极22， 并且在公共配线13上形成屏蔽电极22 并且通过形成的接触孔19 2 连接到公共布线13 要。 点域1

