

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-85131

(P2006-85131A)

(43) 公開日 平成18年3月30日(2006.3.30)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/133 (2006.01)	GO2F 1/133 550	2H093
GO2F 1/1343 (2006.01)	GO2F 1/1343	5C006
GO9G 3/20 (2006.01)	GO9G 3/20 611D	5C080
GO9G 3/36 (2006.01)	GO9G 3/20 611E	

審査請求 未請求 請求項の数 13 OL (全 18 頁) 最終頁に続く

(21) 出願番号 特願2005-51749 (P2005-51749)
 (22) 出願日 平成17年2月25日 (2005.2.25)
 (31) 優先権主張番号 2004-074595
 (32) 優先日 平成16年9月17日 (2004.9.17)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si
 Gyeonggi-do, Republic of Korea
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子

最終頁に続く

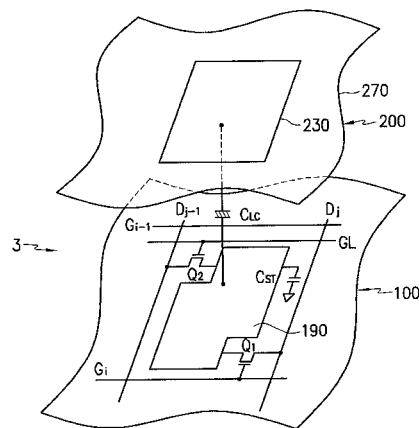
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 液晶表示装置の画質を向上させる。また、列反転の長所及びドット反転の長所を有する液晶表示装置を提供する。

【解決手段】 本発明の装置は、行列状に配列され、第1スイッチング素子、第2スイッチング素子及び第1及び第2スイッチング素子に接続された画素電極をそれぞれ具備した複数の画素からなる複数の画素行、第1スイッチング素子に接続され、第1スイッチング素子をターンオンさせるゲートオン電圧を伝達する複数のゲート線、第1及び第2スイッチング素子に接続され、データ電圧を伝達する複数のデータ線を有する。この時、各画素の第1スイッチング素子及び第2スイッチング素子は、互いに異なるデータ線に接続され、第2スイッチング素子はターンオフの状態を維持する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

行列状に配列され、第 1 スイッチング素子、第 2 スイッチング素子及び前記第 1 及び第 2 スイッチング素子に接続された画素電極をそれぞれ具備した複数の画素からなる複数の画素行と、

前記第 1 スイッチング素子に接続され、前記第 1 スイッチング素子をターンオンさせるゲートオン電圧を伝達する複数のゲート線と、

前記第 1 及び第 2 スイッチング素子に接続され、データ電圧を伝達する複数のデータ線と

を含み、

前記各画素の前記第 1 スイッチング素子及び第 2 スイッチング素子は、互いに異なるデータ線に接続され、前記第 2 スイッチング素子はターンオフの状態を維持する

液晶表示装置。

10

【請求項 2】

前記第 1 スイッチング素子を通じて流れる漏洩電流が、前記第 2 スイッチング素子を通じて流れる漏洩電流と実質的に同じになるように、前記第 1 及び第 2 スイッチング素子が配置されている、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素電極と隣接する二つのデータ線の間、それぞれ容量値が実質的に同じである第 1 及び第 2 寄生容量が形成されている、請求項 1 に記載の液晶表示装置。

20

【請求項 4】

前記第 2 スイッチング素子に接続され、前記第 2 スイッチング素子がターンオフの状態を維持するように、ゲートオフ電圧を伝達する電圧線をさらに含む、請求項 1 に記載の液晶表示装置。

【請求項 5】

前記電圧線と前記画素電極との間に形成されている第 1 維持容量をさらに含む、請求項 4 に記載の液晶表示装置。

【請求項 6】

所定電圧を伝達する維持電極線と、

前記維持電極線と前記画素電極との間に形成されている第 2 維持容量と、

をさらに含む、請求項 5 に記載の液晶表示装置。

30

【請求項 7】

前記所定電圧は共通電圧である、請求項 6 に記載の液晶表示装置。

【請求項 8】

隣接するデータ線に沿って流れるデータ電圧の極性が互いに逆である、請求項 1 に記載の液晶表示装置。

【請求項 9】

各データ線に沿って流れるデータ電圧の極性が互いに同一である、請求項 8 に記載の液晶表示装置。

【請求項 10】

各データ線に沿って流れるデータ電圧の極性が、少なくとも 1 フレーム期間中に同一である、請求項 8 に記載の液晶表示装置。

40

【請求項 11】

前記画素に印加されるデータ電圧の極性は、フレーム毎に変化し、前記ゲートオン電圧は、予備充電ゲートオン電圧及び前記予備充電ゲートオン電圧が出力された後に出力される正常充電ゲートオン電圧を含む、請求項 10 に記載の液晶表示装置。

【請求項 12】

前記第 1 スイッチング素子は、いずれも同一側のデータ線に接続され、前記第 2 スイッチング素子は、いずれも同一側のデータ線に接続されている、請求項 1 乃至請求項 11 のいずれか一項に記載の液晶表示装置。

50

【請求項 13】

前記第1スイッチング素子は、N個の画素行毎に交互にいずれも同一側のデータ線に接続され、前記第2スイッチング素子もN個の画素行毎に交互にいずれも同一側のデータ線に接続されている、請求項1乃至請求項11のいずれか一項に記載の液晶表示装置（ここで、Nは自然数である）。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に反転駆動液晶表示装置に関する。

10

【背景技術】

【0002】

一般的な液晶表示装置（LCD）は、画素電極及び共通電極が具備された二つの表示板と、その間に入っている誘電率異方性を有する液晶層を含む。画素電極は、行列状に配列され、薄膜トランジスタ（TFT）などのスイッチング素子に接続され、一行ずつ順次にデータ電圧の印加を受ける。共通電極は、表示板の全面にかけて形成されており、共通電圧の印加を受ける。画素電極と共通電極及びその間の液晶層は、回路的には液晶容量をなし、液晶容量は、これに接続されたスイッチング素子と共に画素を構成する基本単位となる。

【0003】

20

このような液晶表示装置で、二つの電極に電圧を印加して液晶層に電界を生成し、この電界の強度を調節して、液晶層を通過する光の透過率を調節することによって所望の画像を得る。この時、液晶層に一方向の電界が長く印加されることで生ずる劣化現象を防ぐために、フレーム毎に、行毎に、または画素毎に共通電圧に対するデータ電圧の極性を反転させる。

【0004】

このようなデータ電圧の反転方式において、フレーム毎にデータ電圧の極性を反転させるとき（以下、フレーム反転と言う）、一つの画素の極性は、フレーム毎に逆になる。この時、 $-V$ に充電されている画素を $+V$ に充電するために、 $Q=2CV$ だけの電荷が必要である（ここで、 C は液晶容量と保持容量の和である）。前記充電は、基本的に一行のスイッチング素子が全て開かれる1水平周期（1H）期間中に実施される必要があるが、液晶表示装置が高解像度で、1水平周期に当たる時間が短かったり、スイッチング素子の駆動能力が不十分な場合、必要な電荷を全て充電できず、画質が悪化してしまう。ところが、スイッチング素子の駆動能力を増大するために、スイッチング素子の大きさを大きくすると、開口率が減少し、表示装置の輝度が低下するおそれがある。

30

【発明の開示】

【発明が解決しようとする課題】

【0005】

一方、画素毎にデータ電圧の極性を反転させる場合（以下、ドット反転と言う）、キックバック電圧（kickback voltage）による垂直フリッカー現象や垂直クロストーク（vertical crosstalk）現象などが減り、画質が向上する。しかし、所定行毎に、所定列毎にデータ電圧の極性を反転させる必要があるため、データ線へのデータ電圧の印加動作が複雑になり、データ線の信号遅延が発生する。このため、信号遅延を減らすために、低抵抗物質でデータ線を作製するなど、製造工程が複雑になり、製造費用も増加する。

40

【0006】

これに対し、所定列毎にデータ電圧の極性を反転させる場合（以下、列反転と言う）、一つのデータ線を通じて流れるデータ電圧の極性がフレーム毎にのみ反転されるので、データ線の信号遅延は著しく減少する。

【0007】

ところが、列反転は、ドット反転の長所を維持することができないので、垂直フリッカー

50

ー現象及び垂直クロストーク現象などが発生し、液晶表示装置の画質が低下する。

本発明の目的は、液晶表示装置の画質を向上させることである。本発明の他の目的は、列反転の長所及びドット反転の長所を有する液晶表示装置を提供することである。

【課題を解決するための手段】

【0008】

このような技術的課題を解決するための、本願第1発明の一つの特徴による液晶表示装置は、行列状に配列され、第1スイッチング素子、第2スイッチング素子及び前記第1及び第2スイッチング素子に接続された画素電極をそれぞれ具備する複数の画素からなる複数の画素行、前記第1スイッチング素子に接続され、前記第1スイッチング素子をターンオンするゲートオン電圧を伝達する複数のゲート線、並びに、前記第1及び第2スイッチング素子に接続され、データ電圧を伝達する複数のデータ線を含み、前記各画素の前記第1スイッチング素子と第2スイッチング素子は、互いに異なるデータ線に接続され、前記第2スイッチング素子は、ターンオフの状態を維持する。

10

【0009】

本願第2発明では、前記第1スイッチング素子を通じて流れる漏洩電流は、前記第2スイッチング素子を通じて流れる漏洩電流と実質的に同じになるように、前記第1及び第2スイッチング素子が配置される。

【0010】

本願第3発明では、前記画素電極と隣接する二つのデータ線の間、それぞれ容量値が実質的に同じな第1寄生容量及び第2寄生容量が形成されることができ。

20

本願第4発明では、前記第2スイッチング素子に接続され、前記第2スイッチング素子がターンオフの状態を維持するようにゲートオフ電圧を伝達する電圧線をさらに含むことができる。

【0011】

本願第5発明では、前記電圧線と前記画素電極との間に形成されている第1維持容量をさらに含むことができる。

本願第6発明では、所定電圧を伝達する維持電極線、並びに前記維持電極線と前記画素電極との間に形成されている第2維持容量をさらに含むことができる。

【0012】

本願第7発明では、前記所定電圧は、共通電圧であり得る。

30

本願第8発明では、隣接するデータ線に沿って流れるデータ電圧の極性は互いに逆であり得る。

【0013】

本願第9発明では、各データ線に沿って流れるデータ電圧の極性は互いに同一であり得る。

本願第10発明では、各データ線に沿って流れるデータ電圧の極性は、少なくとも1フレーム期間中に同一であり得る。

【0014】

本願第11発明では、前記画素に印加されるデータ電圧の極性は、フレーム毎に変化し、前記ゲートオン電圧は、予備充電ゲートオン電圧及び前記予備充電ゲートオン電圧が出力された後に出力される正常充電ゲートオン電圧を含むことができる。

40

【0015】

本願第12発明では、前記第1スイッチング素子は、いずれも同一側のデータ線に接続され、前記第2スイッチング素子は、いずれも同一側のデータ線に接続できる。

本願第13発明では、前記第1スイッチング素子は、N個の画素行毎に交互にいずれも同一側のデータ線に接続され、前記第2スイッチング素子もN個の画素行毎に交互にいずれも同一側のデータ線に接続できる。ここでNは自然数である。

【発明の効果】

【0016】

本発明によれば、垂直クロストークの発生が著しく低減し、液晶表示装置の画質が向上

50

する。また、主スイッチング素子の駆動能力を補完することができる。また、画素の開口率の低下を防止することができる。

【発明を実施するための最良の形態】

【0017】

以下、添付した図面を参照して、本発明の実施例に対して、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は、多様な形態で実現することができ、ここで説明する実施例に限定されない。

【0018】

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一な図面符号を付けている。層、膜、領域、板などの部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

【0019】

以下、本発明の実施例による液晶表示装置に対して、図面を参照して詳細に説明する。

図1は、本発明の一実施例による液晶表示装置のブロック図であり、図2は、本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図の一例であり、図3は、本発明の一実施例によって画素電極の電圧変化量を説明するための画素電極及び寄生容量の等価回路図である。

【0020】

図1に示すように、本発明の一実施例による液晶表示装置は、液晶表示板組立体300及びこれに接続されたゲート駆動部400とデータ駆動部500、データ駆動部500に接続された階調電圧生成部800、及びこれらを制御する信号制御部600を含む。

【0021】

液晶表示板組立体300は、等価回路的には、複数の表示信号線(G_1-G_n 、 D_1-D_m)及び電圧線(GL)と、これに接続されほぼ行列状に配列された複数の画素(pixel)を含む。

表示信号線(G_1-G_n 、 D_1-D_m)は、ゲート信号(走査信号とも言う)を伝達する複数のゲート線(G_1-G_n)と、データ信号を伝達するデータ線(D_1-D_m)とを含む。ゲート線(G_1-G_n)は、ほぼ行方向にのびて互いにほぼ平行であり、データ線(D_1-D_m)は、ほぼ列方向にのびて互いにほぼ平行である。

【0022】

電圧線(GL)は、互いにほぼ平行で、互いに連結され、スイッチング素子をターンオフするゲートオフ電圧を伝達する。

各画素は、表示信号線(G_1-G_n 、 D_1-D_m)及び電圧線(GL)に接続された主スイッチング素子(Q1)及び副スイッチング素子(Q2)と、これに連結された液晶容量(C_{LC})及び維持容量(C_{ST})を含む。維持容量(C_{ST})は必要によって省略することができる。

【0023】

図2によれば、主スイッチング素子(Q1)及び副スイッチング素子(Q2)は、下部表示板100に配設されており、互いに異なるデータ線(D_{j-1} 、 D_j)に接続されている三端子素子として、制御端子、入力端子及び出力端子を備えている。例えば、i番目画素行のj番目(以下、(i、j)と言う)画素の主スイッチング素子Q1の制御端子は、i番目ゲート線(G_i)に接続されており、その入力端子は、j番目データ線(D_j)に接続されており、出力端子は、液晶容量(C_{LC})に接続されている。また、(i、j)画素の副スイッチング素子Q2の制御端子は、電圧線(GL)に接続されており、その入力端子は、(j-1)番目データ線(D_{j-1})に接続されており、出力端子は、液晶容量(C_{LC})に接続されている。したがって、副スイッチング素子(Q2)は、常にターンオフの状態を維持し、漏洩電流を流す。

【0024】

液晶容量(C_{LC})は、下部表示板100の画素電極190と、上部表示板200の共通

10

20

30

40

50

電極 270 を二つの端子とし、二つの電極 190、270 の間の液晶層 3 は誘電体として機能する。画素電極 190 は、二つのスイッチング素子 (Q1、Q2) に連結され、共通電極 270 は、上部表示板 200 の全面に形成され、共通電圧 (Vcom) の印加を受ける。図 2 とは異なって、共通電極 270 が下部表示板 100 に配設される場合もあり、この時には、二つの電極 190、270 がいずれも線形または棒形で形成される。

【0025】

液晶容量 (C_{LC}) の補助的な役割をする維持容量 (C_{ST}) は、下部表示板 100 に具備された別個の信号線 (図示せず) と画素電極 190 が絶縁体を介在して重畳してなり、この別個の信号線には、共通電圧 (Vcom) などの定められた電圧が印加される。しかし、維持容量 (C_{ST}) は、画素電極 190 が絶縁体を媒介としてすぐ上の前段ゲート線と重なって

10

【0026】

このように、画素電極 190 は、主スイッチング素子 Q1 及び副スイッチング素子 Q2 を通じて、ゲート線 (G_i) と電圧線 (GL) 及びデータ線 (D_{j-1} 、 D_j) に接続されており、図 3 に示すように、画素電極 190 と隣接する二つのデータ線 (D_{j-1} 、 D_j) の間には、寄生容量 (C_{DP1} 、 C_{DP2}) がそれぞれ形成される。前記寄生容量 CDP1、CDP2 の容量値が実質的に同じであり、主スイッチング素子 Q1 を通じて流れる漏洩電流が副スイッチング素子 Q2 を通じて流れる漏洩電流と実質的に同じになるように、主スイッチング素子 Q1 及び副スイッチング素子 Q2 を設計することが好ましい。

【0027】

平面的な配列からすれば、隣接する二つのゲート線 (G_1 - G_n) と隣接する二つのデータ線 (D_1 - D_m) に区画される一つの領域に一つの画素が割り当てられており、各画素には、主スイッチング素子 (Q1) 及び副スイッチング素子 (Q2) が配設されている。主スイッチング素子 (Q1) は、下側ゲート線に接続されており、副スイッチング素子 (Q2) は、電圧線 (GL) に接続されている。主スイッチング素子 (Q1) 及び副スイッチング素子 (Q2) は、互いに異なるデータ線に接続される。電圧線は、画素内の任意位置に配置でき、副スイッチング素子 (Q2) の位置は、電圧線の位置によって決められる。

20

【0028】

図 4 及び図 5 を参照して、本発明の一実施例による液晶表示装置における画素の副スイッチング素子及び維持容量の配置について詳細に説明する。

30

図 4 は、本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図の別の例であり、図 5 は、本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図の別の例である。

【0029】

図 4 及び図 5 に示される画素の構造は、維持容量を除いて、図 3 に示させる画素の構造と実質的に同じであり、詳細な説明は省略する。

図 4 に示すように、本発明の一実施例による液晶表示装置は、維持容量 (C_{ST}) を含む。維持容量 (C_{ST}) は、画素電極 190 と電圧線 (GL) の間に接続されており、電圧線 (GL) と画素電極 190 が絶縁体を介在して重畳してなる。電圧線 (GL) には、既に記載したように、スイッチング素子をターンオフするゲートオフ電圧が印加される。

40

【0030】

要するに、本実施例で電圧線 (GL) は、副スイッチング素子 Q2 にゲートオフ電圧を伝達する信号線として用いられる他、維持容量 (C_{ST}) の維持電極用配線、つまり維持電極線としても用いられる。これは、逆に言えば、通常、画素で用いられる維持電極線が副スイッチング素子 Q2 にゲートオフ電圧を伝達する信号線として利用できることを意味する。このようにすれば、別途の配線を加えることなく、電圧線 (GL) の周辺に副スイッチング素子 Q2 が形成できるので、画素の開口率は減少しない。

【0031】

一方、図 5 に示すように、本発明の一実施例による液晶表示装置は、維持容量 (C_{ST1} 、 C_{ST2}) 及び維持電極線 (SL) をさらに含む。維持容量 (C_{ST1}) は、電圧線 (GL) と画素電

50

極 190 の間に接続されており、維持容量 (C_{ST2}) は、維持電極線 (SL) と画素電極 190 の間に接続されている。維持容量 (C_{ST1}) は、電圧線 (GL) と画素電極 190 が絶縁体を介して重畳してなり、維持容量 (C_{ST2}) は、維持電極線 (SL) と画素電極 190 が絶縁体を介して重畳してなる。一つの画素の保持容量は、各維持容量 (C_{ST1} 、 C_{ST2}) 容量の和である。

【0032】

維持電極線 (SL) は、互いにほぼ平行であり、互いに連結されている。維持電極線 (SL) には、ゲートオフ電圧または共通電圧 (V_{com}) または前段ゲート信号のように、大概 1 フレームの 90% 以上の期間中に、電圧水準が一定に維持される信号が印加される。この時、二つの維持容量 ($CST1$ 、 $CST2$) は、その基準電圧が互いに異なっても、該当画素のデータ電圧をそれぞれ充電して維持する。 10

【0033】

図 5 に示す画素においても、図 4 に示す画素と同様に、電圧線 (GL) は、副スイッチング素子 Q2 にゲートオフ電圧を伝達する信号線及び維持電極線として共用される。したがって、前記例と同様に、別途の配線が増加しないため、画素の開口率は減少しない。

【0034】

以下、図 6 乃至図 8 B を参照して、本発明の実施例による液晶表示装置で画素の主スイッチング素子及び副スイッチング素子の配置に対して、より詳細に説明する。

図 6 は、本発明の一実施例によって列反転を実現する画素のスイッチング素子の配置を示す図であり、図 7 は、本発明の一実施例に従って 1×1 ドット反転を実現するとき、画素のスイッチング素子の配置を示す図であり、図 8 A 及び図 8 B は、各々本発明の一実施例に従って 2×1 ドット反転を実現するとき、画素のスイッチング素子の配置を示す図である。 20

【0035】

図 6 乃至図 8 B は、本発明の実施例による液晶表示装置で画素のスイッチング素子の配置、つまり x 字で表示した主スイッチング素子及び副スイッチング素子と、ゲート線 (G_1 - G_n)、電圧線 (GL) 及びデータ線 (D_1 - D_m) の連結関係を示している。下側ゲート線に連結された x 字は、主スイッチング素子 (Q1) を示し、上側電圧線 (GL) に連結された x 字は、副スイッチング素子 (Q2) を示す。

【0036】

図 6 乃至図 8 B に示される配置において、各画素の主スイッチング素子 (Q1) は、下側ゲート線 (G_1 - G_n) に接続され、副スイッチング素子 (Q2) は上側電圧線 (GL) に接続されている。各画素行の画素の主スイッチング素子 (Q1) 及び副スイッチング素子 (Q2) は、互いに異なる側のデータ線に接続されている。 30

【0037】

図 6 に示される配置において、主スイッチング素子 (Q1) はいずれも同一側のデータ線に接続され、副スイッチング素子 (Q2) もいずれも同一側のデータ線に接続されている。

【0038】

また、図 7 に示される配置において、主スイッチング素子 (Q1) と副スイッチング素子 (Q2) の位置は、画素行毎に変化する。即ち、隣接する画素行において、主スイッチング素子 (Q1) は、互いに異なる側のデータ線に交互に接続され、副スイッチング素子 (Q2) も互いに異なる側のデータ線に交互に接続されている。 40

【0039】

図 7 に示される 4 個の画素行のうち、最上側の画素行と第 3 の画素行の主スイッチング素子 (Q1) は、左側データ線に接続され、副スイッチング素子 (Q2) は、右側データ線に接続されている。これに対し、第 2 の画素行と第 4 の画素行の主スイッチング素子 (Q1) は、右側データ線に、副スイッチング素子 (Q2) は、左側データ線に接続されている。

【0040】

図 8 A 及び図 8 B に示される配置において、主スイッチング素子 (Q1) と副スイッチング素子 (Q2) の位置が二つの画素行毎に変化する。要するに、連続する二つの画素行 (以下、画素行群と言う) 内の主スイッチング素子 (Q1) は、いずれも同一側のデータ線に接続され、副スイッチング素子 (Q2) も、いずれも同一側のデータ線に接続されている。隣接する画素行群の主及び副スイッチング素子 (Q1、Q2) は、互いに異なる側のデータ線に接続されている。但し、液晶表示板組立体 (図 1 の 300) の最上部、または最下部に位置する画素行は、それ自体が一つの画素行群となり得る。

【0041】

図 8 A に示される 4 個の画素行のうち、第 1 の画素行群、即ち上側の二つの画素行の主スイッチング素子 (Q1) は、いずれも左側データ線に接続され、副スイッチング素子 (Q2) は、いずれも右側データ線に接続されている。これに対し、第 2 の画素行群、即ち、下側の二つの画素行の主スイッチング素子 (Q1) は、右側データ線に接続され、副スイッチング素子 (Q2) は、左側データ線に接続されている。

10

【0042】

図 8 B に位置する 4 個の画素行のうち、第 1 の画素行群、即ち最上部の画素行の主スイッチング素子 (Q1) は、左側データ線に、副スイッチング素子 (Q2) は右側データ線に接続されている。第 2 の画素行群、即ち第 2 の画素行、第 3 の画素行の主スイッチング素子 (Q1) は、右側データ線に、副スイッチング素子 (Q2) は、左側データ線に接続され、最後の画素行群、即ち、最後の画素行の主スイッチング素子 (Q1) は、左側データ線に、副スイッチング素子 (Q2) は、右側データ線に接続されている。

20

【0043】

図 7 乃至図 8 B に示される主及び副スイッチング素子 (Q1、Q2) の配置において、少なくとも一つの画素行を有する各画素行群内で、主スイッチング素子 (Q1) はいずれも同一側のデータ線に接続され、副スイッチング素子 (Q2) もいずれも同一側のデータ線に接続されており、隣接する二つの画素行群の主スイッチング素子 (Q1) は、互いに逆であり、副スイッチング素子 (Q2) も互いに逆である。

【0044】

一方、色表示を実現するために、各画素が三原色のうちの一つを固有に表示 (空間分割) したり、各画素が時間によって交互に三原色を表示 (時間分割) し、これらの三原色の空間的、時間的な和によって所望の色が認識できる。図 2 は、空間分割の一例であって、各画素が画素電極 190 に対応する領域に赤色、緑色、または青色のカラーフィルター 230 を具備されている。図 2 とは異なって、カラーフィルター 230 は、下部表示板 100 の画素電極 190 の上または下に形成することもできる。

30

【0045】

図 6 乃至図 8 B は、カラーフィルター 230 が、行方向には赤色、緑色、青色の順に配列され、各画素列は、一つの色のカラーフィルター 230 のみを含むストライプ (stripe) 配列を有する。

【0046】

液晶表示板組立体 300 の二つの表示板 100、200 のうちの少なくとも一つの外側面には、光を偏光する偏光子 (図示せず) が形成されている。

40

階調電圧生成部 800 は、画素の透過率と関連する二組の複数階調電圧を生成する。二組のうち一組は、共通電圧 (Vcom) に対してプラス値を有し、もう一組はマイナス値を有する。

【0047】

ゲート駆動部 400 は、液晶表示板組立体 300 のゲート線 (G_1 - G_n) に接続され、外部からのゲートオン電圧 (V_{on}) とゲートオフ電圧 (V_{off}) の組み合わせからなるゲート信号をゲート線 (G_1 - G_n) に印加し、通常、複数の集積回路からなる。

【0048】

データ駆動部 500 は、液晶表示板組立体 300 のデータ線 (D_1 - D_m) に接続され、階調電圧生成部 800 からの階調電圧を選択して、データ信号として画素に印加し、通常、

50

複数の集積回路からなる。

【0049】

複数のゲート駆動集積回路またはデータ駆動集積回路は、TCP (tape carrier package) (図示せず) に実装して、TCPを液晶表示板組立体300に付着することもでき、TCPを使用せずにガラス基板上にこれらの集積回路を直接付着することもできる (chip on glass: COG実装方式)。更に、これらの集積回路のような機能をする回路を画素の薄膜トランジスタと共に液晶表示板組立体300に直接形成することもできる。

【0050】

信号制御部600は、ゲート駆動部400及びデータ駆動部500などの動作を制御する制御信号を生成し、各該当制御信号をゲート駆動部400及びデータ駆動部500に提供する。 10

【0051】

以下、液晶表示装置の表示動作について詳細に説明する。

信号制御部600は、外部のグラフィック制御装置 (図示せず) からRGB映像信号 (R、G、B) 及びその表示を制御する入力制御信号、例えば垂直同期信号 (Vsync) と水平同期信号 (Hsync)、メインクロック (MCLK)、データイネーブル信号 (DE) などの提供を受ける。信号制御部600は、入力映像信号 (R、G、B) と入力制御信号に基づいて、映像信号 (R、G、B) を液晶表示板組立体300の動作条件に合わせて適切に処理し、ゲート制御信号 (CONT1) 及びデータ制御信号 (CONT2) などを生成した後、ゲート制御信号 (CONT1) をゲート駆動部400に送り、データ制御信号 (CONT2) 及び処理した映像信号 (DAT) はデータ駆動部500に送る。 20

【0052】

ゲート制御信号 (CONT1) は、ゲートオン電圧 (Von) の出力開始を指示する垂直同期開始信号 (STV) 及びゲートオン電圧 (Von) の出力を制御する少なくとも一つのクロック信号などを含む。

【0053】

データ制御信号 (CONT2) は、映像データ (DAT) の伝送開始を知らせる水平同期開始信号 (STH) と、データ線 (D_1 - D_m) に該当データ電圧の印加を指示するロード信号 (LOAD)、共通電圧 (Vcom) に対するデータ電圧の極性 (以下、共通電圧に対するデータ電圧の極性を略して、データ電圧の極性と言う) を反転させる反転信号 (RVS) 及びデータクロック信号 (HCLK) などを含む。 30

【0054】

データ駆動部500は、信号制御部600からのデータ制御信号 (CONT2) によって一つの行の画素に対応する映像データ (DAT) を順次に受信しシフトさせ、階調電圧生成部800からの階調電圧のうちの各映像データ (DAT) に対応する階調電圧を選択することによって、映像データ (DAT) を該当データ電圧に変換し、これを該当データ線 (D_1 - D_m) に印加する。

【0055】

ゲート駆動部400は、信号制御部600からのゲート制御信号 (CONT1) によってゲートオン電圧 (Von) をゲート線 (G_1 - G_n) に印加し、このゲート線 (G_1 - G_n) に接続された主スイッチング素子 (Q1) をターンオンさせ、これにより、データ線 (D_1 - D_m) に印加されたデータ電圧がターンオンした主スイッチング素子 (Q1) を通じて該当する画素に印加される。 40

【0056】

画素に印加されたデータ電圧と共通電圧 (Vcom) の差は、液晶容量 (C_{LC}) の充電電圧、即ち画素電圧として示される。液晶分子は、画素電圧の大きさに従ってその配列が異なり、これにより、液晶層3を通過する光の偏光が変化する。このような偏光の変化は、表示板100、200に付着された偏光子 (図示せず) によって光透過率の変化として現れる。

【0057】

データ駆動部 500 及びゲート駆動部 400 は、1 水平周期（または 1 H）（水平同期信号（Hsync）、データイネーブル信号（DE）、ゲートクロック（CPV）の一周期）で次の画素行の画素に対して同じ動作を繰り返す。このような方法で、1 フレーム期間中に全てのゲート線（ G_1 - G_n ）に対して順次にゲートオン電圧（ V_{on} ）を印加し、全ての画素にデータ電圧を印加する。1 フレームが終了すれば、次のフレームが始まり、各画素に印加されるデータ電圧の極性が直前フレームでの極性と逆になるように、データ駆動部 500 に印加される反転信号（RVS）の状態が制御される（フレーム反転）。

【0058】

以下、図 9 を参照して本発明の一実施例による液晶表示装置の予備充電動作について詳細に説明する。

10

図 9 は、本発明の一実施例によって予備充電を行うためのゲート信号を示したタイミング図である。

【0059】

図 9 に示すように、各ゲート信号（ g_1 - g_n ）のゲートオン電圧（ V_{on} ）は、予備充電ゲートオン電圧（ $P1$ ）と正常ゲートオン電圧（ $P2$ ）とを含む。正常ゲートオン電圧（ $P2$ ）は、予備充電ゲートオン電圧（ $P1$ ）が出力された後、定められた水平周期（ xH ）、例えば 2 H や、決められたゲート線の個数、例えば一つのゲート線分だけ差を置いて出力される。一つの画素に連結されているデータ線は、1 フレーム期間中に同一極性のデータ電圧を伝達するので、予備充電ゲートオン電圧（ $P1$ ）と正常充電ゲートオン電圧（ $P2$ ）の出力間隔は任意に設定できる。勿論、予備充電ゲートオン電圧（ $P1$ ）と正常充電ゲートオン電圧（ $P2$ ）は、出力間隔なく継続的に出力されることもできる。

20

【0060】

第 1 のゲート線（ G_1 ）から最後のゲート線（ G_n ）まで順次に予備充電ゲートオン電圧（ $P1$ ）が該当ゲート線の主スイッチング素子（ $Q1$ ）に印加される。すると、主スイッチング素子（ $Q1$ ）がターンオンされ、該当画素は、直前フレームでの極性と逆であるデータ電圧の伝達を受けて予備充電される。これと並行して、所定の水平周期（ xH ）の経過後に、正常充電ゲートオン電圧（ $P2$ ）も順次に該当ゲート線の主スイッチング素子（ $Q1$ ）に印加される。すると、再び主スイッチング素子（ $Q1$ ）がターンオンされ、該当画素は、ターンオンになった主スイッチング素子（ $Q1$ ）を通じて自分のデータ電圧の印加を受ける。

30

【0061】

このように、フレーム反転の際に、自身のデータ電圧に充電される前に、現在フレームの極性と同一なデータ電圧に予備充電を行うことによって、自身のデータ電圧を 1 H の間に十分に充電することができる。このような予備充電を通じて、主スイッチング素子（ $Q1$ ）の駆動能力を補完することができる。

【0062】

一方、フレーム反転の他にも、データ駆動部 500 は、1 フレーム内で隣り合うデータ線（ D_1 - D_m ）にのって下がるデータ電圧の極性を反転させ、これにより、データ電圧の印加を受けた画素電圧の極性も変化する。ところが、図 6 乃至図 8 B に示すように、画素とデータ線（ D_1 - D_m ）の接続が様々であるため、データ駆動部 500 における極性反転パターンと、液晶表示板組立体 300 の画面に示される画素電圧の極性反転パターンが異なる。以下で、データ駆動部 500 における反転を駆動部反転（driver inversion）と言い、画面に示される反転を見掛け反転（apparent inversion）と言う。

40

【0063】

以下、本発明の実施例による反転形態に対して、図 6 乃至図 8 B を参照して説明する。

図 6 乃至図 8 B で、駆動部反転は列反転であって、一つのデータ線に流れるデータ電圧は常に同一極性であり、隣接する二つのデータ線に流れるデータ電圧は反対極性である。

【0064】

図 6 のように、主スイッチング素子（ $Q1$ ）の位置がいずれも同じで、一つのデータ線に沿って配置された画素の極性は全て同一であるので、見掛け反転が列反転になる。図 7

50

のように、主スイッチング素子(Q1)の位置が画素行毎に変化するため、見掛け反転が1×1ドット反転になる。これに対し、図8A及び図8Bのように、主スイッチング素子(Q1)の位置が二つの画素行毎に変化するため、見掛け反転が2×1ドット反転になる。これを拡張して、主スイッチング素子(Q1)の位置がN画素行毎に変化すれば、見掛け反転がN×1ドット反転になる。

【0065】

前記のように、一つの画素に対角線に対向するように二つのスイッチング素子(Q1、Q2)を配置した液晶表示装置に適用すれば、垂直クロストークの影響を著しく低減することができる。以下、これについて詳細に説明する。

【0066】

一般に、垂直クロストークは、画素電極と隣接するデータ線間に発生する寄生容量や、画素のスイッチング素子をターンオフした後に発生する漏洩電流の影響で画素電極の電圧が変化することによって発生するものと知られている。

【0067】

図3を参照して、画素電極とデータ線間の寄生容量による画素電極の電圧変化量についてより詳細に説明する。

既に説明したように、画素電極190は、主スイッチング素子(Q1)及び副スイッチング素子(Q2)を通じて、ゲート線(G_i)及び電圧線(GL)とデータ線(D_{j-1}、D_j)に接続されている。画素電極190と隣接する二つのデータ線(D_{j-1}、D_j)の間には、寄生容量(C_{DP1}、C_{DP2})がそれぞれ形成されている。ここで、容量と容量値を同じ図面符号で示す。

【0068】

画素電極190とデータ線(D_{j-1}、D_j)間の寄生容量(C_{DP1}、C_{DP2})による画素電極190の電圧変化量(ΔV)は、次の式の通りである。

【0069】

【数1】

$$\Delta V = \frac{C_{DP1}(V_1 - V_1') + C_{DP2}(V_2 - V_2')}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}$$

V₁は、画素電極190に電圧が充電されるとき、データ線(D_{j-1})に印加されるデータ電圧であり、V₂は、画素電極190に電圧が充電されるとき、データ線(D_j)に印加されるデータ電圧であり、V₁'は、画素電極190に電圧が充電された後にデータ線(D_{j-1})に流れるデータ電圧であり、V₂'は、画素電極190に電圧が充電された後にデータ線(D_j)に流れるデータ電圧である。また、C_{GS}は、主及び副スイッチング素子(Q1、Q2)のゲート-ソース間の寄生容量であり、C_{DP1}はデータ線(D_{j-1})と画素電極190間の寄生容量であり、C_{DP2}は、画素電極190と隣接するデータ線(D_j)間の寄生容量である。C_{LC}は、液晶容量の容量であり、C_{ST}は、維持容量の容量である。

【0070】

列反転を考慮し、隣接する二つのデータ線(D_{j-1}、D_j)に流れるデータ電圧が同一階調を示す場合、(V₂-V_{com}) = -(V₁-V_{com})であり、(V₂'-V_{com}) = -(V₁'-V_{com})であるので、(V₂-V₂') = -(V₁-V₁')である。したがって、数式1は、以下の数式2で簡単に表示できる。

【0071】

10

20

30

40

【数 2】

$$\Delta V = \frac{\Delta C_{DP}(V_1 - V_1')}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}$$

ここで、 $C_{DP} = C_{DP1} - C_{DP2}$ である。

【0072】

一方、漏洩電流による画素電極 190 の電圧変化量 (ΔV) は、以下の数式で求められる。

【0073】

【数 3】

$$\Delta V = \frac{(I_{off1} - I_{off2})it}{C_{LC} + C_{ST+C_{GS}} + C_{DP1} + C_{DP2}}$$

ここで、 t は、画素電極 190 に充電された電圧及び他のデータ電圧がデータ線 (D_j) に印加される時間であり、 I_{off1} は、画素電極 190 とデータ線 (D_{j-1}) 間の漏洩電流 (副スイッチング素子を通じて流れる漏洩電流) であり、 I_{off2} は、画素電極 190 とデータ線 (D_j) 間の漏洩電流 (主スイッチング素子を通じて流れる漏洩電流) であって、これらの漏洩電流 (I_{off1} 、 I_{off2}) は、画素電極 190 の電圧とデータ線 (D_{j-1} 、 D_j) の電圧の差の極性に従ってプラス値やマイナスの値を有する。

【0074】

図 3 に示すように、本発明の実施例によって一つの画素に同一構造のスイッチング素子 ($Q1$ 、 $Q2$) が対角線方向に対向するように配置され、隣接する二つのデータ線 (D_{j-1} 、 D_j) から見た画素電極 190 の幾何学的な構造はほぼ同様である。したがって、画素電極 190 とそれに隣接する二つのデータ線 (D_{j-1} 、 D_j) の間に形成された寄生容量 (C_{DP1} 、 C_{DP2}) が実質的に同じであるため、二つの寄生容量 (C_{DP1} 、 C_{DP2}) 間の容量差による電圧変化はほとんど発生しない。

【0075】

また、主及び副スイッチング素子 ($Q1$ 、 $Q2$) が反対極性のデータ電圧が印加されるデータ線に接続されているので、副スイッチング素子 ($Q2$) を通じて流入する漏洩電流 (I_{off1}) は、主スイッチング素子 ($Q1$) を通じて出て行き、これに対し、主スイッチング素子 ($Q1$) を通じて流入する漏洩電流 (I_{off2}) は、副スイッチング素子 ($Q2$) を通じて出て行く。この時、主及び副スイッチング素子 ($Q1$ 、 $Q2$) の構造が同じであるので、二つの漏洩電流 (I_{off1} 、 I_{off2}) の大きさもほぼ類似しており、 $I_{off1} - I_{off2} = 0$ である。したがって、画素電極 190 の電圧変化量 (ΔV) が大きく減少し、これにより、垂直クロストークの影響が著しく低減する。

【0076】

また、図 7 乃至図 8 B のように、見掛け反転がドット反転になれば、既に説明したように、一つの画素に二つのスイッチング素子 ($Q1$ 、 $Q2$) を配置して、垂直クロストークの影響を低減できる他、画素電圧が正極性である時と負極性である時にキックバック電圧によって発生する輝度差が分散され、縦線紋現象が減少する。なお、主スイッチング素子 ($Q1$) の位置が画素行群単位で変化するので、画像の境界部を除いて、1 フレームのうちの 1/2 フレーム期間中、隣接するデータ線間には極性は逆であるが、ほぼ類似する値を有するデータ電圧が印加される可能性が極めて高い。このため、画素電極 190 の電圧変化量 (ΔV) を大きく減少させ、垂直クロストークの影響を一層低減できる。

【0077】

以下、本発明の一実施例による液晶表示装置において、ゲートオフ電圧によって発生す

10

20

30

40

50

る垂直クロストークを実験した結果について、図10を参照して説明する。

図10は、本発明の一実施例による液晶表示装置及び従来の液晶表示装置におけるゲートオフ電圧による垂直クロストークを示すグラフである。

【0078】

図10の曲線1は、本発明の一実施例による液晶表示装置における垂直クロストークを示しており、曲線2は、従来の一つのスイッチング素子を有する液晶表示装置における垂直クロストークを示す。

【0079】

各液晶表示装置の画面中央に四角形の黒色パターンを表示し、残りの全体画面に灰色階調を表示した後、垂直クロストークの影響を受ける位置で輝度を測定した。また、この輝度と正常な灰色階調が表示される部分での輝度の比を求め、これを百分率で計算して垂直クロストークとして示した。

10

【0080】

前記実験は、 $-2.0V \sim -2V$ の範囲でゲートオフ電圧に変化を与えてスイッチング素子に印加して実施した。

本発明の一つの実施例による液晶表示装置において、図10の曲線1のように、ゲートオフ電圧が変化してもクロストークは2%水準で一定である。これに対し、従来の液晶表示装置では、図10の曲線2のように、ゲートオフ電圧が変化することによってクロストークが急激に増加した。ここで、クロストークが増加するという意味は、クロストークが0%から遠くなることを意味し、クロストークによる影響で輝度が著しく変化することを

20

【0081】

スイッチング素子の漏洩電流は、ゲートオフ電圧によって変化し、ほぼ $-7V$ で最も小さい値を有する。結局、漏洩電流が大きくなると、従来の液晶表示装置では、垂直クロストークが急激に増加するのに対し、本発明の実施例による液晶表示装置では、漏洩電流の影響をほとんど受けない。

【0082】

以上のように、画素に主及び副スイッチング素子を互いに異なるデータ線に接続し、列反転駆動を行う場合、垂直クロストークの発生が著しく低減し、液晶表示装置の画質が向上する。

30

【0083】

また、隣接する画素行群の間に主及び副スイッチング素子が接続されたデータ線の位置を変更すれば、駆動部反転は、列反転方式であっても見掛け反転は $N \times 1$ ドット反転となり得る。したがって、データ駆動部から列反転方式でデータ電圧の極性が決定され印加されるので、データ線の材料選択の幅が広くなり、製造工程の単純化が容易で、見掛け反転がドット反転であるので、垂直クロストークを低減させ、画質が向上する。

【0084】

更に、副スイッチング素子の制御端子にゲートオフ電圧を伝達する電圧線を接続することによってフレーム反転を行う際に、自身のデータ電圧に充電される前に、現在フレームでの極性と同一のデータ電圧に予備充電を行うことができる。したがって、自身のデータ電圧を1Hの間に十分に充電することができ、その結果、主スイッチング素子の駆動能力を補完することができる。

40

【0085】

また、電圧線を維持容量用維持電極線として共用することで、画素の開口率の低下を防止することができる。

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されるものでなく、特許請求の範囲で定義している本発明の基本概念を利用した当業者による様々な変形及び改良形態もまた本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0086】

50

【図 1】本発明の一実施例による液晶表示装置のブロック図である。

【図 2】本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図の一例である。

【図 3】本発明の一実施例による画素電極の電圧変化量を説明するための画素電極及び寄生容量の等価回路図である。

【図 4】本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図の別の例である。

【図 5】本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図の別の例である。

【図 6】本発明の一実施例によって列反転を実現する画素のスイッチング素子の配置を示す図である。 10

【図 7】本発明の一実施例によって 1 × 1 ドット反転を実現するとき、画素のスイッチング素子の配置を示すものである。

【図 8 A】本発明の一実施例によって 2 × 1 ドット反転を実現するとき、画素のスイッチング素子の配置を示すものである。

【図 8 B】本発明の一実施例によって 2 × 1 ドット反転を実現するとき、画素のスイッチング素子の配置を示すものである。

【図 9】本発明の一実施例によって予備充電を行うためのゲート信号を示すタイミング図である。

【図 10】本発明の一実施例による液晶表示装置及び従来の液晶表示装置において、ゲートオフ電圧による垂直クロストークを示すグラフである。 20

【符号の説明】

【 0 0 8 7 】

3 液晶層

1 0 0、2 0 0 表示板

1 9 0 画素電極

2 3 0 カラーフィルター

2 7 0 共通電極

3 0 0 液晶表示板組立体

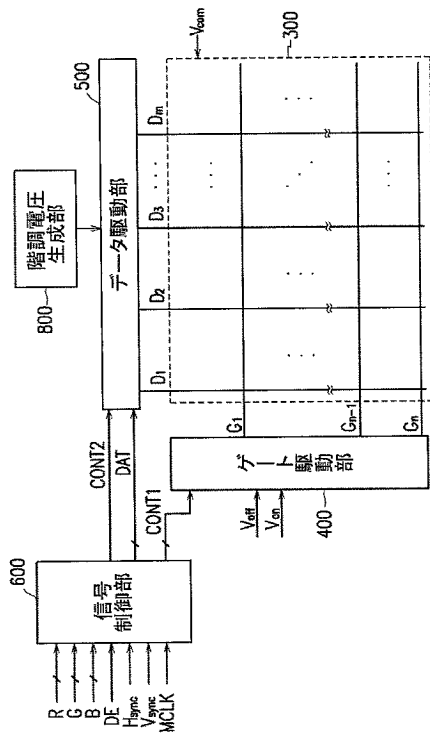
4 0 0 ゲート駆動部

5 0 0 データ駆動部

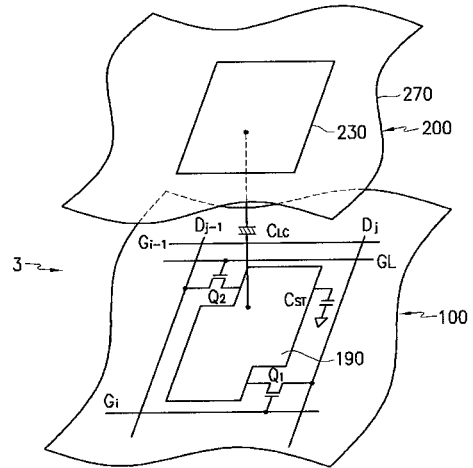
6 0 0 信号制御部

8 0 0 階調電圧生成部

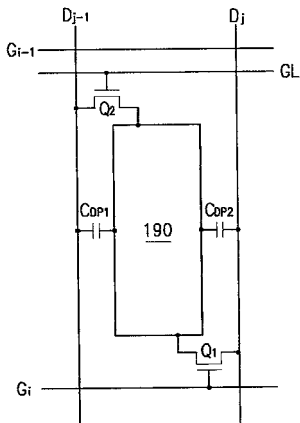
【 図 1 】



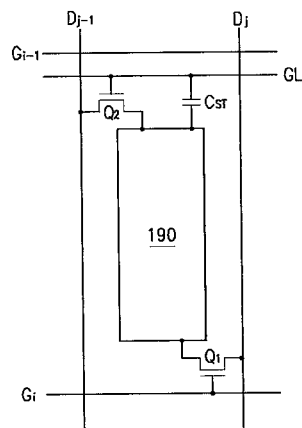
【 図 2 】



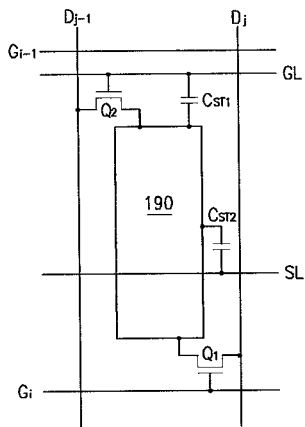
【 図 3 】



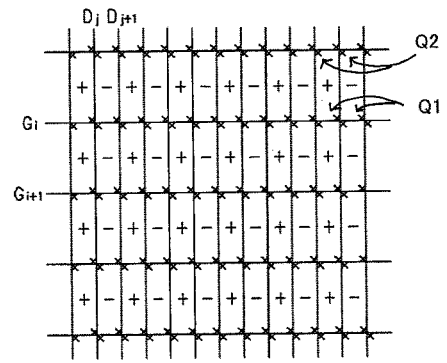
【 図 4 】



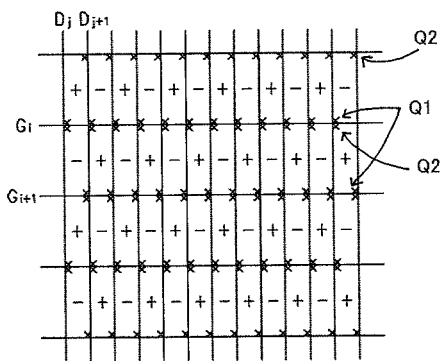
【 図 5 】



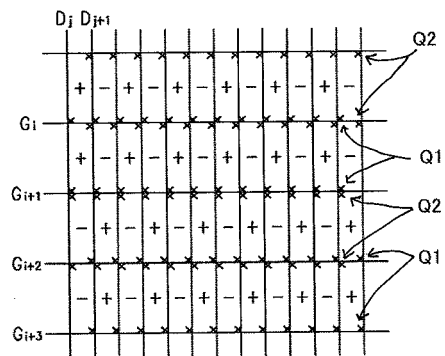
【 図 6 】



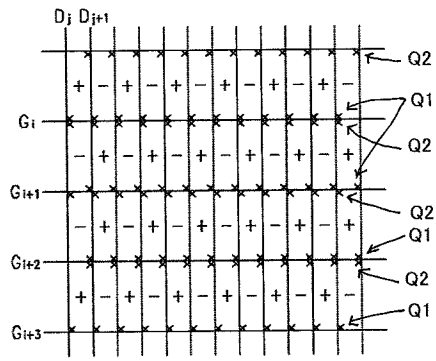
【 図 7 】



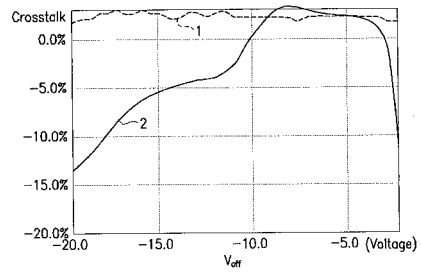
【 図 8 A 】



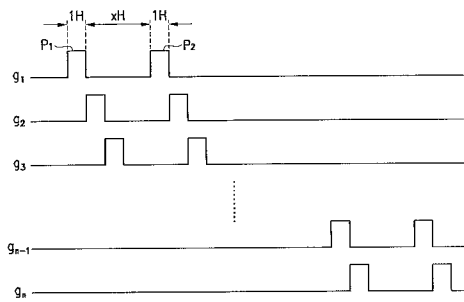
【 図 8 B 】



【 図 1 0 】



【 図 9 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 1 B

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/36

(72)発明者 李 白 雲

大韓民国京畿道龍仁市新鳳洞新エルジ1次ビレッジ104棟902号

Fターム(参考) 2H092 GA51 GA59 GA60 JA24 JB42 JB69 NA01 PA06
 2H093 NA16 NA32 NA33 NC34 NC35 NC40 ND10 ND15 NE03
 5C006 AA16 AC11 AC21 AC27 AC28 AF42 AF43 AF44 AF46 AF50
 AF51 AF53 AF71 BB16 BC03 BC06 BC11 BC20 BF14 BF24
 BF43 FA22 FA23 FA34 FA37
 5C080 AA10 BB05 DD05 DD06 DD10 DD28 DD29 EE29 FF11 JJ02
 JJ04 JJ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006085131A	公开(公告)日	2006-03-30
申请号	JP2005051749	申请日	2005-02-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李白雲		
发明人	李白雲		
IPC分类号	G02F1/1368 G02F1/133 G02F1/1343 G09G3/20 G09G3/36		
CPC分类号	G09G3/3648 G09G3/3614 G09G2300/0809 G09G2310/0251 G09G2320/0209		
FI分类号	G02F1/1368 G02F1/133.550 G02F1/1343 G09G3/20.611.D G09G3/20.611.E G09G3/20.621.B G09G3/20.624.B G09G3/36		
F-TERM分类号	2H092/GA51 2H092/GA59 2H092/GA60 2H092/JA24 2H092/JB42 2H092/JB69 2H092/NA01 2H092/PA06 2H093/NA16 2H093/NA32 2H093/NA33 2H093/NC34 2H093/NC35 2H093/NC40 2H093/ND10 2H093/ND15 2H093/NE03 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF46 5C006/AF50 5C006/AF51 5C006/AF53 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BC20 5C006/BF14 5C006/BF24 5C006/BF43 5C006/FA22 5C006/FA23 5C006/FA34 5C006/FA37 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/DD10 5C080/DD28 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H192/AA24 2H192/CB12 2H192/DA02 2H192/DA12 2H192/DA65 2H192/DA74 2H192/EA43 2H192/GD61 2H192/JA02 2H193/ZA04 2H193/ZA19 2H193/ZC02 2H193/ZC07 2H193/ZC13 2H193/ZC14 2H193/ZC15 2H193/ZP03		
优先权	1020040074595 2004-09-17 KR		
外部链接	Espacenet		

摘要(译)

液晶显示装置的图像质量得到改善。另外，提供了一种具有列反转和点反转的优点的液晶显示装置。本发明的装置包括以矩阵布置的多个像素，每个像素包括第一开关元件，第二开关元件以及连接到第一和第二开关元件的像素电极。像素行，连接到第一开关元件并传输用于导通第一开关元件的栅极导通电压的多条栅极线以及连接到第一和第二开关元件并传输数据电压的多条数据线。此时，每个像素的第一开关元件和第二开关元件连接到不同的数据线，并且第二开关元件保持断开状态。[选择图]图2

