

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-532590
(P2005-532590A)

(43) 公表日 平成17年10月27日(2005.10.27)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/36	G09G 3/36	2H093
G02F 1/133	G02F 1/133 550	5C006
G09G 3/20	G02F 1/133 570	5C080
	G02F 1/133 575	
	G09G 3/20 621F	

審査請求 有 予備審査請求 有 (全 17 頁) 最終頁に続く

(21) 出願番号	特願2004-519312 (P2004-519312)	(71) 出願人	503447036 サムスン エレクトロニクス カンパニー リミテッド 大韓民国キョンギド、スウォンシ、ヨ ントンク、マエタンードン 416
(86) (22) 出願日	平成14年9月17日 (2002.9.17)	(74) 代理人	100094145 弁理士 小野 由己男
(85) 翻訳文提出日	平成17年1月4日 (2005.1.4)	(74) 代理人	100106367 弁理士 稲積 朋子
(86) 国際出願番号	PCT/KR2002/001743	(72) 発明者	ソン, ジャンクン 大韓民国, 137-778 ソウル, ソチ ョーク, ソチョ 4ードン, サミク アパ ート 5-201
(87) 国際公開番号	W02004/006008		
(87) 国際公開日	平成16年1月15日 (2004.1.15)		
(31) 優先権主張番号	2002/38920		
(32) 優先日	平成14年7月5日 (2002.7.5)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

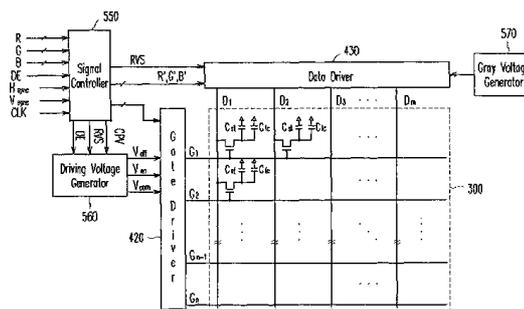
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】 全画素のデータ信号の印加時間を均一にし、画質を改善する液晶情事装置の提供。

【解決手段】

行列状に配列された複数の画素を含む液晶表示板アセンブリと、液晶表示板アセンブリにゲート電圧を印加し前記画素にデータ信号を印加させるゲート駆動部と、階調信号に該当する階調電圧を選択して前記データ信号として前記画素に印加するデータ駆動部と、前記階調信号と前記階調信号を制御する制御信号を前記ゲート駆動部及びデータ駆動部に供給する信号制御部と、を含む液晶表示装置を提供する。前記データ信号はノーマルデータ信号及びブラックデータ信号を含み、前記データ駆動部は、前記信号制御部の制御に従って前記画素に対し前記ノーマルデータ信号と前記ブラックデータ信号とを交互に印加し、隣接するフレームにおける前記ノーマルデータの走査方向が互いに逆である。従って、全ての画素のノーマルデータ保持時間とブラックデータ保持時間とがそれぞれ一定になるので、液晶パネル全体の画質状態が均一となり、画質が改善される。



【特許請求の範囲】

【請求項 1】

行列状に配列された複数の画素を含む液晶表示板アセンブリと、
前記画素にゲート信号を印加するゲート駆動部と、
階調信号に該当する階調信号を選択して、前記データ信号として前記画素に印加するデータ駆動部と、
前記階調信号及び前記階調信号を制御する制御信号を前記ゲート駆動部及びデータ駆動部に供給する信号制御部と、
を含み、
前記データ信号はノーマルデータ信号とブラックデータ信号とを含み、
前記データ駆動部は、前記信号制御部の制御に従って前記画素に対し前記ノーマルデータ信号と前記ブラックデータ信号とを交互に印加し、隣接するフレームにおける前記ノーマルデータの走査方向が互いに逆であることを特徴とする、液晶表示装置。

10

【請求項 2】

前記ブラックデータ信号は同時に印加されることを特徴とする、請求項 1 に記載の液晶表示装置。

【請求項 3】

複数のゲート線及び複数のデータ線に各々連結されたスイッチング素子と、行列状に配列された複数の画素を各々具備する複数の走査領域と、を含む液晶表示板アセンブリと、
前記ゲート線に前記スイッチング素子をオンさせる電圧を印加するゲート駆動部と、
階調信号に該当する階調電圧を選択して、前記データ線を通じて前記データ信号として前記画素に前記階調電圧を印加するデータ駆動部と、
前記階調信号及び前記階調信号を制御する制御信号を前記ゲート駆動部及びデータ駆動部に供給する信号制御部と、

20

を含み、
前記ゲート駆動部は複数のゲート駆動装置を含み、
前記各ゲート駆動装置は前記複数のゲート線に連結され、
互いに異なる走査領域の画素は、前記ゲート線を通じて互いに異なるゲート駆動装置に連結され、

30

前記データ信号は、ノーマルデータ信号とブラックデータ信号とを含み、
前記各走査領域には前記ノーマルデータ信号と前記ブラックデータ信号とが交互に印加され、前記複数の走査領域のいずれか一つの領域に対する前記ノーマルデータ信号の印加が完了すれば、前記いずれか一つの走査領域を除いた残りの走査領域のいずれか一つに前記ブラックデータ信号が印加され、

1 フレーム期間中に前記複数の走査領域に対する走査動作が完了すれば、次のフレーム期間中に前記複数の走査領域内における走査方向は直前フレームの走査方向と互いに逆であることを特徴とする、液晶表示装置。

【請求項 4】

前記ブラックデータ信号は、一つの走査領域の全画素に対して同時に印加されることを特徴とする、請求項 3 に記載の液晶表示装置。

40

【請求項 5】

前記複数の走査領域のいずれか一つの走査領域を走査する間に、少なくとも一つ以上の走査領域では前の段階で印加された前記ブラックデータ信号が印加された状態を保持することを特徴とする、請求項 3 に記載の液晶表示装置。

【請求項 6】

隣接するフレームでは、前記ノーマルデータ信号の極性は互いに逆であることを特徴とする、請求項 1 または請求項 3 に記載の液晶表示装置。

【請求項 7】

前記液晶表示装置は O C B モードであることを特徴とする、請求項 1 または請求項 3 に記載の液晶表示装置。

50

【請求項 8】

行列状に配列され液晶物質で満たされた液晶キャパシタを各々有する複数の画素を具備する液晶表示装置駆動方法であって、

前記複数の画素に対して第 1 方向にノーマルデータ電圧を印加する第 1 データ電圧印加段階と、

前記複数の画素に対してブラックデータ電圧を印加する第 2 データ電圧印加段階と、

前記複数の画素に対して第 2 方向に前記ノーマルデータ電圧を印加する第 3 データ電圧印加段階と、

前記複数の画素に対してブラックデータ電圧を印加する第 4 データ電圧印加段階と、

を含むことを特徴とする、液晶表示装置駆動方法。

10

【請求項 9】

前記第 1 データ電圧印加段階で印加されるノーマルデータ電圧と、前記第 3 データ電圧印加段階で印加されるノーマルデータ電圧の極性は、互いに逆であることを特徴とする、請求項 8 に記載の液晶表示装置駆動方法。

【請求項 10】

前記第 2 データ電圧印加段階で印加されるブラックデータ電圧と、前記第 4 データ電圧印加段階で印加されるブラックデータ電圧の極性は、互いに逆であることを特徴とする、請求項 8 に記載の液晶表示装置駆動方法。

【請求項 11】

行列状に配列され液晶物質で満たされた液晶キャパシタを各々有する複数の画素及び前記画素を含む複数の領域を有する液晶表示装置駆動方法であって、

前記複数の領域のうちの第 1 領域に対して、第 1 方向にノーマルデータ電圧を印加する第 1 データ電圧印加段階と、

前記第 1 領域の次の第 2 領域にブラックデータ電圧を印加する第 2 データ電圧印加段階と、

前記第 2 領域に対して、第 1 方向にノーマルデータ電圧を印加する第 3 データ電圧印加段階と、

前記第 1 データ電圧印加段階乃至第 3 データ電圧印加段階を全ての領域に対して繰り返す第 1 反復段階と、

前記第 1 領域に対して、第 2 方向に前記ノーマルデータ電圧を印加する第 4 データ電圧印加段階と、

前記第 2 領域にブラックデータ電圧を印加する第 5 データ電圧印加段階と、

前記第 2 領域に対して、前記第 2 方向に前記ノーマルデータ電圧を印加する第 6 データ電圧印加段階と、

前記第 4 データ電圧印加段階乃至第 6 データ電圧印加段階を全ての領域に対して繰り返す第 2 反復段階と、

を含むことを特徴とする、液晶表示装置駆動方法。

20

30

【請求項 12】

前記第 1 方向は前記第 2 方向と互いに逆であることを特徴とする、請求項 8 または請求項 11 に記載の液晶表示装置駆動方法。

40

【請求項 13】

複数の画素を含み、

前記複数の画素にはノーマルデータ信号とブラックデータ信号とが交互に印加され、

各画素に対し、隣接する二つのフレームのノーマルデータ保持時間の平均値が一定であることを特徴とする、液晶表示装置。

【請求項 14】

隣接する二つのフレームの走査方向が互いに逆であることを特徴とする、液晶表示装置

。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

一般的な液晶表示装置は、二つの表示板とその間に介在している誘電率異方性を有する液晶層を含む。液晶層に電界を印加し、この電界の強度を調節して液晶層を通過する光の透過率を調節することによって所望の画像を得る。このような液晶表示装置は、携帯が便利な平板表示装置（FPD）の代表的なものであって、この中でも薄膜トランジスタ（TFT）をスイッチング素子に用いる薄膜トランジスタ液晶表示装置（TFT-LCD）が

10

【0003】

このような薄膜トランジスタ液晶表示装置では、液晶分子自体の応答速度が遅いために画質が不鮮明でぼやけてしまう現象が生じる。この問題を解決するために、短時間でブラック画面を挿入するインパルス駆動方式が開発された。

【0004】

インパルス駆動方式には、一定の周期でバックライトを点滅させて画面全体をブラックにする方式と、一定の周期でブラックデータ信号を画素に印加する方式と、がある。しかし、前記のような方式は、バックライトや液晶の応答速度が遅いために、画面の残像やフリッカー現象などが生じ、画質を低下させる問題がある。特に、後者の場合、1フレーム

20

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする技術的課題は、このような従来の問題点を解決するためのもので、全画素のデータ信号の印加時間を均一にし、画質を改善することである。

【課題を解決するための手段】

【0006】

本発明の課題を解決するための一つの液晶表示装置は、行列状に配列された複数の画素を含む液晶表示板アセンブリ、前記画素にゲート信号を印加するゲート駆動部、階調信号に該当する階調電圧を選択して、前記データ信号として前記画素に印加するデータ駆動部、そして、前記階調信号と前記階調信号を制御する制御信号を前記ゲート駆動部及びデータ駆動部に供給する信号制御部とを含み、データ信号は、ノーマルデータ信号とブラックデータ信号とを含み、前記データ駆動部は、前記信号制御部の制御に従って前記画素に対して前記ノーマルデータ信号と前記ブラックデータ信号とを交互に印加し、隣接するフレームにおける前記ノーマルデータ信号の走査方向が互いに逆方向である。この時、ブラックデータ信号は同時に画素に印加される。

30

【0007】

本発明の課題を解決するための他の液晶表示装置において、複数のゲート線と複数のデータ線に各々連結されたスイッチング素子を具備し、行列状に配列された複数の画素を各々具備する複数の走査領域を含む液晶表示板アセンブリ、前記ゲート線に前記スイッチング素子をオンさせる電圧を印加するゲート駆動部、階調信号に該当する階調電圧を選択して、前記データ線を通じて前記データ信号として前記画素に印加するデータ駆動部、そして、前記階調信号と前記階調信号を制御する制御信号を前記ゲート駆動部及びデータ駆動部に供給する信号制御部を含む。前記ゲート駆動部は、複数のゲート駆動装置を含む。前記各ゲート駆動装置は、前記複数のゲート線に連結され、互いに異なる走査領域の画素は、前記ゲート線を通じて互いに異なるゲート駆動装置に連結される。前記データ信号は、ノーマルデータ信号とブラックデータ信号とを含み、各々の前記走査領域には前記ノーマルデータ信号と前記ブラックデータ信号とが交互に印加され、前記複数の走査領域のいずれか一つの走査領域に対する前記ノーマルデータ信号の印加が完了すれば、前記いずれか

40

50

一つの走査領域を除く残りの走査領域のうちの一つに前記ブラックデータ信号が印加され、1フレーム期間中に前記複数の走査領域に対する走査動作が完了すれば、次のフレーム期間中に前記複数の走査領域内における走査方向は直前フレームの走査領域における走査方向とは逆方向である。

【0008】

ここで、ブラックデータ信号は、一つの走査領域の全ての画素に対して同時に印加される。

【0009】

複数の領域のいずれか一つの走査領域を走査する間は、少なくとも一つ以上の走査領域において前の段階で印加された前記ブラックデータ信号が印加される状態を保持することが好ましい。この時、隣接する前記ノーマルデータフレームの前記ノーマルデータ信号の極性は互いに逆であることが好ましい。

10

【0010】

液晶表示装置はOCBモード液晶表示装置でも良い。

【0011】

本発明の課題を解決するために、行列状に配列され液晶物質で満たされた液晶キャパシタを各々有する複数の画素を含む液晶表示装置を駆動する方法は、前記複数の画素に第1方向にノーマルデータ電圧を印加する第1データ電圧印加段階、前記複数の画素にブラックデータ電圧を印加する第2データ電圧印加段階、前記複数の画素に第2方向に前記ノーマルデータ電圧を印加する第3データ電圧印加段階、及び、前記複数の画素にブラックデータ電圧を印加する第4データ電圧印加段階を含む。

20

【0012】

前記第1データ電圧印加段階で印加されるノーマルデータ電圧と、前記第3データ電圧印加段階で印加されるノーマルデータ電圧の極性は互いに逆であることが望ましく、前記第2データ電圧印加段階で印加されるブラックデータ電圧と、前記第4データ電圧印加段階で印加されるブラックデータ電圧の極性は互いに逆であることが望ましい。

【0013】

本発明の課題を解決するために、行列状に配列され液晶物質で満たされた液晶キャパシタを各々有する複数の画素を具備し、前記画素を含む複数の画素領域を有する液晶表示装置の駆動方法は、前記複数の領域のうち第1領域に対して第1方向にノーマルデータ電圧を印加する第1データ電圧印加段階と、前記第1領域の後の第2領域にブラックデータ電圧を印加する第2データ電圧印加段階と、前記第2領域に対して第1方向にノーマルデータ電圧を印加する第3データ電圧印加段階と、前記第1データ電圧印加段階乃至第3データ電圧印加段階を全領域に対して繰り返す第1反復段階と、前記第1領域に対して第2方向に前記ノーマルデータ電圧を印加する第4データ電圧印加段階と、前記第2領域にブラックデータ電圧を印加する第5データ電圧印加段階と、前記第2領域に対して前記第2方向に前記ノーマルデータ電圧を印加する第6データ電圧印加段階と、前記第4データ電圧印加段階乃至第6データ電圧印加段階を全領域に対して繰り返す第2反復段階と、を含む。

30

【0014】

この時、第1方向は前記第2方向と逆であることが望ましい。

40

【0015】

本発明の課題を解決するために、複数の画素を含む液晶表示装置は、前記複数の画素にはノーマルデータ信号とブラックデータ信号とが交互に印加され、各画素に対し隣接する二つのフレームのノーマルデータ保持時間の平均値が一定である。この時、隣接する二つのフレームの走査方向は互いに逆方向であることが好ましい。

【発明の効果】

【0016】

ブラックデータ信号を利用するインパルス駆動時に、フレームの走査方向を直前フレームの走査方向と逆を実施して、全ての画素のノーマルデータ保持時間とブラックデータ保

50

持時間とが各々一定となる。したがって、液晶パネル全体の画質状態が均一となり、画質が改善される。

【0017】

また、液晶表示板アセンブリを複数の領域に仮想分割し、各領域における走査動作を直前フレームの走査動作と逆方向に実施するので、液晶表示板アセンブリの中央部と周縁部の各画素に対するノーマルデータ保持時間とブラックデータ保持時間の差を減らすことができるので、フリッカー現象を防止し、液晶パネル全体の画質が改善される。

【発明を実施するための最良の形態】

【0018】

添付した図面を参考にして本発明の実施例について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は様々な形態で実現されることができ、ここに説明する実施例に限定されるわけではない。

【0019】

以下、本発明の実施例による液晶表示装置に関して説明する。

【0020】

図1は本発明の実施例による液晶表示装置のブロック図である。図2は本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図である。

【0021】

図1に示すように、本発明による液晶表示装置は、液晶表示板アセンブリ（以下、液晶表示板と言う）300、液晶表示板300に連結されたゲート駆動部420及びデータ駆動部430、ゲート駆動部420に連結された駆動電圧生成部560、データ駆動部430に連結された階調電圧生成部570、及びこれらを制御する信号制御部550を含む。

【0022】

液晶表示板300は、等価回路的には、複数の信号線（G1-Gn、D1-Dm）とこれに連結された複数の画素を含む。各画素は、信号線（G1-Gn、D1-Dm）に連結されたスイッチング素子（Q）と、スイッチング素子（Q）に連結された液晶キャパシタ（Clc）及び保持キャパシタ（Cst）を含む。信号線（G1-Gn、D1-Dm）は、走査信号またはゲート信号を伝達し、行方向に延長する複数の走査信号線またはゲート線（G1-Gn）と、画像信号またはデータ信号を伝達し、列方向に延長するデータ線（D1-Dm）を含む。スイッチング素子（Q）は三端子素子であって、その制御端子はゲート線（G1-Gn）に連結され、入力端子はデータ線（D1-Dm）に連結され、出力端子は液晶キャパシタ（Clc）及び保持キャパシタ（Cst）の一つの端子に連結されている。

【0023】

液晶キャパシタ（Clc）は、スイッチング素子（Q）の出力端子と共通電圧（Vcom）または基準電圧に連結されている。保持キャパシタ（Cst）の別の端子は、他の電圧、例えば基準電圧に連結されている。しかし、保持蓄電器（Cst）の他の端子は、すぐ上のゲート線（以下、前段ゲート線と言う）に連結されることができ、前者の連結方法は独立配線方式といい、後者の連結方法は前段ゲート方式という。

【0024】

一方、液晶表示板アセンブリ300を構造的に見ると、図2のように概略的に示すことができる。便宜上、図2では一つの画素のみを示した。

【0025】

図2に示すように、液晶表示板アセンブリ300は互いに対向する下部表示板100及び上部表示板200と、両者間に介在する液晶層3と、を含む。下部表示板100には、ゲート線（Gi-1、Gi）及びデータ線（Dj）と、スイッチング素子（Q）及び保持キャパシタ（Cst）が具備されている。液晶キャパシタ（Clc）は、下部表示板100の画素電極190と上部表示板200の基準電極270とを二つの端子とし、二つの電極190、270の間の液晶層3は液晶キャパシタ（Clc）の誘電体として機能する。本実施例の液晶層3は、例えばOCB（optically compensated bend）モードとされることができ、この場合、液晶分子は下部表示板100と上部表示板200との中間に位置する面に対して

10

20

30

40

50

対称に方向が変化する、いわゆるベンド配列で配向されている。OCBモード液晶表示装置は、応答速度及び狭い視野角を改善するためのもので、液晶分子のベンド配列を採用しており、特定電圧以下ではベンド配向が崩れてしまうため、ベンド配向が崩れないような臨界電圧 (V_c) 以上の電圧でのみ駆動される。

【0026】

画素電極190はスイッチング素子(Q)に連結され、基準電極270は上部表示板200の全面に形成され共通電圧(V_{com})に連結される。

【0027】

ここで、液晶層3の液晶分子は、画素電極190及び基準電極270により発生する電場の変化に応じてその配列を変える。これにより、液晶層3を通過する光の偏光が変化する。このような偏光の変化は、表示板100、200に付着された少なくとも1つの偏光子(図示せず)による光透過率の変化として現れる。

10

【0028】

さらに、基準電圧の印加を受ける別個の配線が下部表示板100に具備され、画素電極190と重なることによって保持キャパシタ(C_{st})を形成する。前段ゲート方式の場合、画素電極190は絶縁体を媒介として前段ゲート線(G_{i-1})と重なることによって、画素電極190は、前段ゲート線(G_{i-1})と共に保持キャパシタ(C_{st})の二つの端子を形成する。

【0029】

図2はスイッチング素子(Q)の例であるMOSトランジスタを示している。このMOSトランジスタは、実際の工程において非晶質シリコンまたは多結晶シリコンをチャンネル層とする薄膜トランジスタで形成される。

20

【0030】

図2とは異なって、基準電極270が下部表示板100に具備されることもある。この場合、二つの電極190、270は全て線形に形成される。

【0031】

一方、カラーディスプレイを実現するためには各画素がカラーを表示できることが要求される。これは、画素電極190に対応する領域に赤色、緑色、及び青色のカラーフィルタ230を具備することによって可能である。カラーフィルタ230は、図2に示すように、主に上部表示板200の該当領域に形成されるが、下部表示板100の画素電極190の上または下に形成することもできる。

30

【0032】

再び図1を参照すれば、ゲート駆動部420及びデータ駆動部430は、各々スキャン駆動部及びソース駆動部とも呼ばれ、複数のゲート駆動IC及びデータ駆動ICを含む。各ICは、液晶表示板アセンブリ300の外部に別途に位置したり、液晶表示板アセンブリ300上に配置できる。また、各ICは、信号線(G_1-G_n 、 D_1-D_m)及び薄膜トランジスタ(Q)と同じ工程によって液晶表示板アセンブリ300上に配置することもできる。図3aで、ゲート駆動部420は、4個のゲート駆動IC421~424を含み、このゲート駆動IC421~424は、可撓性回路基板上にチップ状に形成されている。また、各々のゲート駆動IC421~424は、図3bに示すように、複数の配線500を通じて複数のゲート線に連結されている。即ち、4個のゲート駆動IC412~424は、複数の配線500を通じて全てのゲート線(G_1-G_n)に連結される。

40

【0033】

ゲート駆動部420の各ゲート駆動IC421~424は、液晶表示板アセンブリ300のゲート線(G_1-G_n)に連結されて、駆動電圧生成部560からのゲートオン電圧(V_{on})とゲートオフ電圧(V_{off})の組み合わせからなるゲート信号をゲート線(G_1-G_n)に印加する。本発明の実施例では、ゲート信号は、ゲート駆動部420のゲート駆動IC421~424に連結されたゲート線(G_1-G_n)を通じて印加される。

【0034】

データ駆動部430は、液晶表示板アセンブリ300のデータ線(D_1-D_m)に連結され

50

ており、階調電圧生成部 570 からの階調電圧を選択して、データ信号としてデータ線 (D1-Dm) に印加する。

【0035】

このようなゲート駆動部 420、データ駆動部 430 及び駆動電圧生成部 560 は、液晶表示板アセンブリ 300 の外部に存在し、これらに連結された信号制御部 400 によって制御される。以下、これについて詳細に説明する。

【0036】

信号制御部 550 は、外部のグラフィック制御部 (図示せず) から RGB 階調信号 (R、G、B) 及びその表示を制御する制御入力信号、例えば垂直同期信号 (Vsync) と水平同期信号 (Hsync)、メインクロック (CLK)、データイネーブル信号 (DE) などの提供を受ける。信号制御部 550 は、制御入力信号に基づいてゲート制御信号及びデータ制御信号を生成し、階調信号 (R、G、B) を液晶表示板 300 の動作に合わせて適切に処理した後、ゲート制御信号をゲート駆動部 420 に送り、データ制御信号及び処理した階調信号 (R'、G'、B') はデータ駆動部 430 に送る。

10

【0037】

ゲート制御信号は、ゲートオンパルス (ゲート信号のハイ区間) の出力開始を指示する垂直同期開始信号 (STV)、ゲートオンパルスの出力期間を制御するゲートクロック信号 (CPV) 及びゲートオンパルスの幅を定義する出力イネーブル信号 (OE) を含む。このゲート制御信号のうち、出力イネーブル信号 (OE) 及びゲートクロック信号 (CPV) は、駆動電圧生成部 560 に供給される。データ制御信号は、階調信号の入力開始を指示する水平同期開始信号 (STH) とデータ線に該当するデータ電圧の印加を指示するロード信号 (LOAD または TP)、データ電圧の極性を反転する反転制御信号 (RVS) 及びデータクロック信号 (HCLK) を含む。

20

【0038】

ゲート駆動部 420 は、信号制御部 550 からのゲート制御信号に従ってゲートオンパルスを順次にゲート線 (G1-Gn) に印加し、このゲート線 (G1-Gn) に連結されたスイッチング素子 (Q) を順次にオンさせる。データ駆動部 430 は、信号制御部 550 からのデータ制御信号に従い、階調信号 (R'、G'、B') に対応する階調電圧生成部 570 からのアナログ電圧をデータ信号として当該データ線 (D1-Dm) に供給する。このとき、データ線 (D1-Dm) に供給されたデータ信号は、オンされたスイッチング素子 (Q) を通じて当該画素に印加される。このような方法で、1 フレーム期間中に全てのゲート線 (G1-Gn) に対して順次にゲートオンパルスを印加して、全ての画素行にデータ信号を印加する。1 フレームに該当する全ての行の画素にデータ信号が印加された後、反転制御信号 (RVS) が供給されれば、次のフレームに該当する全ての行のデータ信号の極性が変わる。なお、本発明の実施例によれば、各画素にノーマルデータ信号 (N) とブラックデータ信号 (B) とを交互に印加する。

30

【0039】

以下、図 4 及び図 5 を参照して、本発明の実施例によるインパルス駆動方法についてより詳細に説明する。

【0040】

図 4 は本発明の一実施例によるインパルス駆動方法を示す図面である。図 5 は、図 4 の駆動方法によって印加されるゲート信号及びデータ信号に対する波形図である。

40

【0041】

本実施例のインパルス駆動方法は、1 フレームのノーマルデータ信号 N が画素に印加された後、全てのゲート線 (G1-Gn) にゲートオン電圧 (Von) を印加してスイッチング素子 (Q) をオンさせて、予め定められた時間の間に全ての画素にブラックデータ (B) を印加する方法である。走査方向は、各フレームに 2 択的に行われる。即ち、走査方向は、上方から下方へ、そして下方から上方へと交互に行う。

【0042】

図 4 a に示すように、第 1 フレームの場合、第 1 ゲート線 (G1) から最後のゲート線 (

50

G_n) にゲートオン電圧 (V_{on}) を順次に印加し、階調信号 (R', G', B') に該当するノーマルデータ信号 (N) を全ての画素に印加する。次に、図 4 b に示すように、全てのゲート線 (G₁ -G_n) にゲートオン電圧 (V_{on}) を同時に印加し、データ線 (D₁ -D_m) にブラックデータ信号 (B) を印加し、液晶表示板アセンブリ 3 0 0 の全体をブラック状態で表示する。各画素に印加されたノーマルデータ信号 (N) は、ブラックデータ信号 (B) が印加されるまで保持されるので、ノーマルデータの保持時間は、第 1 行から最後の行に行くほど徐々に減少する。

【 0 0 4 3 】

第 2 フレームでは、第 1 フレームとは逆に最後の行から第 1 行に順次にノーマルデータ信号 (N) を印加する (図 4 c)。その後、再び全てのゲート線 (G₁ -G_n) にゲートオン電圧 (V_{on}) を同時に印加し、データ線 (D₁ -D_m) を通じてすべての画素にブラックデータ信号 (B) を印加する (図 4 d)。このようにすれば、ノーマルデータの保持時間は、第 1 行から最後の行に行くほど徐々に増加する。よって、二つのフレームの期間中、各画素のノーマルデータ保持時間を平均すれば、全て同じになる。

10

【 0 0 4 4 】

図 4 e 及び図 4 f に示すように、図 4 a 及び図 4 b と同じような方法でノーマルデータ信号 (N) 及びブラックデータ信号 (B) を印加する過程を反復する。

【 0 0 4 5 】

更に、本発明では、各フレームごとにノーマルデータ信号 (N) の極性が反転し、また、各フレームごとにブラックデータ信号 (B) の極性も反転する。例えば、図 4 a のように “ + ” の極性のノーマルデータ信号 (N) を印加すると、図 4 c のように “ - ” の極性のノーマルデータ信号 (N) を印加し、図 4 e のように再び “ + ” の極性のノーマルデータ信号 (N) を印加する。同様に、ブラックデータ信号 (B) に対しても、例えば図 4 b において “ + ” の極性のブラックデータ信号 (B) を印加すれば、図 4 d のように “ - ” の極性のブラックデータ信号 (B) を印加し、再び図 4 f のように “ + ” の極性のブラックデータ信号 (B) を印加する。

20

【 0 0 4 6 】

以下、図 6 乃至図 9 を参照して、本発明の実施例によるインパルス方式の液晶表示装置駆動方法について説明する。

【 0 0 4 7 】

図 6 は本発明の他の実施例による液晶表示装置の駆動方法で、第 1 フレームにおける走査過程を示す図面であり、図 7 は図 6 に示す第 1 フレームにおけるゲート信号及びデータ信号を示す波形図である。

30

【 0 0 4 8 】

図 8 は本発明の他の実施例による液晶表示装置の駆動方法で、第 2 フレームにおける走査過程を示す図面であり、図 9 は図 8 に示す第 2 フレームにおけるゲート信号及びデータ信号を示す波形図である。

【 0 0 4 9 】

まず、説明の便宜のために、図 3 に示されるゲート駆動 IC 4 2 1 ~ 4 2 4 との連結関係に基づいて、すべてのゲート線 (G₁ -G_n) を 4 つのゲート線組 (G_{1 1} -G_{1 i}、G_{2 1} -G_{2 i}、G_{3 1} -G_{3 i}、G_{4 1} -G_{4 i}) に分ける。即ち、各ゲート線組 (G_{1 1} -G_{1 i}、G_{2 1} -G_{2 i}、G_{3 1} -G_{3 i}、G_{4 1} -G_{4 i}) のゲート線は、対応するゲート駆動 IC 4 2 1 ~ 4 2 4 へのみ連結される。また、画素を 4 つのゲート線組 (G_{1 1} -G_{1 i}、G_{2 1} -G_{2 i}、G_{3 1} -G_{3 i}、G_{4 1} -G_{4 i}) との連結関係に基づいて、4 個の仮想領域 3 0 0 1 ~ 3 0 0 4 に分ける。即ち、互いに異なる仮想領域 3 0 0 1 ~ 3 0 0 4 の画素は、互いに異なるゲート線組 (G_{1 1} -G_{1 i}、G_{2 1} -G_{2 i}、G_{3 1} -G_{3 i}、G_{4 1} -G_{4 i}) に連結され、これによって、互いに異なるゲート駆動 IC 4 2 1 ~ 4 2 4 に連結される。

40

【 0 0 5 0 】

まず、図 6 a に示すように、第 2 領域 3 0 0 2 の全ゲート線 (G_{2 1} -G_{2 i}) にゲートオン電圧 (V_{on}) を同時に印加し、データ線 (D₁ -D_m) を通じてブラックデータ信号 (B) を

50

印加する。この時、他の領域の画素では直前に印加されたデータ信号が保持される。

【0051】

次に、図6bに示すように、第1領域3001を上方から下方に走査してノーマルデータ信号(N)を印加する。この時、第2領域3002では、前の段階で印加されたブラックデータ信号(B)が引き続き保持される。

【0052】

次に、図6cに示すように、第3ゲート駆動IC423と連結された全てのゲート線(G31-G3i)にゲートオン電圧(Von)を同時に印加し、第3領域3003にブラックデータ信号(B)を印加する。この時、第1領域3001ではノーマルデータ信号(N)が、第2領域3002ではブラックデータ信号(B)がそれぞれ保持される。

10

【0053】

図6dに示すように、第2ゲート駆動IC422と連結された第2領域3002に対し、上方から下方に走査動作を行いノーマルデータ信号(N)を印加する。この時、第1領域3001の画素にはノーマルデータ信号(N)が、第3領域3003の画素にはブラックデータ信号(B)がそれぞれ保持される。

【0054】

次に、図6eに示すように、第4ゲート駆動IC424に連結された第4領域3004の全ゲート線(G41-G4i)にゲートオン電圧(Von)を同時に印加した後、ブラックデータ信号(B)を画素に印加し、第4領域3004をブラック状態にする。この時、第1及び第2領域3001、3002ではノーマルデータ信号(N)を、第3領域3003ではブラックデータ信号(B)をそれぞれ保持している。

20

【0055】

図6fに示すように、第3ゲート駆動IC423と連結されゲート線(G31-G3i)に連結された第3領域3003を上方から下方に順次に走査してノーマルデータ信号(N)を印加する。この時、第1及び第2領域3001、3002ではノーマルデータ信号(N)を、第4領域3004ではブラックデータ信号(B)をそれぞれ保持している。

【0056】

図6gに示すように、第1ゲート駆動IC421と連結された第1領域3001のゲート線(G11-G1i)にゲートオン電圧(Von)を同時に印加し、ブラックデータ信号(B)を印加して、第1領域3001をブラック状態にする。この時、第2及び第3領域3002、3003ではノーマルデータ信号(N)を保持し、第4領域3004ではブラックデータ信号(B)をそれぞれ保持している。

30

【0057】

最後に、図6hに示すように、第4ゲート駆動IC424と連結されゲート線(G41-G4i)に連結された第4領域3004を上方から下方に走査してノーマルデータ信号(N)を印加する。この時、第1領域3001はブラックデータ信号(B)を、第2及び第3領域3002、3003はノーマルデータ信号(N)をそれぞれ保持している。

【0058】

このような方法により1フレームを完了し、次のフレームを開始する。各領域3001~3004内における走査方向は、直前フレームの走査方向と逆方向、つまり下方から上方に順次に行われる。

40

【0059】

この時、反転制御信号(RVS)がデータ駆動部430に印加され、ノーマルデータ信号(N)とブラックデータ信号(B)との極性が変わる。

【0060】

以下、図8、図9を参照して、次のフレームの走査動作を詳細に説明する。

【0061】

次のフレームの走査動作は、直前フレームのように、第1領域3001から最後の領域である第4領域3004に順次に実施されるが、各領域3001~3004における走査方向が下方から上方に行われる。この点を除くと、図6を参照して説明した動作と同様で

50

あるので、詳細な説明は省略する。

【0062】

本実施例で、ブラックデータ信号(B)が保持される領域を二つにしたのは、インパルス駆動方式の効果を上げるためであって、一つや三つであっても良い。しかし、全表示領域の50%以上の面積においてブラックデータ信号が保持されることが好ましい。

【0063】

また、本発明の実施例で、ゲート駆動部420は4個のゲート駆動IC421~424を備えているが、ゲート駆動ICの数も変更できる。そして、一つの領域を一つのゲート駆動ICに対応させて分けているが、これに限定されず、二つ以上のゲートICに対応させて分けることもできる。

10

【0064】

このように、ブラックデータ信号を利用するインパルス駆動時に、フレームの走査方向を直前フレームでの走査方向と逆に実施し、全ての画素のノーマルデータ保持時間とブラックデータ保持時間とが各々一定になる。したがって、液晶パネル全体の画質状態が均一となり、画質が改善される。

【0065】

また、液晶表示板アセンブリを複数の領域に仮想分割し、各領域における走査動作を直前フレームでの走査動作と逆方向に実施するので、液晶表示板アセンブリの中央部と周縁部の各画素に対するノーマルデータ保持時間とブラックデータ保持時間との差を減らすことができるので、フリッカー現象を防止し、液晶パネル全体の画質が改善される。

20

【0066】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、特許請求の範囲で定義している本発明の基本概念を利用した当業者の様々な変形及び改良形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0067】

【図1】本発明の一実施例による液晶表示装置のブロック図。

【図2】本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図。

【図3a】本発明の一実施例によるゲート駆動部の詳細ブロック図である。

【図3b】本発明の一実施例によるゲート駆動ICと液晶表示板アセンブリ間の連結関係を示した図。

30

【図4】本発明の一実施例によるインパルス駆動方法を示した図。

【図5】図4に示す駆動方法によって印加されるゲート信号及びデータ信号における波形図。

【図6】本発明の他の実施例による液晶表示装置の駆動方法で、第1フレームにおける走査過程を示した図。

【図7】図6に示す第1フレームにおけるゲート信号及びデータ信号を示す波形図。

【図8】本発明の他の実施例による液晶表示装置の駆動方法で、第2フレームにおける走査過程を示した図。

【図9】図8に示す第2フレームにおけるゲート信号及びデータ信号を示す波形図。

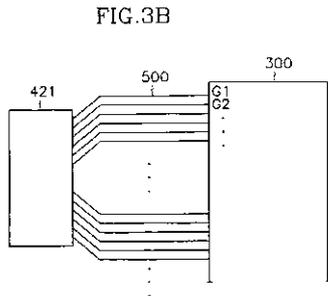
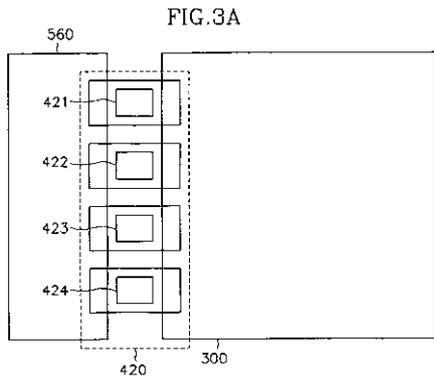
40

【符号の説明】

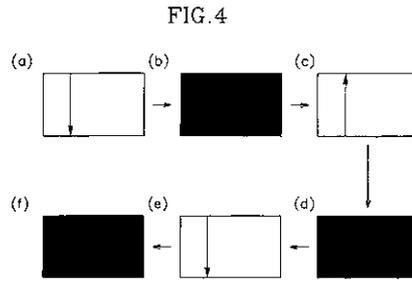
【0068】

3 液晶層
 100 下部表示板
 190 画素電極
 200 上部表示板
 270 基準電極
 300 液晶表示板アセンブリ
 420 ゲート駆動部
 430 データ駆動部

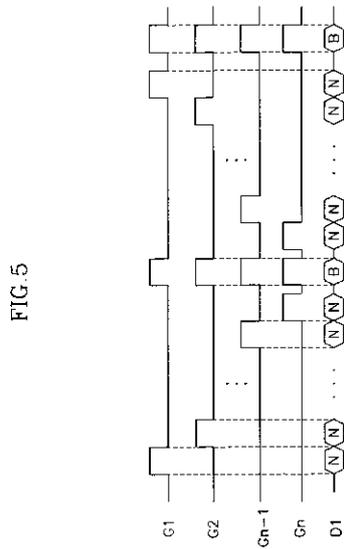
50



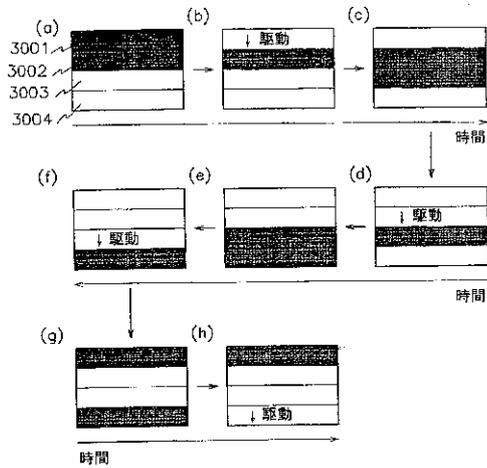
【 図 4 】



【 図 5 】



【 図 6 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR02/01743

A. CLASSIFICATION OF SUBJECT MATTER	
IPC7 G02F 1/133	
According to International Patent Classification (IPC) or to both national classification and IPC	
B. FIELDS SEARCHED	
Minimum documentation searched (classification system followed by classification symbols)	
IPC7 G02F, G09G	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched	
Korean Patents and applications for inventions since 1975	
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)	
NPS: "black", "bidirection"	
C. DOCUMENTS CONSIDERED TO BE RELEVANT	
Category*	Citation of document, with indication, where appropriate, of the relevant passages
A	US 5790089 A (Seiko Epson Corporation) 4 August 1998 *the whole document*
A	US 6232939 B1 (Hitachi, Ltd.) 15 May 2001 *the whole document*
A	US 5546102 A (In Focus Scheffer) 13 August 1996 *the whole document*
A	US 5119089 A (Seiko Epson Corporation) 2 June 1992 *the whole document*
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.	
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	
Date of the actual completion of the international search	Date of mailing of the international search report
31 OCTOBER 2002 (31.10.2002)	31 OCTOBER 2002 (31.10.2002)
Name and mailing address of the ISA/KR	Authorized officer
 Korean Intellectual Property Office 920 Dunsan-dong, Seo-gu, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140	KOH, Jong Wook Telephone No. 82-42-481-5989 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR02/01743

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5790089 A	04-08-1998	None	
US 6232939 B1	15-05-2001	None	
US 5546102 A	13-08-1996	None	
US 5119089 A	02-06-1992	None	

フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 2 Q
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 Y
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 2 A

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW, ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES, FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,N Z,OM,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(72)発明者 リ,チャン - フン

大韓民国, キュンキ - ド, 4 4 2 - 4 7 0 スウォン - シティ, パルダル - ク, ヨントン - ドン,
シンナムシル サンヨン アパート 5 4 2 - 2 0 3

(72)発明者 チャン, ハク - スン

大韓民国, 1 3 5 - 2 3 0 ソウル, カンナム - ク, イルウォン - ドン, ガチ マウル アパート
1 0 0 6 - 3 1 5

F ターム(参考) 2H093 NA16 NA44 NA45 NA46 NA53 NC10 NC12 NC21 NC34 NC35
NC49 NC65 ND06 ND32 ND58 NF04
5C006 AA16 AC11 AC21 AF22 AF44 AF46 AF51 AF53 AF61 AF71
AF83 BB16 BC03 BC11 BF14 BF24 BF43 FA11 FA22 FA56
5C080 AA10 BB05 DD05 DD06 DD07 DD08 EE29 FF11 JJ01 JJ02
JJ04

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2005532590A	公开(公告)日	2005-10-27
申请号	JP2004519312	申请日	2002-09-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	ソンジャンクン リチャンフン チャンハクスン		
发明人	ソン,ジャン-クン リ,チャン-フン チャン,ハク-スン		
IPC分类号	G02F1/133 G02F1/1362 G09G3/20 G09G3/36		
CPC分类号	G09G3/3666 G02F1/1362 G09G3/3648 G09G2310/0283 G09G2310/062 G09G2310/063 G09G2320/0252		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.570 G02F1/133.575 G09G3/20.621.F G09G3/20.622.Q G09G3/20.623.C G09G3/20.623.F G09G3/20.623.Y G09G3/20.641.C G09G3/20.642.A		
F-TERM分类号	2H093/NA16 2H093/NA44 2H093/NA45 2H093/NA46 2H093/NA53 2H093/NC10 2H093/NC12 2H093/NC21 2H093/NC34 2H093/NC35 2H093/NC49 2H093/NC65 2H093/ND06 2H093/ND32 2H093/ND58 2H093/NF04 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AF22 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF71 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BF14 5C006/BF24 5C006/BF43 5C006/FA11 5C006/FA22 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/DD07 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ04		
优先权	1020020038920 2002-07-05 KR		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶通信装置，使其所有像素的数据信号的施加时间均匀并提高图像质量。[解决方案]一种液晶显示面板组件，包括以矩阵排列的多个像素，用于向液晶显示面板组件施加栅极电压并向像素施加数据信号的栅极驱动器，以及与灰度信号对应的灰度电压以及信号控制单元，用于将用于控制灰度信号和灰度信号的控制信号提供给栅极驱动单元和数据驱动单元。提供一种液晶显示装置。数据信号包括正常数据信号和黑色数据信号，数据驱动单元根据信号控制单元的控制将正常数据信号和黑色数据信号交替地施加到像素，并产生相邻帧。上述正常数据的扫描方向彼此相反。因此，由于所有像素的正常数据保持时间和黑色数据保持时间变得恒定，所以整个液晶面板的图像质量状态变得均匀，并且图像质量得到改善。

