

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-283790

(P2005-283790A)

(43) 公開日 平成17年10月13日(2005.10.13)

(51) Int. Cl.⁷

G02F 1/1345

G02F 1/1368

F I

G02F 1/1345

G02F 1/1368

テーマコード(参考)

2H092

審査請求 未請求 請求項の数 11 O L (全 18 頁)

(21) 出願番号 特願2004-95410 (P2004-95410)

(22) 出願日 平成16年3月29日(2004.3.29)

(71) 出願人 303018827
NEC液晶テクノロジー株式会社
神奈川県川崎市中原区下沼部1753番地

(74) 代理人 100114672
弁理士 宮本 恵司

(72) 発明者 今野 隆之
神奈川県川崎市中原区下沼部1753番地
NEC液晶テクノロジー株式会社内

(72) 発明者 稲田 敏
神奈川県川崎市中原区下沼部1753番地
NEC液晶テクノロジー株式会社内

(72) 発明者 北川 善朗
神奈川県川崎市中原区下沼部1753番地
NEC液晶テクノロジー株式会社内

最終頁に続く

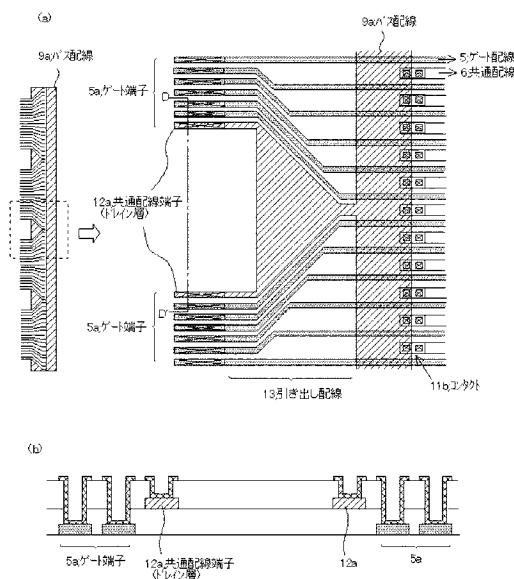
(54) 【発明の名称】 アクティブマトリクス基板及び該基板を備える液晶表示装置

(57) 【要約】

【課題】 横クロストークやフリッカなどの共通配線経路の遅延に起因する表示不良を抑制することができるアクティブマトリクス基板及び該基板を備える液晶表示装置の提供。

【解決手段】 一方向に延在する複数のゲート配線及び共通配線と、略直角する方向に延在する複数のドレイン配線を有し、表示領域の外側にドレイン配線に略平行に延在するバス配線9aを有し、所定数のゲート端子5aで構成されるブロックの両側に共通配線端子12aが設けられるTFT基板において、共通配線端子12aとその引き出し配線13とをドレイン配線と同層に形成しバス配線9aとコンタクトを介さずに同一層内で接続したり、引き出し配線13とバス配線9aとを複数の接続部で接続したり、対向する共通配線端子12aとその引き出し配線13に囲まれる領域の略全面を金属膜で覆うことにより、共通配線経路の抵抗を低減する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、

前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、

前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、

前記バス配線と前記共通配線用引き出し配線と前記共通配線端子とが、同層の配線材料を用いて形成されていることを特徴とするアクティブマトリクス基板。

10

【請求項 2】

一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、

前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、

前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなる

20

アクティブマトリクス基板において、前記バス配線と前記共通配線用引き出し配線と前記共通配線端子とが、前記信号線と同層に形成されていることを特徴とするアクティブマトリクス基板。

【請求項 3】

前記バス配線と前記共通配線用引き出し配線とが、複数の接続部で接続されていることを特徴とする請求項 1 又は 2 に記載のアクティブマトリクス基板。

【請求項 4】

前記複数の接続部は、基板の法線方向から見て、前記走査線端子に接続される走査線用引き出し配線とは交差しない接続部と、少なくとも 1 本の前記走査線用引き出し配線に交差する接続部とを含むことを特徴とする請求項 3 に記載のアクティブマトリクス基板。

30

【請求項 5】

隣り合う前記走査線端子群の対向する前記共通配線端子と前記共通配線用引き出し配線とで囲まれる領域の略全面が金属膜で覆われていることを特徴とする請求項 1 乃至 4 のいずれか一に記載のアクティブマトリクス基板。

【請求項 6】

一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、

前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、

前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなる

40

アクティブマトリクス基板において、前記バス配線と前記共通配線用引き出し配線とが、基板の法線方向から見て、前記走査線端子に接続される走査線用引き出し配線とは交差しない接続部と、少なくとも 1 本の前記走査線用引き出し配線に交差する接続部とを含む複数の接続部で接続されていることを特徴とするアクティブマトリクス基板。

【請求項 7】

一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、

50

前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、

前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、

隣り合う前記走査線端子群の対向する前記共通配線端子と前記共通配線用引き出し配線とで囲まれる領域の略全面が金属膜で覆われていることを特徴とするアクティブマトリクス基板。

【請求項 8】

一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、

前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、

前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、

少なくとも、対向する基板と貼り合わせるための紫外線硬化型シール材が塗布又は描画されるシール領域内に配設される前記共通配線用引き出し配線が、紫外線を透過する導電材を用いて形成されていることを特徴とするアクティブマトリクス基板。

【請求項 9】

一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、

前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、

前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、

前記共通配線と前記バス配線と前記共通配線用引き出し配線と前記共通配線端子とが、前記走査線及び前記信号線とは異なる所定の層内に連続して形成されていることを特徴とするアクティブマトリクス基板。

【請求項 10】

少なくとも、前記バス配線と前記共通配線用引き出し配線とを繋ぐ接続部を含む領域に、前記走査線及び前記信号線とは異なる層の導電材が形成されていることを特徴とする請求項 1 乃至 9 のいずれか一に記載のアクティブマトリクス基板。

【請求項 11】

請求項 1 乃至 10 のいずれか一に記載のアクティブマトリクス基板と、該アクティブマトリクス基板に対向する基板との間に液晶が挟持され、前記信号線に接続される画素電極と、前記共通配線に接続される共通電極との間の電界により前記液晶が駆動されることを特徴とする横電界方式の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス基板及び該基板を備える液晶表示装置に関する。

【背景技術】

【0002】

近年、高解像度のディスプレイとして、薄膜トランジスタ（以下、TFT：Thin Film Transistorと略記する。）を画素のスイッチング素子として用いるアクティブマトリクス

10

20

30

40

50

型液晶表示装置が広く用いられている。この液晶表示装置は、配向した液晶分子のダイレクタの方向をTFT基板に対して垂直な方向に回転させるツイステッド・ネマティック(Twisted Nematic: TN)方式と、TFT基板に対して平行な方向に回転させるIPS(In Plane Switching)方式とに分類される。

【0003】

IPS方式の液晶表示装置は、TFTを形成するTFT基板上に互いに平行な画素電極と共通電極とを交互に形成し、これらの間に電圧を印加して基板面に平行な電界を形成することにより液晶のダイレクタの向きを変化させ、これによって透過光量を制御するものであり、この表示方式ではダイレクタが基板面内で回転するため、TN方式の場合のようにダイレクタの方向から見たときと基板法線方向から見込んだときとで透過光量と印加電圧の関係が大きく異なってしまうといった問題は発生せず、非常に広い視角から見て、良好な画像を得ることができる。

10

【0004】

TFT基板には、マトリクス状に配置されたTFTを駆動するために、複数のゲート配線(走査線と同義)と複数のドレイン配線(信号線と同義)とが略直交する方向に配設され、TFT基板周縁部の端子領域には、ゲート配線に接続されるゲート端子又はドレイン配線に接続されるドレイン端子が配列されるが、IPS方式では、画素毎に形成される共通電極を接続する共通配線もゲート配線と同層に形成され、この共通配線に接続される共通配線端子も上記端子領域に形成しなければならない。

【0005】

ここで、液晶表示装置の小型化、高集積化に伴ってTFT基板のサイズが小さくなると各々の共通配線を個別に端子に接続することができないため、通常、表示領域と端子領域との間に、ドレイン配線に略平行な方向に延在する配線(以下、バス配線と呼ぶ。)を形成し、各々の共通配線をバス配線で統合し所定の間隔で設けられる共通配線端子に分岐する方法が用いられる。この方法について、図16を用いて説明する。図16は、TFT基板のゲート端子側の辺近傍の構造を示す平面図及びそのD-D'線における断面図である。図16に示すように、表示領域から伸びる各々の共通配線6の端部はコンタクト11bを介してバス配線9aに接続されて統合され、バス配線9aから再度コンタクト11cを介してゲート配線5と同層に形成された共通配線端子12bの引き出し配線13に接続される。

20

30

【0006】

このような方法を用いることにより、共通配線端子12bの数を減らすことができるが、共通配線6は表示領域内ではゲート配線5と同層に形成され、コンタクト11bを介してドレイン配線と同層のバス配線9aに接続され、その後再びコンタクト11cを介してゲート配線5と同層に形成された引き出し配線13に接続されるため、共通配線6から共通配線端子12bに至る経路で少なくとも2回、コンタクトを通過しなければならず、共通配線経路の抵抗が大きくなってしまい、その結果、共通配線経路の信号が遅延し、横クロストークやフリッカなどの表示不良が発生する。

【0007】

上記横クロストークやフリッカなどの共通配線経路の抵抗に起因する表示不良を抑制するために各種方法が提案されており、例えば、下記特許文献1には、ガラス基板の端部に所定のピッチで設けられ、複数個のブロックに分割及び集約された端子群の間に、バックライトから放射される光の透過率が極めて低い金属膜からなり、ブロック間の間隔をほぼ埋めるように形成され、表示領域に面する一部が共通配線に接続された引き出し配線を備えた液晶表示装置が開示されている(図16参照)。

40

【0008】

【特許文献1】特開2002-55352号公報(第7-12頁、第2図)

【発明の開示】

【発明が解決しようとする課題】

【0009】

50

上記特許文献 1 に記載されているように、隣り合うゲート端子 5 a 群 (ブロック) の両端部に設けられる共通配線端子 1 2 b に接続される引き出し配線 1 3 の挟まれた略二等辺三角形形状の領域に金属膜を形成することにより、共通配線経路の抵抗をある程度は低減することはできるが、上述したように表示領域の共通配線 6 と端子領域の共通配線端子 1 2 b とを接続するためには、ゲート配線 5 と同層の共通配線 6 から一旦ドレイン配線 9 と同層のバス配線 9 a を経由して再びゲート配線 5 と同層の共通配線端子 1 2 b に接続しなければならない。このコンタクトは通常、共通電極として利用される I T O を用いて形成されるが、コンタクト部分の面積は小さく、かつ I T O は金属配線に比べて抵抗が高いために、特許文献 1 記載の構造では共通配線経路の低抵抗化には限界があり、共通配線経路の信号の遅延に起因する横クロストークやフリッカなどの表示不良を十分に抑制することができない。

10

【 0 0 1 0 】

本発明は、上記問題点に鑑みてなされたものであって、その主たる目的は、横クロストークやフリッカなどの共通配線経路の遅延に起因する表示不良を抑制することができるアクティブマトリクス基板及び該基板を備える液晶表示装置を提供することにある。

【 課題を解決するための手段 】**【 0 0 1 1 】**

上記目的を達成するため、本発明のアクティブマトリクス基板は、一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、前記バス配線と前記共通配線用引き出し配線と前記共通配線端子とが、同層の配線材料を用いて形成されているものである。

20

【 0 0 1 2 】

また、本発明のアクティブマトリクス基板は、一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、前記バス配線と前記共通配線用引き出し配線と前記共通配線端子とが、前記信号線と同層に形成されているものである。

30

【 0 0 1 3 】

また、本発明のアクティブマトリクス基板は、一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、前記バス配線と前記共通配線用引き出し配線とが、基板の法線方向から見て、前記走査線端子に接続される走査線用引き出し配線とは交差しない接続部と、少なくとも 1 本の前記走査線用引き出し配線に交差する接続部とを含む複数の接続部で接続されているものである。

40

【 0 0 1 4 】

また、本発明のアクティブマトリクス基板は、一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、前記走査線及び前記信号線に囲ま

50

れる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、隣り合う前記走査線端子群の対向する前記共通配線端子と前記共通配線用引き出し配線とで囲まれる領域の略全面が金属膜で覆われているものである。

【0015】

また、本発明のアクティブマトリクス基板は、一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、少なくとも、対向する基板と貼り合わせるための紫外線硬化型シール材が塗布又は描画されるシール領域内に配設される前記共通配線用引き出し配線が、紫外線を透過する導電材を用いて形成されているものである。

10

【0016】

更に、本発明のアクティブマトリクス基板は、一の方向に延在する複数の走査線及び共通配線と、他の方向に延在する複数の信号線とを有し、前記走査線及び前記信号線に囲まれる領域に形成される画素がマトリクス状に配列される表示領域の外側に、前記信号線に略平行な方向に延在するバス配線を有し、前記バス配線の外側の端子領域に配設される複数の走査線端子群の各々の両端側には、前記共通配線に接続される共通配線端子が配置され、隣り合う前記走査線端子群の対向する前記共通配線端子と前記バス配線とが共通配線用引き出し配線によって接続されてなるアクティブマトリクス基板において、前記共通配線と前記バス配線と前記共通配線用引き出し配線と前記共通配線端子とが、前記走査線及び前記信号線とは異なる所定の層内に連続して形成されているものである。

20

【0017】

本発明においては、少なくとも、前記バス配線と前記共通配線用引き出し配線とを繋ぐ接続部を含む領域に、前記走査線及び前記信号線とは異なる層の導電材が形成されている構成とすることができる。

30

【0018】

また、本発明の液晶表示装置は、上記記載のアクティブマトリクス基板と、該アクティブマトリクス基板に対向する基板との間に液晶が挟持され、前記信号線に接続される画素電極と、前記共通配線に接続される共通電極との間の電界により前記液晶が駆動されるものである。

【0019】

このように、本発明は上記各種構造により、共通配線経路の抵抗を低減することができ、これにより共通配線経路の信号の遅延に起因する表示不良を抑制することができる。また、シール材に紫外線を照射する際の妨げにならないように引き出し配線を形成することにより、シール材を確実に硬化させることができる。

40

【発明の効果】

【0020】

本発明の液晶表示装置によれば下記記載の効果を奏する。

【0021】

本発明の第1の効果は、共通配線経路の抵抗を低減して、共通配線経路の信号の遅延に起因する横クロストークやフリッカなどの表示不良を抑制することができるということである。

【0022】

50

その理由は、所定数のゲート端子が集合してブロックが形成され、各々のブロックの両端に共通配線端子が設けられる端子構造のアクティブマトリクス基板において、共通配線端子とその引き出し配線とをドレイン配線と同層に形成し、ドレイン配線と同層に形成された表示領域外側のバス配線と上記引き出し配線とをコンタクトを介さずに同一層内で接続したり、共通配線端子の引き出し配線とバス配線とを複数の接続部で接続したり、対向する共通配線端子とその引き出し配線に囲まれる領域の略全面を金属膜で覆ったり、少なくとも引き出し配線とバス配線との接続部に他の層の導電材を積層したり、表示領域内の共通配線とバス配線と引き出し配線と共通配線端子とをゲート配線又はドレイン配線とは異なる層の配線を用いて同一層内に連続して形成したり、これらを組み合わせることにより、共通配線経路の抵抗を低減することができるからである。

10

【0023】

また、本発明の第2の効果は、引き出し配線による紫外線の反射を抑制してシール材を確実に硬化させることができるということである。

【0024】

その理由は、少なくともシール材が塗布又は描画されるシール領域の引き出し配線に所定の紫外線透過窓を形成したり、引き出し配線自体をITOなどの紫外線を透過する導電材を用いて形成しているからである。

【発明を実施するための最良の形態】**【0025】**

本発明に係る液晶表示装置は、その好ましい一実施の形態において、一の方向に延在する複数のゲート配線及び共通配線と、該一の方向に略直交する方向に延在する複数のドレイン配線を有し、表示領域の外側にドレイン配線に略平行に延在するバス配線を有し、所定数のゲート端子で構成されるブロックの両側に共通配線端子が設けられるTFT基板に、共通配線経路の抵抗を低減するための各種構造を設ける。具体的には、表示領域内の共通配線と端子領域の共通配線端子とを少ない層間移動で接続したり、バス配線と引き出し配線との間や引き出し配線と共通配線端子との間の抵抗を低減し、これにより共通配線経路の信号の遅延に起因する表示不良を抑制する。また、少なくともシール材が塗布又は描画されるシール領域内の引き出し配線による紫外線の反射を抑制して、共通配線経路の抵抗を低減しつつ、シール材を確実に硬化させる。

20

【実施例1】**【0026】**

上記した本発明の実施の形態についてさらに詳細に説明すべく、本発明の第1の実施例に係るアクティブマトリクス基板及び液晶表示装置について、図1乃至図9を参照して説明する。図1は、第1の実施例に係る液晶表示装置のアクティブマトリクス基板(TFT基板)の構成を模式的に示す平面図であり、図2は、TFT基板の表示領域に形成される各々の画素の構成を示す平面図及び断面図である。また、図3は、TFT基板の端子領域近傍の構造を示す平面図及びD-D'線における断面図であり、図4乃至図9はそのバリエーションを示す図である。なお、以下の説明では、液晶表示装置としてIPS方式の液晶表示装置を例にするが、同一基板上にゲート配線及びドレイン配線と、共通配線とが形成される任意の種類液晶表示装置に適用することができる。また、アクティブマトリクス基板としてTFTがマトリクス状に配列されるTFT基板を例にするが、TFT以外のスイッチング素子を用いるアクティブマトリクス基板に対しても同様に適用することができる。

30

40

【0027】

まず、本実施例のIPS液晶表示装置の構成について説明すると、IPS液晶表示装置は、TFTが形成されるTFT基板と、対向する基板と、その間に挟持される液晶とから構成される。また、TFT基板1は、図1に示すように、画素2aがマトリクス状に配列される表示領域2と、その外側の、対向する基板を保持、固定し、液晶を挟持するためのシール材が塗布又は描画されるシール領域3と、更にその外側の、外部の回路と接続するための端子が配列される端子領域4とで構成される。

50

【0028】

また、表示領域2の各々の画素2aは、図2に示すように、略直交して延在するゲート配線5（走査線）とドレイン配線9（信号線）とで囲まれる領域に表示部が形成され、ゲート配線5とドレイン配線9との交差点近傍にTFTが配置されている。また、各表示部にはドレイン配線9と同層に形成される画素電極9c及びITO（Indium Tin Oxide）などで構成される共通電極11aが形成されており、画素電極9cはTFTのソース電極に接続され、共通電極11aはゲート配線5に略平行に延在する共通配線6に接続されている。そして、これらの電極を覆うようにパッシベーション膜が形成されている。

【0029】

一方、図示しない対向基板には、表示部以外の部分に入射する余分な光を遮光するためのブラックマトリクス、カラー表示を行うためのRGB各色の色層、さらに色層を覆うように平坦化膜が形成されている。そして、TFT基板1及び対向基板の表面には配向膜が塗布されて所定方向にラビング処理され、両基板の間に液晶が挟持されている。また、各々のゲート配線5及び共通配線6とこれらに略直交するドレイン配線9は、端子領域4で所定数毎に束ねられてブロックが構成され、各々のブロックは異方性導電膜（ACF：Anisotropic Conductive Film）などによってフレキシブル基板に接続され、全ての共通電極11aに共通配線6を通じて一定の共通電位を供給し、TFTを介して画素電極9cに電位を書き込み、画素電極9cと共通電極11aとの間に横電界を与えることにより、液晶を基板に平行な面内でツイスト変形させて表示が制御される。

【0030】

ここで、表示領域2上ではゲート配線5と共通配線6とは交互に配設されており、これらの配線をそのまま端子領域4まで延在させると端子数が増えてしまう。そこで、表示領域2外側のドレイン配線9に略平行な方向に、ドレイン配線9と同層のバス配線を配設し、各々の共通配線6をコンタクトを介して一旦バス配線に接続して統合し、バス配線からブロック単位に配線を引き出して、各々のブロックの両端部に設けた共通配線端子に接続する方法が用いられる。

【0031】

しかしながら、従来の液晶表示装置では、図16に示すように、共通配線端子12bをゲート配線5と同層に形成しているため、少なくとも、各共通配線6とバス配線9aとの間、及び、バス配線9aと引き出し配線13との間をその上層の導電材（通常はITO）からなるコンタクトを介して接続する必要があり、コンタクト部分の抵抗により共通配線経路の抵抗を低減することができなかつた。また、引き出し配線13はゲート配線5と同層に形成されているため、バス配線9aと引き出し配線13との接続部を大きくすることができず、バス配線9aと引き出し配線13との間の抵抗が高くなるという問題があった。

【0032】

そこで、本実施例では、図3に示すように、各ブロックの両端部に設けられる共通配線端子12a及び該共通配線端子12aに接続される引き出し配線13をドレイン配線9と同層に形成し、引き出し配線13とバス配線9aとをコンタクトを介さずに同一層内で直接接続することにより共通配線経路の抵抗の低減を図り、共通配線経路の信号の遅延に起因する横クロストークやフリッカなどの表示不良を抑制している。

【0033】

なお、図3では、共通配線端子12aを各ブロックの両端部に各々1本ずつ設けているが、共通配線端子12aの数は任意であり、各ブロックの両端部の各々に複数本ずつ設けてもよいし、両端部の各々で共通配線端子12aの数を変えてもよい（例えば、一方の端部には1本、他方の端部には2本など）、ブロック毎に両端部に設ける共通配線端子12aの数を変えてもよい。また、本実施例の構成の場合、共通配線端子12a及びその引き出し配線13はドレイン配線9と同層に形成されており、ゲート端子5a及びその引き出し配線13との間には層間絶縁膜10が形成されているため、共通配線端子12aの引き出し配線13とゲート端子5aの引き出し配線13とはショートすることはない。従っ

10

20

30

40

50

て、引き出し配線 1 3 の引き回し経路は自由に設定することができるため、共通配線端子 1 2 a は必ずしもブロックの端部に形成しなくてもよい。

【0034】

このように、図 3 の構造を用いることにより、共通配線経路の抵抗を低減することができるが、共通配線端子 1 2 a の引き出し配線 1 3 のバス配線 9 a 近傍部分が図のように隣り合うゲート配線の間配置される場合は、接続部の幅が小さくなる。ここで、上述したように、本実施例の構造では共通配線端子 1 2 a の引き出し配線 1 3 はドレイン配線 9 と同層に形成されているため、共通配線端子 1 2 a とバス配線 9 a とをどのような経路で接続してもゲート端子 5 a の引き出し配線 1 3 とショートすることはない。そこで、図 4 に示すようにバス配線 9 a と共通配線端子 1 2 a の引き出し配線 1 3 との間を複数の接続部 1 4 で接続することによって更に共通配線経路の抵抗を低減することができる。なお、共通配線端子 1 2 a の引き出し配線 1 3 とゲート端子 5 a の引き出し配線 1 3 とが交差すると、両配線経路間に容量が発生して共通配線 6 の電位が変動することが考えられるため、交差する領域の面積が極力小さくなるようにすることが好ましい。また、図 4 では、共通配線端子 1 2 a の引き出し配線 1 3 の両側（図の上下）に各々 3 本の接続部 1 4 を形成したが、接続部 1 4 の本数、配置、太さ、形状などは任意であり、上記容量によるデメリットと共通配線経路の抵抗の低減効果とを比較考量して設定すればよい。

10

【0035】

また、図 3 及び図 4 では、バス配線 9 a と共通配線端子 1 2 a の引き出し配線 1 3 との間の抵抗を低減する構造について記載したが、共通配線端子 1 2 a は通常、細長い形状で形成されているため、共通配線端子 1 2 a と引き出し配線 1 3 との間で抵抗が高くなる場合もある。ここで、隣り合うブロックの対向する共通配線端子 1 2 a で挟まれた領域は通常使用されない領域であることから、図 5 に示すように、対向する共通配線端子 1 2 a 間の領域にも金属膜を形成して、共通配線端子 1 2 a と引き出し配線 1 3 とで囲まれる領域の略全面を金属膜で覆い、共通配線端子 1 2 a と引き出し配線 1 3 間の抵抗を低減することもできる。このように引き出し配線 1 3 を面状（ベタ状）に形成することにより共通配線端子 1 2 a からバス配線 9 a までの抵抗を略 1 / 3 に低減することができる。なお、図 5 では、共通配線端子 1 2 a の端部（すなわち、T F T 基板 1 の周端部）まで金属膜を形成しているが、共通配線端子 1 2 a と引き出し配線 1 3 との間に細い領域が形成されなければよく、対向する共通配線端子 1 2 a の少なくとも一部の間の領域に金属膜を形成してもよいし、金属膜の一部分に任意の切り込みや穴などを形成してもよい。また、図 6 に示すように、図 5 の構造に図 4 の接続部 1 4 を付加する構成としてもよく、この場合には更に共通配線経路の抵抗を低減することができる。

20

30

【0036】

また、図 3 乃至図 9 では、バス配線 9 a と引き出し配線 1 3 間をドレイン配線 9 の金属膜（例えば Cr など）のみで形成したが、更に抵抗を低減するために、ドレイン配線層よりも上層に形成される導電膜（例えば、共通電極やコンタクトを形成する I T O 膜）などを部分的に積層することもできる。例えば、図 7 に示すように、バス配線 9 a と引き出し配線 1 3 の一部に I T O 膜 1 1 e を形成し、共通配線 6 とバス配線 9 a の接続部分及びバス配線 9 a と引き出し配線 1 3 の接続部分の抵抗を低減することもできる。なお、I T O 膜 1 1 e を形成する領域は図の構成に限定されず、バス配線 9 a と引き出し配線 1 3 の接続部のみに形成してもよいし、バス配線 9 a と引き出し配線 1 3 の全面に形成してもよく、また、I T O 膜 1 1 e に代えて他の導電膜を用いてもよい。また、図 7 の構造に加えて、図 4 乃至図 6 に示す構造を付加すれば、更に共通配線経路の抵抗を低減することができる。

40

【0037】

また、ドレイン端子 9 b が配列される辺の構造は特に限定されないが、図 1 7 に示すように、従来は共通配線端子 1 2 b がゲート配線 5 と同層に形成されていたため、ドレイン端子 9 b 側の辺（ここでは上側の辺）のブロックの端部にもゲート配線 5 と同層に形成された共通配線端子 1 2 b が形成され、ゲート端子 5 a 側と同様に共通配線経路の抵抗の増

50

加を招いていた。一方、本実施例のようにゲート端子 5 a 側の辺の共通配線端子 1 2 a 及び引き出し配線 1 3 をドレイン配線 9 と同層に形成する場合には、図 8 に示すように、ドレイン端子 9 b 側の辺の共通配線端子 1 2 a もドレイン配線 9 と同層に形成されるため、ドレイン端子 9 b 側の辺の共通配線端子 1 2 a とバス配線 9 a とともコンタクトを介さずに直接接続することができるため、共通配線経路の抵抗を低減することができる。

【0038】

このように、本実施例では、共通配線端子 1 2 a 及びその引き出し配線 1 3 をドレイン配線 9 と同層に形成し、コンタクトを介さずに直接バス配線 9 a に接続し、また、バス配線 9 a と引き出し配線 1 3 との間に他の接続部 1 4 を設けたり、対向する共通配線端子 1 2 a 間の領域を金属膜で覆ったり、バス配線 9 a と引き出し配線 1 3 の間の任意の領域に I T O 膜 1 1 e などの他の導電材を積層することにより、共通配線経路の抵抗を低減することができる。これにより、信号の遅延に起因する横クロストークやフリッカなどの表示不良を抑制することができる。

10

【0039】

なお、上記では、バス配線 9 a と共通配線端子 1 2 a とその引き出し配線 1 3 とをドレイン配線 9 と同層に形成する場合について記載したが、バス配線 9 a と共通配線端子 1 2 a とその引き出し配線 1 3 に加えて、共通配線 6 も同層に形成すればコンタクトを 1 回も介さずに共通配線 6 と共通配線端子 1 2 a とを接続することができる。その場合には、ゲート配線 5 又はドレイン配線 9 を使用することはできないため、例えば、図 9 に示すように、共通電極を構成する I T O を共通配線端子 1 2 c まで一括して形成したり、共通配線専用の配線層を新たに設けて、共通配線から共通配線端子までの配線経路を一括して形成することにより上記構造を実現することができる。

20

【実施例 2】

【0040】

次に、本発明の第 2 の実施例に係るアクティブマトリクス基板及び液晶表示装置について、図 1 0 乃至図 1 3 を参照して説明する。図 1 0 は、T F T 基板の端子領域近傍の構造を示す平面図及び断面図であり、図 1 1 乃至図 1 3 はそのバリエーションを示す図である。

【0041】

前記した第 1 の実施例では、共通配線端子 1 2 a 及びその引き出し配線 1 3 をドレイン配線 9 と同層に形成したが、共通配線端子及びその引き出し配線をゲート配線 5 と同層に形成する従来の構造においても、図 4 乃至図 7 の構造を利用することにより共通配線経路の抵抗を低減することは可能である。

30

【0042】

例えば、図 1 0 に示すように、バス配線 9 a と引き出し配線 1 3 との間に、バス配線 9 a と同層（ドレイン配線 9 と同層）の接続部 1 4 を形成し、接続部 1 4 と引き出し配線 1 3 との間をコンタクト 1 1 d を介して接続することもでき、このような構造によっても従来構造に比べて共通配線経路の抵抗を低減することができる。なお、この構造の場合、第 1 の実施例で示したように、ゲート端子 5 a の引き出し配線 1 3 と共通配線端子 1 2 b の引き出し配線 1 3 とが交差する部分に容量が発生して共通配線 6 の電位が変動することが考えられるため、交差する領域の面積が極力小さくなるように接続部 1 4 の本数や配置、太さ、形状などを設定することが好ましい。

40

【0043】

また、図 1 1 に示すように、対向する共通配線端子 1 2 b に挟まれる領域の少なくとも一部に、共通配線端子 1 2 b と同層（ゲート配線 5 と同層）の金属膜を形成し、共通配線端子 1 2 b と引き出し配線 1 3 との接続面積を大きくすることによっても従来構造に比べて共通配線経路の抵抗を低減することができる。また、図 1 2 に示すように、図 1 0 の構造と図 1 1 の構造とを組み合わせることによって、更に共通配線経路の抵抗を低減することができる。

【0044】

50

また、図13に示すように、バス配線9aから引き出し配線13に至る領域の少なくとも一部にドレイン層よりも上層に形成される導電膜(例えば、ITO膜11e)を形成して該部分を積層構造にすることによっても共通配線経路の抵抗を低減することができ、また、この構造に、図10乃至図12の構造を付加することによって、更に共通配線経路の抵抗を低減することができる。

【0045】

このように、共通配線端子12bとその引き出し配線13がゲート配線5と同層に形成される構造においても、バス配線9aと引き出し配線13との間を複数の接続部14で接続したり、対向する共通配線端子12b間の領域を金属膜で覆ったり、バス配線9aと引き出し配線13との間の任意の領域にITO膜11eなどの他の導電材を積層することにより、共通配線経路の抵抗を低減することができ、これにより、信号の遅延に起因する横クロストークやフリッカなどの表示不良を抑制することができる。

10

【実施例3】

【0046】

次に、本発明の第3の実施例に係るアクティブマトリクス基板及び液晶表示装置について、図14及び図15を参照して説明する。図14及び図15は、TFT基板の端子領域近傍の構造を示す平面図及び断面図である。

【0047】

前記した第1の実施例及び第2の実施例では共通配線経路の低減のみに着目した構造を示したが、液晶表示装置は第1の実施例で示したようにTFT基板1又は対向基板の少なくとも一方のシール領域3にシール材を塗布又は描画し、液晶を滴下又は注入して一对の基板を対向させて貼り合わせた後、シール材を硬化させることによって形成される。このシール材は熱や紫外線などによって硬化するが、紫外線硬化型のシール材を用いる場合は通常TFT基板1の裏面側から紫外線を照射して硬化させる。従ってシール領域3が紫外線を反射する金属膜で覆われるとシール材に紫外線を十分に照射することができなくなってしまい、シール材を確実に硬化させることができなくなってしまう。

20

【0048】

そこで、本実施例では、図3乃至図7又は図10乃至図13のように、シール領域3にゲート配線5又はドレイン配線9の金属膜を形成する場合であってもシール材の硬化に影響がでないように、図14に示すようにシール領域3内の引き出し配線13に紫外線を透過させる窓(紫外線透過窓16)を設けて、紫外線透過窓16から紫外線を透過させてシール材を確実に硬化させている。なお、図14では図5の構造に対して紫外線透過窓16を形成する場合を示しているが、他の構造に対しても同様に形成することができ、また、紫外線透過窓16の形状、大きさ、配置などはシール材の硬化条件、引き出し配線13の抵抗値などを考慮して適宜設定することができる。

30

【0049】

また、更に紫外線の透過率を高めるために、シール領域3内に紫外線を反射する金属膜(例えば、ゲート配線5やドレイン配線9の金属膜)で形成される引き出し配線13を設けるのではなく、紫外線を透過する導電材(例えば、ITO膜)で形成される引き出し配線13を設けることもできる。例えば、図15に示すように、バス配線9aと共通配線端子12aとの間にITO膜11eを形成し、該ITO膜11eによってバス配線9aと共通配線端子12aとを接続することも可能である。この構造の場合、ゲート端子5aの引き出し配線13と共通配線端子12aの引き出し配線13(ここではITO膜11e)とが異なる層に形成されるため、引き出し配線の形状を任意に設定することができ、また、ITO膜11eを用いる場合は、これらの引き出し配線が離れて形成される(すなわち、少なくともゲート絶縁膜7と層間絶縁膜10とで隔てられる)ため、ゲート配線経路と共通配線経路との間に形成される容量を小さくすることができ、共通配線経路の電位の変動を抑制することができる。

40

【0050】

このように、引き出し配線13を金属膜で形成する場合にはシール領域3内の金属膜に

50

紫外線透過窓 16 を形成したり、シール領域 3 内の引き出し配線 13 を紫外線を透過する ITO 膜 11e などの導電材を用いて形成することにより、共通配線経路の抵抗を低減するのみならず、シール材に確実に紫外線を照射し、シール材を硬化させやすくすることができる。

【0051】

なお、上記各実施例では、液晶表示装置に用いられるアクティブマトリクス基板について記載したが、本発明は上記実施例に限定されるものではなく、有機 EL 表示装置などの他の表示装置に用いられるアクティブマトリクス基板についても同様に適用することができる。

【図面の簡単な説明】

10

【0052】

【図 1】本発明の第 1 の実施例に係る液晶表示装置の TFT 基板の構造を模式的に示す平面図である。

【図 2】本発明の第 1 の実施例に係る TFT 基板の画素の構造を示す平面図及び断面図である。

【図 3】本発明の第 1 の実施例に係る TFT 基板の端子領域近傍の構造を示す平面図及び断面図である。

【図 4】本発明の第 1 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 5】本発明の第 1 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

20

【図 6】本発明の第 1 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 7】本発明の第 1 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 8】本発明の第 1 の実施例に係る TFT 基板の角部近傍の構造を示す平面図である。

【図 9】本発明の第 1 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 10】本発明の第 2 の実施例に係る TFT 基板の端子領域近傍の構造を示す平面図及び断面図である。

30

【図 11】本発明の第 2 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 12】本発明の第 2 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 13】本発明の第 2 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

【図 14】本発明の第 3 の実施例に係る TFT 基板の端子領域近傍の構造を示す平面図及び断面図である。

【図 15】本発明の第 3 の実施例に係る TFT 基板の端子領域近傍の他の構造を示す平面図及び断面図である。

40

【図 16】従来の TFT 基板の端子領域近傍の構造を示す平面図及び断面図である。

【図 17】従来の TFT 基板の角部近傍の他の構造を示す平面図である。

【符号の説明】

【0053】

- 1 TFT 基板
- 2 表示領域
- 2 a 画素
- 3 シール領域
- 4 端子領域
- 5 ゲート配線

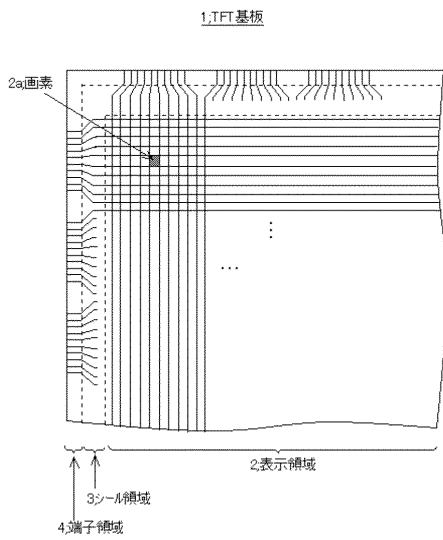
50

- 5 a ゲート端子
- 6 共通配線
- 7 ゲート絶縁膜
- 8 半導体層
- 8 a a-Si層
- 8 b n⁺a-Si層
- 9 ドレイン配線
- 9 a バス配線
- 9 b ドレイン端子
- 9 c 画素電極
- 10 層間絶縁膜
- 11 a 共通電極
- 11 b ~ 11 d コンタクト
- 11 e ITO膜
- 12 a 共通配線端子(ドレイン層)
- 12 b 共通電極端子(ゲート層)
- 12 c 共通電極端子(ITO)
- 13 引き出し配線
- 14 接続部
- 15 無効端子
- 16 紫外線透過窓

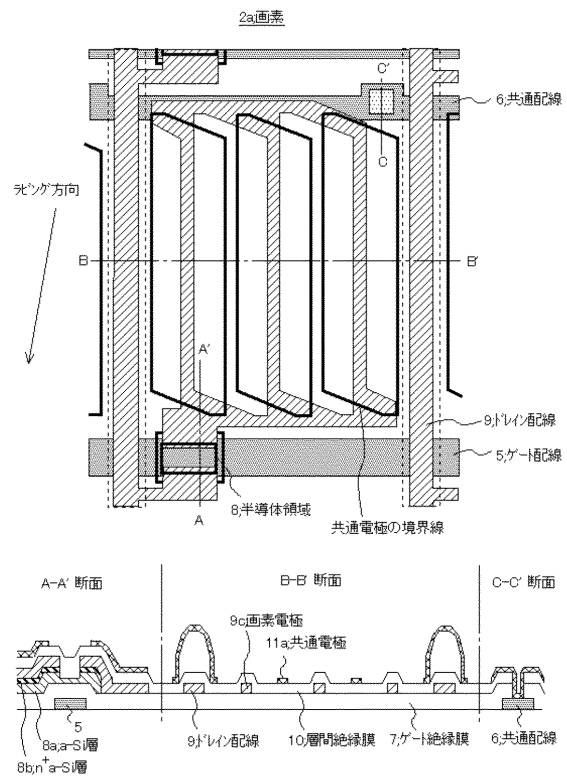
10

20

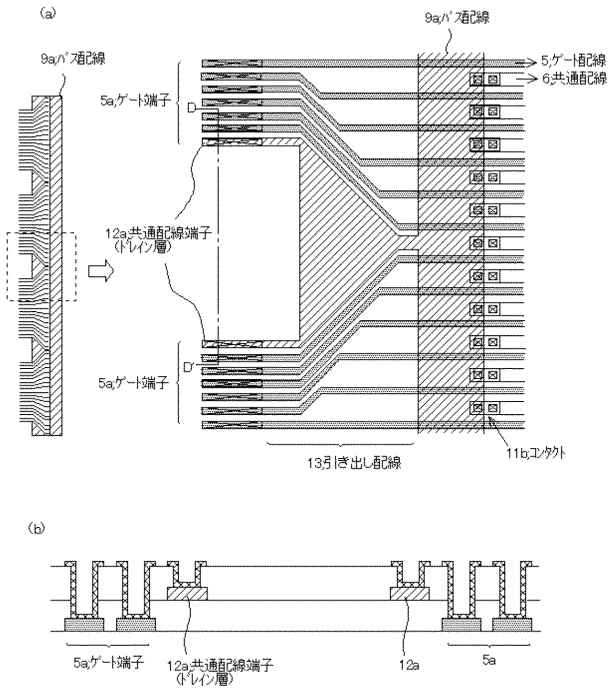
【図1】



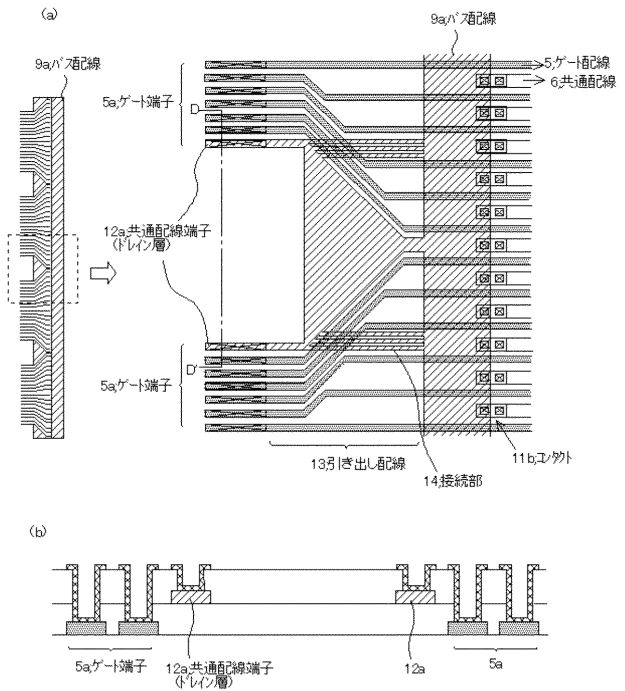
【図2】



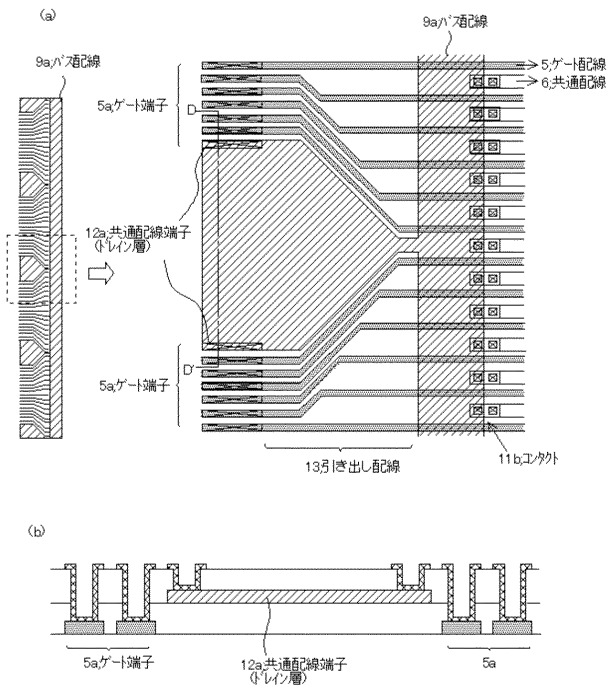
【図3】



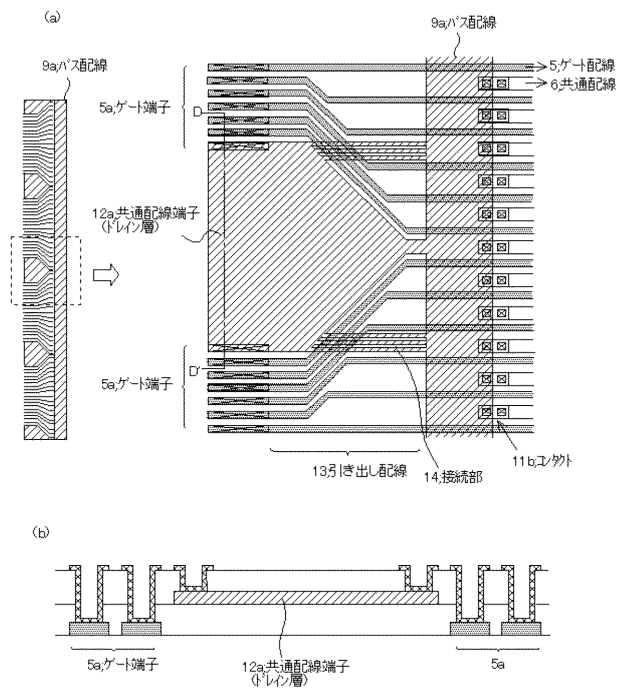
【図4】



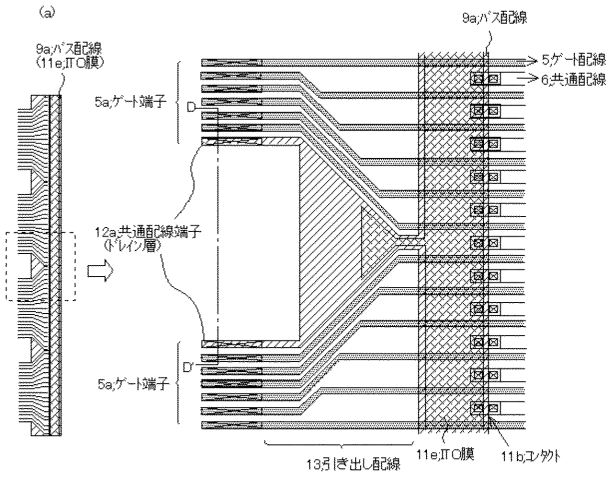
【図5】



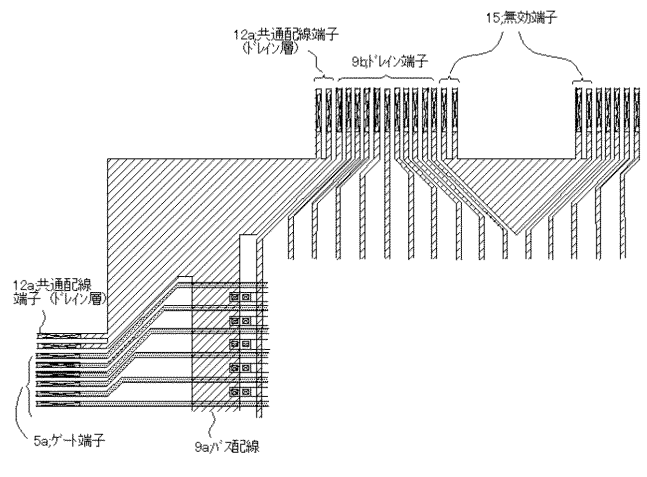
【図6】



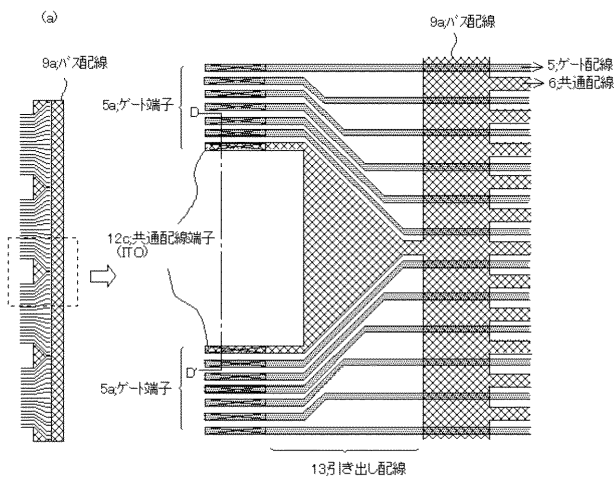
【 図 7 】



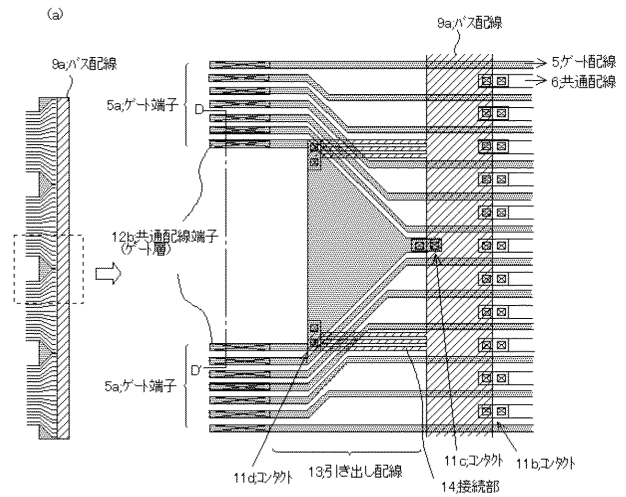
【 図 8 】



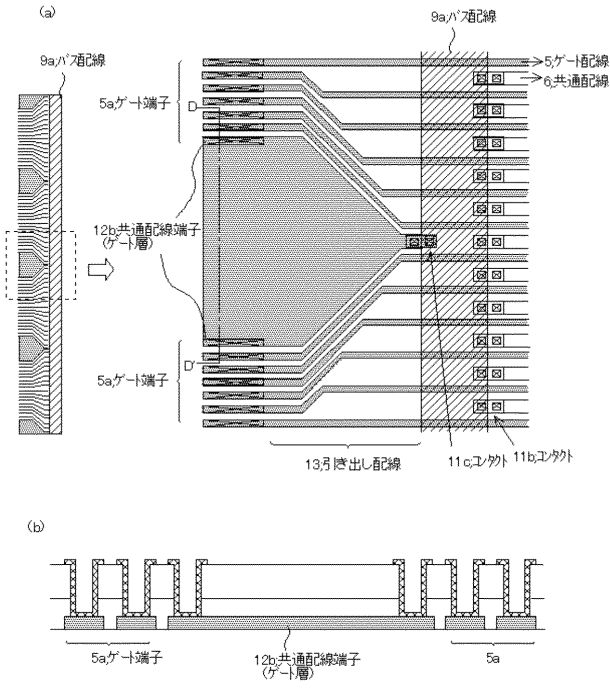
【 図 9 】



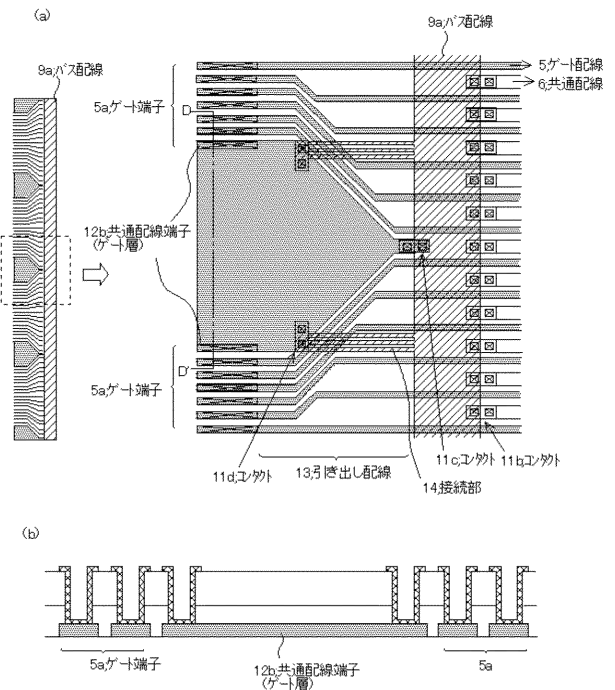
【 図 10 】



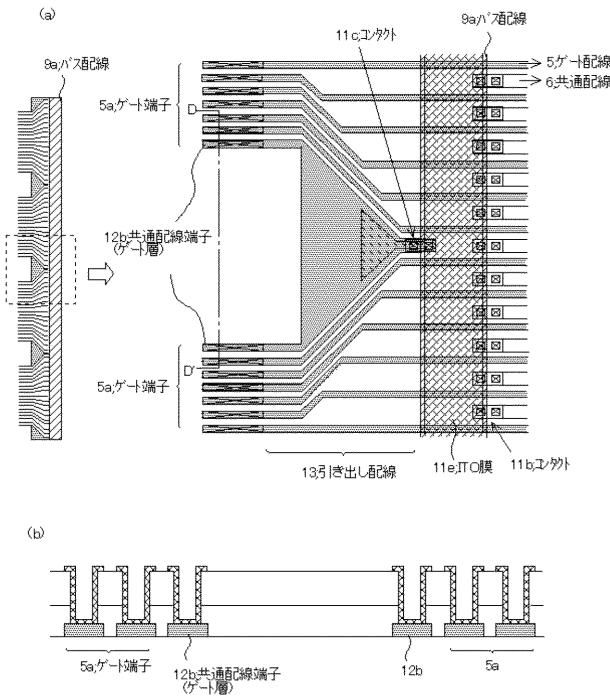
【図 1 1】



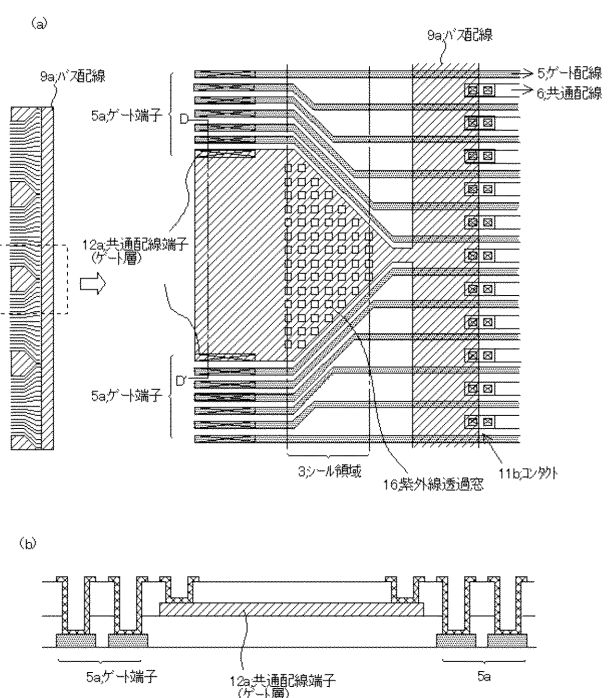
【図 1 2】



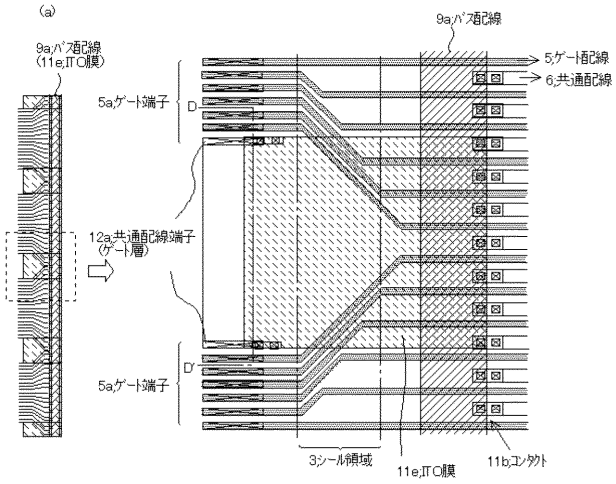
【図 1 3】



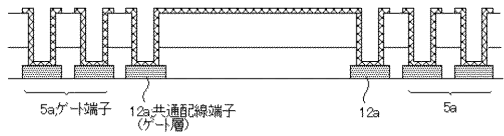
【図 1 4】



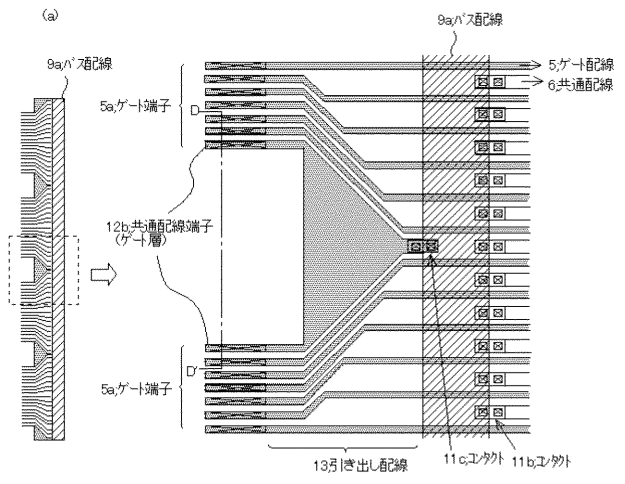
【 図 1 5 】



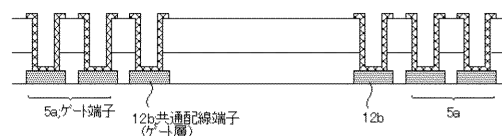
(b)



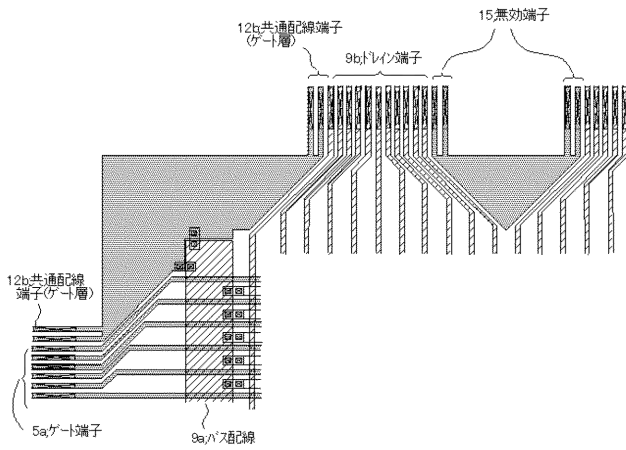
【 図 1 6 】



(b)



【 図 1 7 】



フロントページの続き

(72)発明者 西田 真一

神奈川県川崎市中原区下沼部 1 7 5 3 番地 NEC液晶テクノロジー株式会社内

Fターム(参考) 2H092 GA11 GA40 GA48 JA24 JB22 JB31 NA01 NA25 QA05 QA07

专利名称(译)	有源矩阵基板和具有该基板的液晶显示装置		
公开(公告)号	JP2005283790A	公开(公告)日	2005-10-13
申请号	JP2004095410	申请日	2004-03-29
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NEC LCD科技有限公司		
[标]发明人	今野隆之 稻田敏 北川善朗 西田真一		
发明人	今野 隆之 稻田 敏 北川 善朗 西田 真一		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1345 G02F1/1362 G02F1/1368 G11C11/00		
CPC分类号	G02F1/134363 G02F1/1345		
FI分类号	G02F1/1345 G02F1/1368		
F-TERM分类号	2H092/GA11 2H092/GA40 2H092/GA48 2H092/JA24 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA25 2H092/QA05 2H092/QA07 2H192/AA24 2H192/BB04 2H192/CB05 2H192/CC04 2H192/EA22 2H192/EA43 2H192/FA32 2H192/FA35 2H192/FA37 2H192/FA39 2H192/FA46 2H192/FA65 2H192/FA76 2H192/GD25 2H192/JA33		
代理人(译)	宫本敬		
其他公开文献	JP4462981B2		
外部链接	Espacenet		

摘要(译)

到由于包括水平串扰或闪烁的公共配线路径的延迟提供了一种液晶显示装置，其包括有源矩阵基板和能够抑制显示缺陷的衬底。多条栅极线和在A的一个方向延伸的共用线，多个漏极布线的方向上延伸大致正交，平行的显示区域的外侧基本上延伸到所述漏极布线具有总线线路9a中，在TFT基板上设置由栅极端子5a的预定数量的块，形成在所述排扰线的公共布线端子12a的相同层和引线布线的两侧的公共线端子12a 13封闭或连接在相同的层而不经过总线线路9a和接触，或通过多个连接部至引线13和总线线9A连接，公共线端子12a和它的引出布线13的面对通过基本上覆盖的金属膜的整个表面面积，以减小公共配线路径的电阻。点域

