

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-182010

(P2005-182010A)

(43) 公開日 平成17年7月7日(2005.7.7)

(51) Int.Cl.<sup>7</sup>

G02F 1/1345

G02F 1/133

G02F 1/1368

G09F 9/00

G09G 3/20

F I

G02F 1/1345

G02F 1/133 505

G02F 1/133 550

G02F 1/1368

G09F 9/00 348Z

テーマコード(参考)

2H092

2H093

5C006

5C080

5F044

審査請求 有 請求項の数 41 O L (全 30 頁) 最終頁に続く

(21) 出願番号 特願2004-349807 (P2004-349807)

(22) 出願日 平成16年12月2日(2004.12.2)

(31) 優先権主張番号 2003-090301

(32) 優先日 平成15年12月11日(2003.12.11)

(33) 優先権主張国 韓国(KR)

(31) 優先権主張番号 2004-029615

(32) 優先日 平成16年4月28日(2004.4.28)

(33) 優先権主張国 韓国(KR)

(71) 出願人 501426046

エルジー・フィリップス エルシーデー

カンパニー、リミテッド

大韓民国 ソウル、ヨンドウンポーク、ヨ

イドードン 20

(74) 代理人 100064447

弁理士 岡部 正夫

(74) 代理人 100085176

弁理士 加藤 伸晃

(74) 代理人 100106703

弁理士 産形 和央

(74) 代理人 100094112

弁理士 岡部 譲

(74) 代理人 100096943

弁理士 臼井 伸一

最終頁に続く

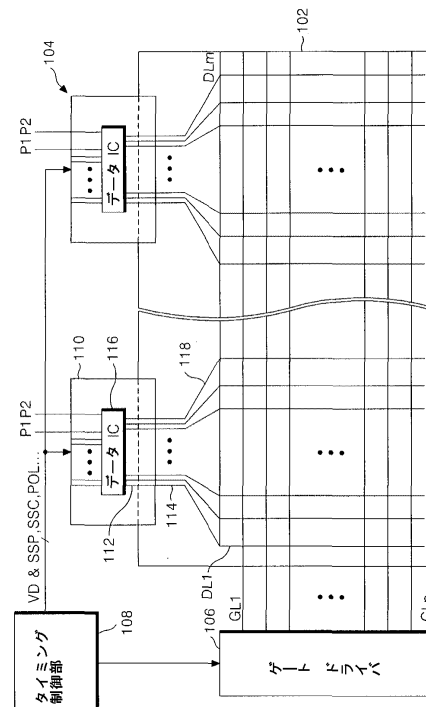
(54) 【発明の名称】 チップ実装フィルム及びそれを利用した液晶表示装置

(57) 【要約】

【課題】本発明の目的は作業性の向上及び製造費用を削減することができるようにした液晶表示装置を提供することである。

【解決手段】この液晶表示装置はデータラインなどに画素データを供給するデータ出力チャンネル群を含むと共にダミー・データ出力チャンネル群を有するデータ集積回路と、前記ダミー・データ出力チャンネル群の出力チャンネルを選択するためのチャンネル選択部と、前記データ集積回路が実装されて前記データ出力チャンネル群に接続されるデータ出力パッド群を含むと共にダミー・データ出力パッド群を有するテープ・キャリア・パッケージとを具備して、前記チャンネル選択部によって選択される前記ダミー・データ出力チャンネルを通して前記画素データが前記データラインなどに供給されることを特徴とする。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

多数の出力チャンネルが形成されたデータ駆動集積回路と、前記多数の出力チャンネルの中の画素データが供給されるデータ出力チャンネルを選択するチャンネル選択部；前記データ集積回路が実装されて、前記多数の出力チャンネルに対応される出力パッドが形成されたテープ・キャリア・パッケージとを具備することを特徴とするチップ実装フィルム。

## 【請求項 2】

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部を具備することを特徴とする請求項 1 記載のチップ実装フィルム。

10

## 【請求項 3】

前記多数の出力チャンネルの中、非選択された出力チャンネルはダミー出力チャンネルであることを特徴とする請求項 1 記載のチップ実装フィルム。

## 【請求項 4】

前記テープ・キャリア・パッケージの出力パッドは前記データ有効出力チャンネルと接続されたデータ出力パッド群と、前記ダミー出力チャンネルと接続されてダミー出力パッド群とを具備することを特徴とする請求項 3 記載のチップ実装フィルム。

## 【請求項 5】

前記ダミー出力チャンネル及びダミー出力パッド群はプロテイングされることを特徴とする請求項 4 記載のチップ実装フィルム。

20

## 【請求項 6】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定されたことを特徴とする請求項 4 記載のチップ実装フィルム。

## 【請求項 7】

前記データ出力パッド群は液晶パネルのデータラインと接続されることを特徴とする請求項 1 記載のチップ実装フィルム。

## 【請求項 8】

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記画素データの入力ライン数の中から少なくとも一つの条件によって前記チャンネル選択信号を発生することを特徴とする請求項 2 記載のチップ実装フィルム。

30

## 【請求項 9】

前記チャンネル選択部は前記データ駆動集積回路に内蔵されて、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵されたチャンネル選択部へ供給する前記データ駆動集積回路の第 1 及び第 2 選択端子とを具備することを特徴とする請求項 2 記載のチップ実装フィルム。

## 【請求項 10】

前記データ駆動集積回路はスタート・パルスをしフトさせて順次にサンプリング信号を発生するシフト・レジスタ部と、前記サンプリング信号に応答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタル・アナログ変換部と、前記デジタル・アナログ変換部からの前記画素データをバッファリングして、前記データ出力チャンネルに供給するバッファ部とを更に具備することを特徴とする請求項 1 記載のチップ実装フィルム。

40

## 【請求項 11】

前記チャンネル選択部は I, J, K, N (ただ、 $I < J < K < N$  であり、N は前記出力チャンネルの総数) 個のデータ出力チャンネルの中のいずれか一つを選択することを特徴とする請求項 10 記載のチップ実装フィルム。

## 【請求項 12】

前記チャンネル選択部は前記 I 番目、J 番目、K 番目及び N 番目のデータ出力チャンネルに対応される W 番目、X 番目、Y 番目、Z 番目シフトレジスターの中のいずれか一つの

50

出力信号を次段データ駆動集積回路へ供給することを特徴とする請求項 1 1 記載のチップ実装フィルム。

【請求項 1 3】

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化されたことを特徴とする請求項 1 1 記載のチップ実装フィルム。

【請求項 1 4】

第 1 及び第 2 出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、前記第 1 及び第 2 出力チャンネル群のそれぞれで画素データが供給される第 1 及び第 2 データ出力チャンネル群のそれぞれを選択するチャンネル選択部と、前記データ集積回路が実装されて、前記第 1 及び第 2 出力チャンネル群に対応される第 1 及び第 2 出力パッド群が形成されたテープキャリアパッケージとを具備することを特徴とするチップ実装フィルム。

10

【請求項 1 5】

前記第 1 及び第 2 データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備することを特徴とする請求項 1 4 記載のチップ実装フィルム。

【請求項 1 6】

前記多数の出力チャンネルの中で非選択された出力チャンネルはダミー出力チャンネルで前記第 1 及び第 2 データ出力チャンネル領域の間に位することを特徴とする請求項 1 4 記載のチップ実装フィルム。

20

【請求項 1 7】

前記テープキャリアパッケージの出力パッドは前記第 1 及び第 2 データ出力チャンネル群と接続された有効出力パッド群と、前記ダミー出力パネルと接続されてダミー出力パッド群とを具備することを特徴とする請求項 1 6 記載のチップ実装フィルム。

【請求項 1 8】

前記ダミー出力チャンネル及び前記ダミー出力パッド群はフローティングされることを特徴とする請求項 1 7 記載のチップ実装フィルム。

【請求項 1 9】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定されたことを特徴とする請求項 1 7 記載のチップ実装フィルム。

30

【請求項 2 0】

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記データ駆動集積回路の画素データの入力ライン数の中で少なくとも一つの条件によって前記チャンネル選択信号を発生することを特徴とする請求項 1 5 記載のチップ実装フィルム。

【請求項 2 1】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部で供給する前記データ駆動集積回路の第 1 及び第 2 選択端子を具備することを特徴とする請求項 1 5 記載のチップ実装フィルム。

40

【請求項 2 2】

前記データ駆動集積回路はスタートパルス进行シフトさせて順次なサンプリング信号を発生するシフトレジスタ部と、前記サンプリング信号に回答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタル-アナログ変換部と、前記デジタル-アナログ変換部からの画素データをバッファリングして前記第 1 及び第 2 データ出力チャンネル群で供給するバッファ部とをさらに具備することを特徴とする請求項 1 4 記載のチップ実装フィルム。

【請求項 2 3】

前記第 1 及び第 2 データ出力パッド群は液晶パネルのデータラインと接続されることを特徴とする請求項 1 7 記載のチップ実装フィルム。

50

## 【請求項 2 4】

前記データ出力チャンネルグループの少なくとも 2 個領域は同一な数のデータ出力チャンネルを持つことを請求項 1 4 記載のチップ実装フィルム。

## 【請求項 2 5】

前記第 1 データ出力チャンネルグループは一番目から I1 番目、I2 番目、I3 番目(ただし、 $1 < I1 < I2 < I3 < N$ )中、いずれかまでの出力チャンネルを含むことを特徴とする請求項 1 4 記載のチップ実装フィルム。

## 【請求項 2 6】

前記第 2 出力チャンネルグループは N 番目から J1 番目、J2 番目、J3 番目(ただし、 $I3 < J1 < J2 < J3 < N$ )中いずれかまでの出力チャンネルを含むことを特徴とする請求項 2 5 記載のチップ実装フィルム。

10

## 【請求項 2 7】

前記出力チャンネルの中で  $I1 + 1$  番目から  $J3 - 1$  番目まで、 $I2 + 1$  番目から  $J2 - 1$  番目まで、 $I3 + 1$  番目から  $J1 - 1$  番目の中である一グループは前記ダミー出力チャンネルであることを特徴とする請求項 2 6 記載のチップ実装フィルム。

## 【請求項 2 8】

多数の出力チャンネルが形成されたデータ駆動集積回路と、前記多数の出力チャンネルの中で画素データが供給されるデータ出力チャンネルを選択して、残りはダミーチャンネルになるようにするチャンネル選択部と、前記データ集積回路が実装されて、前記データ出力チャンネルと接続されたデータ出力パッド群と、前記ダミーチャンネルと接続されたダミー出力パッド群が形成されたテープキャリアパッケージと、前記テープキャリアパッケージのデータ出力パッド群と接続されたデータラインを持つ液晶パネルとを具備することを特徴とする液晶表示装置。

20

## 【請求項 2 9】

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化されたことを特徴とする請求項 2 8 記載の液晶表示装置。

## 【請求項 3 0】

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備することを特徴とする請求項 2 8 記載の液晶表示装置。

## 【請求項 3 1】

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッド群と接続されたデータ入力パッドをさらに具備することを特徴とする請求項 2 8 記載の液晶表示装置。

30

## 【請求項 3 2】

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッド群と接続されたダミーデータ入力パッド群をさらにもっと具備することを特徴とする請求項 2 8 記載の液晶表示装置。

## 【請求項 3 3】

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群はフローティングされることを特徴とする請求項 3 2 記載の液晶表示装置。

40

## 【請求項 3 4】

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群は一定常数電圧に設定されたことを特徴とする請求項 3 2 記載の液晶表示装置。

## 【請求項 3 5】

第 1 及び第 2 出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、前記第 1 及び第 2 出力チャンネル群のそれぞれで画素データが供給される第 1 及び第 2 データ出力チャンネル群を選択して、その第 1 及び第 2 データ出力チャンネル群の間の非選択された出力チャンネルはダミーチャンネルになるようにするチャンネル選択部と、前記データ集積回路が実装されて、前記第 1 及び第 2 データ出力チャンネル群と接続されたデータ出力パッドと、前記ダミーチャンネルと接続されたダミー出力パッドが形

50

成されたテープキャリアパッケージと、前記テープキャリアパッケージのデータ出力パッドと接続されたデータラインを含む液晶パネルとを具備することを特徴とする液晶表示装置。

【請求項 36】

前記第 1 及び第 2 データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部を具備することを特徴とする請求項 35 記載の液晶表示装置。

【請求項 37】

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッドの間に接続されたデータ入力パッドをさらに具備することを特徴とする請求項 35 記載の液晶表示装置。

10

【請求項 38】

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッドと接続されたダミーデータ入力パッドをさらにもっと具備することを特徴とする請求項 37 記載の液晶表示装置。

【請求項 39】

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドはフローティングされることを特徴とする請求項 38 記載の液晶表示装置。

【請求項 40】

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドは一定常数電圧に設定されたことを特徴とする請求項 38 記載の液晶表示装置。

20

【請求項 41】

前記第 1 及び第 2 データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化されたことを特徴とする請求項 35 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関することで、特に作業性の向上及び製造費用を節減することができるようにしたチップ実装フィルム及びそれを利用した液晶表示装置に関するものである。

【背景技術】

30

【0002】

通常の液晶表示装置は電界を利用して液晶の光透過率を調節することで画像を表示する。

【0003】

これのために、液晶表示装置は図 1 に示したように液晶セルなどがマトリックス形態で配列された液晶パネル(2)と、液晶パネル(2)のゲートラインなど(GL1乃至GLn)を駆動するためのゲート・ドライバ(6)と、液晶パネル(2)のデータラインなど(DL1乃至DLm)を駆動するためのデータ・ドライバ(4)と、ゲート・ドライバ(6)とデータ・ドライバ(4)を制御するためのタイミング制御部(8)とを具備する。

【0004】

40

液晶パネル(2)はゲートラインなど(GL1乃至GLn)とデータラインなど(DL1乃至DLm)の交差部毎に形成された薄膜トランジスタ(TFT)と、薄膜トランジスタ(TFT)と接続された液晶セル(7)とを具備する。薄膜トランジスタ(TFT)はゲートライン(GL)からのスキャン信号、即ちゲート・ハイ電圧(VGH)が供給される場合、ターン・オンされてデータライン(DL)からの画素信号を液晶セル(7)に供給する。そして、薄膜トランジスタ(TFT)はゲートライン(GL)からゲート・ロー電圧(VGL)が供給される場合、ターン・オフされて液晶セル(7)に充電された画素信号が維持されるようにする。

【0005】

液晶セル(7)は等価的に液晶容量のキャパシティで表現されて、液晶を間に置いて対

50

面する共通電極と薄膜トランジスタ（TFT）に接続された画素電極を含む。そして、液晶セル（7）は充電された画素信号が次の画素信号が充電される際まで安定的に維持されるようにするためにストリッジ・キャパシティとを更に具備する。このストリッジ・キャパシティは画素電極と以前段のゲートラインの間に形成される。このような液晶セル（7）は薄膜トランジスタ（TFT）を通して充電される画素信号につれて誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグラデーションを具現するようになる。

#### 【0006】

タイミング制御部（8）は図示されないビデオ・カードから供給される同期信号（V，H）を利用してゲート制御信号など（GSP，GSC，GOE）及びデータ制御信号など（SSP，SSC，SOE，POL）を発生する。ゲート制御信号など（GSP，GSC，GOE）はゲート・ドライバ（6）に供給されてゲート・ドライバを制御するようになり、データ制御信号など（SSP，SSC，SOE，POL）はデータ・ドライバ（4）に供給されてデータ・ドライバを除去するようになる。共に、タイミング制御部（8）は赤色（R）、緑色（G）及び青色（B）の画素データ（VD）を整列してデータ・ドライバ（4）に供給する。

#### 【0007】

ゲート・ドライバ（6）はゲートラインなど（GL1乃至GLn）を順次に駆動させる。このために、ゲート・ドライバ（6）は図2aのように多数のゲート集積回路（以下、“IC”という）（10）とを具備する。ゲートIC（10）などは自分に接続されたゲートラインなど（GL1乃至GLn）をタイミング制御部（8）からの制御によって順次に駆動させる。もう一度言って、ゲートIC（10）などはタイミング制御部（8）から供給されるゲート制御信号など（GSP，GSC，GOE）に応答してゲートラインなど（GL1乃至GLn）に順次にゲート・ハイ電圧（VGH）を順次に供給する。

#### 【0008】

具体的に、ゲート・ドライバ（6）はゲート・スタート・パルス（GSP）をゲート・シフト・クラック（GSC）につれてシフトさせてシフトパルスを発生する。そして、ゲート・ドライバ（6）はシフト・パルスに응答して水平期間毎に当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給するようになる。もう一度言って、シフトパルスは水平期間毎に一ラインずつシフトされて、ゲートIC（10）などの中のいずれか一つはシフトパルスに対応されて当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給する。この場合、ゲートIC（10）などはゲートラインなど（GL1乃至GLn）にゲート・ハイ電圧（VGH）が供給されない残りの期間ではゲート・ロー電圧（VGL）を供給する。

#### 【0009】

データ・ドライバ（4）は水平期間毎に1ライン分ずつの画素信号をデータラインなど（DL1乃至DLm）に供給する。このために、データ・ドライバ（4）は図2bのように多数のデータIC（16）などを具備する。データIC（16）などはタイミング制御部（8）から供給されるデータ制御信号など（SSP，SSC，SOE，POL）に응答してデータラインなど（DL1乃至DLm）に画素信号を供給する。この際、データIC（16）などはタイミング制御部（8）からの画素データ（VD）をガンマ電圧発生部（図示しない）からのガンマ電圧を利用してアナログ画素信号に変換して出力する。

#### 【0010】

具体的に、データIC（16）などはソース・スタート・パルス（SSP）をソース・シフト・クラック（SSC）につれてシフトさせてサンプリング信号を発生する。続いて、データIC（16）などはサンプリング信号に응答して画素データ（VD）を一定の単位ずつ順次にラッチする。以後、ラッチされた1ライン分の画素データ（VD）をアナログ画素信号に変換してソース出力エナブル信号（SOE）のエナブル期間にデータラインなど（DL1乃至DLm）に供給するようになる。この場合、データIC（16）などは画素データ（VD）を極性制御信号（POL）に응答して正極性または負極性の画素

信号に変換するようになる。

【0011】

このために、データIC(16)などのそれぞれは図3に示したように順次のサンプリング信号を供給するシフト・レジスタ部(34)と、サンプリング信号に応答して画素データ(VD)を順次にラッチして同時に出力するラッチ部(36)と、ラッチ部(36)からの画素データ(VD)を画素電圧信号に変換するデジタル・アナログ変換部(以下、“DAC部”という)(38)と、DAC(38)からの画素電圧信号を緩衝して出力する出力バッファ部(46)とを具備する。また、データIC(16)などはタイミング制御部(8)から供給される各種の制御信号など(SSP, SSC, SOE, REV, POLなど)と画素データ(VD)を中継する信号制御部(20)と、DAC部(38)で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部(32)とを更に具備する。 10

【0012】

信号制御部(20)はタイミング制御部(図示しない)からの各種の制御信号など(SSP, SSC, SOE, REV, POLなど)と画素データ(VD)が当たる構成要素などで出力されるように制御する。

【0013】

ガンマ電圧部(32)はガンマ基準電圧の発生部(図示しない)から入力される多数このガンマ基準電圧をグレイ別に細分化して出力する。

【0014】

シフト・レジスタ部(34)に含まれたシフト・レジスタなどは信号制御部(20)からのソース・スタート・パルス(SSP)をソース・シフト・クロック(SSC)につれてシフトさせてサンプリング信号に出力する。 20

【0015】

ラッチ部(36)はシフト・レジスタ部(34)からのサンプリング信号に응答して信号制御部(20)からの画素データ(VD)を一定単位ずつ順次にサンプリングしてラッチするようになる。このために、ラッチ部(36)は $i$ ( $i$ は自然数)個の画素データ(VD)をラッチするために $i$ 個のラッチなどで構成されて、ラッチなどのそれぞれは画素データ(VD)のビット数に対応する大きさを有する。特に、タイミング制御部(8)は伝送周波数を減らすために画素データ(VD)をイーブン画素データ(VDeven)とオード画素データ(VDodd)に分けてそれぞれの伝送ラインを通して同時に出力するようになる。ここで、イーブン画素データ(VDeven)とオード画素データ(VDodd)のそれぞれは赤(R), 緑(G), 青(B)画素データを含む。これにつれてラッチ部(36)はサンプリング信号毎に信号制御部(20)を経由して供給されるイーブン画素データ(VDeven)とオード画素データ(VDodd)を同時にラッチするようになる。続いて、ラッチ部(36)は信号制御部(20)からのソース出力エナブル信号(SOE)に응答してラッチされた $i$ 個の画素データ(VD)を同時に出力する。この場合、ラッチ部(36)はデータ反転選択信号(REV)に응答してトランジション・ビット数が減らすように変造された画素データ(VD)などを復元させて出力するようになる。これはタイミング制御部(8)でデータ伝送の際に電磁気的な干渉(EMI)を最小化するためにトランジションされるビット数が基準値を越す画素データ(VD)などはトランジション・ビット数が減るように変造して供給するためである。 30 40

【0016】

DAC部(38)はラッチ部(36)からの画素データ(VD)を同時に正極性及び負極性の画素電圧信号に変換して出力するようになる。このために、DAC部(38)はラッチ部(36)に共通接続されたP(ポジティブ)デコーディング部(40)及びN(ネガティブ)デコーディング部(42)と、Pデコーディング部(40)及びNデコーディング部(42)の出力信号を選択するためのマルチプレクサ(MUX; 44)とを具備する。

【0017】

Pデコーディング部(40)に含まれるn個のPデコーダーなどはラッチ部(36)から同時に入力されるn個の画素データなどをガンマ電圧部(32)からの正極性のガンマ電圧などを利用して正極性が祖電圧信号に変換するようになる。Nデコーディング部(42)に含まれるi個のNデコーダーなどはラッチ部(36)から同時に入力されるi個の画素データなどをガンマ電圧部(32)からの負極性ガンマ電圧などを利用して負極性の画素電圧信号に変換するようになる。マルチプレクサ部(44)に含まれるi個のマルチプレクサなどは信号制御部(20)からの極性制御信号(POL)に応答してPデコーダー(40)からの正極性の画素電圧信号またはNデコーダー(42)からの負極性の画素電圧信号を選択して出力するようになる。

#### 【0018】

出力バッファ部(46)に含まれるi個の出力バッファなどはi個のデータラインなど(DL1乃至DLi)などに直列にそれぞれ接続された電圧ホロワーなどで構成される。このような出力バッファなどはDAC部(138)の画素電圧信号などを信号緩衝してデータラインなど(DL1乃至DLi)に供給するようになる。

#### 【0019】

このような従来の液晶表示装置は液晶パネル(2)の解像図につれてデータ・ドライバ(4)が具備するデータIC(16)の出力チャンネルが違ってくる。これは、液晶パネル(2)の解像図別にデータライン(DL)に接続されることができると一定のチャンネルを有するデータIC(16)などが違ってくるためである。これにつれて、液晶パネル(2)の解像図別に相互異なる出力チャンネルを有する相互異なる数のデータIC(16) 20

#### 【0020】

これを詳細に説明すると、液晶パネル(2)の解像図がXGA級(1024×3)である液晶表示装置は3072個のデータライン(DL)数を有することで768個のデータ出力チャンネルを有する四つのデータIC(16)が必要になる。また、液晶パネル(2)の解像図がSXGA+級(1400×3)である液晶表示装置は4200個のデータライン(DL)数を有するので702個のデータ出力チャンネルを有する六つのデータIC(16)が必要にするようになる。この際、残りの12個のデータ出力チャンネルはダミーラインに処理される。また、液晶パネル(2)の解像図がWXGA級(1290×3) 30

である液晶表示装置は3840個のデータライン(DL)の数を有するので642個のデータ出力チャンネルはダミーラインに処理される。このために、液晶パネル(2)の解像図別に相互異なる出力チャンネルを有する異なるデータIC(16)などを使用すべきである。これにつれて、従来の液晶表示装置では作業性の低下及び低下及び製造比率の浪費される短所がある。

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0021】

従って、本発明の目的は作業性の向上及び製造費用を節減することができるようにしたチップ実装フィルムとそれを利用した液晶表示装置を提供することである。

#### 【0022】

本発明の異なる目的は液晶パネルの解像図につれてデータ集積回路の出力チャンネルを制御することができるようにしたチップ実装フィルムとそれを利用した液晶表示装置を提供することにある。

#### 【課題を解決するための手段】

#### 【0023】

前記目的を達成するために、本発明の実施例によるチップ実装フィルムは多数の出力チャンネルが形成されたデータ駆動集積回路と、前記多数の出力チャンネルの中の画素データが供給されるデータ出力チャンネルを選択するチャンネル選択部；前記データ集積回路が実装されて、前記多数の出力チャンネルに対応される出力パッドが形成されたテープ・キャリア・パッケージとを具備する。

10

20

30

40

50

## 【0024】

及び、本発明のチップ実装フィルムは前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部を具備する。  
前記多数の出力チャンネルの中、非選択された出力チャンネルはダミー出力チャンネルである。

## 【0025】

前記テープキャリアパッケージの出力パッドは前記データ有効出力チャンネルと接続されたデータ出力パッド群と、前記ダミー出力パネルと接続されてダミー出力パッド群とを具備する。

前記ダミー出力チャンネル及び前記ダミー出力パッド群はフローティングされる。

10

## 【0026】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定される。

## 【0027】

前記データ出力パッド群は液晶パネルのデータラインと接続される。

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記画素データの入力ライン数の中から少なくとも一つの条件に沿って前記チャンネル選択信号を発生する。

## 【0028】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部で供給する前記データ駆動集積回路の第1及び第2選択端子を具備する。

20

## 【0029】

前記データ駆動集積回路はスタートパルスをシフトさせて順次的なサンプリング信号を発生するシフトレジスタ部と、前記サンプリング信号に応答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタルーアナログ変換部と、前記デジタルーアナログ変換部からの画素データをボポリングして前記データ出力チャンネルで供給するバッファ部を追加で具備する。

## 【0030】

前記チャンネル選択部は I, J, K, N (ただし,  $I < J < K < N$  で, Nは前記出力チャンネル) のデータ出力チャンネルの中でどの一つを選択する。

30

前記チャンネル選択部は前記 I 番目, J 番目, K 番目及び N 番目データ出力チャンネルに対応される W 番目, X 番目, Y 番目, Z 番目シフトレジスターの中でどの一つの出力信号を次団データ駆動集積回路で供給する。

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化される。

## 【0031】

本発明の実施例によるチップ実装フィルムは第1及び第2出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、前記第1及び第2出力チャンネル群のそれぞれで画素データが供給される第1及び第2データ出力チャンネル群のそれぞれを選択するチャンネル選択部と、前記データ集積回路が実装されて、前記第1及び第2出力チャンネル群に対応される第1及び第2出力パッド群が形成されたテープキャリアパッケージとを具備する。

40

## 【0032】

及び本発明のチップ実装フィルムは前記第1及び第2データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備する。

## 【0033】

前記多数の出力チャンネルの中で非選択された出力チャンネルはダミー出力チャンネルで前記第1及び第2データ出力チャンネル領域の間に位する。

## 【0034】

前記テープキャリアパッケージの出力パッドは前記第1及び第2データ出力チャンネル

50

群と接続された有効出力パッド群と、前記ダミー出力パネルと接続されてダミー出力パッド群とを具備する。

【0035】

前記ダミー出力チャンネル及び前記ダミー出力パッド群はフローティングされる。

【0036】

前記ダミー出力チャンネル及び前記ダミー出力パッド群は一定常数の電圧に設定される。

【0037】

前記選択信号発生部は前記データラインの数、前記データ集積回路の個数、前記データ集積回路が実装されるテープキャリアパッケージの幅、前記データ駆動集積回路の画素データの入力ライン数の中で少なくとも一つの条件によって前記チャンネル選択信号を発生する。 10

【0038】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部で供給する前記データ駆動集積回路の第1及び第2選択端子を具備する。

【0039】

前記データ駆動集積回路はスタートパルスをシフトさせて順次なサンプリング信号を発生するシフトレジスタ部と、前記サンプリング信号に応答して画素データをラッチするためのラッチと、前記ラッチからの前記画素データを前記アナログ画素データに変換するデジタルーアナログ変換部と、前記デジタルーアナログ変換部からの画素データをバッファリングして前記第1及び第2データ出力チャンネル群で供給するバッファ部とをさらに具備する。 20

【0040】

前記第1及び第2データ出力パッド群は液晶パネルのデータラインと接続され。

【0041】

前記データ出力チャンネルグループの少なくとも2個領域は同一な数のデータ出力チャンネルを持つ。

【0042】

前記第1データ出力チャンネルグループは一番目からI1番目、I2番目、I3番目（ただし、 $1 < I1 < I2 < I3 < N$ ）中、いずれかまでの出力チャンネルを含む。 30

【0043】

前記第2出力チャンネルグループはN番目からJ1番目、J2番目、J3番目（ただし、 $I3 < J1 < J2 < J3 < N$ ）中いずれかまでの出力チャンネルを含む。

【0044】

前記出力チャンネルの中でI1+1番目からJ3-1番目まで、I2+1番目からJ2-1番目まで、I3+1番目からJ1-1番目の中である一グループは前記ダミー出力チャンネルである。

【0045】

本発明の実施例による液晶表示装置は多数の出力チャンネルが形成されたデータ駆動集積回路と、前記多数の出力チャンネルの中で画素データが供給されるデータ出力チャンネルを選択して、残りはダミーチャンネルになるようにするチャンネル選択部と、前記データ集積回路が実装されて、前記データ出力チャンネルと接続されたデータ出力パッド群と、前記ダミーチャンネルと接続されたダミー出力パッド群が形成されたテープキャリアパッケージと、前記テープキャリアパッケージのデータ出力パッド群と接続されたデータラインを持つ液晶パネルとを具備する。 40

前記データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化される。

及び本発明の液晶表示装置は前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備する。

【0046】

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッド群と接続されたデータ入力パッドをさらに具備する。

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッド群と接続されたダミーデータ入力パッド群をさらにもっと具備する。

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群はフローティングされる。

#### 【0047】

前記ダミー出力チャンネル及び前記ダミー出力パッド群、ダミーデータ入力パッド群は一定常数電圧に設定される。

本発明の実施例による液晶表示装置は第1及び第2出力チャンネル群に分割された多数の出力チャンネルを持つデータ駆動集積回路と、前記第1及び第2出力チャンネル群のそれぞれで画素データが供給される第1及び第2データ出力チャンネル群を選択して、その第1及び第2データ出力チャンネル群の間の非選択された出力チャンネルはダミーチャンネルになるようにするチャンネル選択部と、前記データ集積回路が実装されて、前記第1及び第2データ出力チャンネル群と接続されたデータ出力パッドと、前記ダミーチャンネルと接続されたダミー出力パッドが形成されたテープキャリアパッケージと、前記テープキャリアパッケージのデータ出力パッドと接続されたデータラインを含む液晶パネルとを具備する。

及び本発明の液晶表示装置は前記第1及び第2データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部を具備する。

前記液晶パネルは前記データラインと前記テープキャリアパッケージのデータ出力パッドの間に接続されたデータ入力パッドをさらに具備する。

前記液晶パネルは前記テープキャリアパッケージのダミー出力パッドと接続されたダミーデータ入力パッドをさらにもっと具備する。

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドはフローティングされる。

前記ダミー出力チャンネル及び前記ダミー出力パッド、ダミーデータ入力パッドは一定常数電圧に設定された。

#### 【0048】

前記第1及び第2データ出力チャンネルの数は前記データ駆動集積回路内にプログラム化される。

#### 【発明を実施するための最良の形態】

#### 【0049】

##### [実施例]

以下、本発明の実施例を添付した図4乃至図23を参照して詳細に説明する。

#### 【0050】

図4を参照すると、本発明の第1実施例による液晶表示装置は液晶セルなどがマトリクス形態で配列された液晶パネル(102)と、液晶パネル(102)のゲートラインなど(GL1乃至GLn)を駆動するためのゲート・ドライバ(106)と、液晶パネル(102)のデータラインなど(DL1乃至DLm)を駆動するためのデータ・ドライバ(104)と、ゲート・ドライバ(106)とデータ・ドライバ(104)を制御するためのタイミング制御部(198)とを具備する。

#### 【0051】

液晶パネル(102)はゲートラインなど(GL1乃至GLn)とデータラインなど(DL1乃至DLm)の交差部毎に形成された薄膜トランジスタ(TFT)と、薄膜トランジスタ(TFT)と接続された液晶セル(図示しない)とを具備する。薄膜トランジスタ(TFT)はゲートライン(GL)からのスキャン信号、即ちゲート・ハイ電圧(VGH)が供給される場合、ターン・オンされてデータライン(DL)からの画素信号を液晶セルに供給する。そして、薄膜トランジスタ(TFT)はゲートライン(GL)からゲート・ロー電圧(VGL)が供給される場合、ターン・オフされて液晶セルに充電された画素

信号が維持されるようにする。

#### 【0052】

液晶セルは等価的に液晶容量のキャパシティで表現されて、液晶を間に置いて対面する共通電極と薄膜トランジスタ（TFT）に接続された画素電極を含む。そして、液晶セルは充電された画素信号が次の画素信号が充電される際まで安定的に維持されるようにするためにストリッジ・キャパシティとを更に具備する。このストリッジ・キャパシティは画素電極と以前段のゲートラインの間に形成される。このような液晶セル（7）は薄膜トランジスタ（TFT）を通して充電される画素信号につれて誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグラデーションを具現するようになる。

#### 【0053】

タイミング制御部（108）は図示されないビデオ・カードから供給される同期信号（V，H）を利用してゲート制御信号など（GSP，GSC，GOE）及びデータ制御信号など（SSP，SSC，SOE，POL）を発生する。ゲート制御信号など（GSP，GSC，GOE）はゲート・ドライバ（106）に供給されてゲート・ドライバを制御するようになり、データ制御信号など（SSP，SSC，SOE，POL）はデータ・ドライバ（104）に供給されてデータ・ドライバを除去するようになる。共に、タイミング制御部（108）は赤色（R）、緑色（G）及び青色（B）の画素データ（VD）を整列してデータ・ドライバ（104）に供給する。

#### 【0054】

ゲート・ドライバ（106）はゲートラインなど（GL1乃至GLn）を順次に駆動させる。このために、ゲート・ドライバ（106）は多数のゲートIC（図示しない）とを具備する。ゲートICなどは自分に接続されたゲートラインなど（GL1乃至GLn）をタイミング制御部（108）からの制御によって順次に駆動させる。もう一度言って、ゲートICなどはタイミング制御部（108）から供給されるゲート制御信号など（GSP，GSC，GOE）に応答してゲートラインなど（GL1乃至GLn）に順次にゲート・ハイ電圧（VGH）を順次に供給する。

#### 【0055】

具体的に、ゲート・ドライバ（106）はゲート・スタート・パルス（GSP）をゲート・シフト・クラック（GSC）につれてシフトさせてシフトパルスを発生する。そして、ゲート・ドライバ（106）はシフト・パルスに응答して水平期間毎に当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給するようになる。もう一度言って、シフトパルスは水平期間毎に一ラインずつシフトされて、ゲートICなどの中のいずれか一つはシフトパルスに対応されて当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給する。この場合、ゲートIC（10）などはゲートラインなど（GL1乃至GLn）にゲート・ハイ電圧（VGH）が供給されない残りの期間ではゲート・ロー電圧（VGL）を供給する。

#### 【0056】

データ・ドライバ（104）は水平期間毎に1ライン分ずつの画素信号をデータラインなど（DL1乃至DLm）に供給する。このために、データ・ドライバ（104）は多数のデータIC（116）などを具備する。データIC（116）などのそれぞれはテープ・キャリア・パッケージ（以下、“データTCP”という）（110）の上に実装される。このような、データIC（116）などは電氣的に接続される。そして、データIC（116）などはタイミング制御部（108）から供給されるデータ制御信号など（SSP，SSC，SOE，POL）に응答してデータラインなど（DL1乃至DLm）に画素信号を供給する。この際、データIC（116）などはタイミング制御部（108）からの画素データ（VD）をガンマ電圧発生部（図示しない）からのガンマ電圧を利用してアナログ画素信号に変換して出力する。

#### 【0057】

具体的に、データIC（116）などはソース・スタート・パルス（SSP）をソース・シフト・クラック（SSC）につれてシフトさせてサンプリング信号を発生する。続い

10

20

30

40

50

て、データ I C ( 1 1 6 ) などはサンプリング信号にตอบสนองして画素データ ( V D ) を一定の単位ずつ順次にラッチする。以後、ラッチされた 1 ライン分の画素データ ( V D ) をアナログ画素信号に変換してソース出力エナブル信号 ( S O E ) のエナブル期間にデータラインなど ( D L 1 乃至 D L m ) に供給するようになる。この場合、データ I C ( 1 1 6 ) などは画素データ ( V D ) を極性制御信号 ( P O L ) にตอบสนองして正極性または負極性の画素信号に変換するようになる。

#### 【 0 0 5 8 】

一方、本発明の第 1 実施例による液晶表示装置のデータ I C ( 1 1 6 ) などのそれぞれは外部から入力される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) にตอบสนองしてデータラインなど ( D L 1 乃至 D L m ) に画素信号を供給するための出力チャンネルを変更するようになる。このために、データ I C ( 1 1 6 ) などのそれぞれは第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) が供給される第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) とを具備する。

#### 【 0 0 5 9 】

第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) のそれぞれは電圧源 ( V C C ) 及び基底電圧源 ( G N D ) に選択的に接続されて 2 ビット 2 進論理値を有するようになる。これにつれて、第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) を通してデータ I C ( 1 1 6 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) は " 0 0 " 、 " 0 1 " 、 " 1 0 " 及び " 1 1 " の値を有するようになる。

#### 【 0 0 6 0 】

これにつれて、データ I C ( 1 1 6 ) などのそれぞれは第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) を通して供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) につれて液晶パネル ( 1 0 2 ) の解像図につれてすでに設定された出力チャンネルを有するようになる。

#### 【 0 0 6 1 】

このような液晶パネル ( 1 0 2 ) の解像図につれてデータ I C ( 1 1 6 ) の出力チャンネルによるデータ I C ( 1 1 6 ) の個数を表 1 に表した。

#### 【 0 0 6 2 】

【表 1】

| 解像図   | ピクセル数  |        | データIC出力によるデータIC個数 |       |       |       |
|-------|--------|--------|-------------------|-------|-------|-------|
|       | データライン | ゲートライン | 600CH             | 618CH | 630CH | 642CH |
| XGA   | 3072   | 768    | 5.12              | 4.97  | 4.88  | 4.79  |
| SXGA+ | 4200   | 1050   | 7.00              | 6.80  | 6.67  | 6.54  |
| UXGA  | 4800   | 1200   | 8.00              | 7.77  | 7.62  | 7.48  |
| WXGA  | 3840   | 800    | 6.40              | 6.21  | 6.10  | 5.98  |
| WSGA- | 4320   | 900    | 7.20              | 6.99  | 6.86  | 6.73  |
| WSXGA | 5040   | 1050   | 8.40              | 8.16  | 8.00  | 7.85  |
| WUXGA | 5760   | 1200   | 9.60              | 9.32  | 9.14  | 8.97  |

#### 【 0 0 6 3 】

表 1 を参照すると、四つチャンネルですべての解像図を表現することができる。即ち、X G A 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 1 8 個のデータ出力チャンネルを有する五つのデータ I C ( 1 1 6 ) が必要となる。この際、残る 1 8 個のデータ出力チャンネルはダミーラインを処理する。また、S X G A + 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 0 0 個のデータ出力チャンネルを有する七つのデータ I C ( 1 1 6 ) が必要となる。また、U X G A + 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 0 0 個のデータ出力チャンネルを有する八つのデータ I C ( 1 1 6 ) が必要となる。そして、W X G A + 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 4 2 個のデータ出力チャ

ンネルを有する六つのデータ I C ( 1 1 6 ) が必要となる。また、W S X G A 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 1 8 個のデータ出力チャンネルを有する七つのデータ I C ( 1 1 6 ) が必要となる。また、W S X G A 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 3 0 個のデータ出力チャンネルを有する八つのデータ I C ( 1 1 6 ) が必要となる。また、W U X G A 級の解像図を有する液晶パネル ( 1 0 2 ) では 6 4 2 個のデータ出力チャンネルを有する九つのデータ I C ( 1 1 6 ) が必要となる。

#### 【 0 0 6 4 】

これにつれて、本発明の第 1 実施例による液晶表示装置は第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) につれてデータ I C ( 1 1 6 ) の出力チャンネルを 6 0 0 チャンネル、6 1 8 チャンネル、6 3 0 チャンネル及び 6 4 2 チャンネルの中のいずれか一つで設定することで液晶パネル ( 1 0 2 ) のすべての解像図を表現することができる。もう一度言  
10  
って、本発明の第 1 実施例による液晶表示装置のデータ I C ( 1 1 6 ) は 6 4 2 個のデータ出力チャンネルを有するように製造して、第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) からの第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) につれてデータ I C ( 1 1 6 ) の出力チャンネルを設定することで液晶パネル ( 1 0 2 ) のすべての解像図に共用に使用することができる。

#### 【 0 0 6 5 】

これを詳細に説明すると、本発明の第 1 実施例による液晶表示装置のデータ I C ( 1 1 6 ) は 6 4 2 個のデータ出力チャンネルを有するように製造される。

#### 【 0 0 6 6 】

第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) のそれぞれが基底電圧源 ( G N D ) に接続されてデータ I C ( 1 1 6 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) の値が " 0 0 " である場合にデータ I C ( 1 1 6 ) は図 5 に示したように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 6 0 0 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 6 0 1 乃至第 6 4 2 出力チャンネルはダミー出力チャンネルになる。また、第 1 オプションピン ( O P 1 ) が基底電圧源 ( G N D ) に接続されると共に第 2 オプションピン ( O P 2 ) が電圧源 ( V C C ) に接続されてデータ I C ( 1 1 6 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) の値が " 0 1 " である場合にデータ I C ( 1 1 6 ) は図 6 に示したように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 6 1 8 データ出力チャンネルを通して画素電圧信号を出力するよう  
30  
になる。この際、第 6 1 9 乃至第 6 4 2 出力チャンネルはダミー出力チャンネルになる。そして、第 1 オプションピン ( O P 1 ) が電圧源 ( V C C ) に接続されると共に第 2 オプションピン ( O P 2 ) が基底電圧源 ( G N D ) に接続されてデータ I C ( 1 1 6 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) の値が " 1 0 " である場合にデータ I C ( 1 1 6 ) は図 7 に示したように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 6 3 0 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 6 3 1 乃至第 6 4 2 出力チャンネルはダミー出力チャンネルになる。最後に、第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) のそれぞれが電圧源 ( V C C ) に接続されてデータ I C ( 1 1 6 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) の値が " 1 1 " である場合にデータ I C ( 1 1 6 ) は図 8 に示したように第 1 乃至第 6 4 2 データ出力  
40  
チャンネルを通して画素電圧信号を出力するようになる。

#### 【 0 0 6 7 】

これにつれて、本発明の第 1 実施例による液晶表示装置のデータ I C ( 1 1 6 ) は図 9 に示したように第 1 及び第 2 オプションピン ( O P 1 , O P 2 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) につれてデータ I C ( 1 1 6 ) の出力チャンネルを設定するためのチャンネル選択部 ( 1 3 0 ) と、順次的であるサンプリング信号を供給するためのシフト・レジスタ部 ( 1 3 4 ) と、サンプリング信号に応答して画素データ ( V D ) を順次にラッチして同時に出力するラッチ部 ( 1 3 6 ) と、ラッチ部 ( 1 3 6 ) からの画素データ ( V D ) を画素電圧信号に変換するデジタル・アナログ変換部 ( 以下、" D A C 部 " という ) ( 1 3 8 ) と、D A C ( 1 3 8 ) からの画素電圧信号を緩衝して出力す  
50

る出力バッファ部（１４６）とを具備する。

【００６８】

また、データＩＣ（１１６）などはタイミング制御部（１０８）から供給される各種の制御信号などと画素データ（ＶＤ）を中継する信号制御部（１２０）と、ＤＡＣ部（１３８）で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部（１３２）とを更に具備する。

【００６９】

信号制御部（１２０）はタイミング制御部（１０８）からの各種の制御信号など（ＳＳＰ、ＳＳＣ、ＳＯＥ、ＲＥＶ、ＰＯＬなど）と画素データ（ＶＤ）が当たる構成要素などで出力されるように制御する。

10

【００７０】

ガンマ電圧部（１３２）はガンマ基準電圧の発生部（図示しない）から入力される多数このガンマ基準電圧をグレイ別に細分化して出力する。

【００７１】

チャンネル選択部（１３０）は第１及び第２オプションピン（ＯＰ１、ＯＰ２）を通して第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）につれて第１乃至第４チャンネル制御信号（ＣＳ１乃至ＣＳ４）をシフト・レジスタ部（１３４）に供給するようになる。即ち、チャンネル選択部（１３０）は”００”の値を有する第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）に対応される第１チャンネル制御信号（ＣＳ１）と、”０１”の値を有する第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）に対応される第２チャンネル制御信号（ＣＳ２）と、”１０”の値を有する第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）に対応される第３チャンネル制御信号（ＣＳ３）と、”１１”の値を有する第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）に対応される第４チャンネル制御信号（ＣＳ４）を発生する。

20

【００７２】

シフト・レジスタ部（１３４）に含まれたシフト・レジスタなどは信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・シフト・クラック（ＳＳＣ）につれてシフトさせてサンプリング信号に出力する。この際、シフト・レジスタ部（１３４）は６４２個のシフト・レジスタなど（ＳＲ１乃至ＳＲ６４２）で構成される。

【００７３】

このような、シフト・レジスタ部（１３４）はチャンネル選択部（１３０）からの第１乃至第４チャンネル制御信号（ＣＳ１乃至ＣＳ４）につれて第６００、第６１８、第６３０及び第６４２シフト・レジスタ（ＳＲ６００、ＳＲ６２８、ＳＲ６３０、ＳＲ６４２）のそれぞれの出力信号を次の段データＩＣ（１１６）に供給するようになる。

30

【００７４】

具体的に、チャンネル選択部（１３０）から第１チャンネル制御信号（ＣＳ１）に供給される場合にシフト・レジスタ部（１３４）は第１乃至第６００番目のシフト・レジスタなど（ＳＲ１乃至ＳＲ６００）を利用して信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・サンプリング・クラック信号（ＳＳＣ）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第６００番目のシフト・レジスタなど（ＳＲ６００）の出力信号（キャリ信号）を次の段のデータＩＣ（１１６）の一番目のシフト・レジスタ（ＳＲ１）に供給するようになる。これにつれて、第６０１乃至第６４２シフト・レジスタ（ＳＲ６０１乃至ＳＲ６４２）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の４２個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

40

【００７５】

一方、チャンネル選択部（１３０）から第２チャンネル制御信号（ＣＳ２）に供給される場合にシフト・レジスタ部（１３４）は第１乃至第６１８番目のシフト・レジスタなど（ＳＲ１乃至ＳＲ６１８）を利用して信号制御部（１２０）からのソース・スタート・パルス（ＳＳＰ）をソース・サンプリング・クラック信号（ＳＳＣ）につれて順次にシフト

50

させてサンプリング信号に出力するようになる。この際、第618番目のシフト・レジスタなど（SR600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）に供給するようになる。これにつれて、第619乃至第642シフト・レジスタ（SR619乃至SR642）はサンプリング信号を出力しなくなる。

#### 【0076】

一方、チャンネル選択部（130）から第3チャンネル制御信号（CS3）に供給される場合にシフト・レジスタ部（134）は第1乃至第630番目のシフト・レジスタなど（SR1乃至SR630）を利用して信号制御部（120）からのソース・スタート・パルス（SSP）をソース・サンプリング・クラック信号（SSC）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第630番目のシフト・レジスタなど（SR600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）に供給するようになる。これにつれて、第631乃至第642シフト・レジスタ（SR631乃至SR642）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の12個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

10

#### 【0077】

一方、チャンネル選択部（130）から第4チャンネル制御信号（CS4）に供給される場合にシフト・レジスタ部（134）は第1乃至第642番目のシフト・レジスタなど（SR1乃至SR642）を利用して信号制御部（120）からのソース・スタート・パルス（SSP）をソース・サンプリング・クラック信号（SSC）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第642番目のシフト・レジスタなど（SR600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）に供給するようになる。

20

#### 【0078】

ラッチ部（36）はシフト・レジスタ部（134）からのサンプリング信号に応答して信号制御部（120）からの画素データ（VD）を一定単位ずつ順次にサンプリングしてラッチするようになる。このために、ラッチ部（136）は642個の画素データ（VD）をラッチするために642個のラッチなどで構成されて、ラッチなどのそれぞれは画素データ（VD）のビット数に対応する大きさを有する。特に、タイミング制御部（108）は伝送周波数を減らすために画素データ（VD）をイーブン画素データ（VDeven）とオード画素データ（VDodd）に分けてそれぞれの伝送ラインを通して同時に出力するようになる。ここで、イーブン画素データとオード画素データのそれぞれは赤（R）、緑（G）、青（B）画素データを含む。

30

#### 【0079】

これにつれてラッチ部（136）はサンプリング信号毎に信号制御部（120）を經由して供給されるイーブン画素データとオード画素データを同時にラッチするようになる。続いて、ラッチ部（136）は信号制御部（120）からのソース出力エナブル信号（SOE）に応答してラッチされた630個、630個及び642個の中のいずれか一つのデータ出力チャンネルを通して画素データ（VD）を同時に出力する。この場合、ラッチ部（136）はデータ反転選択信号（REV）に応答してランジション・ビット数が減らすように変造された画素データ（VD）などを復元させて出力するようになる。これはタイミング制御部（108）でデータ伝送の際に電磁気的な干渉（EMI）を最小化するためにランジションされるビット数が基準値を越す画素データ（VD）などはランジション・ビット数が減るように変造して供給するためである。

40

#### 【0080】

DAC部（138）はラッチ部（136）からの画素データ（VD）を同時に正極性及び負極性の画素電圧信号に変換して出力するようになる。このために、DAC部（138）はラッチ部（136）に共通接続されたP（Positive）デコーディング部（140）及びN（Negative）デコーディング部（142）と、Pデコーディング部

50

(140) およびNデコーディング部(142)の出力信号を選択するためのマルチプレクサ(MUX; 144)とを具備する。

【0081】

Pデコーディング部(140)に含まれるn個のPデコーダーなどはラッチ部(136)から同時に入力されるn個の画素データなどをガンマ電圧部(132)からの正極性のガンマ電圧などを利用して正極性が祖電圧信号に変換ようになる。Nデコーディング部(142)に含まれるi個のNデコーダーなどはラッチ部(136)から同時に入力されるi個の画素データなどをガンマ電圧部(32)からの負極性ガンマ電圧などを利用して負極性の画素電圧信号に変換ようになる。マルチプレクサ部(144)に含まれる最大642個のマルチプレクサなどは信号制御部(120)からの極性制御信号(POL) 10) に応答してPデコーダー(140)からの正極性の画素電圧信号またはNデコーダー(142)からの負極性の画素電圧信号を選択して出力ようになる。

【0082】

出力バッファ部(146)に含まれる最大642個の出力バッファなどは最大642個のデータラインなど(DL1乃至DL642)などに直列にそれぞれ接続された電圧ホロワーなどで構成される。このような出力バッファなどはDAC部(138)からの画素電圧信号などを信号緩衝してデータラインなど(DL1乃至DL642)に供給ようになる。

【0083】

このような本発明の第1実施例による液晶表示装置で600個のデータ出力チャンネル 20) を有するデータIC(116)は表1に表したようにSXGA+級及びUXGA急の解像図を有する液晶パネル(102)に使用されて、618個のデータ出力チャンネルを有するデータIC(116)はWSXGA級の解像図を有する液晶パネル(102)に使用されて、642個のデータ出力チャンネルを有するデータIC(116)はWXGA級とWUXGA級の解像図を有する液晶パネル(102)に使用される。

一方、本発明の第1実施例による液晶表示装置のデータIC(116)は図10に示したようにデータTCP(110)に実装される。

【0084】

データTCP(110)には図示しないデータ印刷回路基板に接続される入力パッド群 30) などと、液晶パネル(102)に接続されるデータ出力パッド群(160)及びダミー・データ出力パッド群(164)が形成される。この際、データTCP(110)上に形成されるデータ出力パッド群(160)のパッド数とダミー・データ出力パッド群(164)のパッド数の合はデータIC(116)の出力チャンネルと同一になる。

【0085】

データ出力パッド群(160)はデータTCP(110)上に形成される信号敗戦を通してデータIC(116)のデータ出力チャンネル群に接続される。このようなデータ出力パッド群(160)のパッドの数は第1及び第2チャンネル選択信号(P1, P2)によってデータIC(116)の出力チャンネルと同一になる。例えば、上述のように第1及び第2チャンネル選択信号(P1, P2)によってデータTCP(110)の出力チャンネルが642個のデータ出力チャンネルの中の600個のデータ出力チャンネルに選択 40) されるとデータTCP(110)のデータ出力パッド群(160)もまた600個の出力パッドを有ようになる。

【0086】

ダミー・データ出力パッド群(164)は第1及び第2チャンネル選択信号(P1, P2)によって選択されたデータIC(116)の出力チャンネルを除いた残りのデータIC(116)の出力チャンネルと同一になる。例えば、上述のようにデータIC(116)の出力チャンネルが第1及び第2チャンネル選択信号(P1, P2)によって642個のデータ出力チャンネルの中の600個のデータ出力チャンネルに選択されるとデータTCP(110)のダミー・データ出力パッド群(164)は42個のダミー出力パッドを有ようになる。

## 【0087】

このような、データTCP(110)は図11に示したように液晶パネル(102)の下部基板の上に形成されたデータパッド部(186)に取り付けられる。

## 【0088】

データパッド部(186)には図12に示したようにデータTCP(110)のデータ出力パッド群(160)が取り付けられるデータ入力パッド群(180)及びデータTCP(110)のダミー・データ出力パッド群(164)が取り付けられるダミー・データ入力パッド群(184)が形成される。

## 【0089】

データ入力パッド群(180)のパッド数はデータTCP(110)のデータ出力パッド群(160)のパッド数と同一になる。このような、データ入力パッド群(180)のパッドなどのそれぞれはリンク(118)を通してデータラインなど(DL)に接続される。

## 【0090】

このような、本発明の第1実施例による液晶表示装置は上述したところのように第1及び第2チャンネル選択信号(P1, P2)によって変更されるデータIC(116)の出力チャンネルに対応されるようにデータTCP(110)のデータ出力パッド群(160)、液晶パネル(102)のデータ入力パッド群(180)を同一に設計するようになる。

## 【0091】

本発明の第1実施例による液晶表示装置は上述したところのように第1及び第2オプションピン(OP1、OP2)に供給される第1及び第2チャンネル選択信号(P1, P2)によって表1に表したように液晶パネル(102)の解像図につれてデータIC(116)の出力チャンネルを設定することで種類のデータIC(116)だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第1実施例による液晶表示装置は作業性の向上及び製造費用を減少させることができる。

## 【0092】

図13は本発明の第2実施例による液晶表示装置でデータICを表すブロック図である。

## 【0093】

図13を参照すると、本発明の第2実施例による液晶表示装置はデータIC(416)を除いてはすべての構成要素は本発明の第1実施例による液晶表示装置と同一になる。これにつれて、本発明の第2実施例による液晶表示装置では図13を図4と結びつけてデータIC(416)だけを説明することにし、異なる構成要素などに対する説明は省略する。この際、図4に示されたデータICの図面符号"116"は図10に示された"416"に代えることにする。

## 【0094】

本発明の第2実施例による液晶表示装置でデータIC(416)はデータラインなど(DL1乃至LDm)と、第1及び第2データ出力チャンネル群(260, 262)の間のダミー・データ出力チャンネル群(264)とを具備する。

## 【0095】

このような、データIC(416)はデータラインなど(DL1乃至LDm)の数につれてダミー・データ出力チャンネル群(264)を通してデータラインなど(DL1乃至LDm)に供給される画素データの出力可否を決定するための第1及び第2チャンネル選択信号(P1, P2)が供給される第1及び第2オプションピン(OP1、OP2)とを具備する。

## 【0096】

第1及び第2オプションピン(OP1、OP2)のそれぞれは電圧源(VCC)及び基底電圧源(GND)に選択的に接続されて2ビット2進論理値を有するようになる。これにつれて、第1及び第2オプションピン(OP1, OP2)を通してデータIC(416)

10

20

30

40

50

）に供給される第 1 及び第 2 チャンネル選択信号（P 1，P 2）は” 0 0 ”、“ 0 1 ”、“ 1 0 ”及び” 1 1 ”の値を有するようになる。

#### 【0097】

これにつれて、データ I C（4 1 6）などのそれぞれは第 1 及び第 2 オプションピン（O P 1，O P 2）を通して供給される第 1 及び第 2 チャンネル選択信号（P 1，P 2）につれて液晶パネル（1 0 2）の解像図につれてすでに設定された出力チャンネルを有するようになる。

#### 【0098】

このような液晶パネル（1 0 2）の解像図につれてデータ I C（4 1 6）の出力チャンネルによるデータ I C（4 1 6）の個数を表 1 に表した。

10

#### 【0099】

これにつれて、本発明の第 2 実施例による液晶表示装置は第 1 及び第 2 チャンネル選択信号（P 1，P 2）につれてデータ I C（4 1 6）の出力チャンネルを 6 0 0 チャンネル、6 1 8 チャンネル、6 3 0 チャンネル及び 6 4 2 チャンネルの中のいずれか一つで設定することで液晶パネル（1 0 2）のすべての解像図を表現することができる。もう一度言って、本発明の第 2 実施例による液晶表示装置のデータ I C（4 1 6）は 6 4 2 個のデータ出力チャンネルを有するように製造して、第 1 及び第 2 オプションピン（O P 1，O P 2）からの第 1 及び第 2 チャンネル選択信号（P 1，P 2）につれてデータ I C（4 1 6）の出力チャンネルを設定することで液晶パネル（1 0 2）のすべての解像図に共用に使用することができる。また、本発明の第 2 実施例による液晶表示装置は出力チャンネルの決定によるデータ I C（4 1 6）のダミー・データ出力チャンネル群（2 6 4）をデータ I C（4 1 6）のデータ出力チャンネルなどの中の間部分に配置するようになる。即ち、データ I C（4 1 6）の第 1 及び第 2 データ出力チャンネル群（2 6 0，2 6 2）はダミー・データ出力チャンネル群（2 6 4）を間に置いて同一の出力チャンネルを有するようになる。これにつれて、本発明の第 2 実施例による液晶表示装置はデータ I C（4 1 6）の第 1 及び第 2 データ出力チャンネル群（2 6 0，2 6 2）のそれぞれの出力チャンネルを同一にすることで画素データの出力の際に電氣的な干渉を減少させることができる。

20

#### 【0100】

これを詳細に説明すると、本発明の第 2 実施例による液晶表示装置のデータ I C（4 1 6）は 6 4 2 個のデータ出力チャンネルを有するように製造される。

30

#### 【0101】

第 1 及び第 2 オプションピン（O P 1，O P 2）のそれぞれが基底電圧源（G N D）に接続されてデータ I C（4 1 6）に供給される第 1 及び第 2 チャンネル選択信号（P 1，P 2）の値が” 0 0 ”である場合にデータ I C（4 1 6）は図 1 4 に示したように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 3 0 0 出力チャンネルを有するデータ出力チャンネル群（2 6 0）及び第 3 4 3 乃至第 6 4 2 出力チャンネルを有する第 2 データ出力チャンネル群（2 6 2）を通して画素電圧信号を出力するようになる。この際、ダミー・データ出力チャンネル群（2 6 4）は第 3 0 1 乃至第 3 4 2 出力チャンネルを有してダミーラインに処理されて画素データが出力されたり、出力されない。また、第 1 オプションピン（O P 1）が基底電圧源（G N D）に接続されると共に第 2 オプションピン（O P 2）が電圧源（V C C）に接続されてデータ I C（4 1 6）に供給される第 1 及び第 2 チャンネル選択信号（P 1，P 2）の値が” 0 1 ”である場合にデータ I C（4 1 6）は図 1 5 に示したように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 3 0 9 出力チャンネルを有するデータ出力チャンネル群（2 6 0）及び第 3 3 4 乃至第 6 4 2 出力チャンネルを有する第 2 データ出力チャンネル群（2 6 2）を通して画素電圧信号を出力するようになる。この際、ダミー・データ出力チャンネル群（2 6 4）は第 3 1 0 乃至第 3 3 3 出力チャンネルを有してダミーラインに処理されて画素データが出力されたり、出力されない。そして、第 1 オプションピン（O P 1）が電圧源（V C C）に接続されると共に第 2 オプションピン（O P 2）が基底電圧源（G N D）に接続されてデータ I C（4 1 6）に供給される第 1 及び第 2 チャンネル選択信号（P 1，P 2）の値が” 1 0 ”である場合

40

50

にデータ I C ( 4 1 6 ) は図 1 6 に示したように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 3 1 5 データ出力チャンネルを有するデータ出力チャンネル群 ( 2 6 0 ) 及び第 3 2 8 乃至第 6 4 2 データ出力チャンネルを有する第 2 データ出力チャンネル群 ( 2 6 2 ) を通して画素電圧信号を出力するようになる。この際、ダミー・データ出力チャンネル群 ( 2 6 4 ) は第 3 1 6 乃至第 3 2 7 データ出力チャンネルを有してダミーラインに処理されて画素データが出力されたり、出力されない。最後に、第 1 及び第 2 オプションピン ( O P 1 、 O P 2 ) のそれぞれが電圧源 ( V C C ) に接続されてデータ I C ( 4 1 6 ) に供給される第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) の値が 0 0 である場合にデータ I C ( 4 1 6 ) は図 1 7 に示したようにデータ出力チャンネル群 ( 2 6 0 ) 、ダミー・データ出力チャンネル群 ( 2 6 4 ) 及び第 2 データ出力チャンネル群 ( 2 6 2 ) 、即ち第 1 乃至第 6 4 2 データ出力チャンネルを通して画素電圧信号を出力するようになる。

10

#### 【 0 1 0 2 】

一方、本発明の第 2 実施例による液晶表示装置のデータ I C ( 4 1 6 ) は図 1 8 に示したようにデータ T C P ( 5 1 0 ) に実装される。

#### 【 0 1 0 3 】

データ T C P ( 5 1 0 ) には示さないデータ印刷回路基板に接続される入力パッドなどと、液晶パネル ( 1 0 2 ) に接続される第 1 データ出力パッド群 ( 5 6 0 ) 及び第 2 データ出力パッド群 ( 5 6 4 ) が形成される。この際、データ T C P ( 5 1 0 ) の上に実装されるデータ I C ( 4 1 6 ) のダミー出力パネル群 ( 2 6 4 ) はダミー処理される。即ち、データ I C ( 4 1 6 ) のダミー出力パネル群 ( 2 6 4 ) は第 1 及び第 2 データ出力パッド ( 5 6 0 , 5 6 2 ) に接続されない。

20

#### 【 0 1 0 4 】

第 1 データ出力パッド ( 5 6 0 ) はデータ T C P ( 5 1 0 ) の上に形成された信号配線を通してデータ I C ( 4 1 6 ) のデータ出力チャンネル群 ( 2 6 0 ) に接続される。このような、第 1 データ出力パッド ( 5 6 0 ) のパッド数は第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) によって選択されたデータ I C ( 4 1 6 ) のデータ出力チャンネル群 ( 2 6 0 ) のチャンネルと同一になる。例えば、上述のところにように第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) によってデータ I C ( 4 1 6 ) の出力チャンネルが 6 4 2 個の中の 6 0 0 個のデータ出力チャンネルに選択されるとデータ T C P ( 5 1 0 ) の第 1 データ出力パッド ( 5 6 0 ) は第 1 乃至第 3 0 0 の出力パッドを有するようになる。

30

#### 【 0 1 0 5 】

第 2 データ出力パッド ( 5 6 2 ) はデータ T C P ( 5 1 0 ) の上に形成された信号配線を通してデータ I C ( 4 1 6 ) の第 2 データ出力チャンネル群 ( 2 6 2 ) に接続される。このような、第 2 データ出力パッド ( 5 6 2 ) のパッド数は第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) によって選択されたデータ I C ( 4 1 6 ) の第 2 データ出力チャンネル群 ( 2 6 2 ) のチャンネルと同一になる。例えば、上述のところにように第 1 及び第 2 チャンネル選択信号 ( P 1 , P 2 ) によってデータ I C ( 4 1 6 ) の出力チャンネルが 6 4 2 個の中の 6 0 0 個のデータ出力チャンネルに選択されるとデータ T C P ( 5 1 0 ) の第 2 データ出力パッド ( 5 6 2 ) は第 3 0 1 乃至第 6 0 0 の出力パッドを有するようになる。

40

#### 【 0 1 0 6 】

このような、データ T C P ( 5 1 0 ) は図 1 9 に示したように液晶パネル ( 1 0 2 ) の下部基板の上に形成されたデータ・パッド部 ( 5 8 6 ) に取り付けられる。

#### 【 0 1 0 7 】

データ・パッド部 ( 5 8 6 ) には図 2 0 に示したようにデータ T C P ( 5 1 0 ) の第 1 データ出力パッド ( 5 6 0 ) 及び第 2 データ出力パッド ( 5 6 2 ) が取り付けられるデータ入力パッド群 ( 5 8 0 ) が形成される。

#### 【 0 1 0 8 】

データ入力パッド群 ( 5 8 0 ) のパッド数はデータ T C P ( 5 1 0 ) の第 1 及び第 2 デ

50

ータ出力パッド群（５６０、５６２）のパッド数と同一になる。このような、データ入力パッド群（５８０）のパッドなどのそれぞれはリンク（５１８）を通してデータラインなど（ＤＬ）に接続される。

#### 【０１０９】

このような、本発明の第２実施例による液晶表示装置は上述したところのように第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって変更されるデータＩＣ（４１６）の第１及び第２データ出力パッド群（５６０、５６２）に対応されるようにデータＴＣＰ（５１０）の第１及び第２データ出力パッド群（５６０）、液晶パネル（１０２）のデータ入力パッド群（５８０）を同一に設計するようになる。

#### 【０１１０】

このような、本発明の第２実施例による液晶表示装置は上述したところのように第１及び第２オプションピン（ＯＰ１、ＯＰ２）に供給される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって表１に表したように液晶パネル（１０２）の解像図につれてデータＩＣ（４１６）の出力チャンネルを設定することで一種類のデータＩＣ（１１６）だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第２実施例による液晶表示装置は作業性の向上及び製造費用を減少させることができる。

#### 【０１１１】

また一方で、本発明の第２実施例による液晶表示装置のデータＩＣ（４１６）は図２１に示したようにデータＴＣＰ（６１０）に実装される。

#### 【０１１２】

データＴＣＰ（６１０）には示さないデータ印刷回路基板に接続される入力パッドなどと、液晶パネル（１０２）に接続される第１データ出力パッド群（６６０）及び第２データ出力パッド群（６６４）と、第１及び第２データ出力パッド群（６６０、６６２）の間にダミー・データ出力パッド群（６６４）が形成される。この際、データＴＣＰ（６１０）の上に形成されるデータ出力パッドの数はデータＩＣ（４１６）の出力チャンネルと同一になる。

#### 【０１１３】

第１データ出力パッド（６６０）はデータＴＣＰ（６１０）の上に形成された信号配線を通してデータＩＣ（４１６）のデータ出力チャンネル群（２６０）に接続される。このような、第１データ出力パッド（６６０）のパッド数は第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって選択されたデータＩＣ（４１６）のデータ出力チャンネル群（２６０）のチャンネルと同一になる。例えば、上述のところのように第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によってデータＩＣ（４１６）の出力チャンネルが６４２個の中の６００個のデータ出力チャンネルに選択されるとデータＴＣＰ（６１０）の第１データ出力パッド（６６０）は出力パッド（第１乃至第３００の出力パッド）を有するようになる。

#### 【０１１４】

第２データ出力パッド（６６２）はデータＴＣＰ（６１０）の上に形成された信号配線を通してデータＩＣ（４１６）の第２データ出力チャンネル群（２６２）に接続される。このような、第２データ出力パッド（６６２）のパッド数は第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によって選択されたデータＩＣ（４１６）の第２データ出力チャンネル群（２６２）のチャンネルと同一になる。例えば、上述のところのように第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）によってデータＩＣ（４１６）の出力チャンネルが６４２個の中の６００個のデータ出力チャンネルに選択されるとデータＴＣＰ（６１０）の第２データ出力パッド（６６２）は３００個の出力パッド（第３４３乃至第６４２の出力パッド）を有するようになる。

#### 【０１１５】

ダミー・データ出力パッド群（６６４）は第１及び第２データ出力パッド（６６２）の間に形成されて、データＴＣＰ（６１０）の上に形成された信号配線を通してデータＩＣ（４１６）のダミー・データ出力チャンネル群（２６４）に接続される。このような、ダ

10

20

30

40

50

ミー・データ出力パッド群（６６４）はデータＴＣＰ（６１０）のダミー・データ出力チャンネル群（２６４）のチャンネルと同一になる。例えば、上述のところのように第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）によって選択されたデータＩＣ（４１６）の出力チャンネルが６４２個の中の６００個のデータ出力チャンネルに選択されるとデータＴＣＰ（６１０）のダミー・データ出力チャンネル群（６６４）は４２個のダミー出力パッド（第３０１乃至第３４２の出力パッド）を有するようになる。

#### 【０１１６】

このような、データＴＣＰ（６１０）は図２２に示したように液晶パネル（１０２）の下部基板の上に形成されたデータ・パッド部（６８６）に取り付けられる。

#### 【０１１７】

データ・パッド部（６８６）には図２３に示したようにデータＴＣＰ（６１０）の第１データ出力パッド（６６０）が取り付けられる第１データ入力パッド群（６８０）と、データＴＣＰ（６１０）の第２データ出力パッド（６６２）が取り付けられる第２データ入力パッド群（６８２）と、データＴＣＰ（６１０）のダミー・データ出力パッド群（６６４）が取り付けられて第１及び第２データ入力パッド群（６８０，６８２）の間に形成されるダミー・データ入力パッド群（６８４）で構成される。

#### 【０１１８】

第１データ入力パッド群（６８０）のパッド数はデータＴＣＰ（６１０）の第１データ出力パッド群（６６０）のパッド数と同一になる。このような、第１データ入力パッド群（６８０）のパッドなどのそれぞれはリンク（６１８）を通してデータラインなど（ＤＬ）に接続される。

#### 【０１１９】

第２データ入力パッド群（６８２）のパッド数はデータＴＣＰ（６１０）の第２データ出力パッド群（６６２）のパッド数と同一になる。このような、第２データ入力パッド群（６８２）のパッドなどのそれぞれはリンク（６１８）を通してデータラインなど（ＤＬ）に接続される。

#### 【０１２０】

ダミー・データ入力パッド群（６８４）のパッド数はデータＴＣＰ（６１０）のダミー・データ出力パッド群（６６４）のパッド数と同一になる。このような、ダミー・データ入力パッド群（６８４）のパッドなどのそれぞれはダミー処理される。即ち、ダミー・データ入力パッド群（６８４）は第１及び第２データ入力パッド群（６８０，６８２）の間に形成されてデータラインなど（ＤＬ）に接続されない。

#### 【０１２１】

このような、本発明の第２実施例による液晶表示装置は上述したところのように第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）によって変更されるデータＩＣ（４１６）の第１及び第２データ出力パッド群（２６０，２６２）及びダミー・データ出力チャンネル群（２６４）のそれぞれのチャンネルに対応されるようにデータＴＣＰ（６１０）の第１及び第２データ出力パッド群（６６０，６６２）及びダミー・データ出力チャンネル群（６６４）、液晶パネル（１０２）の第１及び第２データ入力パッド群（６８０，６８２）及びダミー・データ入力チャンネル群（６８４）を同一に設計するようになる。

#### 【０１２２】

上述のところのように、本発明の第１及び第２実施例による液晶表示装置では第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）につれて６４２個のデータ出力チャンネルを有するデータＩＣ（１１６，４１６）の出力チャンネルを変更することに対して限り限定されることなく、６４２個の以下及び以上の出力チャンネルを有するデータＩＣ（１１６，４１６）に同一に適用されることができる。

#### 【０１２３】

また、第１及び第２チャンネル選択信号（Ｐ１，Ｐ２）につれて設定されるデータＩＣ（１１６，４１６）の出力チャンネルは６００，６１８，６３０及び６４２個のデータ出力チャンネルだけに限定されることなく、どんな場合にも適用することができる。も

10

20

30

40

50

う一度言って、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 416)の出力チャンネルは液晶パネル(102)の解像図、データTCPの個数、データTCPの幅、タイミング制御部(108)からデータIC(116, 416)に画素データ(VD)を供給するためのタイミング制御部(108)とデータIC(116, 416)の間のデータ伝送ラインの数の中の少なくともいずれか一つの条件によって設定される。これにつれて、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 416)の出力チャンネルは600, 618, 624, 645, 684, 696, 702, 720などになれる。

#### 【0124】

そして、データIC(116, 416)の出力チャンネルを設定するためのチャンネル選択信号(P1, P2)もまた2ビットの2進論理値に限定されることなく、2ビット以上の2進論理値を有することができる。

#### 【0125】

上述のように、本発明によるチップ実装フィルムと液晶表示装置はチャンネル選択信号を利用して液晶パネルの解像図につれて集積回路のチャンネルを変更することで一種類のデータ集積回路を利用して液晶パネルのすべての解像図を駆動させることができる。

#### 【0126】

また、本発明はデータラインなどにいつもデータを供給する第1データ出力チャンネル群と第2データ出力チャンネル群の間にダミーデータ出力チャンネル群が形成されたデータ集積回路とを具備して、チャンネルの選択信号を利用して液晶パネルの解像図につれてデータ集積回路のチャンネルを変更することで一種類のデータ集積回路を利用して液晶パネルのすべての解像図を駆動させることができるようになる。

#### 【0127】

従って、本発明は液晶パネルの解像図に関係なく、データ集積回路を共用に使用することができるのでデータ集積回路の個数を減少させることができる。結果的に、本発明の実施例による液晶表示装置は作業性の向上及び製造費用を節減することができる。

#### 【0128】

以上説明した内容を通して当業者であると、本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能であることがわかる。従って、本発明の技術的の範囲は詳細な説明に記載された内容に限らず特許請求の範囲により定めなければならない。

#### 【図面の簡単な説明】

#### 【0129】

【図1】従来の液晶表示装置を概略的に表す図面である。

【図2a】従来のゲート・ドライバに含まれているゲート集積開を表す図面である。

【図2b】従来のデータ・ドライバに含まれているデータ集積開を表す図面である。

【図3】図2bに示されたデータ集積回路の内部の構造を詳細に表す図面である。

【図4】本発明の第1実施例による液晶表示装置を表す図面である。

【図5】図4に示された第1及び第2チャンネルの選択信号につれて600個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図6】図4に示された第1及び第2チャンネルの選択信号につれて618個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図7】図4に示された第1及び第2チャンネルの選択信号につれて630個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図8】図4に示された第1及び第2チャンネルの選択信号につれて642個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図9】図4に示されたデータ集積回路の内部の構造を詳細に表す図面である。

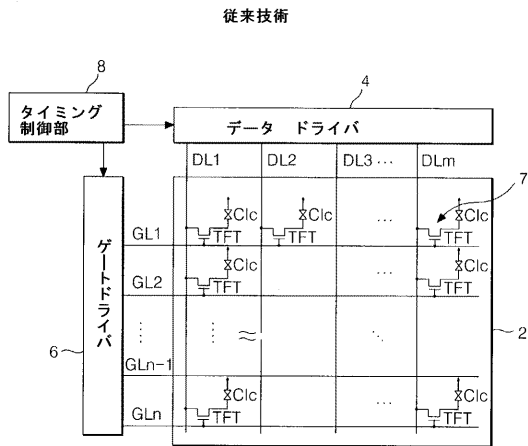
【図10】図4に示されたテープ・キャリアー・パッケージを表す図面である。

【図11】図4に示された液晶パネルに取り付けられたテープ・キャリアー・パッケージを表す図面である。

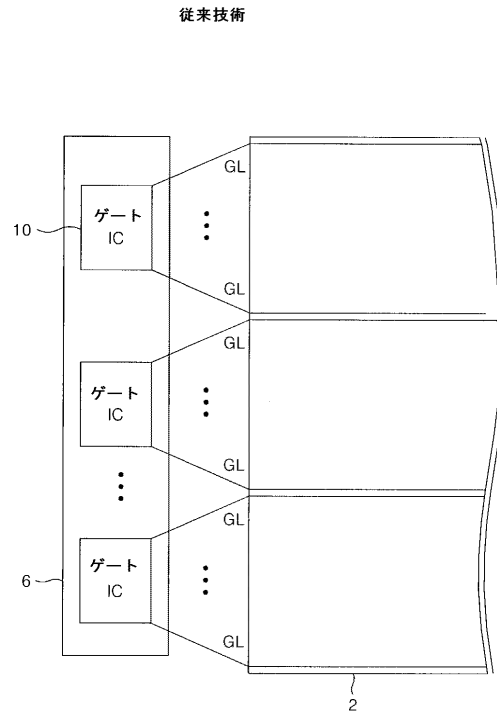
【図12】図11に示された液晶パネルのデータ・パッド部を表す図面である。

- 【図 1 3】本発明の第 2 実施例による液晶表示装置のデータ集積回路を表す図面である。
- 【図 1 4】図 1 3 に示された第 1 及び第 2 チャンネルの選択信号につれて 6 0 0 個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。
- 【図 1 5】図 1 3 に示された第 1 及び第 2 チャンネルの選択信号につれて 6 1 8 個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。
- 【図 1 6】図 1 3 に示された第 1 及び第 2 チャンネルの選択信号につれて 6 3 0 個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。
- 【図 1 7】図 1 3 に示された第 1 及び第 2 チャンネルの選択信号につれて 6 4 2 個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。
- 【図 1 8】図 1 3 に示された本発明の第 2 実施例による液晶表示装置のデータ集積回路が実装されたテープ・キャリアー・パッケージを表す図面である。 10
- 【図 1 9】図 1 8 に示された テープ・キャリアー・パッケージが取り付けられた液晶パネルを表す図面である。
- 【図 2 0】図 1 9 に示された液晶パネルのデータ・パッド部を表す図面である。
- 【図 2 1】図 1 3 に示された本発明の第 2 実施例による液晶表示装置のデータ集積回路が実装された異なる形態のテープ・キャリアー・パッケージを表す図面である。
- 【図 2 2】図 2 1 に示されたテープ・キャリアー・パッケージが取り付けられた液晶パネルを表す図面である。
- 【図 2 3】図 2 2 に示された液晶パネルのデータ・パッド部を表す図面である。
- 【符号の説明】 20
- 【0 1 3 0】
- 2, 1 0 2 : 液晶パネル
- 7 : 液晶セル
- 4, 1 0 4 : データドライバ
- 6, 1 0 6 : ゲートドライバ
- 8, 1 0 8 : タイミング制御部
- 1 0 : ゲート I C
- 1 6, 1 1 6, 4 1 6 : データ I C
- 2 0, 1 2 0 : 信号制御部
- 3 2, 1 3 2 : ガンマ電圧部 30
- 3 4, 1 3 4, 1 8 4 : シフト・レジスタ部
- 3 6, 1 3 6 : ラッチ部
- 3 8, 1 3 8 : D A C 部
- 4 0 : P ディコーディング部
- 4 2 : N ディコーディング部
- 4 6, 1 4 6 : 出力バッファ部
- 4 4, 1 4 4 : マルチプレクサ
- 1 1 0, 6 1 0 : データ T C P
- 1 6 0 : データ出力パッド群
- 1 6 4 : ダミー・データ出力パッド群 40
- 1 8 6 : データパッド部
- 1 8 4 : ダミー・データ入力パッド群
- 2 6 0, 6 6 0 : 第 1 データ出力チャンネル群
- 2 6 2, 6 6 2 : 第 2 データ出力チャンネル群
- 2 6 4, 6 6 4 : ダミー・データ出力チャンネル群

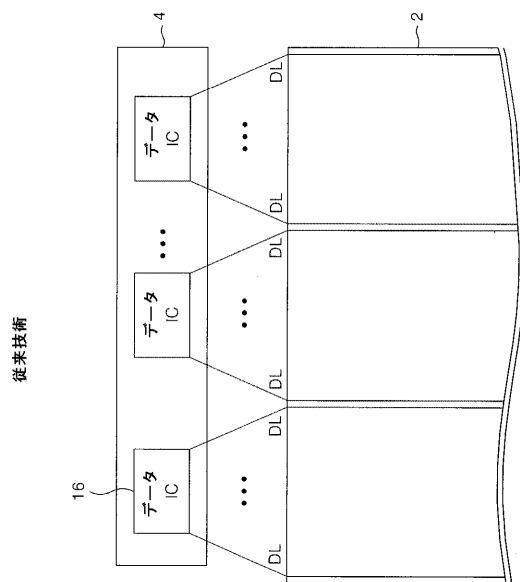
【図 1】



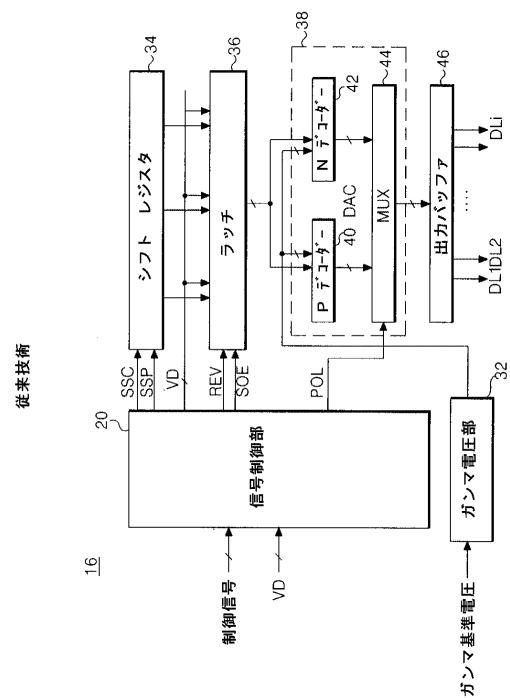
【図 2 a】



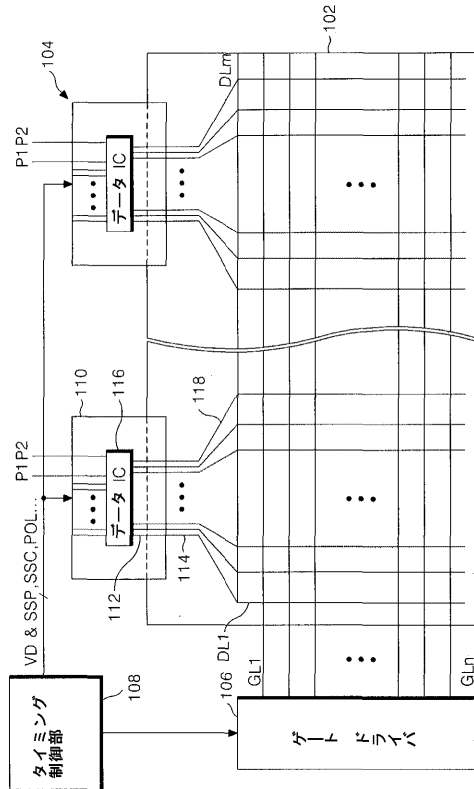
【図 2 b】



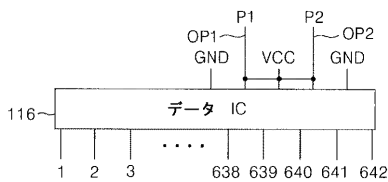
【図 3】



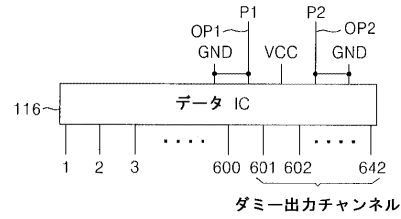
【図 4】



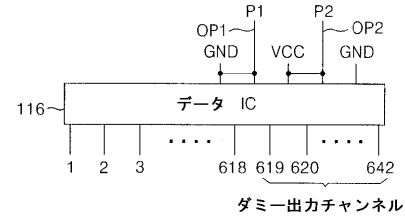
【図 8】



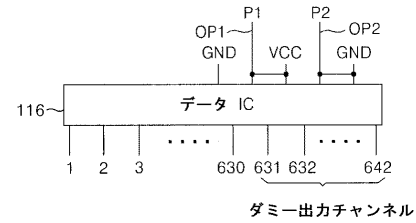
【図 5】



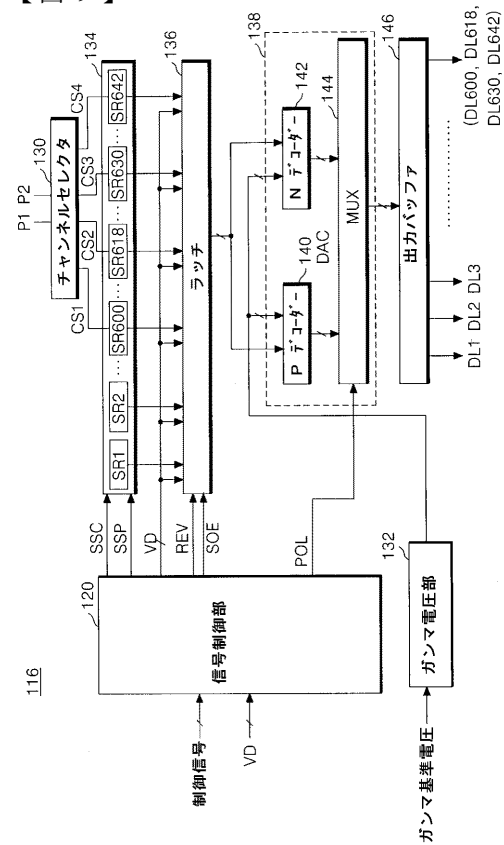
【図 6】



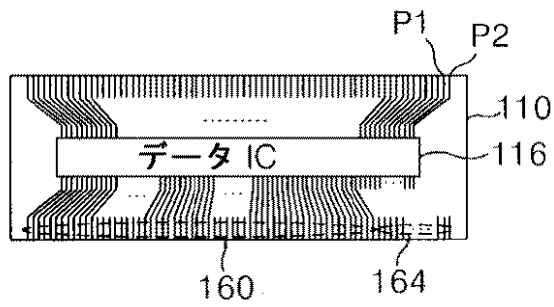
【図 7】



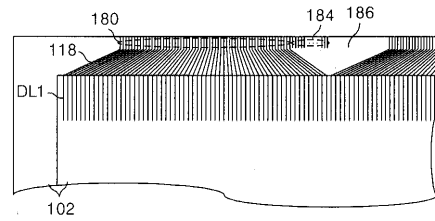
【図 9】



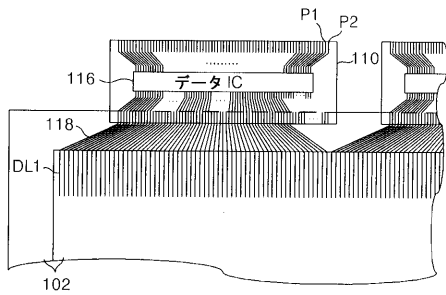
【図 10】



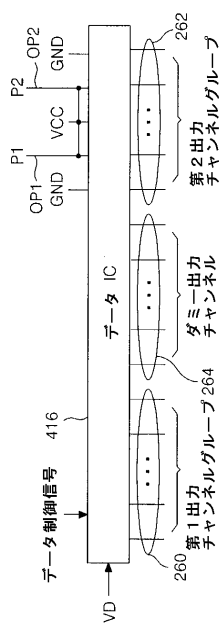
【図 12】



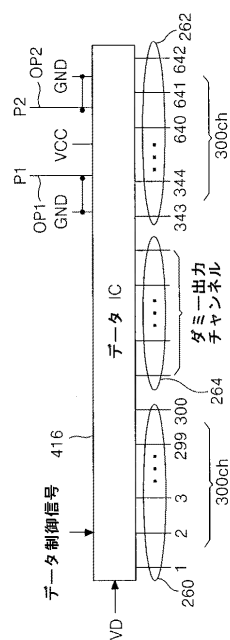
【図 11】



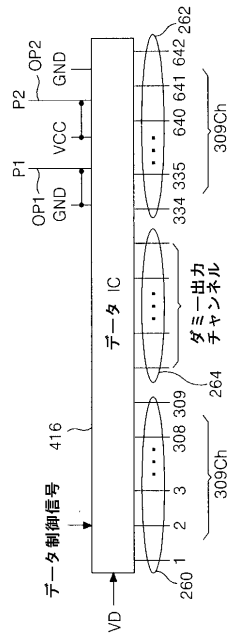
【図 13】



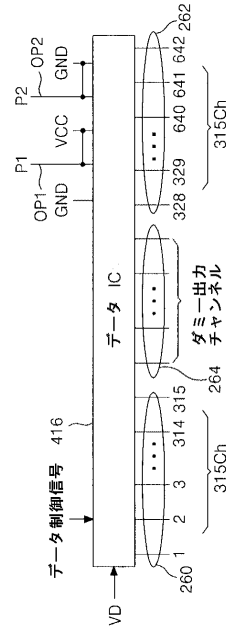
【図 14】



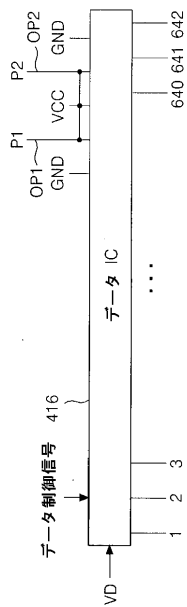
【図 15】



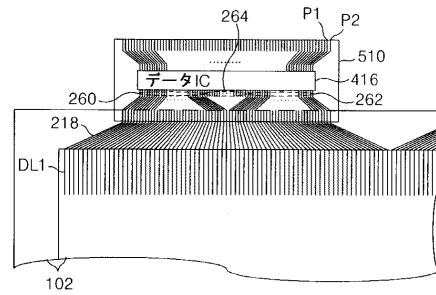
【図 16】



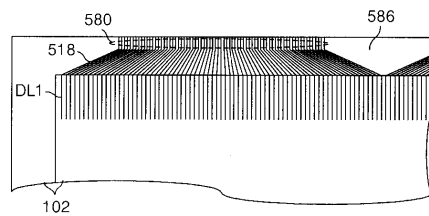
【図 17】



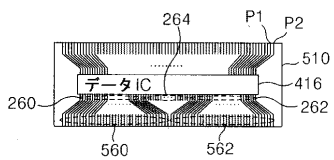
【図 19】



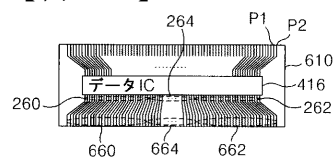
【図 20】



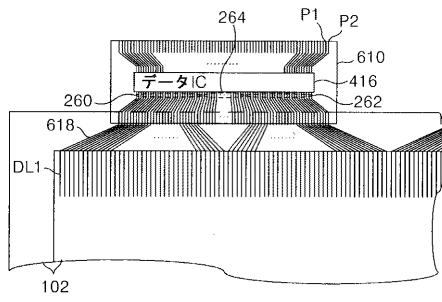
【図 18】



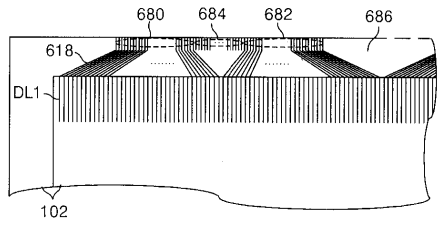
【図 21】



【図 2 2】



【図 2 3】



## フロントページの続き

|                          |                       |             |
|--------------------------|-----------------------|-------------|
| (51)Int.Cl. <sup>7</sup> | F I                   | テーマコード (参考) |
| G 0 9 G 3/36             | G 0 9 G 3/20 6 2 1 M  | 5 G 4 3 5   |
| H 0 1 L 21/60            | G 0 9 G 3/20 6 2 3 B  |             |
|                          | G 0 9 G 3/20 6 2 3 F  |             |
|                          | G 0 9 G 3/20 6 2 3 G  |             |
|                          | G 0 9 G 3/20 6 2 3 H  |             |
|                          | G 0 9 G 3/20 6 2 3 R  |             |
|                          | G 0 9 G 3/20 6 8 0 G  |             |
|                          | G 0 9 G 3/36          |             |
|                          | H 0 1 L 21/60 3 1 1 W |             |

(74)代理人 100101498

弁理士 越智 隆夫

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 宋 鴻 聲

大韓民国 慶尚北道 龜尾市 九坪洞 474-7 富榮 アパート 803-706号

(72)発明者 姜 信 浩

大韓民国 京畿道 水原市 八達區 仁溪洞 住公 アパート 112-105号

(72)発明者 洪 鎮 鉄

大韓民国 慶尚北道 龜尾市 吳太洞 テドン3次 アパート 102-1105号

(72)発明者 安 承 国

大韓民国 慶尚北道 龜尾市 飛山洞 チョンウォンリビン アパート 1309号

F ターム(参考) 2H092 GA40 GA51 GA61 JA24 JB31 NA25 NA27 PA06

2H093 NA16 NC11 NC21 NC34 NC49 NC90 ND50 ND60 NE10

5C006 AF51 AF53 AF61 AF71 AF83 BC02 BC12 BC23 BF03 BF04

BF24 BF25 EB04

5C080 AA10 BB05 DD22 DD28 JJ02 JJ06

5F044 NN13 NN19

5G435 AA17 BB12 CC09 EE40 EE47 KK05 KK09

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
|----------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 芯片安装膜和使用其的液晶显示装置                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| 公开(公告)号        | <a href="#">JP2005182010A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               | 公开(公告)日 | 2005-07-07 |
| 申请号            | JP2004349807                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                | 申请日     | 2004-12-02 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| 申请(专利权)人(译)    | Eruji.菲利普斯杜天公司，有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| [标]发明人         | 宋鴻聲<br>姜信浩<br>洪鎮鉄<br>安承国                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| 发明人            | 宋 鴻 聲<br>姜 信 浩<br>洪 鎮 鉄<br>安 承 国                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| IPC分类号         | G02F1/1345 G02F1/133 G02F1/1362 G02F1/1368 G09F9/00 G09F9/35 G09G3/20 G09G3/36 H01L21/60                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| CPC分类号         | G09G3/20 G09G3/3688 G09G2300/0426 G09G2310/027 G09G2340/0421                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| FI分类号          | G02F1/1345 G02F1/133.505 G02F1/133.550 G02F1/1368 G09F9/00.348.Z G09G3/20.621.M G09G3/20.623.B G09G3/20.623.F G09G3/20.623.G G09G3/20.623.H G09G3/20.623.R G09G3/20.680.G G09G3/36 H01L21/60.311.W                                                                                                                                                                                                                                                                                                                                                                                          |         |            |
| F-TERM分类号      | 2H092/GA40 2H092/GA51 2H092/GA61 2H092/JA24 2H092/JB31 2H092/NA25 2H092/NA27 2H092/PA06 2H093/NA16 2H093/NC11 2H093/NC21 2H093/NC34 2H093/NC49 2H093/NC90 2H093/ND50 2H093/ND60 2H093/NE10 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF71 5C006/AF83 5C006/BC02 5C006/BC12 5C006/BC23 5C006/BF03 5C006/BF04 5C006/BF24 5C006/BF25 5C006/EB04 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD28 5C080/JJ02 5C080/JJ06 5F044/NN13 5F044/NN19 5G435/AA17 5G435/BB12 5G435/CC09 5G435/EE40 5G435/EE47 5G435/KK05 5G435/KK09 2H093/NC12 2H192/AA24 2H192/FB46 2H192/GD61 2H193/ZA04 2H193/ZF36 2H193/ZP20 |         |            |
| 代理人(译)         | 臼井伸一<br>朝日 伸光                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |         |            |
| 优先权            | 1020030090301 2003-12-11 KR<br>1020040029615 2004-04-28 KR                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 其他公开文献         | JP4126617B2                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |

#### 摘要(译)

本发明的目的是提供一种能够改善可加工性并节省制造成本的液晶显示装置。液晶显示装置包括数据集成电路，该数据集成电路包括用于将像素数据提供给数据线等的数据输出通道组，并具有伪数据输出通道组，选择伪数据输出通道组的输出通道以及包括数据输出焊盘组的带载封装，数据集成电路安装在该数据输出焊盘组上并连接到数据输出通道组并具有伪数据输出焊盘组并且通过由信道选择单元选择的伪数据输出通道将像素数据提供给数据线等。点域4

