

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-318072

(P2004-318072A)

(43) 公開日 平成16年11月11日(2004.11.11)

(51) Int.Cl.⁷

G09G 3/36
G02F 1/133
G09G 3/20
H04N 5/66

F I

G09G 3/36
G02F 1/133 550
G09G 3/20 622G
G09G 3/20 624B
G09G 3/20 642C

テーマコード (参考)

2H093
5C006
5C058
5C080

審査請求 有 請求項の数 22 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2003-411741 (P2003-411741)
(22) 出願日 平成15年12月10日 (2003.12.10)
(31) 優先権主張番号 092108984
(32) 優先日 平成15年4月17日 (2003.4.17)
(33) 優先権主張国 台湾 (TW)

(71) 出願人 500549467
ハンスター ディスプレイ コーポレーション
台湾 台北 105, ミンシェン イー
ロード, セクション 3, 115, 5
F
(74) 代理人 100102842
弁理士 葛和 清司
(72) 発明者 施 博盛
台湾新竹市經國路二段495號
Fターム(参考) 2H093 NA16 NA31 NA43 NC03 NC09
NC11 NC22 NC34 NC35 ND01
ND32 ND54

最終頁に続く

(54) 【発明の名称】 表示用の黒画像挿入方法および装置

(57) 【要約】

【課題】液晶ディスプレイに黒画像を挿入する上での問題を改善する、表示用の黒画像挿入方法および装置を提供すること。

【解決手段】黒画像の挿入を制御するために、黒画像トランジスタと黒画像ラインが、液晶ピクセル回路中に加えられる。さらに、2つの信号を個別に送ることのできるゲートドライバICを使用してスイッチングトランジスタと黒画像トランジスタを切り換えるとともに、2つの信号間には時間オフセットがある。

【選択図】 図3A

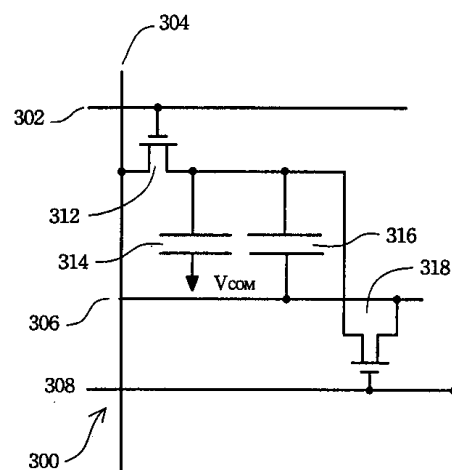


図 3A

【特許請求の範囲】

【請求項 1】

黒画像が液晶ディスプレイの 2 つのフレーム間に挿入され、該フレームのそれぞれが、複数の液晶セルによって表示され、該液晶セルのそれぞれが、第 1 の電極および第 2 の電極を有し、前記第 1 の電極は、スイッチングトランジスタに接続され、複数のイネーブルパルスが周期的に前記スイッチングトランジスタを切り換えているとともに、前記第 1 の電極は黒画像電子要素に接続され、前記第 2 の電極は共通電圧に接続される、表示用の黒画像挿入方法であって、

イネーブルパルスの 1 つを送って、前記スイッチングトランジスタをオンにするステップであって、前記第 1 の電極の電圧がデータ電圧に変更される前記ステップと、

黒画像イネーブルパルスを送って、次のイネーブルパルスが再び前記スイッチングトランジスタをオンにする前に、前記黒画像電子要素をオンにするステップであって、前記第 1 の電極の電圧が前記データ電圧から黒画像電圧に変更される前記ステップとを含む、前記黒画像挿入方法。

【請求項 2】

黒画像電圧が、共通電圧 + ゼロレベルグレースケール電圧と、共通電圧 - ゼロレベルグレースケール電圧の間にある、請求項 1 に記載の黒画像挿入方法。

【請求項 3】

黒画像挿入方法が、

黒画像電子要素に初期電圧を供給し、スイッチングトランジスタをオンにするためにイネーブルパルスを送っている間、黒画像電子要素をオフにするステップをさらに含む、請求項 1 に記載の黒画像挿入方法。

【請求項 4】

黒画像挿入方法が、

第 1 の電極の電圧がデータ電圧から黒画像電圧に変更された後に、黒画像電子要素の電圧を初期電圧に戻すステップをさらに含む、請求項 3 に記載の黒画像挿入方法。

【請求項 5】

黒画像電子要素が、黒画像トランジスタを含む、請求項 1 に記載の黒画像挿入方法。

【請求項 6】

黒画像挿入方法が、

黒画像トランジスタに初期電圧を供給し、スイッチングトランジスタをオンにするためにイネーブルパルスを送る間、黒画像トランジスタをオフにするステップをさらに含む、請求項 5 に記載の黒画像挿入方法。

【請求項 7】

黒画像トランジスタのソースおよびゲートが初期電圧に接続され、かつ前記黒画像トランジスタのゲートが第 1 の電極に接続されている場合に、初期電圧がデータ電圧よりも低く、黒画像イネーブルパルスの電圧がデータ電圧よりも高い、請求項 6 に記載の黒画像挿入方法。

【請求項 8】

黒画像トランジスタのソースおよびゲートが第 1 の電極に接続され、かつ前記黒画像トランジスタのドレインが初期電圧に接続されている場合に、初期電圧がデータ電圧よりも高く、黒画像イネーブルパルスの電圧がデータ電圧よりも低い、請求項 6 に記載の黒画像挿入方法。

【請求項 9】

表示用の黒画像挿入回路であって、

スイッチングトランジスタ、

第 1 の電極および第 2 の電極を有する液晶セル、

前記スイッチングトランジスタを切り換える走査ライン、

前記スイッチングトランジスタを介して前記第 1 の電極にピクセルデータを送るデータライン、

10

20

30

40

50

その電圧が前記第 2 の電極の電圧に等しい共通ライン、
前記第 1 の電極と前記共通ラインを接続して、ピクセルデータを格納するストレージ
キャパシタ、

そのドレインが前記第 1 の電極に接続され、そのソースが前記共通ラインに接続された
黒画像トランジスタ、および

前記黒画像トランジスタのゲートに接続されて、前記黒画像トランジスタを切り換える
黒画像ラインを含む、前記表示用の黒画像挿入回路。

【請求項 10】

黒画像挿入回路がゲートドライバ IC をさらに含み、該ゲートドライバ IC が、
走査ラインに接続されて、スイッチングトランジスタを切り換えるために第 1 の信号を
送る少なくとも 1 つの第 1 のピン、および

黒画像ラインに接続されて、黒画像トランジスタを切り換えるために第 2 の信号を送る
少なくとも 1 つの第 2 のピンを含み、前記第 1 の信号と前記第 2 の信号の間に所定の時間
オフセットが存在する、請求項 9 に記載の黒画像挿入回路。

【請求項 11】

第 1 の信号と第 2 の信号の周期が等しい、請求項 10 に記載の黒画像挿入回路。

【請求項 12】

第 1 の信号と第 2 の信号の周期が等しくない、請求項 10 に記載の黒画像挿入回路。

【請求項 13】

表示用の黒画像挿入回路であって、
スイッチングトランジスタ、
第 1 の電極と第 2 の電極を有し、前記第 2 の電極の電圧が共通電圧と等しくされている
前記液晶セル、

前記スイッチングトランジスタを切り換える走査ライン、

前記スイッチングトランジスタを介して前記第 1 の電極にピクセルデータを送るデー
タライン、

前記第 1 の電極に接続された黒画像電子要素、

該黒画像電子要素を介して前記第 1 の電極に黒画像データを送る黒画像ライン、および
前記第 1 の電極と前記黒画像ラインを接続して、ピクセルデータを格納するストレ
ージキャパシタを含む、前記表示用の黒画像挿入回路。

【請求項 14】

黒画像電子要素が黒画像トランジスタを含む、請求項 13 に記載の黒画像挿入回路。

【請求項 15】

黒画像トランジスタのソースおよびゲートが、黒画像ラインに接続され、かつ前記黒画
像トランジスタのドレインが、第 1 の電極に接続されている、請求項 14 に記載の黒画像
挿入回路。

【請求項 16】

黒画像トランジスタのソースおよびドレインが、第 1 の電極に接続され、かつ前記黒画
像トランジスタのドレインが、黒画像ラインに接続されている、請求項 14 に記載の黒画
像挿入回路。

【請求項 17】

黒画像挿入回路が、ゲートドライバ IC をさらに含み、該ゲートドライバ IC が、
走査ラインに接続されて、スイッチングトランジスタを切り換えるためにイネーブル信
号を送る少なくとも 1 つの第 1 のピン、および

黒画像ラインに接続されて、黒画像ラインに黒画像データを送る少なくとも 1 つの第 2
のピンを含み、前記イネーブル信号と前記黒画像データの間に所定の時間オフセットが存
在する、請求項 13 に記載の黒画像挿入回路。

【請求項 18】

イネーブル信号と黒画像データの周期が等しい、請求項 17 に記載の黒画像挿入回路。

【請求項 19】

10

20

30

40

50

イネーブル信号と黒画像データの周期が等しくない、請求項 17 に記載の黒画像挿入回路。

【請求項 20】

スイッチングトランジスタおよび黒画像ラインを有する少なくとも 1 つの液晶ピクセルを駆動する、液晶ディスプレイ用のゲートドライバ IC であって、

前記スイッチングトランジスタのゲートに接続されて、前記スイッチングトランジスタを切り換えるために第 1 の信号を送る少なくとも 1 つの第 1 のピン、および

前記黒画像ラインに接続されて、前記液晶ピクセル上に黒画像を表示するために前記黒画像ラインに第 2 の信号を送る少なくとも 1 つの第 2 のピンを含み、前記第 1 の信号と前記第 2 の信号の間に所定の時間オフセットが存在する、前記液晶ディスプレイ用のゲートドライバ IC。

10

【請求項 21】

第 1 の信号と第 2 の信号の周期が等しい、請求項 20 に記載の黒画像挿入回路。

【請求項 22】

第 1 の信号と第 2 の信号の周期が等しくない、請求項 20 に記載の黒画像挿入回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶ディスプレイに関する。より具体的には、本発明は表示用の黒画像挿入方法と装置に関する。

20

【背景技術】

【0002】

液晶ディスプレイ (LCD) は、その他の従来型のディスプレイに対して、高表示品質、小占有空間、軽量、低駆動電圧および低電力消費を含む多くの利点を有する。それゆえに、LCD は小型携帯テレビジョン、移動電話、ビデオレコーダ、ノートブックコンピュータ、デスクトップモニタ、プロジェクタテレビジョン、その他において広範に使用されている。したがって、LCD は、主流ディスプレイユニットとして、従来型の陰極線管 (CRT) を徐々に代替してきた。特に、市場は主として TFT-LCD によって占有されているが、これは TFT-LCD の高表示品質と低消費電力によるものである。

【0003】

30

図 1A は従来型の液晶ピクセル 100 の回路図である。走査ライン 102 は、イネーブルパルスによってスイッチングトランジスタ 112 を周期的に切り換える。スイッチングトランジスタ 112 がオンになっていると、データライン 104 が、スイッチングトランジスタ 112 を介してピクセルセル 114 にデータを書き込む。ピクセルセル 114 の第 1 の電極は、スイッチングトランジスタ 112 に接続されており、ピクセルセル 114 の第 2 の電極は共通電圧 (V_{com}) に接続されている。この共通電圧は、共通ライン 106 の電圧と等しい。

【0004】

この回路はさらに、ストレージキャパシタ 116 を有する。ストレージキャパシタ 116 の一方の電極はスイッチングトランジスタ 112 に接続され、ストレージキャパシタ 116 の他方の電極は共通ライン 106 に接続されている。ストレージキャパシタ 116 内に貯蔵された電荷は、ピクセルセル 114 の漏洩電流を補償するのに使用され、液晶ピクセル全体 100 の電圧を安定に保つ。

40

トランジスタ 112 を切り換えるイネーブルパルスは、一般に図 1B に示すゲートドライバ IC 120 によって生成される。ゲートドライバ IC 120 は、液晶ディスプレイの n 本の走査ラインに接続された n 個のゲートピン 122 ($G_1 \sim G_n$) を有し、 n 本の走査ライン 102 にそれぞれ結合された n 個のスイッチングトランジスタを順次切り換える。

【0005】

一般的に、製造業者は、液晶ディスプレイの視覚効果を改良するためにいくつかの技術

50

を使用する。液晶ディスプレイによって表示される輝度 (brightness) は、全フレーム時間中は同一に保たれるために、液晶ディスプレイによって表示される色彩の変化は鮮明 (sharp) ではない。この問題を改善するための一つの技術は、隣接する２つのフレーム間に黒画像を挿入する方法であり、これによって連続するフレームによって表示される色彩の変化がより明瞭 (clear) になり、液晶ディスプレイが鮮明になる。

隣接する２つのフレームに黒画像を挿入するには、ピクセルデータを送る役割をするデータドライバＩＣの周波数を倍増する必要がある。高周波データドライバＩＣは、製造が困難であるだけでなく、ピクセルデータを液晶ピクセルに送るのに十分な時間がないという問題もある。

【 0 0 0 6 】

10

黒画像を挿入するための従来式の方法は、日本ＩＢＭ社刊行の「広視野角動画ＬＣＤ」、ＳＩＤ' 98 (IBM Japan, "A Novel Wide-Viewing-Angle Motion-Picture LCD", SID' 98) に記載されており、これを図 2 A に示してある。液晶ディスプレイ 2 0 0 は、上部スクリーン 2 0 2 と下部スクリーン 2 0 4 とに分割されている。この２つのスクリーンは、それぞれデータドライバＩＣ 2 1 2 および 2 1 4 からピクセルデータを受け取り、ゲートドライバＩＣ 2 1 6 が、上部スクリーン 2 0 2 と下部スクリーン 2 0 4 の受取順序を制御する。

【 0 0 0 7 】

日本ＩＢＭによって刊行された技法では、２つのデータドライバＩＣを使用することによりデータドライバＩＣの高周波の問題を改善する。しかしながら、この技法の欠点は、２つのドライバＩＣによりコストが上昇することである。さらに、この技法の黒挿入比は 5 0 % に固定されているために、液晶ディスプレイの表示時間の半分は暗くならざるを得ず、したがって液晶ディスプレイの平均輝度は低くなり、液晶ディスプレイの効率も低下する。

20

【 0 0 0 8 】

黒画像を挿入するための別の方法が、ＮＥＣ社刊行の「ＬＣＤ上に動画を表示するためのブラックストライプ駆動方式」、ＳＩＤ' 0 1 (NEC Corp., "A Black Stripe Scheme for Displaying Motion Picture on LCDs", SID '01) に記載されており、これを図 2 B に示してある。２つの隣接する走査ラインを制御するイネーブルパルス 2 2 2 および 2 2 4 の間の時間キャップが、黒画像データの送達を制御するイネーブルパルス 2 2 6 として

30

定義される。イネーブルパルス 2 2 6 のパルス時間が、一回で液晶を完全に暗くするには短すぎるために、いくつかのイネーブルパルスを順次使用して黒画像データを送り、確実に液晶ピクセルを完全に暗くする。しかしながら、この回路は非常に複雑であり、データドライバＩＣの周波数は、複数の黒画像データを送るために非常に高くする必要がある。これは製造が非常に困難である。

【 0 0 0 9 】

さらに、大きなＲＣの遅れのために、大型液晶ディスプレイは、この技法を利用できず、また高解像度液晶ディスプレイは、データラインが多すぎるために、この技法を使用することができない。これらの２つのタイプの液晶ディスプレイは、両方とも液晶を曲げるのに十分な時間がないという問題がある。

40

【非特許文献 1】日本ＩＢＭ、「広視野角動画ＬＣＤ」、ＳＩＤ' 98 (IBM Japan, "A Novel Wide-Viewing-Angle Motion-Picture LCD", SID'98)

【非特許文献 2】ＮＥＣ社、「ＬＣＤ上に動画を表示するためのブラックストライプ駆動方式」、ＳＩＤ' 0 1 (NEC Corp., "A Black Stripe Scheme for Displaying Motion Picture on LCDs", SID '01)

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 0 】

したがって本発明の一目的は、液晶ディスプレイに黒画像を挿入する上での問題を改善

50

する、表示用の黒画像挿入方法および装置を提供することである。

本発明の別の目的は、表示用の黒画像挿入回路を提供することである。黒画像トランジスタと黒画像ラインを有する回路が、ピクセルセルに暗状態を呈示させる。

【0011】

本発明のさらに別の目的は、ゲートドライバICを提供することである。このゲートドライバICは、スイッチングトランジスタおよび黒画像トランジスタのスイッチと電圧に命令を出して、液晶ディスプレイの2つのフレーム間に黒画像を挿入する。

本発明のさらに別の目的は、黒画像回路を備える液晶ディスプレイを提供することである。この回路は簡便で、1つのゲートドライバICと1つのデータドライバICによって利用可能であり、黒画像を挿入するときにRC遅れ、またはデータラインが多すぎることに
10

【課題を解決するための手段】

【0012】

本発明の前記およびその他の目的にしたがって、黒画像挿入方法および装置について記述する。本発明は、従来型の液晶回路に、黒画像挿入を制御し、スイッチングトランジスタおよび黒画像トランジスタを別個に切り換える2つのイネーブル信号を送るゲートドライバICと協働する、黒画像トランジスタを取り付ける。さらに、ゲートドライバICは、黒画像トランジスタのソースとゲートを短絡することによって形成される等価なダイオードを制御して、液晶ピクセルに暗状態を呈示させることができる。このようにして黒画像が、液晶ディスプレイ上に表示される。
20

【0013】

ゲートドライバICは、ゲートピンおよび黒画像ピンを有する。ゲートピンは、走査ラインと接続されて、スイッチングトランジスタを切り換え、黒画像ピンは黒画像ラインと接続されて黒画像トランジスタを切り換えるとともに、黒画像ラインの電圧を修正する。ゲートドライバICは、ゲートピンおよび黒画像ピンから、2つのイネーブルパルスそれぞれ送る。

【0014】

さらに、2つのイネーブルパルス間には時間オフセットがあり、その周期は必ずしも等しくはない。黒画像ラインおよび走査ラインのイネーブルパルスの周期が等しいときには、各フレーム内に1つの黒画像が挿入される。言い換えると、フレームおよび黒画像は、1対1の関係でインターレースされる。しかし、他の動作条件においては、黒画像ラインと走査ラインのイネーブルパルスの周期が等しくないこともある。このような動作条件においては、1つの黒画像が、いくつかのフレームの後に挿入され、そのフレームと黒画像が多数対1の関係でインターレースされる。
30

【0015】

回路が動作中の場合に、ゲートピンは最初にイネーブルパルスをスイッチングトランジスタに送り、これによってピクセルデータがピクセルセルに書き込まれ、このときには黒画像ピンは、黒画像トランジスタをオンにしてはならない。続いて、黒画像ピンによって送られた黒画像イネーブルパルスが、黒画像トランジスタをオンに切り換え、ピクセルセルの第1の電極の電圧が、共通電圧 $V_{c.m} + (\text{プラス})$ ゼロレベルグレースケール電圧と
40

【0016】

本発明の一実施態様によれば、黒画像トランジスタのゲートが黒画像ラインに接続され、黒画像トランジスタのソースが共通ラインに接続され、かつ黒画像トランジスタのドレインがピクセルセルに接続される。

本発明の別の実施態様によれば、黒画像トランジスタのゲートおよびソースが、黒画像ラインに接続され、黒画像トランジスタのドレインがピクセルセルに接続される。

【0017】

本発明の別の実施態様によれば、黒画像トランジスタのドレインは、黒画像ラインに接
50

続され、黒画像トランジスタのゲートおよびソースがピクセルセルに接続される。

結論として、本発明は１個のゲートドライバＩＣと１個のデータドライバＩＣだけで実施され、これらの２つのドライバＩＣの周波数を上げる必要がない。したがって、これらのＩＣの周波数が高いために製造が困難であるという問題を回避することができる。ピクセルセルに暗状態を呈示させる黒画像イネーブルパルスの開始時点は、任意に調整可能であり、したがって黒挿入比は従来技術のように５０％に固定されることがない。本発明を利用する液晶ディスプレイは、その輝度を半分犠牲にすることがなく、したがって液晶ディスプレイの効率が改善される。

【００１８】

さらに、本発明における回路設計は簡便、かつ調整可能である。本発明は、大きなＲＣ遅延を有する大型液晶ディスプレイおよびデータラインの多すぎる高解像度液晶ディスプレイにも有用である。本発明は、大型および高解像度液晶ディスプレイに好適な黒画像挿入方法および装置を提供する。

【発明の効果】

【００１９】

本発明は以下の利点を有する。

１．本発明は、１つのゲートドライバＩＣと１つのデータドライバＩＣとでのみ実行され、これらの２つのドライバＩＣの周波数を上げる必要がない。したがって本発明は、高周波のためにＩＣの製造が困難であるという問題を防止することができる。

【００２０】

２．ピクセルセルに暗状態を呈示させる黒画像イネーブルパルスの開始時点は任意に調整可能であり、これによって黒挿入比は従来技術のように５０％に固定はされない。本発明を利用する液晶ディスプレイは、その輝度の半分以上を犠牲にすることがなく、したがって本発明は液晶ディスプレイの効率を改善することができる。

３．本発明における回路設計は簡便かつ調整可能である。さらに本発明は、ＲＣ遅延の大きな大型液晶ディスプレイおよびデータラインの多すぎる高解像度ディスプレイにも有用である。本発明は、大型または高解像度液晶ディスプレイに適する黒画像挿入方法および装置を提供する。

【発明を実施するための最良の形態】

【００２１】

以上の全体記述および以下の詳細な記述は例として、本発明の請求をさらに説明しようとするためのものであることを理解されたい。

本発明の、これら、およびその他の特徴、態様および利点は、以下の記述、添付の請求の範囲、付属の図面を参照すればよりよく理解されるであろう。

【００２２】

次に本発明の好ましい実施態様を詳細に参照して、その例を添付の図面に示してある。本明細書および明細書においては、可能な限り、同一または類似の部分に同一の参照番号を使用している。

本発明は、液晶ディスプレイ中に黒画像を挿入する問題を改善する表示用の黒画像挿入方法および装置を提供する。

【００２３】

本発明は、黒画像挿入を制御し、スイッチングトランジスタおよび黒画像トランジスタを個別に切り換える２つのイネーブル信号を送るゲートドライバＩＣと協働する、黒画像トランジスタを従来型の回路に取り付ける。さらに、ゲートドライバＩＣは、黒画像トランジスタのソースとゲートを短絡させて形成される等価なダイオードを制御して、液晶ピクセルに暗状態を呈示させることもできる。

【００２４】

第１の実施態様

図３Ａは、本発明の好ましい一実施態様の回路図を示す。走査ライン３０２は周期的にスイッチングトランジスタ３１２をイネーブルパルスによって切り換える。スイッチング

トランジスタ 312 がオンにされたときに、データライン 304 はスイッチングトランジスタ 312 を介してピクセルセル 314 中にピクセルデータを書き込む。

【0025】

ピクセルセル 314 の第 1 の電極は、スイッチングトランジスタ 312 に接続されており、ピクセルセル 314 の第 2 の電極は共通電圧 (V_{com}) に接続されている。共通電圧は、共通ライン 306 の電圧と等しい。さらに、ストレージキャパシタ 316 の一方の電極はスイッチングトランジスタ 312 に接続され、ストレージキャパシタ 316 の他方の電極は、共通ライン 306 に接続されている。

本発明では、上記の回路に、黒画像トランジスタ 318 および黒画像ライン 308 を追加する。黒画像トランジスタ 318 のゲートは、黒画像ライン 308 に接続され、黒画像トランジスタ 308 のソースが共通ライン 306 に接続され、かつ黒画像トランジスタ 318 のドレインがピクセルセル 314 の第 1 の電極に接続されている。

【0026】

この構成によって、黒画像パルスが黒画像ライン 308 から黒画像トランジスタ 318 のゲートに送られると、黒画像トランジスタ 318 のドレインおよびソースは、電流を通して、その結果、ピクセルセル 314 の第 1 の電極の電圧が、黒画像電圧範囲に引き込まれ、したがって暗状態を呈示する。この黒画像電圧範囲は、共通電圧 V_{com} + ゼロレベルグレースケール電圧と、共通電圧 V_{com} - ゼロレベルグレースケール電圧の間に設定されている。

【0027】

本発明は、ゲートドライバ IC をさらに提供する。ゲートドライバ IC は、図 3 B に示すように、スイッチングトランジスタ 312 および黒画像トランジスタ 318 を、それぞれ走査ライン 302 および黒画像ライン 308 を介して制御する。ゲートドライバ IC 320 は、ゲートピン 322 ($G_1 \sim G_n$) および黒画像ピン ($BI_1 \sim BI_n$) を有する。ゲートピン 322 はスイッチングトランジスタ 312 を切り換えるために、走査ライン 302 に接続されており、これに対して黒画像ピン 328 は、黒画像トランジスタ 318 を切り換えてゲート電圧を調整するために黒画像ライン 308 に接続されている。

【0028】

ゲートドライバ IC 320 は、ゲートピン 322 および黒画像ピン 328 から 2 つのイネーブル信号をそれぞれ送り、ここで黒画像ライン 308 の黒画像イネーブルパルスが、走査ライン 302 の 2 つの隣接するイネーブルパルスの間に位置する。さらに、ゲートドライバ IC 320 はまた、走査ライン 302 および黒画像ライン 308 の電圧を制御することもできる。

【0029】

しかしながら、表示用の黒画像挿入回路は、本実施態様のゲートドライバ IC の作動に限定はされない。本発明においては、黒画像ライン 308 の黒画像イネーブルパルスを、走査ライン 302 の 2 つの隣接するイネーブルパルスの間に送るとともに、黒画像ライン 308 および走査ライン 302 の電圧を制御できれば、その他のゲートドライバ IC も使用することができる。

【0030】

さらに、2 つのイネーブルパルス間には時間オフセットが設定されており、それらの周期は必ずしも等しくはない。黒画像ライン 308 および走査ライン 302 のイネーブルパルスの周期が等しいときには、2 つのフレーム毎に 1 つの黒画像が挿入される。言い換えると、フレームと黒画像が、1 対 1 の関係でインターレースされる。しかしながら、他の動作条件においては、黒画像ライン 308 および走査ライン 302 のイネーブルパルスの周期は等しくなくなることがある。そのような動作条件においては、1 つの黒画像がいくつかのフレームの後に挿入されるとともに、フレームと黒画像が、多数対 1 の関係でインターレースされる。

【0031】

図 3 D は、走査ライン 302 と黒画像ライン 308 のイネーブルパルスの多数対 1 の関

10

20

30

40

50

係のグラフである。走査ライン 302 の電圧信号 362 が 2 つのイネーブルパルス 362 a、362 b を呈示した後に、次いで黒画像ライン 308 の電圧信号 364 が黒画像イネーブルパルス 364 a を呈示する。言い換えると、黒画像ライン 308 は、走査ライン 302 が (図 3 D のイネーブルパルス 362 a および 362 b のような) いくつかのイネーブルパルスを送った後に、(図 3 D の黒画像イネーブルパルスのような) 1 つのイネーブルパルスを送る。

【0032】

さらに、フレームと黒画像の多数対 1 の表示方法は、本発明のいずれの実施態様にも使用可能であり、本実施態様に限定はされない。

図 3 C は、図 3 A の回路のような一実施態様による、動作中の電圧対時間のグラフである。以下の記述は、図 3 C および図 3 A を同時に参照する。時刻 T_1 において、走査ライン 302 の電圧信号 332 が、イネーブルパルスを送って、スイッチングトランジスタ 312 をオンに切り換え、次いでデータライン 304 がスイッチングトランジスタ 312 を介してピクセルデータをピクセルセル 314 の第 1 の電極に送り、第 1 の電極の電圧信号 334 がピクセルデータの電圧まで上げられる。

10

【0033】

時刻 T_2 において、黒画像ライン 308 の電圧信号 336 a は、黒画像イネーブルパルスを送り、黒画像トランジスタ 318 をオンにする。このときに、黒画像トランジスタ 318 のドレインおよびソースは、電流を通され、したがって第 1 の電極の電圧信号 334 が黒画像電圧範囲 342 に引き込まれて、ピクセルセル 314 が黒状態を呈示する。この黒画像電圧範囲 342 は、共通電圧 $V_{c.o.m}$ + ゼロレベルグレースケール電圧と、共通電圧 $V_{c.o.m}$ - ゼロレベルグレースケール電圧の間になるように設定される。

20

【0034】

図 3 C に示すように、時刻 T_2 において、第 1 の電極の電圧信号 334 は、黒画像電圧範囲 342 に引き込まれる。しかしながら、場合によっては、電圧信号 336 a の電圧は、時刻 5 における電圧信号 332 の次のイネーブルパルスの開始時点より以前に、領域 352 のような元の電圧に戻ってもよいし、または戻らなくてもよい。したがって、ゲートドライバ IC 320 は、時刻 T_4 において、黒画像ライン 308 の電圧を元の電圧に戻さなくてはならない。

【0035】

時刻 T_5 において、走査ライン 302 の電圧信号 332 は、次のイネーブル信号を送り、スイッチングトランジスタ 312 を再びオンにし、次いでデータライン 304 が次のピクセルデータをスイッチングトランジスタ 312 を介してピクセルセル 314 の第 1 の電極に送る。一般に、電圧信号 322 によって送られる 2 つの隣接するイネーブルパルスの 2 つの開始時点の期間は、フレーム時間と呼ばれる。

30

【0036】

黒画像ライン 308 の電圧信号 336 a によって送られる先述の黒画像イネーブルパルス (時刻 T_2 における) は、走査ライン 302 の電圧信号 322 によって送られる 2 つの隣接イネーブルパルス、 T_1 および T_2 の間になくはない。さらに、電圧信号 336 a が電圧信号 334 を修正する時刻 T_4 は、電圧信号 332 の次のイネーブルパルスが開始される時刻 T_5 より早くなくてはならない。したがって、ピクセルデータが液晶ピクセル 300 に送られる前に、すべての回路条件が同一に保たれる。

40

【0037】

図 3 E に示すように、図 3 A の黒画像ライン 308 回路の電圧信号は、図 3 C に示すものとは異なる、他の動作モードを有する。図 3 E は、図 3 A の回路によって例示される、別の実施形態について、別の方法で動作中の電圧対時間のグラフである。図 3 C および図 3 E の主な相違は、時刻 T_2 後の黒画像ライン 308 の電圧信号のスイッチオン期間である。

図 3 E の黒画像ライン 308 の電圧信号 336 b は、時刻 T_2 に黒画像トランジスタ 318 をオンにし、次いで黒画像トランジスタ 318 が時刻 T_3 においてオフにされるま

50

で、黒画像トランジスタ 318 をオンにした状態に保つ。この電圧信号 336b は、時刻 T_2 から時刻 T_3 への短いパルスでしかない図 3C における電圧信号 336a とは異なる。

【0038】

図 3E に示すように、時刻 T_2 において、黒画像ライン 308 の電圧信号 336b が、黒画像イネーブルパルスを送り、黒画像トランジスタ 318 をオンにする。ことに、黒画像トランジスタ 318 のドレインおよびソースは、電流を通され、したがって第 1 の電極の電圧信号 334 は、黒画像電圧範囲 342 に引き込まれ、ピクセルセル 314 が黒状態を呈示する。黒画像電圧範囲 342 は、共通電圧 $V_{c.m}$ + ゼロレベルグレースケール電圧と共通電圧 $V_{c.m}$ - ゼロレベルグレースケール電圧の間に設定されている。

10

【0039】

黒画像トランジスタ 318 のドレインおよびソースは、電圧信号 336b が、時刻 T_3 において黒画像トランジスタ 318 をオフにするまで、電流を通される。その後、走査ライン 302 の電圧信号 332 が、次のイネーブル信号を送り、時刻 T_5 においてスイッチングトランジスタ 312 を再びオンにする。

【0040】

第 2 の実施態様

図 4A は、本発明の別の好ましい実施態様の回路図を示す。走査ライン 402 はイネーブルパルスによってスイッチングトランジスタ 412 を周期的に切り換える。スイッチングトランジスタ 412 がオンにされると、データライン 404 がスイッチングトランジスタ 412 を介してピクセルセル 414 にピクセルデータを書き込む。

20

ピクセルセル 414 の第 1 の電極は、スイッチングトランジスタ 412 に接続され、ピクセルセル 414 の第 2 の電極は、共通電圧 ($V_{c.m}$) に接続されている。さらに、ストレージキャパシタ 416 の 1 方の電極は、スイッチングトランジスタ 412 に接続され、ストレージキャパシタ 412 の他方の電極は、本発明の黒画像ライン 408 に接続されている。

【0041】

本発明は、黒画像トランジスタ 418a および黒画像ライン 408 を、前述の回路に追加する。黒画像トランジスタ 418a のゲートおよびソースは、両方とも黒画像ライン 408 に接続され、黒画像トランジスタ 418a のドレインはピクセルセル 414 の第 1 の電極に接続されている。

30

この構成によって、回路中の黒画像トランジスタ 418a は、図 4B に示すように、ダイオード 418b と等価である。黒画像パルスが黒画像ライン 408 からダイオード 418b (すなわち、黒画像トランジスタ 418a のゲートおよびソース) に送られ、かつ黒画像イネーブルパルスの電圧がピクセルデータの電圧よりも高いとき、ダイオード 418b がオンにされる。

【0042】

次いで、黒画像ライン 408 の電圧が、ピクセルセル 414 の第 1 の電極の電圧と結合し、ピクセルセル 414 の第 1 の電極の電圧を、黒画像電圧範囲に引き込む。したがって、ピクセルセル 414 は暗状態を呈示する。黒画像電圧範囲は、共通電圧 $V_{c.m}$ + ゼロレベルグレースケール電圧と、共通電圧 $V_{c.m}$ - ゼロレベルグレースケール電圧の間に設定されている。

40

【0043】

この好ましい実施態様は、図 3B に示すようなゲートドライバ IC も提供する。このゲートドライバ IC は、スイッチングトランジスタ 412 および黒画像トランジスタ 418a を、走査ライン 402 および黒画像ライン 408 を介して、それぞれ制御する。ゲートドライバ IC 320 は、ゲートピン 322 ($G_1 \sim G_n$) および黒画像ピン 328 ($BI_1 \sim BI_n$) を有する。ゲートピン 322 は、走査ライン 402 に接続されて、スイッチングトランジスタ 412 を切り換え、黒画像ピン 328 は黒画像ライン 408 に接続されて、黒画像トランジスタ 418a を切り換えるとともにゲート電圧を修正する。

50

【 0 0 4 4 】

ゲートドライバ IC 320 は、ゲートピン 322 および黒画像ピン 328 からの 2 つのイネーブルパルスを送り、黒画像ライン 408 の黒画像イネーブルパルスは、走査ライン 402 の 2 つの隣接するイネーブルパルスの間にある。さらに、ゲートドライバ IC 320 はまた、走査ライン 402 および黒画像ライン 408 の電圧を制御することもできる。

【 0 0 4 5 】

図 4 C は、図 4 A の回路によって例示される一実施態様についての、動作中の電圧対時間のグラフである。以下の記述は、図 4 C および図 4 A を参照する。時刻 T_6 において、走査ライン 402 の電圧信号 432 はイネーブルパルスを送り、スイッチングトランジスタ 412 をオンにし、次いでデータライン 404 がスイッチングトランジスタ 412 を介してピクセルデータをピクセルセル 414 の第 1 の電極に送り、第 1 の電極の電圧信号 434 がピクセルデータの電圧まで上げられる。

10

【 0 0 4 6 】

回路中の黒画像トランジスタ 418 a はダイオード 418 b と等価であり、したがって電圧信号 436 は、黒画像トランジスタ 418 a (すなわちダイオード 418 b) がオンにされるのを防止するために、第 1 の電極の電圧信号 434 よりも低くなくてはならない。

時刻 T_7 において、黒画像ライン 408 の電圧信号 436 が、黒画像イネーブルパルスを送り、黒画像トランジスタ 418 をオンにする。この黒画像イネーブルパルスの電圧は、ピクセルデータの電圧よりも高くない。上述のように、回路中の黒画像トランジスタ 418 a は、ダイオード 418 b と等価である。したがって、ダイオード 418 b はオンにされて、次いで第 1 の電極の電圧信号 434 が、ほぼ黒画像ライン 408 の電圧信号 436 に充電される。

20

【 0 0 4 7 】

時刻 T_7 において、第 1 の電極の電圧信号 434 は、黒画像ライン 408 の電圧信号 436 によって、黒画像電圧範囲 442 に結合され、したがってピクセルセル 414 は暗状態を呈示する。黒画像電圧範囲 442 は、共通電圧 $V_{c.o.m}$ + ゼロレベルグレースケール電圧と共通電圧 $V_{c.o.m}$ - ゼロレベルグレースケール電圧の間に設定されている。

【 0 0 4 8 】

図 4 C に示すように、時刻 T_8 において、本実施態様の黒画像ライン 408 の電圧信号 436 は、第 1 の電極の電圧信号 434 を、黒画像電圧範囲 442 に結合する。しかしながら、ある場合には、電圧信号 436 の電圧は、電圧信号 432 (時刻 T_{10} における) の次のイネーブルパルスの開示時点以前に、(図 4 C の領域 452 によって示す) 原電圧に戻ることができない可能性がある。したがって、ゲートドライバ IC 320 は、時刻 T_9 において黒画像ライン 408 の電圧を原電圧に戻さなくてはならない。

30

【 0 0 4 9 】

時刻 T_{10} において、走査ライン 402 の電圧信号 432 は次のイネーブルパルスを送り、スイッチングトランジスタ 412 を再びオンにし、次いでデータライン 404 がスイッチングトランジスタ 412 を介してピクセルセル 414 の第 1 電極に次のピクセルデータを送る。一般に、電圧シグナル 432 が 2 つの隣接するイネーブルパルスの 2 つの開始時点の期間は、フレーム時間と呼ばれる。

40

【 0 0 5 0 】

黒画像ライン 408 の電圧信号 436 によって送られる先述の黒画像イネーブルパルス (時刻 T_7 における) は、走査ライン 402 の電圧信号によって送られる 2 つの隣接するイネーブルパルス (時刻 T_6 および T_{10}) の間になければならない。さらに、電圧信号 436 が修正した時刻 T_9 は、(時刻 T_{10} における) 電圧信号 432 の次のイネーブルパルス開始時点よりも早くなくてはならない。したがって、すべての回路状況は、ピクセルデータが液晶ピクセル 400 に送られる前は、同一に保たれる。

【 0 0 5 1 】

第 3 の実施態様

50

図 5 A は本発明の別の実施態様の回路図を示す。走査ライン 5 0 2 はイネーブルパルスでスイッチングトランジスタ 5 1 2 を周期的に切り換える。スイッチングトランジスタ 5 1 2 がオンにされると、データライン 5 0 4 がスイッチングトランジスタ 5 1 2 を介してピクセルセル 5 1 4 にピクセルデータを書き込む。

【 0 0 5 2 】

ピクセルセル 5 1 4 の第 1 の電極は、スイッチングトランジスタ 5 1 2 に接続され、ピクセルセル 5 1 4 の第 2 の電極は共通電圧 ($V_{c.o.m}$) に接続されている。さらに、ストレージキャパシタ 5 1 6 の一方の電極がスイッチングトランジスタ 5 1 2 に接続され、ストレージキャパシタ 5 1 6 の他方の電極が本発明の黒画像ライン 5 0 8 に接続されている。

10

本発明は、黒画像トランジスタ 5 1 8 a および黒画像ライン 5 0 8 を先述の回路に追加する。黒画像トランジスタ 5 1 8 a のゲートおよびソースは、両方ともピクセルセル 5 1 4 の第 1 の電極に接続されており、黒画像トランジスタ 5 1 8 a のドレインが、黒画像ライン 5 0 8 に接続されている。

【 0 0 5 3 】

この構成によって、回路中の黒画像トランジスタ 5 1 8 a は、図 5 B に示すように、ダイオード 5 1 8 b と等価である。黒画像パルスが黒画像ライン 5 0 8 からダイオード 5 1 8 b (すなわち、黒画像トランジスタ 5 1 8 a のゲートおよびソース) に送られ、かつ黒画像イネーブルパルスの電圧がピクセルデータの電圧よりも低いとき、ダイオード 5 1 8 b がオンにされる。

20

次いで、黒画像ライン 5 0 8 の電圧が、ピクセルセル 5 1 4 の第 1 の電極の電圧と結合し、ピクセルセル 5 1 4 の第 1 の電極の電圧を、黒画像電圧範囲に引き込み、したがって、ピクセルセル 5 1 4 は暗状態を呈示する。黒画像電圧範囲は、共通電圧 $V_{c.o.m}$ + ゼロレベルグレースケール電圧と、共通電圧 $V_{c.o.m}$ - ゼロレベルグレースケール電圧の間に設定されている。

【 0 0 5 4 】

この好ましい実施態様は、図 3 B に示すゲートドライバ IC も提供する。このゲートドライバ IC は、走査ライン 5 0 2 および黒画像ライン 5 0 8 を介してスイッチングトランジスタ 5 1 2 および黒画像トランジスタ 5 1 8 a をそれぞれ制御する。ゲートドライバ IC 3 2 0 は、ゲートピン ($G_1 \sim G_n$) および黒画像ピン 3 2 8 ($BI_1 \sim BI_n$) を有する。ゲートピン 3 2 2 は走査ライン 5 0 2 に接続されており、スイッチングトランジスタ 5 1 2 を切り換え、黒画像ピン 3 2 8 は黒画像ライン 5 0 8 に接続されて、黒画像トランジスタ 5 1 8 a を切り換えるとともにゲート電圧を修正する。

30

【 0 0 5 5 】

ゲートドライバ IC 3 2 0 は、ゲートピン 3 2 2 および黒画像ピン 3 2 8 からの 2 つのイネーブルパルスをそれぞれ送り、黒画像ライン 5 0 8 の黒画像イネーブルパルスは、走査ライン 5 0 2 の 2 つの隣接するイネーブルパルスの間にある。さらに、ゲートドライバ IC 3 2 0 はまた、走査ライン 5 0 2 および黒画像ライン 5 0 8 の電圧を制御することもできる。

しかしながら、表示用の黒画像挿入回路は、この実施態様によって例示されるゲートドライバ IC による動作に限定されることなく、本発明においては、黒画像ライン 5 0 8 の黒画像イネーブルパルスを、走査ライン 5 0 2 の 2 つの隣接するイネーブルパルスの間に送るとともに、黒画像ライン 5 0 8 および走査ライン 5 0 2 の電圧を制御できれば、その他のゲートドライバ IC も使用することができる。

40

【 0 0 5 6 】

図 5 C は、図 5 A の回路によって例示される一実施態様の動作中の電圧対電流のグラフである。以下の記述は図 5 C および図 5 A を参照する。時刻 T_{11} において、走査ライン 5 0 2 の電圧信号 5 3 2 が、イネーブルパルスを送って、スイッチングトランジスタ 5 1 2 をオンにし、次いでデータライン 5 0 4 がスイッチングトランジスタ 5 1 2 を介してピクセルセル 5 1 4 の第 1 の電極にピクセルデータを送り、第 1 の電極の電圧信号 5 3 4 が

50

ピクセルデータの電圧まで上げられる。

【 0 0 5 7 】

回路中の黒画像トランジスタ 5 1 8 a はダイオード 5 1 8 b と等価であることに留意されたい。したがって電圧信号 5 3 6 は、黒画像トランジスタ 5 1 8 a (すなわちダイオード 5 1 8 b) がオンにされるのを防ぐために、第 1 の電極の電圧信号 5 3 4 よりも高くな

くてはならない。
時刻 T_{12} において、黒画像ライン 5 0 8 の電圧信号 5 3 6 は、黒画像イネーブルパルスを送り、黒画像トランジスタ 5 1 8 をオンにし、黒画像イネーブルパルスの電圧はピクセルデータの電圧より低くなければならない。上述のように、回路中の黒画像トランジスタ 5 1 8 a はダイオード 5 1 8 b と等価であり、したがってダイオード 5 1 8 b がオン

10

【 0 0 5 8 】

時刻 T_{13} において、第 1 の電極の電圧信号 5 3 4 は、黒画像ライン 5 0 8 の電圧信号 5 3 6 によって黒画像電圧範囲 5 4 2 に結合される。これによってピクセルセル 5 1 4 は黒状態を呈示する。黒画像電圧範囲 5 4 2 は、共通電圧 $V_{c.o.m}$ + ゼロレベルグレースケール電圧と、共通電圧 $V_{c.o.m}$ - ゼロレベルグレースケール電圧の間に設定されている。

【 0 0 5 9 】

図 5 C に示すように、時刻 T_{13} において、本実施態様の黒画像ライン 5 0 8 の電圧信号 5 3 6 は、第 1 の電極の電圧信号 5 3 4 を、黒画像電圧範囲 5 4 2 に結合する。しかしながら、ある場合には、電圧信号 5 3 6 の電圧は、(時刻 T_{15} における)電圧信号 5 3 2 の次のイネーブルパルスの開示時点以前に、(図 5 C の領域 5 5 2 によって示す)原電圧に戻ることができない可能性がある。したがって、ゲートドライバ IC 3 2 0 は、時刻 T_{14} において黒画像ライン 5 0 8 の電圧を原電圧に戻さなくてはならない。

20

【 0 0 6 0 】

時刻 T_{15} において、走査ライン 5 0 2 の電圧信号 5 3 2 は次のイネーブルパルスを送り、スイッチングトランジスタ 5 1 2 を再びオンにし、次いでデータライン 5 0 4 がスイッチングトランジスタ 5 1 2 を介してピクセルセル 5 1 4 の第 1 電極に次のピクセルデータを送る。一般に、電圧信号 5 3 2 が送る 2 つの隣接するイネーブルパルスの 2 つの開

30

【 0 0 6 1 】

黒画像ライン 5 0 8 の電圧信号 5 3 6 によって送られた先述の(時刻 T_{12} における)黒画像イネーブルパルスは、走査ライン 5 0 2 の電圧信号によって送られた 2 つの隣接するイネーブルパルス(時刻 T_{11} および T_{15})の間になければならない。さらに、電圧信号 5 3 6 が修正した時刻 T_{14} は、(時刻 T_{15} における)電圧信号 5 3 2 の次のイネーブルパルス開始時点よりも早くなくてはならない。したがって、すべての回路状況は、ピクセルデータが液晶ピクセル 5 0 0 に送られる前は、同一に保たれる。

【 0 0 6 2 】

当業者には、本発明の範囲と主旨から逸脱することなく本発明の構造に対して様々な修正および変更を加えることができることが明らかであろう。前述の観点では、本発明の修正形態および変更形態が、添付の請求の範囲およびその等価物の範囲に入る限り、本発明はそれらを含むことを意図するものである。

40

【図面の簡単な説明】

【 0 0 6 3 】

【図 1 A】従来型の液晶ピクセルの回路図である。

【図 1 B】従来型のゲートドライバ IC の概略図である。

【図 2 A】日本 IBM 社刊行の「広視野角動画 LCD」、SID'98 (IBM Japan, "A Novel Wide-Viewing-Angle Motion-Picture LCD", SID'98) の概略図である。

【図 2 B】NEC 社刊行の「LCD 上に動画を表示するためのブラックストライプ駆動方式」、SID'01 (NEC Corp., "A Black Stripe Scheme for Displaying Motion Pict

50

ure on LCDs", SID '01) の概略図である。

【図 3 A】本発明の一実施態様による概略回路図である。

【図 3 B】本発明の一実施態様によるゲートドライバ IC の概略図である。

【図 3 C】図 3 A の回路などの一実施態様による作動中における電圧対時間のグラフである。

【図 3 D】走査ラインおよび黒画像ラインのイネーブルパルスの多数対 1 の関係のグラフである。

【図 3 E】図 3 A の回路などの一実施態様による作動中における電圧対時間のグラフである。

【 0 0 6 4 】

10

【図 4 A】本発明の別の実施態様による回路図である。

【図 4 B】図 4 A と等価な回路図である。

【図 4 C】図 4 A の回路などの一実施態様による作動中における電圧対時間のグラフである。

【図 5 A】本発明の別の実施態様による回路図である。

【図 5 B】図 5 A と等価な回路図である。

【図 5 C】図 5 A の回路などの一実施態様による作動中における電圧対時間のグラフである。

【符号の説明】

【 0 0 6 5 】

20

3 0 0 液晶ピクセル

3 0 2 走査ライン

3 0 4 データライン

3 0 6 共通ライン

3 0 8 黒画像ライン

3 1 2 スイッチングトランジスタ

3 1 4 ピクセルセル

3 1 6 ストレージキャパシタ

3 1 8 黒画像トランジスタ

3 2 0 ゲートドライバ IC

30

3 2 2 ゲートピン

3 2 8 黒画像ピン

4 0 0 液晶ピクセル

4 0 2 走査ライン

4 0 4 データライン

4 0 6 共通ライン

4 0 8 黒画像ライン

4 1 2 スイッチングトランジスタ

4 1 4 ピクセルセル

4 1 6 ストレージキャパシタ

40

4 1 8 a 黒画像トランジスタ

5 0 0 液晶ピクセル

5 0 2 走査ライン

5 0 4 データライン

5 0 6 共通ライン

5 0 8 黒画像ライン

5 1 2 スイッチングトランジスタ

5 1 4 ピクセルセル

5 1 6 ストレージキャパシタ

5 1 8 a 黒画像トランジスタ

50

【図 1 A】

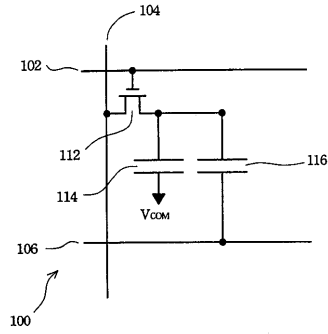


図 1A

【図 1 B】

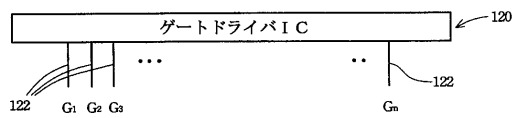


図 1B

【図 2 A】

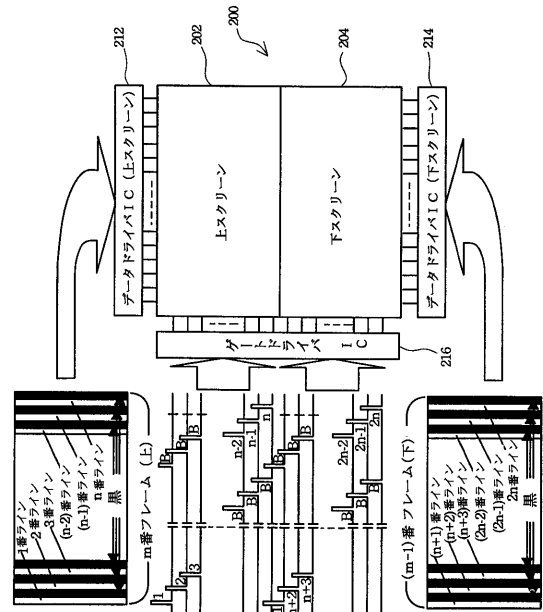


図 2A

【図 2 B】

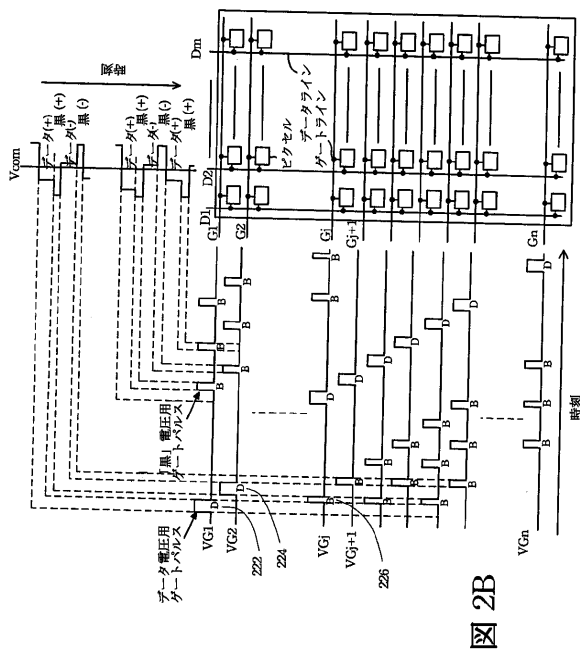


図 2B

【図 3 A】

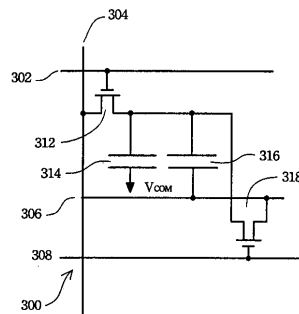


図 3A

【図 3 B】

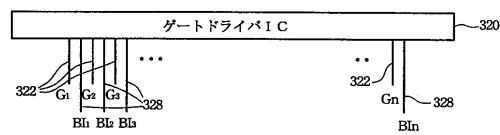


図 3B

【図 3 C】

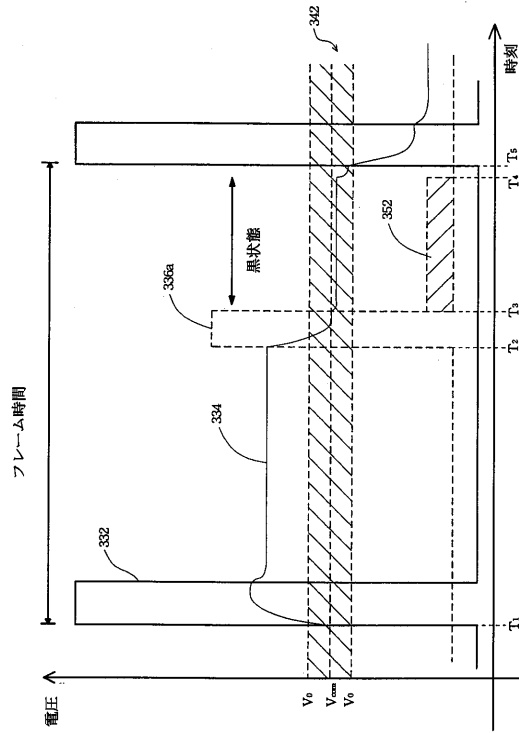


図 3C

【図 3 D】

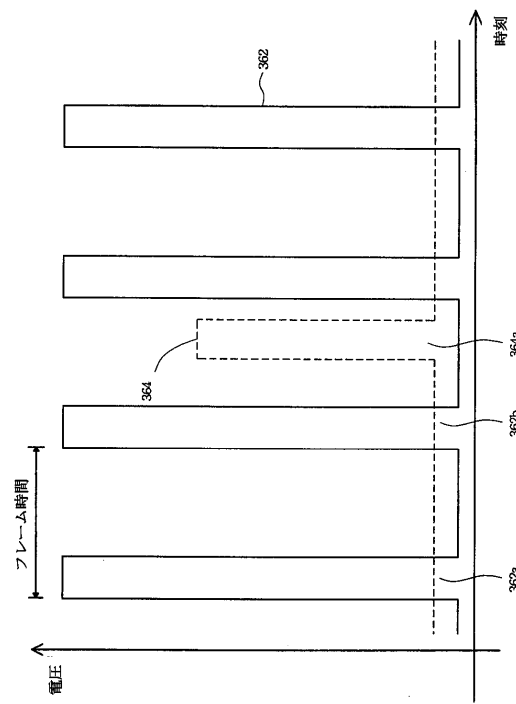


図 3D

【図 3 E】

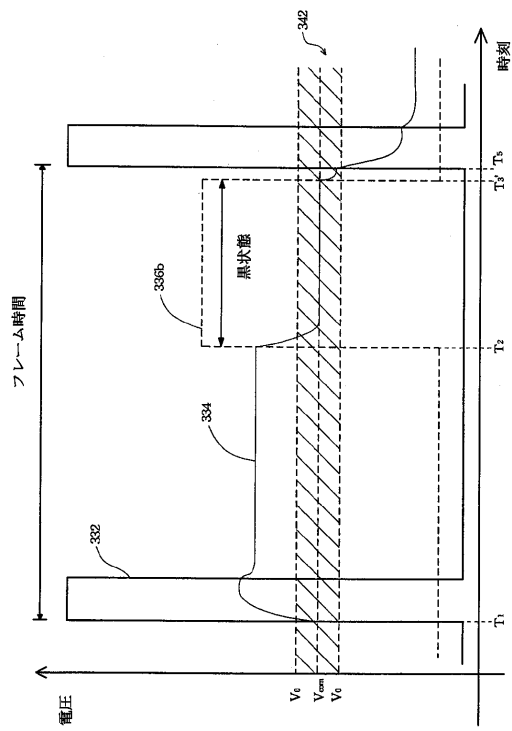


図 3E

【図 4 A】

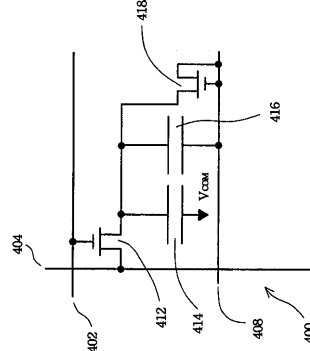


図 4A

【図 4 B】

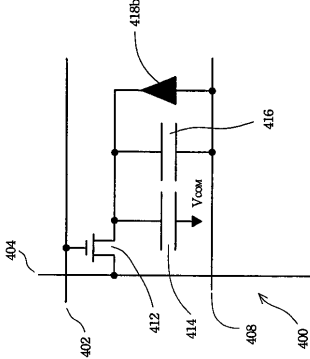


図 4B

【図 4 C】

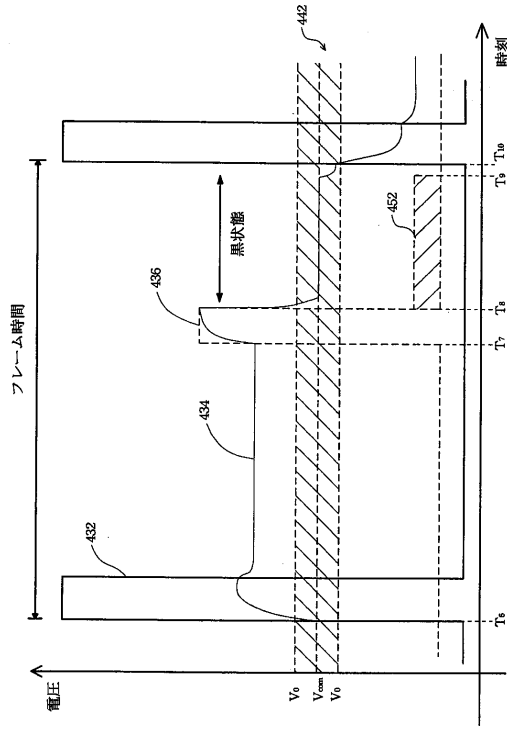


図 4C

【図 5 C】

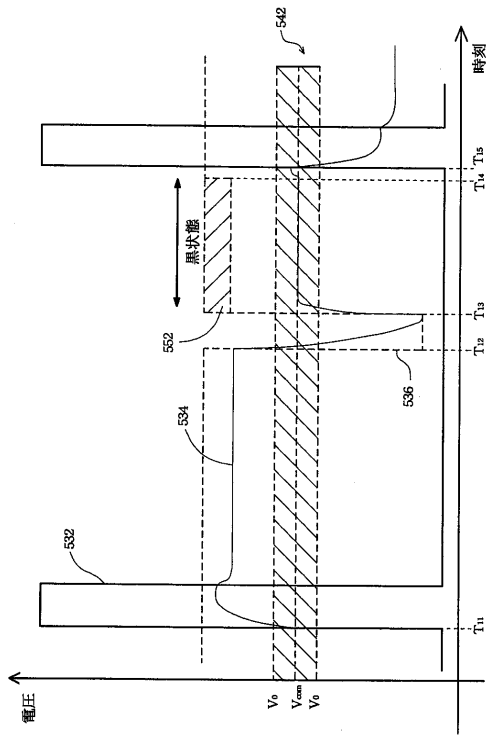


図 5C

【図 5 A】

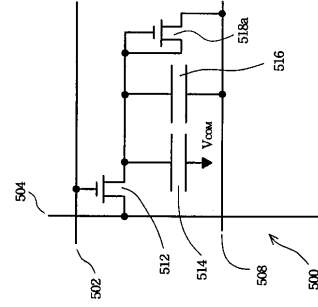


図 5A

【図 5 B】

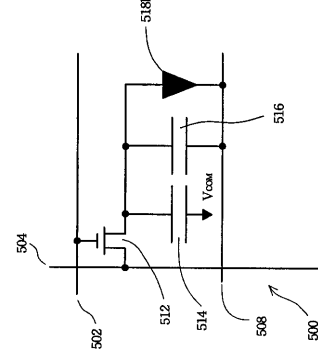


図 5B

フロントページの続き(51)Int.Cl.⁷

F I

テーマコード(参考)

H 0 4 N 5/66 1 0 2 Z

F ターム(参考) 5C006 AA01 AA11 AC11 AF44 AF46 AF51 AF53 AF61 AF71 BB16
BC03 BC11 BC20 FA56
5C058 AA08 BA01 BA08
5C080 AA10 BB05 DD04 EE19 EE28 FF11 GG07 GG08 JJ02 JJ03
JJ04

专利名称(译)	黑色图像插入方法和显示装置		
公开(公告)号	JP2004318072A	公开(公告)日	2004-11-11
申请号	JP2003411741	申请日	2003-12-10
[标]申请(专利权)人(译)	汉星显示器公司		
申请(专利权)人(译)	汉明星显示器有限公司		
[标]发明人	施博盛		
发明人	施 博盛		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G09G5/10 H04N5/66		
CPC分类号	G09G3/3648 G09G2300/0809 G09G2320/0242		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.622.G G09G3/20.624.B G09G3/20.642.C H04N5/66.102.Z		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA43 2H093/NC03 2H093/NC09 2H093/NC11 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND01 2H093/ND32 2H093/ND54 5C006/AA01 5C006/AA11 5C006/AC11 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC20 5C006/FA56 5C058/AA08 5C058/BA01 5C058/BA08 5C080/AA10 5C080/BB05 5C080/DD04 5C080/EE19 5C080/EE28 5C080/FF11 5C080/GG07 5C080/GG08 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H093/NC40 2H193/ZA04 2H193/ZA19 2H193/ZE02 2H193/ZF03 2H193/ZF37		
优先权	092108984 2003-04-17 TW		
其他公开文献	JP4109616B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够改善将黑色图像插入液晶显示器时的问题的显示黑色图像插入方法和装置。ŽSOLUTION：为了控制黑色图像的插入，将黑色图像晶体管和黑色图像线添加到每个液晶像素电路。通过使用能够单独发送两个信号的栅极驱动器IC来切换开关晶体管和黑色图像晶体管，并且在两个信号之间设置时间偏移。Ž

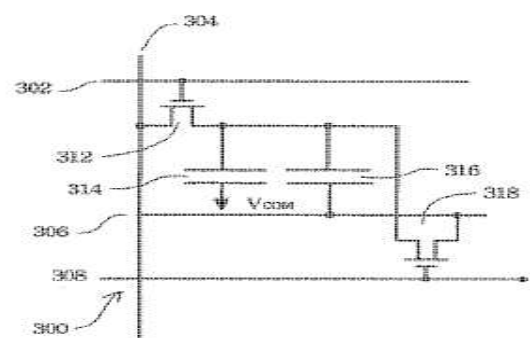


图 3A