

(51) Int.Cl. ⁷	識別記号	F I	テ-マコ-ト [*] （参考）
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	510	G 0 2 F 1/133	5 C 0 0 6
	520		5 C 0 8 0
G 0 9 G 3/20	611	G 0 9 G 3/20	611 A
			611 B

審査請求 未請求 請求項の数 9 O L （全 16数） 最終頁に続く

(21)出願番号	特願2001 - 361100(P2001 - 361100)	(71)出願人	000001443 カシオ計算機株式会社 東京都渋谷区本町1丁目6番2号
(22)出願日	平成13年11月27日(2001.11.27)	(72)発明者	神尾 知巳 東京都八王子市石川町2951番地5 カシオ計 算機株式会社八王子研究所内
		(74)代理人	100090033 弁理士 荒船 博司 （外1名）

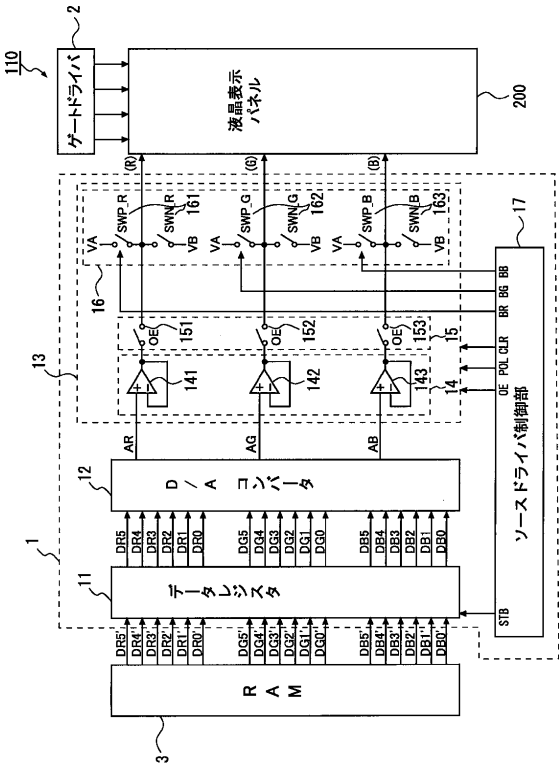
最終頁に続く

(54)【発明の名称】 表示駆動装置及び駆動制御方法

(57)【要約】

【課題】 表示駆動装置における無駄な電力消費を排して、その消費電力を削減する表示モードを備えた表示駆動装置及び駆動制御方法を提供すること。

【解決手段】 ソースドライバ1におけるプリチャージ／ディスチャージスイッチ16のVAには液晶印加電圧の最大電圧、VBには液晶印加電圧の最小電圧、が印加され、省電力表示モードにおいて、全てのプリチャージ／ディスチャージスイッチ16を、単色表示制御信号BR、BGおよびBBによって一括して制御する。これにより、プリチャージ／ディスチャージスイッチ16に印加されているVAおよびVBが表示データ信号としてデータ線DLに出力されて液晶表示パネル200に対して全画面単色表示を行うことができる。この表示モードにおいては、データレジスタ11、D/Aコンバータ12およびオペアンプ14を用いないで表示することができるため、これらの動作を全て停止させることができる。



【特許請求の範囲】

【請求項 1】マトリクス状に配列された 3 原色からなる複数の表示画素と、該複数の表示画素に接続される複数のデータ線と、複数の走査線と、を備える表示パネルに対して、外部入力される表示信号に応じた表示信号電圧を、前記表示パネルの各データ線に印加して、当該表示パネルの駆動を制御する表示駆動装置において、所定期間中、前記表示パネルの各データ線に直接、表示信号の最大電圧又は最小電圧を印加する直接印加手段を備えることを特徴とする表示駆動装置。

【請求項 2】前記表示駆動装置は、前記データ線毎に、当該データ線を表示信号の最大電圧電源に接続する第 1 の接続手段と、表示信号の最小電圧電源に接続する第 2 の接続手段と、を備え、前記直接印加手段は、前記第 1 の接続手段と前記第 2 の接続手段を制御することにより、前記各データ線に最大又は最小の表示信号電圧を印加することを特徴とする請求項 1 記載の表示駆動装置。

【請求項 3】前記表示駆動装置は、前記所定期間中において、前記表示パネルに前記 3 原色の何れかを表示するための単色表示制御信号を生成し、前記直接印加手段は、前記単色表示制御信号に基づいて、前記表示パネルの前記複数のデータ線の内、同一色の表示画素に接続される複数のデータ線に対応する前記第 1 の接続手段と前記第 2 の接続手段とを共通に制御し、前記単色表示制御信号に対応する色の表示画素を表示状態に設定することを特徴とする請求項 2 記載の表示駆動装置。

【請求項 4】前記直接印加手段は、前記所定期間中において、前記表示信号に基づく 3 原色のデジタルデータ毎の最上位ビットの値に基づいて、前記デジタルデータに対応する前記表示パネルのデータ線に備える前記第 1 の接続手段と前記第 2 の接続手段を制御することを特徴とする請求項 2 記載の表示駆動装置。

【請求項 5】前記直接印加手段は、更に、前記表示パネルの走査ライン毎に、前記第 1 の接続手段と前記第 2 の接続手段を制御することを特徴とする請求項 2 ～ 4 の何れかに記載の表示駆動装置。

【請求項 6】マトリクス状に配列された 3 原色からなる複数の表示画素と、該複数の表示画素に接続される複数のデータ線と、複数の走査線と、を備える表示パネルに対する表示駆動装置の駆動制御方法であって、外部入力される表示信号に応じた表示信号電圧を前記表示パネルの各データ線に印加する駆動制御を行う第 1 の手順と、所定の期間において、前記表示パネルの各データ線に直接、表示信号の最大電圧又は最小電圧を印加する駆動制御を行う第 2 の手順と、を含むことを特徴とする駆動制御方法。

【請求項 7】前記第 2 の手順は、前記表示パネルに前記 3 原色の何れかを表示する単色表示制御信号に基づい

て、前記表示パネルの前記複数のデータ線の内、同一色の表示画素に接続される複数のデータ線に対応する表示信号電圧の印加を、共通に駆動制御する手順を含むことを特徴とする請求項 6 記載の駆動制御方法。

【請求項 8】前記第 2 の手順は、前記表示信号に基づく 3 原色のデジタルデータ毎の最上位ビットの値に基づいて、前記デジタルデータに対応する前記表示パネルのデータ線に接続される前記表示画素への前記表示信号電圧の印加を駆動制御する手順を含むことを特徴とする請求項 6 記載の駆動制御方法。

【請求項 9】前記第 2 の手順は、更に、前記表示パネルの走査ライン毎に、各データ線への前記表示信号電圧の印加を駆動制御する手順を含むことを特徴とする請求項 6 ～ 8 の何れかに記載の駆動制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、外部入力される表示信号に応じた表示信号電圧を、表示パネルの各データ線に印加して、当該表示パネルの駆動を制御する表示駆動装置、及びその表示駆動装置の駆動制御方法に関する。

【0002】

【従来の技術】従来、例えばアクティブマトリクス方式の液晶表示パネルのソースドライバにおいては、デジタル方式であれば、外部入力される表示信号のデータを一旦、データレジスタに溜め込み、そのデータを D/A 変換することにより所定の階調数の表示を行うためのアナログレベル（電位）に変換して、各データ線に印加するように構成されている。

【0003】

【発明が解決しようとする課題】しかしながら、このような表示パネルを組み込んだ装置においては、必ずしも常時フルカラーの表示を要求されるものではない。例えば、携帯電話では、待ち受け時に全画面をブルーバック等の単色にしたり、パーシャル表示（部分表示）にしたり、8 色キャラクタ表示を行ったりして、表示消費電力を削減することが行われている。しかし、何れの表示モードにおいてもデータレジスタや D/A コンバータといった通常の表示経路を経て表示されるため、無駄な電力消費があり、消費電力を十分に低減させることができなかった。

【0004】本発明の課題は、表示駆動装置における無駄な電力消費を排して、その消費電力を削減する表示モードを備えた表示駆動装置及び駆動制御方法を提供することである。

【0005】

【課題を解決するための手段】以上の課題を解決するため、請求項 1 記載の発明は、マトリクス状に配列された 3 原色からなる複数の表示画素と、該複数の表示画素に接続される複数のデータ線と、複数の走査線と、を備え

る表示パネルに対して、外部入力される表示信号に応じた表示信号電圧を、前記表示パネルの各データ線に印加して、当該表示パネルの駆動を制御する表示駆動装置において、所定期間中、前記表示パネルの各データ線に直接、表示信号の最大電圧又は最小電圧を印加する直接印加手段を備えることを特徴としている。

【0006】この請求項1記載の発明によれば、所定期間の間は、直接印加手段が直接、表示信号の最大電圧又は最小電圧を各データ線に印加する。したがって、所定期間においては、表示信号が外部入力されてから、各データ線に表示信号電圧を出力するまでに係る回路素子の動作が原則不要となる。このため、これらの回路素子の動作を停止させて、それらによる消費電力を削減することができ、表示駆動装置全体の消費電力を削減することができる。

【0007】尚、所定期間とは、省電力表示を行い得る任意の期間であって、例えば携帯電話における待ち受け時や、パーソナルコンピュータにおける所定時間経過後の入力待ち時のことである。直接印加手段を起動させるため、この所定期間の開始を示す指示信号を外部入力することとしてもよい。

【0008】また、請求項2記載の発明は、請求項1記載の表示駆動装置において、前記表示駆動装置は、前記データ線毎に、当該データ線を表示信号の最大電圧電源に接続する第1の接続手段と、表示信号の最小電圧電源に接続する第2の接続手段と、を備え、前記直接印加手段は、前記第1の接続手段と前記第2の接続手段を制御することにより、前記各データ線に最大又は最小の表示信号電圧を印加することを特徴としている。

【0009】この請求項2記載の発明によれば、直接印加手段は、データ線への表示信号の最大電圧又は最小電圧の印加を、各データ線毎に設けられた第1の接続手段と第2の接続手段の切り替えという、比較的単純な制御によって実現することができる。

【0010】また、表示信号の最大電圧電源および表示信号の最小電圧電源は、表示駆動装置に具備されている従来の電源を利用することができる。即ち、例えば、デジタル方式の液晶表示パネルにおいては、所定の最大電圧と最小電圧間の電位差を分圧した電圧が、データ線に印加されるのが一般的であり、内部的に最大電圧電源および最小電圧電源を有している（これらの電源を生成する場合を含む。）のが通常である。また、プリチャージやディスチャージを行う機構を有する場合には、このプリチャージ及びディスチャージ用の電源を有している（これらの電源を生成する場合を含む。）のが通常である。こういった場合には、これらの従来の電源を利用することで、表示信号最大電圧電源および表示信号最小電圧電源とすることができる。

【0011】また、請求項3記載の発明のように、前記表示駆動装置は、前記所定期間中において、前記表示パ

ネルに前記3原色の何れかを表示するための単色表示制御信号を生成し、請求項2記載の表示駆動装置における直接印加手段が、前記単色表示制御信号に基づいて、前記表示パネルの前記複数のデータ線の内、同一色の表示画素に接続される複数のデータ線に対応する前記第1の接続手段と前記第2の接続手段とを共通に制御し、前記単色表示制御信号に対応する色の表示画素を表示状態に設定するように構成してもよい。

【0012】この請求項3記載の発明によれば、例えば、表示パネルにR（赤）を表示させる単色表示制御信号を生成して、この単色表示制御信号に基づいて、各色毎の表示画素に接続される複数のデータ線に対応する各接続手段を一括的に制御して、Rの表示画素を表示状態に設定することができるため、表示駆動装置の消費電力を削減するという効果に加えて、直接印加手段に係る回路構成を簡単化することができる。

【0013】また、請求項4記載の発明のように、請求項2記載の表示駆動装置における直接印加手段が、前記所定期間中において、前記表示信号に基づく3原色のデジタルデータ毎の最上位ビットの値に基づいて、前記デジタルデータに対応する前記表示パネルのデータ線に備える前記第1の接続手段と前記第2の接続手段を制御するように構成してもよい。

【0014】この請求項4記載の発明によれば、表示駆動装置の消費電力を削減するという効果に加えて、外部入力される表示信号に基づく3原色のデジタルデータ毎の最上位ビットの値に従った減色表示を実現することができる。すなわち、RGBの3原色の表示画素の組み合わせにより、 $2^3 = 8$ 色の減色表示が可能となる。

【0015】また、請求項5記載の発明のように、請求項2～4の何れかに記載の表示駆動装置の直接印加手段が、更に、前記表示パネルの走査ライン毎に、前記第1の接続手段と前記第2の接続手段を制御するように構成してもよい。

【0016】この請求項5記載の発明によれば、走査ラインの単位で、直接印加手段が制御を行えるため、例えば、1つの画面の内、部分的に直接印加手段による制御を行うといったことが可能となる。

【0017】また、請求項6記載の発明は、マトリクス状に配列された3原色からなる複数の表示画素と、該複数の表示画素に接続される複数のデータ線と、複数の走査線と、を備える表示パネルに対する表示駆動装置の駆動制御方法であって、外部入力される表示信号に応じた表示信号電圧を前記表示パネルの各データ線に印加する駆動制御を行う第1の手順と、所定の期間において、前記表示パネルの各データ線に直接、表示信号の最大電圧又は最小電圧を印加する駆動制御を行う第2の手順と、を含むことを特徴としている。

【0018】この請求項6記載の発明によれば、第1の手順においては、表示信号が外部入力されてから、各デ

ータ線に表示信号電圧を出力するという通常の信号経路を通じた表示が行われるが、第2の手順においては、所定の期間において、直接印加手段が直接、表示信号の最大電圧又は最小電圧を各データ線に印加する。このため、フルカラーの表示（各画素の各階調に応じた表示）をする必要があるときには、第1の手順による駆動制御を行い、フルカラーで表示する必要のないとき（例えば、待ち受け時など）には、第2の手順による駆動制御を行うようにすることができる。

【0019】そして、第2の手順においては、通常の信号経路に係る回路素子の駆動が原則不要となる。このため、第1の手順および第2の手順を含む駆動制御方法により、表示駆動装置における無駄な電力消費を削減することができる。

【0020】また、請求項7記載の発明のように、請求項6記載の駆動制御方法における第2の手順は、前記表示パネルに前記3原色の何れかを表示する単色表示制御信号に基づいて、前記表示パネルの前記複数のデータ線の内、同一色の表示画素に接続される複数のデータ線に対応する表示信号電圧の印加を、共通に駆動制御する手順を含むこととしてもよい。

【0021】この請求項7記載の発明によれば、第2の手順において、例えば、表示パネルにR（赤）を表示させる単色表示制御信号に基づいて、各色毎の表示画素に接続される複数のデータ線への表示信号電圧の印加を一括的に制御することができるため、表示駆動装置の消費電力を削減するという効果に加えて、駆動制御を簡単化することができる。

【0022】また、請求項8記載の発明のように、請求項6記載の駆動制御方法における第2の手順は、外部入力される表示信号に基づく3原色のデジタルデータ毎の最上位ビットの値に基づいて、前記デジタルデータに対応する前記表示パネルのデータ線に接続される前記表示画素への表示信号電圧の印加を駆動制御する手順を含むこととしてもよい。

【0023】この請求項8記載の発明によれば、第2の手順において、表示装置の消費電力を削減するという効果に加えて、外部入力される表示信号に基づく3原色のデジタルデータ毎の最上位ビットの値に従った、減色表示が可能となる。すなわち、RGBの3原色の表示画素の組み合わせにより、 $2^3 = 8$ 色の減色表示が可能となる。

【0024】また、請求項9記載の発明のように、請求項6～8の何れかに記載の駆動制御方法における第2の手順は、更に、前記表示パネルの走査ライン毎に、各データ線への表示信号電圧の印加を駆動制御するステップであることとしてもよい。

【0025】この請求項9記載の発明によれば、例えば、1つの画面を表示する際に、走査ラインの単位で、部分的に第1の手順による駆動制御と、第2の手順によ

る駆動制御とを行うことができる。

【0026】

【発明の実施の形態】以下、図1～図15を参照して本発明を適用した液晶駆動装置の、実施の形態を詳細に説明する。尚、各実施の形態における液晶駆動装置の内部構成の簡明化の為、図面及び以下説明においては、R、G、Bの3つの色素（画素）に対応する信号ライン3つ分の構成のみを示して説明するが、実際には、液晶表示パネル200の信号ラインDLと同数の構成要素が存在する。

【0027】〔第1の実施の形態〕図1は、液晶表示パネル200に接続された、本発明を適用した液晶駆動装置110の回路構成を示す図である。同図に示すように、液晶駆動装置110は、ソースドライバ1、ゲートドライバ2およびRAM3を備える。ここで、ソースドライバ1がデジタル方式にて構成されている場合について説明する。

【0028】この液晶駆動装置110は、液晶表示パネル200の全面にフルカラー表示をするノーマル表示モードと、液晶表示パネル200の全面を、後述する8色のうちの何れかの色で単色表示する省電力表示モードと、を備えているものである。

【0029】ソースドライバ1は、データレジスタ11、D/Aコンバータ12および出力バッファ13を備える。ここで、データレジスタ11には6ビットの表示データが印加されるものとする。データレジスタ11は、ラッチ動作制御信号STBの印加に従ってRAM3からRGBの表示データとして、各6ビットの信号DR0'～DR5'、DG0'～DG5'、DB0'～DB5'を取り込んで保持すると共に、デジタル表示データとしてDR0～DR5、DG0～DG5、DB0～DB5をD/Aコンバータ12に出力する。ここで、DR0～DR5は赤の階調データ、DG0～DG5は緑の階調データ、DB0～DB5は青の階調データを示す。

【0030】D/Aコンバータ12は、データレジスタ11からデジタル表示データを取り込んでデコードし、表示データ値に対応する階調電圧値に変換した信号を表示データ信号AR、AGおよびABとして出力バッファ13に出力する。

【0031】出力バッファ13は、D/Aコンバータ12より表示データ信号AR、AGおよびABが入力され、イネーブル信号OE（以下、OE信号）の印加に従って、液晶表示パネル200のデータ線DLに表示データ信号を出力する。すなわち、出力バッファ13は、オペアンプ141、142、143・・・（以下、包括的にオペアンプ14と言う。）、OEスイッチ151、152、153・・・（以下、包括的にOEスイッチ15と言う。）およびプリチャージ/ディスチャージスイッチ161、162、163・・・（以下、包括的にプリチャージ/ディスチャージスイッチ16と言う。）を備

え、オペアンプ 141、OE スイッチ 151、プリチャージ/ディスチャージスイッチ 161 は液晶表示パネル 200 の R の画素に対応する信号ライン DL に接続され、オペアンプ 142、OE スイッチ 152、プリチャージ/ディスチャージスイッチ 162 は液晶表示パネル 200 の G の画素に対応する信号ライン DL に接続され、オペアンプ 143、OE スイッチ 153、プリチャージ/ディスチャージスイッチ 163 は液晶表示パネル 200 の B の画素に対応する信号ライン DL に接続される。

【0032】オペアンプ 14 は、D/A コンバータ 12 より表示データ信号 AR、AG および AB がそれぞれ入力されて増幅して出力する。OE スイッチ 15 は OE 信号に従ってオン/オフし、OE スイッチ 15 がオン状態の時、オペアンプ 14 によって増幅された表示データ信号が液晶表示パネル 200 の各データ線 DL に出力される。

【0033】プリチャージ/ディスチャージスイッチ 16 の VA には液晶印加電圧の最大電圧 VLCDMAX が、VB には液晶印加電圧の最小電圧 VLCDMIN がそれぞれ印加され、ノーマル表示モードにおけるプリチャージ/ディスチャージとしての機能に加え、省電力表示モードにおいて、データ線 DL に画面表示を行うための電圧を印加するために用いられる。ここで、VLCDMAX は図示しないオペアンプ 14 の“Hi”レベル側の駆動電圧 VSH より低い電圧であり、VLCDMIN は図示しないオペアンプ 14 の“Low”レベル側の駆動電圧 VSS より高い電圧である。なお、これら VLCDMAX および VLCDMIN を供給する電源は、階調電圧設定用の電源として、従来より表示駆動装置に具備されているものである。各プリチャージ/ディスチャージスイッチ 16 は、SWP-R、SWP-G および SWP-B (以下、包括的に「SWP」と言う。)の、VA の電圧を各データ線 DL に印加するためのスイッチと、SWN-R、SWN-G および SWN-B (以下、包括的に「SWN」と言う。)の、VB の電圧を各データ線 DL に印加するためのスイッチとを備える。この各プリチャージ/ディスチャージスイッチ 16 は、省電力表示モードにおいては、後述するソースドライバ制御部 17 より入力される単色表示制御信号 BR、BG および BB により動作制御される。

【0034】ここで、プリチャージ/ディスチャージ機構について簡単に説明する。プリチャージ/ディスチャージ機構とは、ノーマル表示モードにおいて、水平走査期間毎にデータ線をプリチャージ又はディスチャージすることにより、画素への信号電圧の書き込みを速くすることを目的として行われる動作機構の 1 つであり、ソースドライバに組み込まれる公知技術の 1 つであり、従来より、ソースドライバに備えられている構成である。本発明の構成は、このプリチャージ/ディスチャージ機構を利用して、後述する単色表示、または減色表示を行う

ように構成したものである。

【0035】ソースドライバ制御部 17 は、データレジスタ 11 に印加するラッチ回路制御信号 STB、出力バッファ 13 に対する OE 信号、極性反転制御信号 POL (以下、POL 信号)、クリア信号 CLR (以下、CLR 信号)、単色表示制御信号 BR、BG および BB 等のソースドライバ 1 の各回路の動作制御信号を出力する。

【0036】ラッチ回路制御信号 STB は、データレジスタ 11 に含まれるラッチ回路を制御するための信号である。

【0037】BR 信号は、プリチャージ/ディスチャージスイッチ 16 のうち、R の画素に対応する信号ライン DL に接続される、SWP-R、SWN-R のスイッチ 161 を、BG 信号は、SWP-G、SWN-G のスイッチ 162 を、BB 信号は、B の画素に対応する信号ライン DL に接続される、SWP-B、SWN-B のスイッチ 163 をそれぞれ制御するための単色表示制御信号である。なお、詳細には示していないが、例えば BR 信号は R の画素に対応する複数の信号ライン DL に対応する複数のスイッチ 161 を共通に制御するように構成され、BG 信号、BB 信号も同様に複数のスイッチ 162、163 を共通に制御するように構成されている。

【0038】POL 信号は、図 2 の液晶画素 201 における共通電極電位 V_{COM} の極性反転を制御して液晶を反転駆動するための信号であり、例えばライン反転駆動を行う場合、1 水平走査期間毎に“0”と“1”に変化する。ここで、POL 信号が“1”の時、 V_{COM} は“Hi”レベルとなり、POL 信号が“0”の時、 V_{COM} は“Low”レベルとなる。

【0039】CLR 信号は、ノーマル表示モードにおいては、プリチャージ/ディスチャージスイッチ 16 の動作期間を設定する信号であり、CLR 信号が“1”の期間、プリチャージ/ディスチャージスイッチ 16 が動作する。

【0040】液晶表示パネル 200 は従来と同様のアクティブマトリクス TFT-LCD であり、詳細は示していないが、行方向に延伸された複数のゲート線 GL と列方向に延伸された複数のデータ線 DL を備えるとともに、ゲート線 GL とデータ線 DL の各交点近傍に図 2 に示す液晶画素 201 を備える。図 2 は、TFT-LCD における液晶画素 201 の等価回路を示した図であり、TFT 21 のゲート電極 G がゲート線 GL に接続され、ソース電極 S がデータ線 DL に接続される。そして、ドレイン電極 D に接続された画素電極と、この画素電極に対向する対向電極 22 に挟まれた液晶からなる液晶画素容量 C_{LC} と、画素電極と補助容量電極 23 に挟まれた絶縁膜からなる補助容量 C_s によって構成され、共通電極 V_{COM} は各画素の対向電極 22 および補助容量電極 23 に共通に接続される。TFT 21 がオン状態となったときに、画素電極には TFT を介してデータ線 DL の

電圧が供給され、液晶容量 C_{LC} には共通電極 V_{COM} に印加される電圧とデータ線 DL の電圧の差分の電圧が印加される。なお、液晶表示パネル 200 はノーマリーホワイトモード、すなわち液晶に電圧を印加しない状態で透過状態となるように構成されているものとする。

【0041】ゲートドライバ 2 は、詳細は示していないが、シフトレジスタおよび出力バッファを備え、ゲート信号を液晶表示パネル 200 の各ゲート線 GL に供給する。これにより、各ゲート線 GL に接続された TFT が ON 状態となり、更にソースドライバ 1 により各データ線 DL に供給される表示データ信号が液晶画素に供給されると画面表示動作が行われる。

【0042】RAM 3 は、外部入力される液晶表示パネル 200 の各画素に対応する表示データ（表示信号）を記憶する記憶領域であり、データレジスタ 11 にこの一時記憶した表示データを出力する。

【0043】さて、本第 1 の実施の形態は、省電力表示モードにおいて、単色表示制御信号 BR、BG および BB を用いて液晶表示パネル 200 の全画面を単色表示するものである。図 3 は、本第 1 の実施の形態における、省電力表示モードでのソースドライバ 1 の一例動作を示したタイミングチャート図である。POL 信号は、1 水平走査期間毎に“0”と“1”に変化し、出力バッファ 13 に出力される。また、OE 信号を“Low”レベルとして OE スイッチ 15 を全てオフとする。

【0044】ここで、例えば、BR 信号として“1”、BG および BB 信号として“0”がそれぞれ対応するプリチャージ/ディスチャージスイッチ 16 に出力される場合、各プリチャージ/ディスチャージスイッチ 16 1、162、163 は BR、BG、BB 信号、および POL 信号に従って動作する。

【0045】即ち、プリチャージ/ディスチャージスイッチ 161 において、SWP - R は POL 信号が“0”（ V_{COM} “Low”レベル）の時にオフ、POL 信号が“1”（ V_{COM} “Hi”レベル）の時にオンとなり、この時、R 画素に対応するデータ線 DL に電圧 VA（ V_{LCDMAX} ）が印加される。また SWN - R は POL 信号が“0”（ V_{COM} “Low”レベル）の時にオンとなつて、この時、R 画素に対応するデータ線 DL に電圧 VB（ V_{LCDMIN} ）が印加され、POL 信号が“1”（ V_{COM} “Hi”レベル）の時はオフとなる。また、プリチャージ/ディスチャージスイッチ 162 および 163 においては、SWP - G、SWP - B は POL 信号が“0”の時にオンとなつて、G、B 画素に対応するデータ線 DL に VA（ V_{LCDMAX} ）が印加され、POL 信号が“1”の時にオフとなる。SWN - G、SWN - B は、また、POL 信号が“0”の時にオフ、POL 信号が“1”の時にオンとなつて VB（ V_{LCDMIN} ）が印加される。これにより、R 画素に対応するデータ線 DL に接続される画素の液晶容量 C_{LC} に印加される電圧は最小となつて R 画素

は透過状態となり、G、B 画素に対応するデータ線 DL に接続される画素の液晶容量 C_{LC} に印加される電圧は最大となつて G、B 画素は遮光状態となり、全画面が赤色に表示される。

【0046】この時の各スイッチの動作は、各制御信号に対して次式で表される。

$$SWP_R = \neg (BR \wedge POL)$$

$$SWP_G = \neg (BG \wedge POL)$$

$$SWP_B = \neg (BB \wedge POL)$$

$$SWN_R = (BR \wedge POL)$$

$$SWN_G = (BG \wedge POL)$$

$$SWN_B = (BB \wedge POL)$$

但し記号 $\neg$ は反転を意味し、記号 $\wedge$ は排他的論理和を意味する。

【0047】また前述したように、ノーマル表示モードにおいては、通常、CLR 信号がプリチャージ/ディスチャージスイッチ 16 の各スイッチの動作制御に用いられており、この構成を利用する場合、省電力表示モードにおけるプリチャージ/ディスチャージスイッチ 16 の各スイッチの動作制御においても、CLR 信号を用いるようにしてもよい。この場合、各スイッチの動作は、各制御信号に対して、次の式のような関係で表される。

$$SWP_R = \neg (BR \wedge POL) * CLR$$

$$SWP_G = \neg (BG \wedge POL) * CLR$$

$$SWP_B = \neg (BB \wedge POL) * CLR$$

$$SWN_R = (BR \wedge POL) * CLR$$

$$SWN_G = (BG \wedge POL) * CLR$$

$$SWN_B = (BB \wedge POL) * CLR$$

【0048】但し記号 $*$ は論理積を意味する。CLR 信号は、ノーマル表示モードにおいては、水平走査期間の切り替わりタイミングの短い期間に印加されるパルス信号であるが、省電力表示モードにおいて、上記のように各スイッチの制御に用いる場合には、必要な表示期間において“1”となるようにタイミングを変更制御する。

【0049】図 4 は、図 3 で示したタイミングチャート図の動作を行った時の液晶表示パネル 200 の表示状態を示した図である。図 3 では、一例として、単色表示制御信号 BR を“1”、BG、BB を“0”としたことにより、R 画素のみが表示されるため、液晶表示パネル 200 には全面に赤色が表示される場合としたが、BR、BG および BB 信号の出力値の組み合わせによって、表示色は赤、緑、青の 3 色の合成による 8 色から選択できる。

【0050】以上のように、本第 1 の実施の形態によれば、省電力表示モードにおいて、液晶表示パネル 200 に対して全画面に単色表示を行う場合、全てのプリチャージ/ディスチャージスイッチ 16 を、BR、BG および BB 信号によって一括して制御する。これにより、プリチャージ/ディスチャージスイッチ 16 に印加されている VA および VB が表示データ信号としてデータ線 D

Lに出力されるため、データレジスタ11、D/Aコンバータ12およびオペアンプ14を用いないで表示することができる。それ故、単色表示モード期間中、これらデータレジスタ11、D/Aコンバータ12、オペアンプ14への電力供給を停止して、その動作を全て停止させることができ、これらによる消費電力を削減して、液晶駆動装置110の消費電力を低減させることができる。

【0051】〔第2の実施の形態〕図5は、第2の実施の形態における液晶駆動装置120の回路構成を示す図である。概略構成は第1の実施の形態における液晶駆動装置110と同様であるため、第1の実施の形態と同等の構成については、同一の符号を付して、その説明を簡略化または省略し、異なる部分を中心に説明する。

【0052】主に異なる部分は、省電力表示モードにおいて、出力バッファ13に対して、データレジスタ11から出力されるデジタル表示データのMSB (Most Significant Bit: 最上位ビット)、即ち、DR5、DG5およびDB5がDR、DGおよびDB信号として入力され、対応するプリチャージ/ディスチャージスイッチ16の動作制御信号として用いられる点である。これにより、液晶表示パネル200の全画面を減色(8色)表示する。

【0053】図6は、第2の実施の形態におけるソースドライバ1の一例動作を示したタイミングチャート図である。POL信号は、1水平走査期間毎に“0”と“1”に変化し、出力バッファ13に出力される。また、OE信号を“Low”レベルとしてOEスイッチ15を全てオフとする。

【0054】そして、例えば、DRおよびDG信号として“1”、DB信号として“0”が出力バッファ13に入力される場合、プリチャージ/ディスチャージスイッチ161、162、163はDR、DG、DB信号、およびPOL信号に従って動作する。

【0055】即ち、プリチャージ/ディスチャージスイッチ161および162において、SWP-RおよびSWP-GはPOL信号が“0”の時にオフ、POL信号が“1”の時にオンとなって、この時それぞれR画素およびG画素に対応するデータ線DLに電圧VAが印加される。またSWN-RおよびSWN-GはPOL信号が“0”の時にオンとなって、R画素およびG画素に対応するデータ線に電圧VBに印加され、POL信号が“1”の時はオフとなる。また、SWP-BはPOL信号が“0”の時にオンとなって、B画素に対応するデータ線DLにVAが印加され、POL信号が“1”の時にオフとなる。SWN-Bは、POL信号が“0”の時にオフ、POL信号が“1”の時にオンとなってVBが印加される。これにより、R画素およびG画素が表示状態となり、B画素は非表示状態になり、全画面が黄色に表示される。

【0056】この時の各スイッチの動作は、各制御信号に対して次式で表される。

$$\text{SWP_R} = \neg (\text{DR5} \wedge \text{POL})$$

$$\text{SWP_G} = \neg (\text{DG5} \wedge \text{POL})$$

$$\text{SWP_B} = \neg (\text{DB5} \wedge \text{POL})$$

$$\text{SWN_R} = (\text{DR5} \wedge \text{POL})$$

$$\text{SWN_G} = (\text{DG5} \wedge \text{POL})$$

SWN_B = (DB5 ∧ POL) 但し記号 $\neg$ は反転を意味し、記号 $\wedge$ は排他的論理和を意味する。

【0057】また、第1の実施形態と同様に、上記各スイッチの制御にCLR信号を用いるようにしてもよい。この場合、次の式のようなスイッチ動作式によって、SWPおよびSWNのオンの状態を調整することができる。

$$\text{SWP_R} = \neg (\text{DR5} \wedge \text{POL}) * \text{CLR}$$

$$\text{SWP_G} = \neg (\text{DG5} \wedge \text{POL}) * \text{CLR}$$

$$\text{SWP_B} = \neg (\text{DB5} \wedge \text{POL}) * \text{CLR}$$

$$\text{SWN_R} = (\text{DR5} \wedge \text{POL}) * \text{CLR}$$

$$\text{SWN_G} = (\text{DG5} \wedge \text{POL}) * \text{CLR}$$

$$\text{SWN_B} = (\text{DB5} \wedge \text{POL}) * \text{CLR}$$

但し記号 $*$ は論理積を意味する。

【0058】図7は、図6で示したタイミングチャート図の動作を行った時の液晶表示パネル200の表示状態を示した図である。図6では、一例として、デジタル表示データのMSB、即ち、DR5、DG5を“1”、DB5を“0”としたことにより、R画素およびG画素が表示されて、液晶表示パネル200は全面に黄色が表示される場合としたが、DR、DG、DB信号の出力値の組み合わせによって、表示色は赤、緑、青の3色の合成による8色から選択できる。また、本第2の実施の形態においては、前記第1の実施の形態と同様に、液晶表示パネル200の各行に対しては一括して制御されるが、デジタル表示データのMSBを用いるものであるため、図6では全面を同一色とした場合を示したが、行内の各画素に対する表示データを異ならせることにより、列毎の表示色を上記8色のうちから選択して設定することができる。

【0059】以上のように、本第2の実施の形態によれば、省電力表示モードにおいて、液晶表示パネル200に対して全画面に減色表示を行う場合、全てのプリチャージ/ディスチャージスイッチ16を、デジタル表示データのMSBによって制御する。これにより、プリチャージ/ディスチャージスイッチ16に印加されているVAおよびVBが表示データ信号としてデータ線DLに出力されるため、MSB以外のデータレジスタ11、D/Aコンバータ12およびオペアンプ14を用いないで表示することができる。それ故、MSB以外のデータレジスタ11、D/Aコンバータ12およびオペアンプ14の動作を全て停止させることができ、これらによる消費電力を削減して、液晶駆動装置110の消費電力を低減

させることができる。

【0060】また、DR、DGおよびDB信号は、従来より、通常表示（フルカラー表示）時におけるプリチャージ/ディスチャージスイッチ16のオン/オフの判別動作の選択に用いられているため、本第2の実施の形態を実現するために新たに配線を施す必要はなく、既存の回路配線によって実現することができる。

【0061】〔第3の実施の形態〕図8は、第3実施の形態における液晶駆動装置130の回路構成を示す図である。概略構成は第1の実施の形態における液晶駆動装置110と同様であるため、第1の実施の形態と同等の構成については、同一の符号を付して、その説明を簡略化または省略し、異なる部分を中心に説明する。

【0062】本第3の実施の形態の液晶駆動装置130は、ソースドライバ制御部17から単色表示期間設定信号MSEL（以下、MSEL信号）が出力され、このMSEL信号によって液晶表示パネル200の行毎に単色/フルカラー表示制御を行うものである。

【0063】ソースドライバ制御部17は、MSEL信号をデータレジスタ11および出力バッファ13に出力するとともに、CLR信号を出力バッファ13に出力する。

【0064】MSEL信号は、行毎に、単色表示を行うか否か、つまり省電力表示モードとするか、ノーマル表示モードにするか、を選択する信号であり、MSEL信号が“1”の時、省電力表示モードとなり、第1の実施形態と同様に、単色表示制御信号BR、BGおよびBBに従って、プリチャージ/ディスチャージスイッチ16がオン/オフし、VAあるいはVBの電圧がデータ線DLへ印加される。MSEL信号が“0”の時は、ノーマル表示モードとなり、データレジスタ11から出力されるデジタル表示データに基づいた表示データ信号がデータ線DLへ出力される。

【0065】CLR信号は、前述のように、プリチャージ/ディスチャージスイッチ16の動作期間を設定する信号であり、CLR信号が“1”の時、設定されたプリチャージ/ディスチャージスイッチ16が動作し、“0”の時は動作を停止する。

【0066】図9は、本第3の実施の形態におけるソースドライバ1の一例動作を示したタイミングチャート図である。POL信号は、1水平動作期間毎に“0”と“1”に変化し、出力バッファ13に出力される。

【0067】そして、MSEL信号が“1”の時、BR、BG、BB信号およびCLR信号に基づいて動作するプリチャージ/ディスチャージスイッチ16によってVAあるいはVBがデータ線DLに印加される。一方、MSEL信号が“0”の時は、データレジスタ11から出力されるデジタル表示データに基づいた表示データ信号が、D/Aコンバータ12およびオペアンプ14を介してデータ線DLへ出力される。即ち、MSEL信号が

“1”の時にゲートドライバ2によって走査される行（走査ライン）は単色に表示され、MSEL信号が“0”の時に走査されている行（走査ライン）は通常のフルカラー表示が行われる。

【0068】例えば、図9のように、BR信号として“1”、BGおよびBB信号として“0”が対応するプリチャージ/ディスチャージスイッチ16に入力される場合、水平走査期間t31およびt32ではMSEL信号が“1”であるため、POL信号およびCLR信号に従ってプリチャージ/ディスチャージスイッチ161、162、163が動作する。即ち、SWP-Rは、POL信号が“0”且つCLR信号が“1”の期間はオフ、POL信号が“1”且つCLR信号が“1”の期間はオンとなり、この期間にR画素に対応するデータ線DLに電圧VAが印加される。また、SWN-Rは、POL信号が“0”且つCLR信号が“1”の期間はオンとなり、この期間にR画素に対応するデータ線DLに電圧VBが印加され、POL信号が“1”且つCLR信号が“1”の期間はオフとなる。また、SWP-G、SWP-BはPOL信号が“0”且つCLR信号が“1”の期間にオンとなって、G、B画素に対応するデータ線DLにVAが印加され、POL信号が“1”且つCLR信号が“1”の期間にオフとなる。SWN-G、SWN-Bは、POL信号が“0”の時にオフ、POL信号が“1”且つCLR信号が“1”の期間にオンとなって、G、B画素に対応するデータ線DLにVBが印加される。これにより、MSEL信号が“1”且つCLR信号が“1”の期間においてR画素は表示状態、G画素およびB画素は非表示状態になり、対応する行が赤色に表示される。

【0069】続いて水平走査期間t33およびt34では、MSEL信号が“0”であるため通常のフルカラー表示となる。従って、POL信号が“0”且つCLR信号が“1”の期間、例えば各SWPがオンとなりプリチャージ動作が行われ、POL信号が“1”且つCLR信号が“1”の期間、例えば各SWNがオンとなりディスチャージ動作が行われる。これにより、データ線DLがプリチャージ/ディスチャージされた後、データレジスタ11から出力されるデジタル表示データに基づいた表示データ信号がデータ線DLに出力され、対応する行がフルカラー表示される。

【0070】尚、フルカラー表示時のプリチャージ/ディスチャージスイッチ16の動作において、SWPとSWNのどちらのスイッチをオン/オフするかは、表示データ信号の値によって判別される。このため、図9の水平走査期間t33およびt34におけるSWPおよびSWNの動作は、あくまで一例である。

【0071】図9の動作時における、各スイッチの動作は、各制御信号に対して次式で表される。

$$SWP_R = \neg (BR \wedge POL) * MSEL * CLR$$

$SWP_G = \neg (BG \wedge POL) * MSEL * CLR$
 $SWP_B = \neg (BB \wedge POL) * MSEL * CLR$
 $SWN_R = (BR \wedge POL) * MSEL * CLR$
 $SWN_G = (BG \wedge POL) * MSEL * CLR$
 $SWN_B = (BB \wedge POL) * MSEL * CLR$
 但し記号 $\neg$ は反転を意味し、記号 $\wedge$ は排他的論理和を意味し、記号 $*$ は論理積を意味する。

【0072】図10は、図9で示したタイミングチャート図の動作を行った時の液晶表示パネル200の表示状態の一例を示した図である。エリア81、83および85は省電力表示モードとして単色表示がなされ、エリア82、84はノーマル表示モードとしてフルカラー表示がなされている場合を示している。

【0073】即ち、エリア81、83および85におけるゲート線GLがゲートドライバ2によって選択された時、図9における水平走査期間t31およびt32のように、MSEL信号が“1”に設定されて単色表示期間に設定されるため、エリア81、83および85は、例えば赤色の単色表示となる。但し、その色は、BR、BGおよびBB信号の出力の組み合わせによって、表示色

は赤、緑、青の3色の合成により8色から選択できる。
 【0074】また、エリア82および84におけるゲート線GLがゲートドライバ2によって選択された時、図9における水平走査期間t33およびt34のように、MSEL信号が“0”に設定されてフルカラー表示期間に設定されるため、エリア82および84は通常のフルカラー表示となる。

【0075】以上のように、本第3の実施の形態によれば、液晶表示パネル200に対して行（走査ライン；ゲート線GL）毎に単色／フルカラー表示を行う場合、MSEL信号によって単色表示期間とフルカラー表示期間を設定する。MSEL信号によって単色表示が設定されている期間は、BR、BGおよびBB信号と、CLR信号とに基づいて、プリチャージ／ディスチャージスイッチ16が動作される。一方、MSEL信号によってフルカラー表示が設定されている期間は、プリチャージ／ディスチャージスイッチ16はデータ線DLをプリチャージ／ディスチャージする通常の動作を行い、デジタル表示データに基づいた表示データ信号がデータ線DLに出力される。

【0076】これにより、単色表示が設定されている期間においては、プリチャージ／ディスチャージスイッチ16に印加されているVAおよびVBが表示データ信号としてデータ線DLに出力されるため、当該期間において、データレジスタ11、D/Aコンバータ12およびオペアンプ14の動作を停止させることができ、これらによる消費電力を削減して、液晶駆動装置110の消費電力を低減させることができる。

【0077】〔第4の実施の形態〕図11は、第4の実施の形態における液晶駆動装置140の回路構成を示す

図である。概略構成は第2の実施の形態における液晶駆動装置120と同様であるため、第2の実施の形態と同等の構成については、同一の符号を付して、その説明を簡略化または省略し、異なる部分を中心に説明する。

【0078】本第4の実施の形態の液晶駆動装置140は、ソースドライバ制御部17から減色表示期間設定信号CL8A（以下、CL8A信号）が出力され、このCL8A信号によって液晶表示パネル200の行毎に減色／フルカラー表示制御を行うものである。

【0079】ソースドライバ制御部17は、減色表示期間設定信号CL8A信号をデータレジスタ11および出力バッファ13に出力する。減色表示期間設定信号CL8A信号は減色表示を行うか否か、つまり省電力表示モードとするか、ノーマル表示モードにするか、を選択する信号であり、CL8A信号が“1”の時、省電力表示モードとなり、第2の実施形態と同様に、デジタル表示データのMSBであるDR、DGおよびDBに従って、プリチャージ／ディスチャージスイッチ16がオン／オフし、VAあるいはVBの電圧がデータ線DLへ印加される。CL8A信号が“0”の時は、ノーマル表示モードとなり、データレジスタ11から出力されるデジタル表示データに基づいた表示データ信号がデータ線DLへ出力される。

【0080】また、第2の実施の形態と同様、出力バッファ13に対して、データレジスタ11から出力されるデジタル表示データのMSBがDR、DGおよびDB信号として入力される。

【0081】図12は、第4の実施の形態におけるソースドライバ1の一例動作を示したタイミングチャート図である。POL信号は、1水平動作期間毎に“0”と“1”に変化し、出力バッファ13に出力される。

【0082】そして、CL8A信号が“1”の時、DR、DGおよびDB信号に基づいて動作するプリチャージ／ディスチャージスイッチ16によってVAあるいはVBがデータ線DLに印加される。一方、CL8A信号が“0”の時は、データレジスタ11から出力されるデジタル表示データに基づいた表示データ信号がデータ線DLへ出力される。即ち、CL8A信号が“1”の時にゲートドライバ2によって走査されている行は減色表示が行われ、CL8A信号が“0”の時に走査されている行は通常のフルカラー表示が行われる。

【0083】例えば、図12のように、DRおよびDG信号が“1”、DB信号が“0”の信号がそれぞれ対応するプリチャージ／ディスチャージスイッチ16にそれぞれ入力される場合、水平走査期間t41およびt42ではCL8A信号が“1”であるため、POL信号およびCLR信号に従ってプリチャージ／ディスチャージスイッチ161、162、163が動作する。即ち、SWP-RおよびSWP-Gは、POL信号が“0”且つCLR信号が“1”の期間はオフ、POL信号が“1”

且つCLR信号が“1”の期間はオンとなり、この期間にR、G画素に対応するデータ線DLに電圧VAが印加される。また、SWN-RおよびSWN-Gは、POL信号が“0”且つCLR信号が“1”の期間はオンとなり、この期間にR、G画素に対応するデータ線DLに電圧VBが印加され、POL信号が“1”且つCLR信号が“1”の期間はオフとなる。また、SWP-BはPOL信号が“0”且つCLR信号が“1”の期間にオンとなって、G、B画素に対応するデータ線DLにVAが印加され、POL信号が“1”且つCLR信号が“1”の期間にオフとなる。SWN-Bは、POL信号が“0”且つCLR信号が“1”の期間にオフ、POL信号が“1”且つCLR信号が“1”の時にオンとなって、B画素に対応するデータ線DLにVBが印加される。これにより、CL8A信号が“1”且つCLR信号が“1”の期間においてR、G画素は表示状態、B画素は非表示状態になり、対応する行が黄色に表示される。

【0084】続いて水平走査期間t43およびt44では、CL8A信号が“0”であるため通常のフルカラー表示となる。従って、POL信号が“0”且つCLR信号が“1”の期間、例えばSWPがオンとなりプリチャージ動作が青子なわれ、POL信号が“1”且つCLR信号が“1”の期間、SWNがオンとなりディスチャージ動作が行われる。これにより、データ線DLがプリチャージ/ディスチャージされた後、データレジスタ11から出力されるデジタル表示データに基づいた表示データ信号がデータ線DLに出力され、対応する行がフルカラー表示される。

【0085】ここで、減色表示時は、液晶表示パネル200の各画素に対応する記憶領域を持つRAM3からデジタル表示データのMSBを読み出し、表示データ信号として各データ線DLへ出力するため、DR、DGおよびDB信号の組み合わせによって各行の画素毎に8色のうちの何れかの色を設定することができる。これにより、液晶表示パネル200の減色表示が行われているエリアに例えばキャラクタ等を表示させることができる。

【0086】尚、フルカラー表示時のプリチャージ/ディスチャージスイッチ16の動作において、SWPとSWNのどちらのスイッチをオン/オフするかは、表示データ信号の値によって判別される。このため、図12の水平走査期間t43およびt44におけるSWPおよびSWNの動作は、一例を示しているに過ぎないものである。

【0087】図12の動作時における、各スイッチの動作は、各制御信号に対して次式で表される。

$$SWP_R = \neg (BR \wedge POL) * CL8A * CLR$$

$$SWP_G = \neg (BG \wedge POL) * CL8A * CLR$$

$$SWP_B = \neg (BB \wedge POL) * CL8A * CLR$$

$$SWN_R = (BR \wedge POL) * CL8A * CLR$$

$$SWN_G = (BG \wedge POL) * CL8A * CLR$$

$$SWN_B = (BB \wedge POL) * CL8A * CLR$$

但し記号 $\neg$ は反転を意味し、記号 $\wedge$ は排他的論理和を意味し、記号 $*$ は論理積を意味する。

【0088】図13は、図12で示したタイミングチャート図の動作を行った時の液晶表示パネル200の表示状態の一例を示した図である。エリア101および103は省電力表示モードとして減色表示がなされ、図形やキャラクタが表示された場合を示し、エリア102はノーマル表示モードとしてフルカラー表示がなされている場合を示している。

【0089】即ち、エリア101および103におけるゲート線GLがゲートドライバ2によって選択された時、図12における水平走査期間t41およびt42のように、CL8A信号が“1”に設定されて減色表示期間に設定されると、エリア101および103は、例えば黄色の減色表示となる。但し、減色表示の色は、BR、BGおよびBB信号の出力の組み合わせによって、赤、緑、青の3色の合成により8色から選択できる。また、行毎および画素毎に任意の色を設定できるため、キャラクタ等の表示が可能である。

【0090】またエリア102におけるゲート線GLがゲートドライバ2によって選択された時、図12における水平走査期間t43およびt44のように、CL8A信号が“0”に設定されてフルカラー表示期間に設定されると、エリア102は通常のフルカラー表示となる。

【0091】以上のように、本第4の実施の形態によれば、液晶表示パネル200に対して行（走査ライン；ゲート線GL）毎に減色/フルカラー表示を行う場合、CL8A信号によって減色表示期間とフルカラー表示期間を設定する。CL8A信号によって減色表示が設定されている期間は、デジタル表示データのMSBであるDR、DGおよびDB信号とCLR信号に基づいて、プリチャージ/ディスチャージスイッチ16が動作される。一方、CL8A信号によってフルカラー表示が設定されている期間は、プリチャージ/ディスチャージスイッチ16はデータ線DLをプリチャージ/ディスチャージする通常の動作を行い、デジタル表示データに基づいた表示データ信号がデータ線DLに出力される。

【0092】これにより、行（走査ライン）単位でプリチャージ/ディスチャージスイッチ16に印加されているVAおよびVBが表示データ信号としてデータ線DLに出力されるため、MSB以外のデータレジスタ11、D/Aコンバータ12およびオペアンプ14の動作を停止させることができ、これらによる消費電力を削減して、消費電力を低減させることができる。

【0093】〔第5の実施の形態〕第3および4の実施の形態の液晶駆動装置130、140は、MSEL信号あるいはCL8A信号によって液晶表示パネル200の行毎に単色/フルカラー表示制御あるいは減色/フルカラー表示制御を行うものであったが、本第5の実施の形

態の液晶駆動装置150は、MSEL信号およびCL8A信号の両信号を用いて、液晶表示パネル200の行毎に単色/減色/フルカラー表示制御を行うものである。

【0094】図14は、本第5の実施の形態における液晶駆動装置150の回路構成を示す図である。液晶駆動装置150は、第3および第4の実施の形態における液晶駆動装置130、140を組み合わせた回路構成となっている。第3、第4の実施の形態と同等の構成については、同一の符号を付して、その説明を簡略化または省略し、異なる部分を中心に説明する。

【0095】即ち、ソースドライバ制御部17より、MSEL信号およびCL8A信号がデータレジスタ11および出力バッファ13にそれぞれ入力される。そして出*

$$\begin{aligned} \text{SWP_R} &= \neg (\text{BR} \wedge \text{POL}) * \text{MSEL} * \text{CLR} && \cdots \text{単色表示時} \\ \text{SWP_R} &= \neg (\text{BR} \wedge \text{POL}) * \text{CL8A} * \text{CLR} && \cdots \text{減色表示時} \\ \text{SWP_G} &= \neg (\text{BG} \wedge \text{POL}) * \text{MSEL} * \text{CLR} && \cdots \text{単色表示時} \\ \text{SWP_G} &= \neg (\text{BG} \wedge \text{POL}) * \text{CL8A} * \text{CLR} && \cdots \text{減色表示時} \\ \text{SWP_B} &= \neg (\text{BB} \wedge \text{POL}) * \text{MSEL} * \text{CLR} && \cdots \text{単色表示時} \\ \text{SWP_B} &= \neg (\text{BB} \wedge \text{POL}) * \text{CL8A} * \text{CLR} && \cdots \text{減色表示時} \\ \text{SWN_R} &= (\text{BR} \wedge \text{POL}) * \text{MSEL} * \text{CLR} && \cdots \text{単色表示時} \\ \text{SWN_R} &= (\text{BR} \wedge \text{POL}) * \text{CL8A} * \text{CLR} && \cdots \text{減色表示時} \\ \text{SWN_G} &= (\text{BG} \wedge \text{POL}) * \text{MSEL} * \text{CLR} && \cdots \text{単色表示時} \\ \text{SWN_G} &= (\text{BG} \wedge \text{POL}) * \text{CL8A} * \text{CLR} && \cdots \text{減色表示時} \\ \text{SWN_B} &= (\text{BB} \wedge \text{POL}) * \text{MSEL} * \text{CLR} && \cdots \text{単色表示時} \\ \text{SWN_B} &= (\text{BB} \wedge \text{POL}) * \text{CL8A} * \text{CLR} && \cdots \text{減色表示時} \end{aligned}$$

但し記号 $\neg$ は反転を意味し、記号 $\wedge$ は排他的論理和を意味し、記号 $*$ は論理積を意味する。

【0097】図15は、第5の実施の形態における液晶表示パネル200の表示状態の一例を示した図である。エリア111、114および117は単色表示がなされ、エリア113および115は減色表示がなされてキャラクタが表示され、エリア112および116はフルカラー表示がなされている場合を示している。

【0098】即ち、エリア111、114および117におけるゲート線GLがゲートドライバ2によって選択された時、MSEL信号を“1”に設定して単色表示期間に設定すると、エリア111、114および117は、BR、BGおよびBB信号の出力の組み合わせによる単色表示となる。また、エリア113および115におけるゲート線GLがゲートドライバ2によって選択された時、CL8A信号を“1”に設定して減色表示期間に設定すると、エリア113および115は、DR、DGおよびDB信号の組み合わせによる減色表示となる。尚、単色表示および減色表示の色は、R、G、Bの3色の組み合わせにより8色から選択でき、更に減色表示のエリアは画素毎に任意の色を設定できるため、キャラクタ等の表示が可能である。

【0099】そしてエリア112および116におけるゲート線GLがゲートドライバ2によって選択されたとき、MSEL信号およびCL8A信号を“0”としてフ

*カバッファ13に対して、データレジスタ11から出力されるデジタル表示データのMSBがDR、DGおよびDB信号として入力されるとともに、ソースドライバ制御部17より単色表示制御信号BR、BGおよびBBが入力される。したがって、第5の実施の形態における出力バッファ13の動作は、図9および図12のタイミングチャートを組み合わせた動作となる。即ち、MSEL信号が“1”に設定されて、単色表示に設定されている行における動作は図9に示すものとなり、CL8A信号が“1”に設定されて、減色表示に設定されている行における動作は図12に示すものとなる。

【0096】本実施の形態における、各スイッチの動作は、各制御信号に対して次式で表される。

ルカラー表示期間に設定すると、エリア112および116は通常のフルカラー表示となる。

【0100】これにより、行(走査ライン)単位でプリチャージ/ディスチャージスイッチ16に印加されているVAおよびVBが表示データ信号としてデータ線DLに出力されるため、単色表示設定の期間は、全てのデータレジスタ11、D/Aコンバータ12およびオペアンプ14の動作を停止させることができ、減色表示設定の期間は、MSB以外のデータレジスタ11、D/Aコンバータ12およびオペアンプ14の動作を停止させることができる。従って、これらによる消費電力を削減して、液晶表示装置150の消費電力を低減させることができる。

【0101】

【発明の効果】請求項1記載の発明によれば、所定期間においては、表示信号が外部入力されてから、各データ線に表示信号電圧を出力するまでに係る回路素子の動作が原則不要となる。このため、これらの回路素子の動作を停止させて、それらによる消費電力を削減することができ、表示駆動装置全体の消費電力を削減することができる。

【0102】請求項2記載の発明によれば、直接印加手段は、データ線への表示信号の最大電圧又は最小電圧の印加を、各データ線毎に設けられた第1の接続手段と第2の接続手段の切り替えという、比較的単純な制御によ

って実現することができる。

【0103】請求項3記載の発明によれば、例えば、表示パネルにR（赤）を表示させる単色表示制御信号を生成して、この単色表示制御信号に基づいて、各色毎の表示画素に接続される複数のデータ線に対応する各接続手段を一括的に制御して、Rの表示画素を表示状態に設定することができるため、直接印加手段に係る回路構成を簡化することができる。

【0104】請求項4記載の発明によれば、外部入力される表示信号に基づく3原色のデジタルデータ毎の最上位ビットの値に従った減色表示を実現することができる。

【0105】請求項5記載の発明によれば、走査ラインの単位で、直接印加手段が制御を行えるため、例えば、1つの画面の内、部分的に直接印加手段による制御を行うといったことが可能となる。

【0106】請求項6記載の発明によれば、フルカラーの表示（各画素の各階調に応じた表示）をする必要があるときには第1の手順による駆動制御を行い、フルカラーで表示する必要のないとき（例えば、待ち受け時など）には第2の手順による駆動制御を行うことができる。そして、第2の手順においては、通常の信号経路に係る回路素子の駆動が原則不要となる。このため、本発明の駆動制御方法により、表示装置全体の消費電力を削減することができる。

【0107】請求項7記載の発明によれば、第2の手順において、例えば、表示パネルにR（赤）を表示させる単色表示制御信号に基づいて、各色毎の表示画素に接続される複数のデータ線への表示信号電圧の印加を一括的に制御することができるため、駆動制御を簡化することができる。

【0108】請求項8記載の発明によれば、第2の手順において、外部入力される表示信号に基づく3原色のデジタルデータ毎の最上位ビットの値に従った減色表示が可能となる。

【0109】請求項9記載の発明によれば、例えば、1つの画面を表示する際に、走査ラインの単位で、部分的に第1ステップによる駆動制御と、第2ステップによる駆動制御とを行うことができる。

【図面の簡単な説明】

【図1】第1の実施の形態における液晶駆動装置を示し

たブロック図。

【図2】TFT-LCDにおける液晶画素の等価回路。

【図3】第1の実施の形態におけるソースドライバの一例動作を示したタイミングチャート図。

【図4】第1の実施の形態における液晶表示パネルの表示状態の一例を示した図。

【図5】第2の実施の形態における液晶駆動装置を示したブロック図。

【図6】第2の実施の形態におけるソースドライバの一例動作を示したタイミングチャート図。

【図7】第2の実施の形態における液晶表示パネルの表示状態の一例を示した図。

【図8】第3の実施の形態における液晶駆動装置を示したブロック図。

【図9】第3の実施の形態におけるソースドライバの一例動作を示したタイミングチャート図。

【図10】第3の実施の形態における液晶表示パネルの表示状態の一例を示した図。

【図11】第4の実施の形態における液晶駆動装置を示したブロック図。

【図12】第4の実施の形態におけるソースドライバの一例動作を示したタイミングチャート図。

【図13】第4の実施の形態における液晶表示パネルの表示状態の一例を示した図。

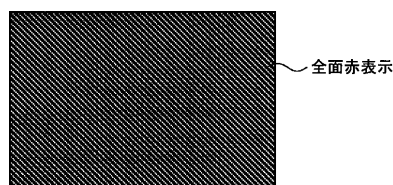
【図14】第5の実施の形態における液晶駆動装置を示したブロック図。

【図15】第5の実施の形態における液晶表示パネルの表示状態の一例を示した図。

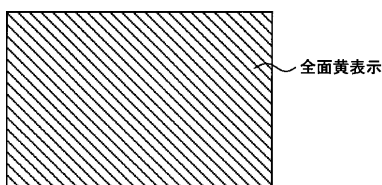
【符号の説明】

110	液晶駆動装置
1	ソースドライバ
11	データレジスタ
12	D/Aコンバータ
13	出力バッファ
14	オペアンプ
15	OEスイッチ
16	プリチャージ/ディスチャージスイッチ
17	ソースドライバ制御回路
2	ゲートドライバ
3	RAM
200	液晶表示パネル

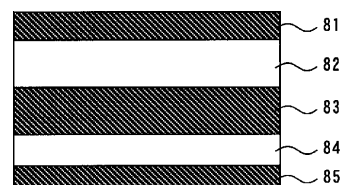
【図4】



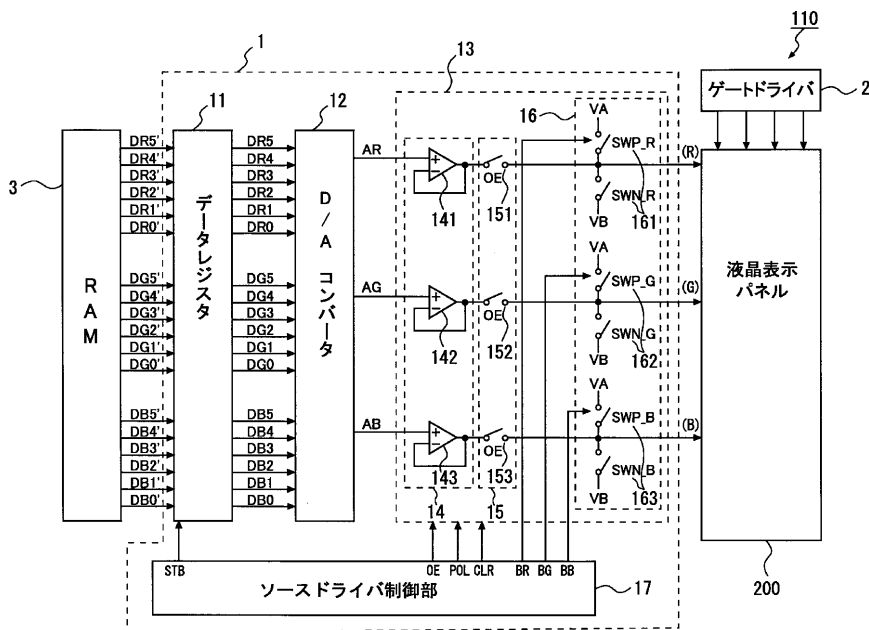
【図7】



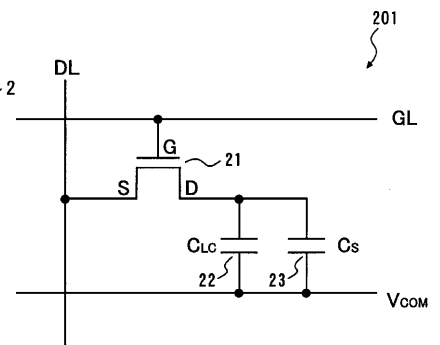
【図10】



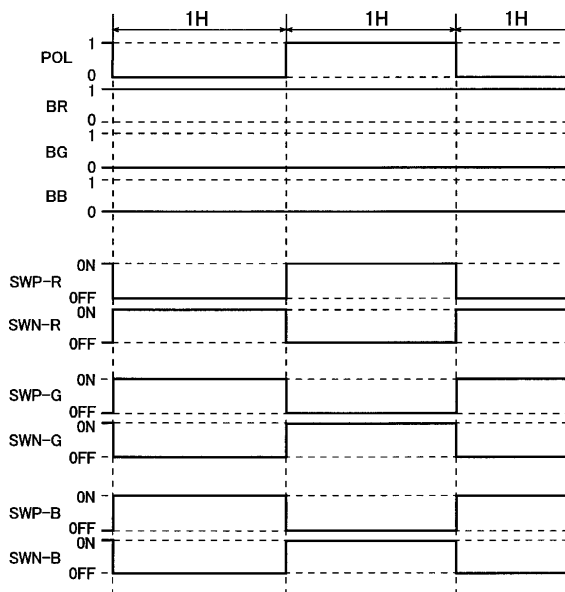
【図1】



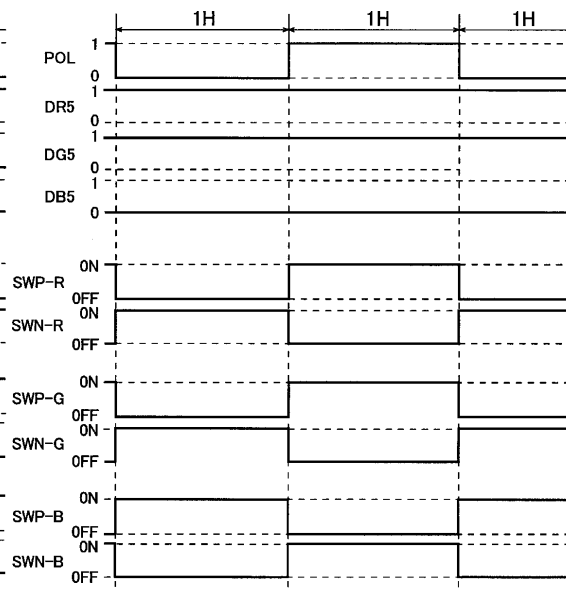
【図2】



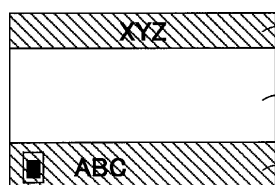
【図3】



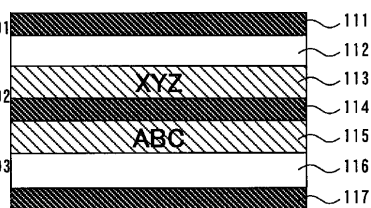
【図6】



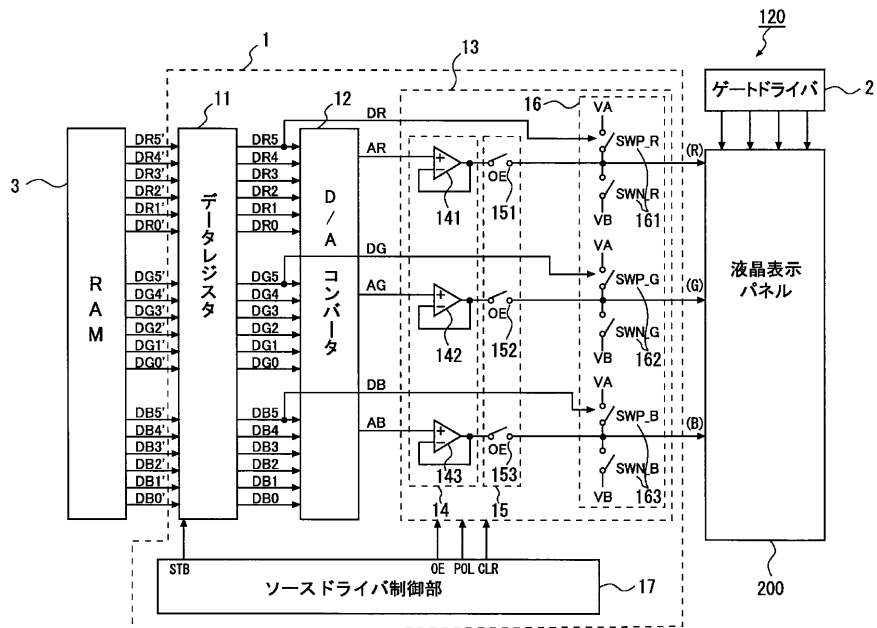
【図13】



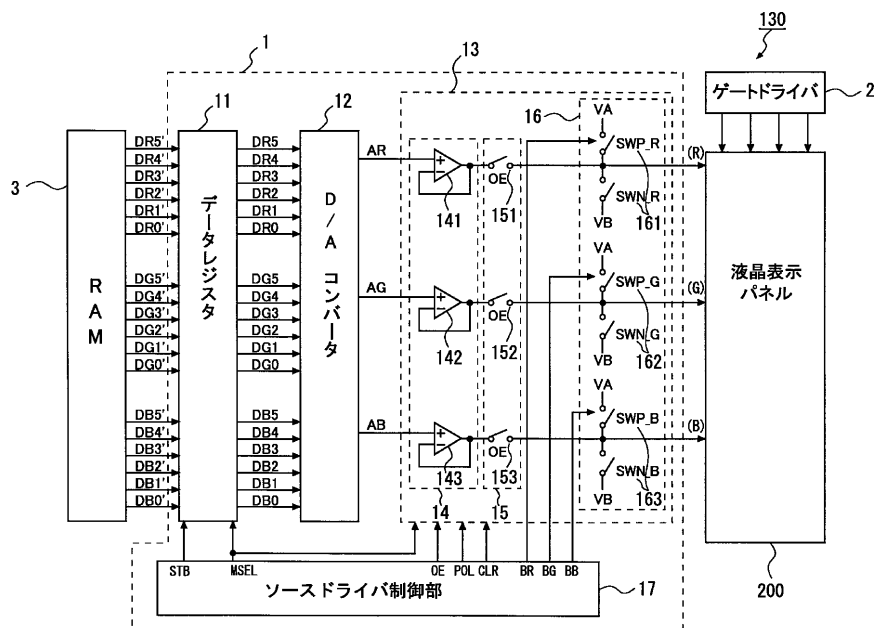
【図15】



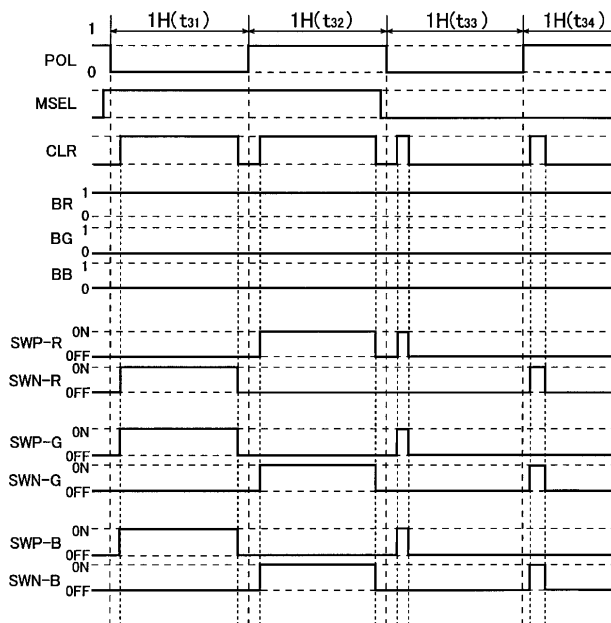
【図5】



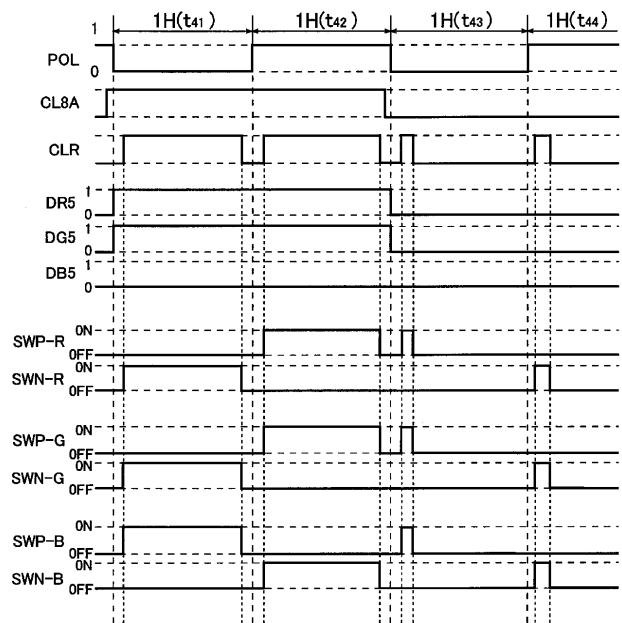
【図8】



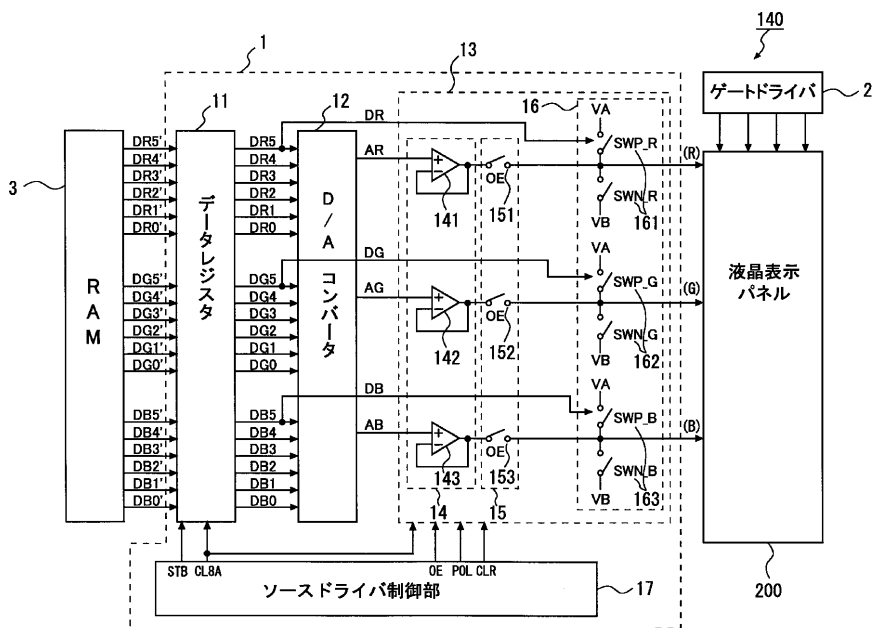
【図9】



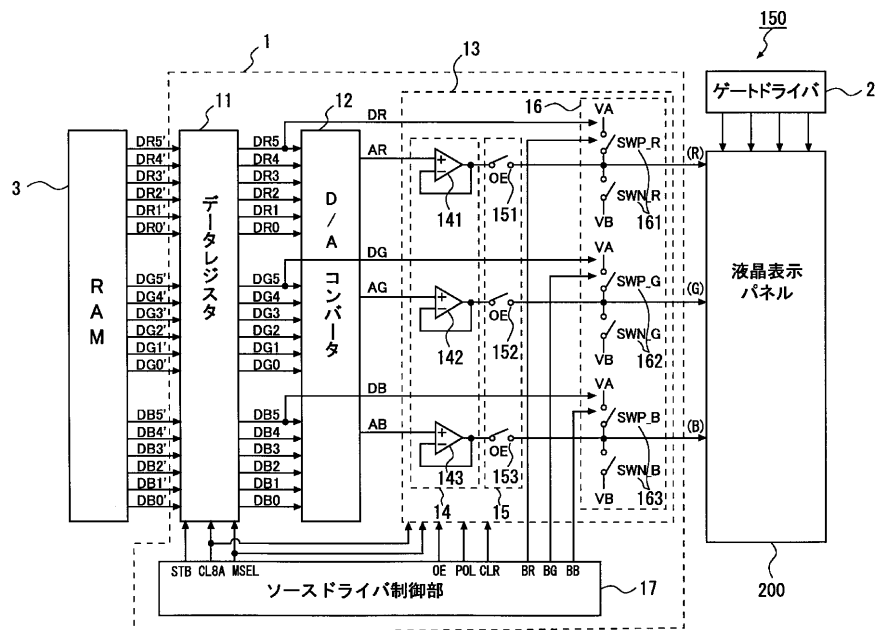
【図12】



【図11】



【図14】



フロントページの続き

(51) Int.Cl. ⁷	識別記号	F I	タームコード (参考)
G 0 9 G 3/20	6 1 2	G 0 9 G 3/20	6 1 2 G
	6 2 3		6 2 3 B
	6 5 0		6 5 0 M

F ターム(参考) 2H093 NA64 NB07 NB29 NC03 NC12
 NC14 NC24 ND39
 5C006 AA21 AB05 AC21 AF82 AF85
 BB16 BC12 BC16 BF24 BF25
 FA47
 5C080 AA10 BB05 CC03 DD26 EE26
 EE28 FF11 JJ01 JJ02 JJ04
 KK47

专利名称(译)	显示驱动装置和驱动控制方法		
公开(公告)号	JP2003162263A	公开(公告)日	2003-06-06
申请号	JP2001361100	申请日	2001-11-27
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	神尾知巳		
发明人	神尾 知巳		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.510 G02F1/133.520 G09G3/20.611.A G09G3/20.611.B G09G3/20.612.G G09G3/20.623.B G09G3/20.650.M		
F-TERM分类号	2H093/NA64 2H093/NB07 2H093/NB29 2H093/NC03 2H093/NC12 2H093/NC14 2H093/NC24 2H093/ND39 5C006/AA21 5C006/AB05 5C006/AC21 5C006/AF82 5C006/AF85 5C006/BB16 5C006/BC12 5C006/BC16 5C006/BF24 5C006/BF25 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/EE26 5C080/EE28 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/KK47 2H193/ZF03 2H193/ZF36		
其他公开文献	JP3882593B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种具有显示模式的显示驱动装置和驱动控制方法，以消除显示驱动装置中不必要的功耗并降低功耗。将液晶施加电压的最大电压施加至源极驱动器1中的预充电/放电开关16的VA，将液晶施加电压的最小电压施加至VB，并且在节能显示模式下施加所有预充电/放电开关。放电开关16由单色显示控制信号BR，BG和BB共同控制。结果，施加到预充电/放电开关16的VA和VB作为显示数据信号输出到数据线DL，并且可以在液晶显示面板200上执行全屏单色显示。在该显示模式下，由于可以在不使用数据寄存器11，D/A转换器12和运算放大器14的情况下进行显示，所以可以停止所有这些操作。

